

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

**TAM FARKSAL AKIM TAŞIYICI (FDCCII) İLE
MOSFET-C FİLTRE TASARIMI**

YÜKSEK LİSANS TEZİ

Müh. Hale KARTLAK

Anabilim Dalı: Elektronik ve Haberleşme Mühendisliği

Programı: Elektronik Mühendisliği

Tez Danışmanı: Prof. Dr. M. Sait TÜRKÖZ

EYLÜL 2007

**TAM FARKSAL AKIM TAŞIYICI (FDCCII) İLE
MOSFET-C FİLTRE TASARIMI**

**YÜKSEK LİSANS TEZİ
Müh. Hale KARTLAK
504041210**

**Tezin Enstitüye Verildiği Tarih : 31 Ağustos 2007
Tezin Savunulduğu Tarih : 13 Eylül 2007**

**Tez Danışmanı : Prof.Dr. M. Sait TÜRKÖZ
Diğer Jüri Üyeleri Prof.Dr. Ali TOKER
Doç.Dr. Shahram MINAEI (Doğuş Ü.)**

EYLÜL 2007

ÖNSÖZ

Bu tez çalışmasının hazırlanmasında bana her konuda yardımcı olan değerli hocam Prof. Dr. M. Sait TÜRKÖZ'e, önerileri ve yardımlarıyla katkıda bulunan sayın Prof. Dr. Ali TOKER'e, Arş. Gör. Fethi GÜR'e ve Arş. Gör. Sinem (ÇİFTÇİOĞLU) KELEŞ'e, her an yanımda olan ve her türlü desteği sağlayan aileme teşekkürlerimi sunarım.

Eylül 2007

Hale KARTLAK

İÇİNDEKİLER

KISALTMALAR	iv
TABLO LİSTESİ	v
ŞEKİL LİSTESİ	vi
SEMBOL LİSTESİ	viii
ÖZET	ix
SUMMARY	x
1. GİRİŞ	1
2. AKIM TAŞIYICILAR	3
2.1 İkinci Kuşak Akım Taşıyıcı (CCII)	3
2.2 Farksal Gerilim Akım Taşıyıcı (DVCC)	4
2.3 Tam Farksal Akım Taşıyıcı (FDCCII)	5
2.4 Benzetimlerde Kullanılan CMOS FDCCII Devresi	6
3. MOS TRANSİSTORUN DİRENÇ OLARAK KULLANIMI	8
3.1 MOS Transistorun Çalışma Bölgeleri	9
3.1.1 Kesim Bölgesi	9
3.1.2 Doymasız (Lineer) Bölge	9
3.1.3 Doyma (Kısılma) Bölgesi	10
3.2 Lineerleştirme Yöntemleri	10
4. TAM FARKSAL AKIM TAŞIYICI (FDCCII) İLE MOSFET-C FİLTRE TASARIMI	15
4.1 Karışık Modlu Üniversal MOSFET-C Filtre Devresinin Tasarımı	15
4.1.1 Aktif-RC Filtre Devresinin İşaret Akış Diyagramları İle Analizi	16
4.1.2 İşaret Akış Diyagramının MOSFET-C Devresine Uygun Hale Getirilmesi	17
4.1.3 MOSFET-C Filtre Devresinin Elde Edilmesi	19
4.2 Gerilim Modlu Üniversal MOSFET-C Filtre Devresinin Tasarımı	22
4.2.1 Aktif-RC Filtre Devresinin İşaret Akış Diyagramının MOSFET-C Devresine Uygun Hale Getirilmesi	23
4.2.2 Aktif-RC Filtre Devresinin İşaret Akış Diyagramları İle Analizi	24
4.2.3 MOSFET-C Filtre Devresinin Elde Edilmesi	25
5. SONUÇ	29
KAYNAKLAR	30
EK	31
ÖZGEÇMİŞ	32

KISALTMALAR

CCII	: İkinci Kuşak Akım Taşıyıcı
ICCI	: Eviren İkinci Kuşak Akım Taşıyıcı
DVCC	: Farksal Gerilim Akım Taşıyıcı
FDCCII	: Tam Farksal Akım Taşıyıcı
MOSFET	: Metal Oksit Yarıiletken Alan Etkili Transistor
CDBA	: Akım Farkını Alan Tamponlu Kuvvetlendirici

TABLO LİSTESİ

Tablo 2.1: Transistorlara ilişkin boyutlar.....	7
--	----------

ŞEKİL LİSTESİ

Sayfa No

Şekil 2.1 : İkinci kuşak akım taşıyıcı	3
Şekil 2.2 : Eviren ikinci kuşak akım taşıyıcı	4
Şekil 2.3 : Farksal gerilim akım taşıyıcı	5
Şekil 2.4 : Tam farksal akım taşıyıcı	6
Şekil 2.5 : CMOS Tam farksal akım taşıyıcı	7
Şekil 3.1 : NMOS transistörün yapısı	8
Şekil 3.2 : MOS transistörün akım-gerilim karakteristiği	10
Şekil 3.3 : (a) MOS transistör yapısının sembolik gösterimi (b) MOS transistörün devre modeli	11
Şekil 3.4 : (a) CDBA blok şeması (b) CDBA tabanlı ayarlanabilir direnç	12
Şekil 3.5 : MOS transistörü lineerleştirmek için kullanılan temel devre [8]	13
Şekil 4.1 : FDCCII tabanlı karışık modlu üniversal aktif-RC filtre devresi	16
Şekil 4.2 : Karışık modlu üniversal aktif-RC filtrenin işaret akış diyagramı	16
Şekil 4.3 : Aktif-RC alt devre	18
Şekil 4.4 : Aktif-RC alt diyagram	18
Şekil 4.5 : MOSFET-C alt devre	19
Şekil 4.6 : MOSFET-C alt diyagram	19
Şekil 4.9 : FDCCII tabanlı karışık modlu üniversal MOSFET-C filtre devresinin yüksek geçiren çıkışına ait kazanç-frekans cevabı	21
Şekil 4.10 : FDCCII tabanlı karışık modlu üniversal MOSFET-C filtre devresinin bant geçiren çıkışına ait kazanç-frekans cevabı	22
Şekil 4.11 : FDCCII tabanlı karışık modlu üniversal MOSFET-C filtre devresinin alçak geçiren çıkışına ait kazanç-frekans cevabı	22
Şekil 4.12 : FDCCII tabanlı gerilim modlu üniversal aktif-RC filtre devresi [10]	23
Şekil 4.13 : Gerilim modlu üniversal aktif-RC filtre devresinin işaret akış diyagramı	23
Şekil 4.14 : Gerilim modlu üniversal aktif-RC filtre devresine ilişkin yeni işaret akış diyagramı	24
Şekil 4.15 : Tasarlanan FDCCII tabanlı gerilim modlu üniversal aktif-RC filtre devresi	24

Şekil 4.16 : Gerilim modlu üniversal MOSFET-C filtrenin işaret akış diyagramı	26
Şekil 4.17 : FDCCII tabanlı gerilim modlu üniversal MOSFET-C filtre devresi.....	26
Şekil 4.18 : FDCCII tabanlı gerilim modlu üniversal MOSFET-C filtre devresinin yüksek geçiren çıkışına ait kazanç-frekans cevabı	28
Şekil 4.19 : FDCCII tabanlı gerilim modlu üniversal MOSFET-C filtre devresinin bant geçiren çıkışına ait kazanç-frekans cevabı	28
Şekil 4.20 : FDCCII tabanlı gerilim modlu üniversal MOSFET-C filtre devresinin alçak geçiren çıkışına ait kazanç-frekans cevabı.....	28

SEMBOL LİSTESİ

μ_n	: Kanaldaki serbest elektronların hareket yeteneđi
ω_p	: Kutup açısıl frekansı
C_{ox}	: Oksit kapasitesi
K	: Geçiř iletkenliđi parametresi
L	: Kanal boyu
I_D	: Savak akımı
I_{HP}	: Yüksek geçiren akım çıkıřı
I_{BP}	: Bant geçiren akım çıkıřı
I_{LP}	: Alçak geçiren akım çıkıřı
V_T	: Eřik gerilimi
V_G	: Geçit gerilimi
V_{GS}	: Geçit-kaynak gerilimi
V_{DS}	: Savak-kaynak gerilimi
V_{HP}	: Yüksek geçiren gerilim çıkıřı
V_{BP}	: Bant geçiren gerilim çıkıřı
V_{LP}	: Alçak geçiren gerilim çıkıřı
V_{IN}	: Giriř gerilimi
V_{OUT}	: Çıkıř gerilimi
V_{Y1}	: Y_1 ucundaki gerilim
V_{Y2}	: Y_2 ucundaki gerilim
V_{Y3}	: Y_3 ucundaki gerilim
V_{Y4}	: Y_4 ucundaki gerilim
V_{X+}	: $X+$ ucundaki gerilim
V_{X-}	: $X-$ ucundaki gerilim
V_{Z+}	: $Z+$ ucundaki gerilim
V_{Z-}	: $Z-$ ucundaki gerilim
Q_p	: Kalite faktörü
W	: Kanal geniřliđi

ÖZET

Bu çalışmada, tam farksal akım taşıyıcı (FDCCII) elemanı kullanılarak üniversal MOSFET-C filtre devrelerinin tasarımı amaçlanmıştır. Bu amaçla öncelikle ikinci kuşak akım taşıyıcı (CCII), farksal gerilim akım taşıyıcı (DVCC) ve tam farksal akım taşıyıcı (FDCCII) yapı blokları ve uygulama alanları ile bu çalışmadaki benzetimlerde kullanılan CMOS FDCCII devresi hakkında bilgi verilmiştir. Daha sonra MOS transistörlerin çalışma bölgeleri incelenmiş ve MOSFET'in direnç olarak kullanımı için geliştirilen lineerleştirme yöntemleri hakkında bilgi verilmiştir. Bu çalışmada MOSFET-C filtrelerin tasarımı, FDCCII elemanının kullanıldığı aktif-RC filtre devrelerinin işaret akış diyagramları ile analizi, alt devre ve alt diyagram ilişkisi kullanılarak işaret akış diyagramı üzerinde uygun değişikliklerin yapılması aşamalarının sonucunda gerçekleştirilmiştir. Böylece tam farksal akım taşıyıcı (FDCCII) elemanın gerek aktif-RC gerekse MOSFET-C üniversal filtre tasarımında kullanışlı bir eleman olduğu gösterilmiştir. Tam farksal gerçeklemler analog bloklarının dinamik aralıklarının artırılmasındaki faydanın yanında, MOSFET-C filtreler gibi bazı analog işaret işlemlerde de kullanışlıdır. MOSFET-C filtrelerde, aktif-RC filtrelerinde kullanılan dirençler yerine lineer bölgede çalışan MOSFET'lerin direnç özelliği göstermelerinden dolayı elektronik olarak ayarlanabilen dirençler gibi davranan MOS transistörler kullanılmıştır. Tasarlanan filtrelerin kesim frekansları devrelerde kullanılan dirençlerin değerleri değiştirilerek ayarlanabilmektedir. MOSFET-C filtre devrelerinde MOS transistörlerin geçitlerine uygulanan geçit gerilimi ile direnç değerleri ayarlanabilir ve filtrelerin kesim frekansları istenilen değerlere getirilebilir. Devrelerde kullanılan tüm pasif elemanlar topraklı olduklarından dolayı tasarlanan filtre yapıları tüm devre tasarımı açısından önem taşımaktadır. Ayrıca tasarlanan filtreler düşük duyarlıklı filtreler olup yüksek geçiren, bant geçiren ve alçak geçirenden oluşan her üç temel filtre fonksiyonunu eş zamanda üretebilmektedirler. Tasarlanan filtre devrelerinin PSPICE programı ile benzetimi yapılarak başarımları gösterilmiştir.

SUMMARY

In this study purposed to design universal MOSFET-C filter circuits with using fully differential current conveyor (FDCCII) element. For this aim, at first given information about second generation current conveyor (CCII), differential voltage current conveyor (DVCC) and fully differential current conveyor (FDCCII) building blocks and applications with used CMOS FDCCII circuit in simulations of this study. Secondly, analyzed operation regions of MOS transistors and given information about improved linearization techniques for using MOS transistor as a resistance. In this study design of MOSFET-C filters implemented on result of phases as analysis with signal flow graph of active-RC filter circuits which used FDCCII element, make appropriate varieties in signal flow graph using relation of sub circuit and sub graph. In this way illustrated the usefulness of fully differential current conveyor (FDCCII) element in active-RC and also MOSFET-C universal filter design. Besides being useful in increasing the dynamic range of analog blocks, fully differential implementations are useful in some analog signal processing, such as MOSFET-C filters. Instead of resistances of active-RC filters, in MOSFET-C filters used MOS transistors which act like electronically tunable resistances because of illustrate resistance feature of MOS transistors which operate linear region. Modifying resistances values used in circuits can calibrate cutoff frequencies of designed filters. Resistances values can calibrate gate voltage applied to gates of MOS transistors in MOSFET-C filter circuits and cutoff frequencies of filters can obtain intended values. Designed filter structures are very important for integrated circuit design because of used all passive elements grounded in circuits. Also designed filters have low sensitivity and the filters simultaneously provide three basic filter functions of high pass, band pass and low pass. Simulations are also performed with PSPICE program to exhibit the performance of the filters.

1. GİRİŞ

Akım taşıyıcılar, ilk ortaya atılışlarından bu yana uzunca bir süre geçmiş olmasına rağmen, ancak son yıllarda büyük ölçüde önem kazanmışlardır. Türev alıcı devre, integral alıcı devre gibi işlem bloklarının, osilatör yapılarının, aktif filtre devreleri gibi işlemsel kuvvetlendirici ile gerçekleştirilen blokların akım taşıyıcılı alternatifleri ve bu alternatiflerin tümleştirilmeye uygun şekilde gerçekleştirilmesine yönelik topolojiler üzerine yayınlar hızla artmaktadır. Son yıllarda akım taşıyıcının tümdevre olarak piyasaya çıkması bu ilginin bir göstergesidir.

En çok kullanılan akım taşıyıcı tipi ikinci kuşak akım taşıyıcıdır. CCII'nın yüksek frekanslı uygulamalarda kullanılan çok yönlü bir yapı bloğu olduğu bilinmektedir. Ancak CCII'nın yüksek giriş empedansına sahip bir giriş terminali olduğu için, fark giriş sinyallerine ihtiyaç duyulan yapılarda kullanılamamaktadır. Farksal gerilim akım taşıyıcı ve tam farksal akım taşıyıcı işte bu dezavantajın üstesinden gelmek için geliştirilmiş yapı bloklarıdır.

MOS teknolojisi, analog tümdevre yapı bloklarının oluşturulmasında gittikçe yaygınlaşarak kullanılmakta ve literatürde bu alanda yapılan yeni çalışmalar ve geliştirilen yeni devre blokları yer almaktadır. Lineer bölgede çalışan MOSFET'ler direnç özelliği göstermelerinden dolayı elektronik olarak ayarlanabilir dirençler gibi sıkça kullanılmaktadır.

Aktif-RC filtrelerinde kullanılan dirençler yerine elektronik olarak ayarlanabilir direnç özelliği gösteren MOS transistörler kullanılarak MOSFET-C filtreler tasarlanabilmektedir. FDCCII elemanı da, lineer bölgede çalışan MOS transistörler ile birlikte MOSFET-C filtrelerin gerçekleştirilmesi için uygun bir analog yapı bloğudur.

Bu çalışmada tam farksal akım taşıyıcı (FDCCII) elemanı kullanılarak karışık modlu ve gerilim modlu universal MOSFET-C filtre devrelerinin gerçekleştirilmesi amaçlanmıştır.

Tezin ikinci bölümünde ikinci kuşak akım taşıyıcı, farksal gerilim akım taşıyıcı ve tam farksal akım taşıyıcı yapı blokları ve uygulama alanlarından bahsedilecek, ayrıca bu çalışmadaki benzetimlerde kullanılan CMOS FDCCII devresi verilecektir.

Üçüncü bölümde MOS transistörün çalışma bölgeleri incelenecek ve MOSFET'in direnç olarak kullanımı için geliştirilen lineerleştirme yöntemleri hakkında bilgi verilecektir.

Dördüncü bölümde FDCCII elemanın kullanıldığı aktif-RC filtre devrelerinin MOSFET-C filtrelere dönüştürülmesi için işaret akış diyagramları ile devrenin analizi, işaret akış diyagramı üzerinde uygun değişikliklerin yapılması ve yeni işaret akış diyagramından MOSFET-C filtre devresinin elde edilmesi aşamaları ele alınacaktır. Daha sonra MOSFET-C filtre devrelerinin benzetim sonuçları değerlendirilecektir.

Beşinci bölümde, yapılan çalışmanın sonuçları hakkında kısa bir değerlendirme yapılacaktır.

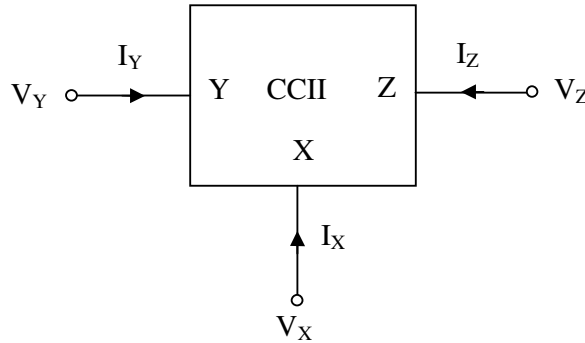
2. AKIM TAŞIYICILAR

Akım taşıyıcı, akımın çok farklı empedans seviyelerindeki iki kapı arasında taşındığı üç kapılı aktif bir devre olarak tanımlanabilir. Akım taşıyıcılar ilk olarak 1968 yılında Sedra ve Smith tarafından ortaya atıldı [1]. Daha sonra yine Sedra ve Smith akım taşıyıcı yapısını değiştirerek akım taşıyıcıyı daha fonksiyonel bir hale getirdiler [2]. Aktif eleman olarak akım taşıyıcının kullanılmasıyla çeşitli türden aktif devre yapılarını gerçekleştirmek mümkündür. Bu yapılara aktif filtre ve osilatör devreleri örnek gösterilebilir [3].

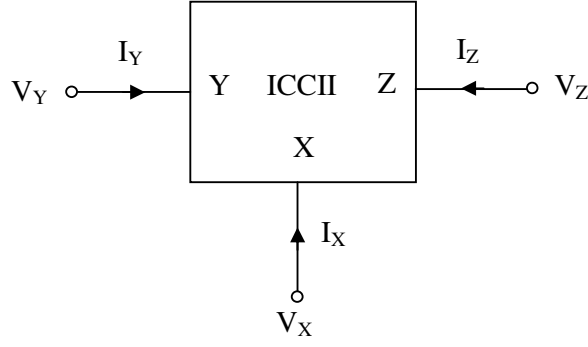
Aktif devre bloğu olarak akım taşıyıcı elemanı, yüksek frekanslardaki performansı, yüksek doğrusallığı ve geniş dinamik çalışma aralığı ile ön plana çıkmaktadır. Bazı işlem bloklarının CCII ile gerçekleştirilenleri tamamen bir ucu topraklı kapasite ve dirençler içerdiklerinden tümleştirilmeye daha elverişlidirler. Bu özellikleri de bu işlem bloklarının işlemsel kuvvetlendiricilerle gerçekleştirilen karşılıklarına göre ilave bir üstünlük sağlamaktadır.

2.1 İkinci Kuşak Akım Taşıyıcı (CCII)

İkinci kuşak akım taşıyıcı ilk kez 1970 yılında Sedra ve Smith tarafından tanıtılmıştır [2]. Eviren türden ikinci kuşak akım taşıyıcının önerilmesiyle [4] elde edilen ikinci kuşak taşıyıcı yapısının blok şeması Şekil 2.1'de ve eviren ikinci kuşak akım taşıyıcı yapısının blok şeması da Şekil 2.2'de, tanım bağıntıları ise matris biçiminde (2.1) bağıntısında verilmiştir.



Şekil 2.1 : İkinci kuşak akım taşıyıcı



Şekil 2.2 : Eviren ikinci kuşak akım taşıyıcı

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ \pm 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (2.1)$$

Yukarıdaki CCII bağıntısı incelendiğinde V_X geriliminin V_Y gerilimine eşit olduğu görülür. Çıkış akımı I_Z 'de I_X akımına eşittir. I_Y giriş akımı sıfırdır dolayısıyla Y ucu sonsuz giriş empedansı gösterir. Y ucunun sonsuz giriş empedansına sahip olması, akım taşıyıcıların herhangi bir devreye ihtiyaç duymaksızın artarda bağlanabilmesini sağlar. Bu durum ikinci kuşak akım taşıyıcının önemli bir avantajıdır.

CCII'nın bağıntısındaki + ve - işaretleri akım taşıyıcının tipini belirler. $V_X = V_Y$ ise evirmeyen türden, $V_X = -V_Y$ ise eviren türden akım taşıyıcı adını alır. $I_Z = I_X$ ise, eleman pozitif ikinci kuşak akım taşıyıcı (CCII+), eğer $I_Z = -I_X$ ise, eleman negatif ikinci kuşak akım taşıyıcı (CCII-) adını alır.

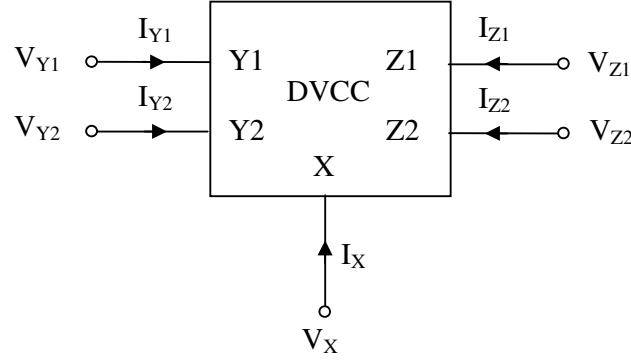
CCII'nın ilk geniş uygulama alanı, kontrollü kaynaklar, empedans çeviriciler ve jirator gibi aktif devre sentezinde kullanılan elemanların gerçekleştirilmesine yönelik olmuştur. Ayrıca, ikinci kuşak akım taşıyıcıların basit analog hesaplama fonksiyonlarını yerine getirmek üzere akım kuvvetlendirici, akım integral ve türev alıcı, akım toplayıcı ve ağırlıklı akım toplayıcı gibi uygulamaları da bulunmaktadır. Çalışmaların artmasıyla CCII kullanılan pek çok değişik türde filtre ve osilatör devreleri de literatüre girmiştir.

2.2 Farksal Gerilim Akım Taşıyıcı (DVCC)

CCII'nın yüksek frekanslı uygulamalarda kullanılan çok yönlü bir yapı bloğu olduğu bilinmektedir. Ancak CCII'nın yüksek giriş empedansına sahip bir giriş terminali

olduğu için, fark giriş sinyallerine ihtiyaç duyulan yapılarda kullanılamamaktadır. İşte bu dezavantajın üstesinden gelmek için geliştirilmiş olan yapı bloklarından biri de farksal gerilim akım taşıyıcıdır.

Farksal gerilim akım taşıyıcı, iki yüksek empedans giriş düğümleri (Y1 ve Y2), bir düşük empedans düğümü (X) ve iki yüksek empedans çıkış düğümleri (Z1 ve Z2) ile yapılandırılmıştır. Blok şeması Şekil 2.3'te ve tanım bağıntıları ise matris biçiminde (2.2) bağıntısında verilmiştir.



Şekil 2.3 : Farksal gerilim akım taşıyıcı

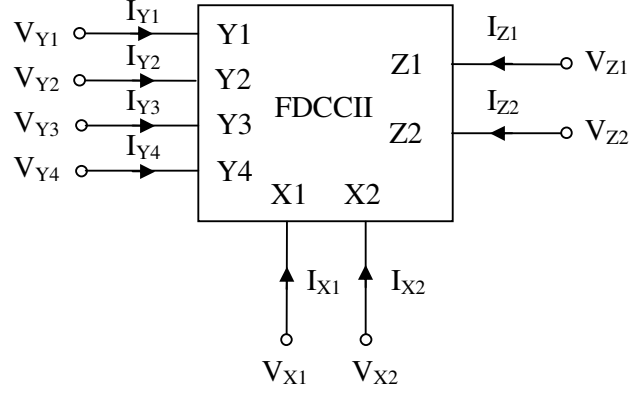
$$\begin{bmatrix} V_X \\ I_{Y1} \\ I_{Y2} \\ I_{Z1} \\ I_{Z2} \end{bmatrix} = \begin{bmatrix} 0 & 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 \\ -1 & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} I_X \\ V_{Y1} \\ V_{Y2} \\ V_{Z1} \\ V_{Z2} \end{bmatrix} \quad (2.2)$$

Farksal gerilim akım taşıyıcılar, empedans dönüştürücü devreleri, akım modlu enstrümantasyon kuvvetlendiricisi gibi fark veya değişken girişler gereken uygulamalarda, akım modlu ve gerilim modlu alçak geçiren ve bant geçiren filtrelerde tercih edilmektedir [5].

2.3 Tam Farksal Akım Taşıyıcı (FDCCII)

Tam farksal akım taşıyıcı, tam farksal işaret işlemenin gerekli olduğu karışık modlu uygulamalarda analog blokların dinamik çalışma aralığını arttırmak amacıyla tasarlanmış aktif bir elemandır. Farksal aktif elemanlar gerek ortak işareti bastırma oranının iyileştirilmesi gerekse devrenin istenmeyen harmoniklerinin yok edilmesi amacı ile kullanılan yapılardır. Tam farksal gerçeklemeler analog blokların dinamik aralıklarının arttırılmasındaki faydanın yanında, MOSFET-C filtreler gibi bazı analog işaret işlemlerde de kullanışlıdır [6].

Tam farksal gerilim akım taşıyıcı, dört yüksek empedans giriş düğümleri (Y1, Y2, Y3 ve Y4), iki düşük empedans düğümü (X1 ve X2) ve iki yüksek empedans çıkış düğümleri (Z1 ve Z2) ile yapılandırılmıştır. Blok şeması Şekil 2.4'de ve tanım bağıntıları ise matris biçiminde (2.3) bağıntısında verilmiştir.



Şekil 2.4 : Tam farksal akım taşıyıcı

$$\begin{bmatrix} I_{Y1} \\ I_{Y2} \\ I_{Y3} \\ I_{Y4} \\ V_{X1} \\ V_{X2} \\ I_{Z1} \\ I_{Z2} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & -1 & 1 & 0 & 0 & 0 & 0 & 0 \\ -1 & 1 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \end{bmatrix} \begin{bmatrix} V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ V_{Y4} \\ I_{X1} \\ I_{X2} \\ V_{Z1} \\ V_{Z2} \end{bmatrix} \quad (2.3)$$

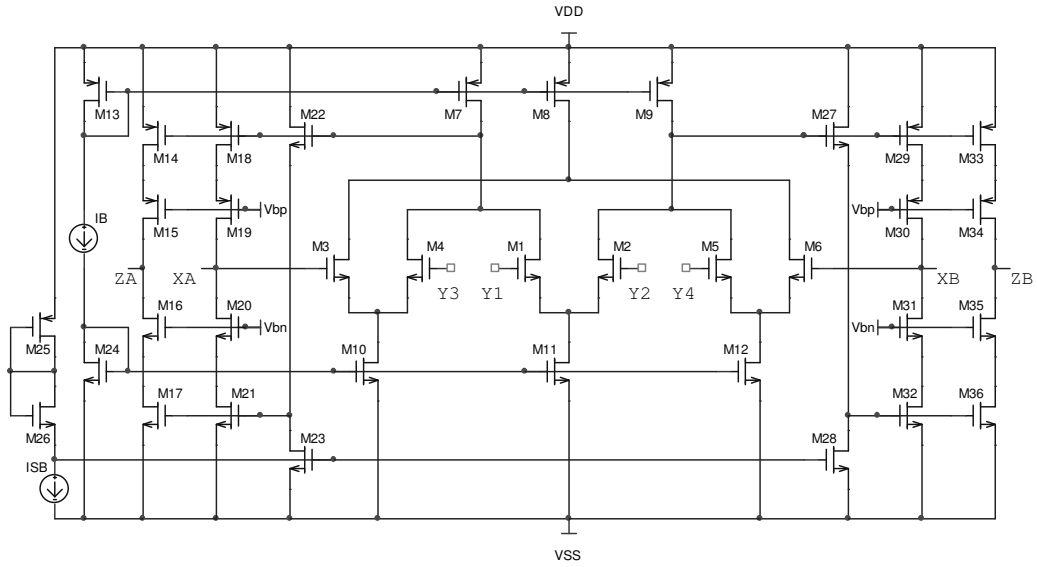
Tam farksal akım taşıyıcı elemanı, ikinci kuşak akım taşıyıcı tabanlı devrelerin tam farksal yapılarının gerçeklemelerinde ve MOSFET-C filtre uygulamalarında tercih edilmektedir.

2.4 Benzetimlerde Kullanılan CMOS FDCCII Devresi

Elde edilen devrelerin benzetiminde El-Adawy, Soliman ve Elwan'ın önerdikleri Şekil 2.5'deki CMOS yapı kullanılmıştır [6]. CMOS FDCCII elemanının SPICE benzetiminde transistörler için Mosis 0.35µm proses parametreleri kullanılmıştır. Devre için besleme gerilimleri ±1.3V, kutuplama akımları IB=25µA ve ISB=20µA olarak seçilmiştir. Transistörlere ilişkin boyutlar belirlenirken [6]'da verilen eleman geometrileri küçültülerek tasarım gerçekleştirilmiştir. Benzetimde kullanılan transistör boyutları Tablo 2.1'de verilmiştir [10].

Tablo 2.1: Transistörlerle ilgili boyutlar

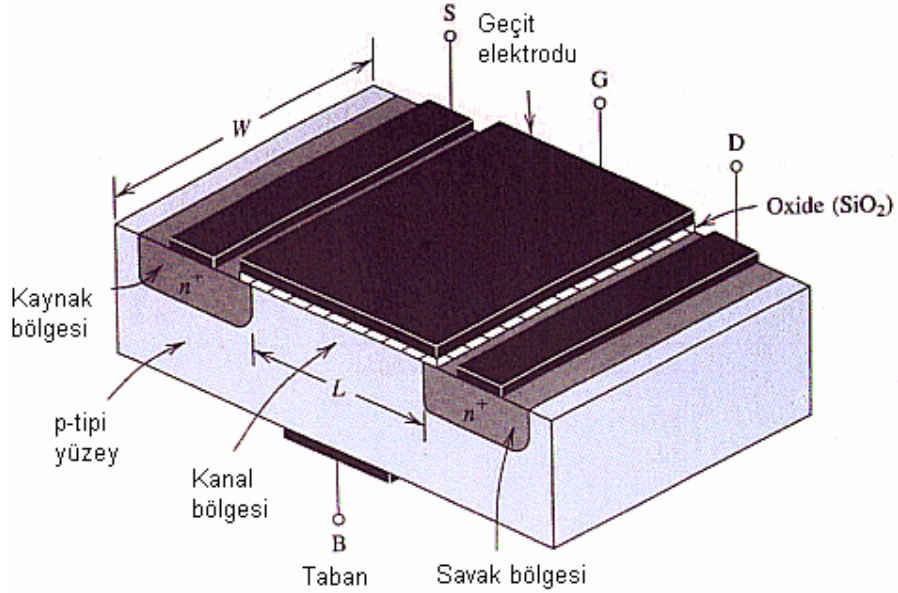
M1-M6	8.75 μ /0.7 μ
M7, M8, M9, M13	70 μ /0.7 μ
M10, M11, M12, M24	17.5 μ /0.7 μ
M14, M15, M18, M19, M25, M29, M30, M33, M34, M37, M38, M41, M42, M45, M46, M49, M50, M53, M54, M57, M58	35 μ /0.35 μ
M16, M17, M20, M21, M26, M31, M32, M35, M36, M39, M40, M43, M44, M47, M48, M51, M52, M55, M56, M59, M60	8.75 μ /0.35 μ
M22, M23, M27, M28	0.7 μ /0.7 μ



Şekil 2.5 : CMOS Tam farksal akım taşıyıcı

3. MOS TRANSİSTÖRÜN DİRENÇ OLARAK KULLANIMI

Daha çok sayısal sistemlerin gerçekleştirilmesinde kullanılan MOS teknolojisi, analog tümdevre yapı bloklarının oluşturulmasında gittikçe yaygınlaşarak kullanılmakta ve literatürde bu alanda yapılan yeni çalışmalar ve geliştirilen yeni devre blokları yer almaktadır. Bunun başlıca nedeni, zamanla analog ve sayısal sistemlerin içiçe girmesidir. Sayısal sistemlerde MOS teknolojisi yaygın olarak kullanıldığından, analog sistemler için de aynı teknolojinin kullanılabilir olması, ekonomik açıdan büyük yararlar sağlamaktadır. Bunun yanısıra, yüksek giriş direnci, çekilen akımın düşük olması gibi nedenlerden ötürü, MOS yapılar yarar sağlamaktadır [7].



Şekil 3.1 : NMOS transistorun yapısı

Bir NMOS transistorun yapısı Şekil 3.1'de verilmiştir. p-tipi tabanla geçit elektrotu arasına geçidi tabana göre pozitif yapacak yönde bir doğru gerilim uygulandığında meydana gelen alan etkisi ile, yarıiletken tabanın oksit tabakasına yakın yerlerde pozitif taşıyıcılar (delikler) itilerek bu bölgeden uzaklaştırılırken, elektronlar oksit-yarıiletken geçiş yüzeyine doğru çekilirler. Uygulanan gerilimin bir değeri için bu bölgedeki elektron yoğunluğu delik yoğunluğunu aşar; yani geçit elektrotu altında kalan bölgede ince bir yarıiletken tabakası, p-tipinden n-tipine dönüşmüş olur. Böylece, zaten n-tipi olan kaynak ve savak bölgeleri arasında bir iletim yolu (kanal)

oluşmuş olur. Kanal bölgesinin uygulanan gerilimle tip değiştirmesi olayına evirtim, kanal bölgesine de evirtim tabakası denir. Evirtimin meydana gelmesi için gereken minimum geçit gerilimine de eşik gerilimi denir ve genellikle V_T ile gösterilir. Geçide uygulanan pozitif gerilim arttırılırsa n-tipine dönüşen tabakanın kalınlığı artar, yani kanal direnci küçülür.

MOS transistörlerde geçide bir gerilim uygulanmadığı sürece bir iletim kanalı yoktur. Kanalı, geçide uygulanan gerilim oluşturur. Yeteri kadar büyük bir gerilim uygulanarak kanalı oluşturulmuş bir MOS transistörde kaynak (source, S) ucu ile savak (drain, D) ucu arasına bir gerilim uygulanırsa kanal boyunca bir akım akar. Akımın değeri V_{DS} gerilimi ile orantılı olarak artar. Kaynak ucu tabana bağlanmış bir n kanallı MOS'da savak ucu kaynağa göre pozitif olacak şekilde bir gerilim uygulanırsa çok küçük V_{DS} değerleri için akım-gerilim bağıntısı yine lineerdir. V_{DS} gerilimi arttırılırsa, kanalın kaynak ucuna yakın noktalarda geçit-taban gerilimi, uygulanmış olan V_{GS} gerilimine eşit olduğu halde, kanal içinde savağa doğru gidildikçe (akmakta olan akımın kanal direncinde meydana getirdiği gerilim düşümü sebebi ile) geçitle taban arasındaki gerilim azalır ve bir noktadan sonra V_T eşik geriliminin altına düşer. Böylece kanal kısılır, bundan sonra V_{DS} gerilimi arttırılsa da akım daha artmaz.

3.1 MOS Transistorun Çalışma Bölgeleri

MOS transistorun çalışma bölgeleri; kesim bölgesi, doymasız (lineer) bölge ve doyma (kısılma) bölgesi olmak üzere üç bölgeden oluşur.

3.1.1 Kesim Bölgesi

$V_{DS} = 0$ iken, ancak $V_{GS} > V_T$ durumunda MOSFET iletme geçer, $V_{GS} < V_T$ için savak ucunda hiçbir hareketli yük bulunmayacağından $I_D = 0$ dir. $V_{GS} < V_T$ ve $I_D = 0$ koşullarında transistor kesimdedir ve açık bir anahtar davranışı gösterir.

3.1.2 Doymasız (Lineer) Bölge

$V_{GS} > V_T$ olduğunda kanal iletkenliği V_{DS} tarafından kontrol edilmektedir. Doymasız bölge $V_{DS} < V_{GS} - V_T$ eşitsizliği ile tanımlanır. V_{DS} 'nin bu küçük değerleri için MOSFET direnç özelliği göstermektedir yani I_D akımı V_{DS} gerilimi ile doğrusal olarak değişmektedir (Lineer Bölge).

$$I_D = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right) \left[2(V_{GS} - V_T)V_{DS} - V_{DS}^2 \right] \quad (3.1)$$

Burada W kanal genişliği, L kanal boyu, μ_n kanaldaki serbest elektronların hareket yeteneği, C_{ox} oksit kapasitesidir.

3.1.3 Doyma (Kısılma) Bölgesi

Doyma bölgesi şartı $V_{GS} > V_T$ ve $V_{DS} > V_{GS} - V_T$ dir. İdealde, doyma bölgesinde I_D akımı V_{DS} 'den bağımsız ve sabittir. I_D akımının değeri sadece $(V_{GS} - V_T)$ 'nin bir fonksiyonudur.

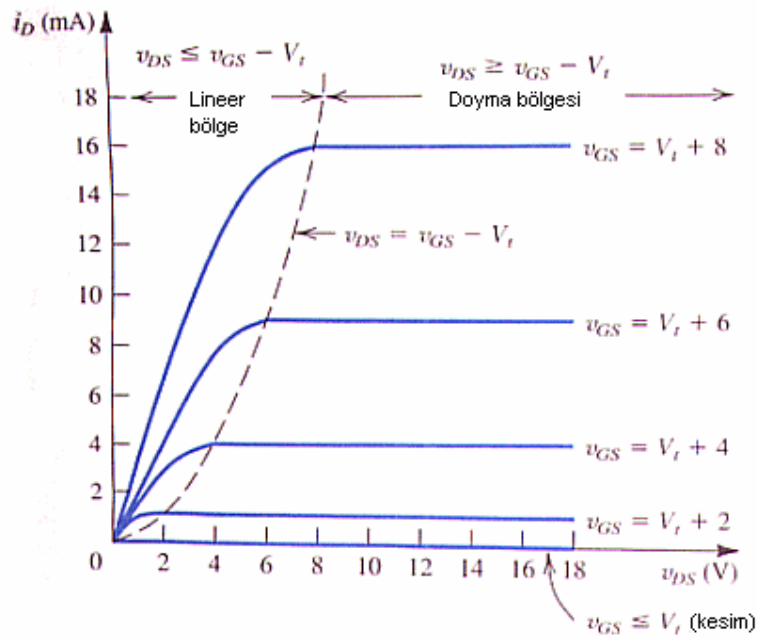
$$I_D = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right) [V_{GS} - V_T]^2 \quad (3.2)$$

Gerçekte ise doyma bölgesinde I_D akımı, V_{DS} ile az da olsa artar. Bu etkinin sebebi kanal boyu modülasyonudur. Kanal boyu etkisi de dikkate alınarak:

$$I_D = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right) [V_{GS} - V_T]^2 [1 + \lambda V_{DS}] \quad (3.3)$$

yazılabilir [3].

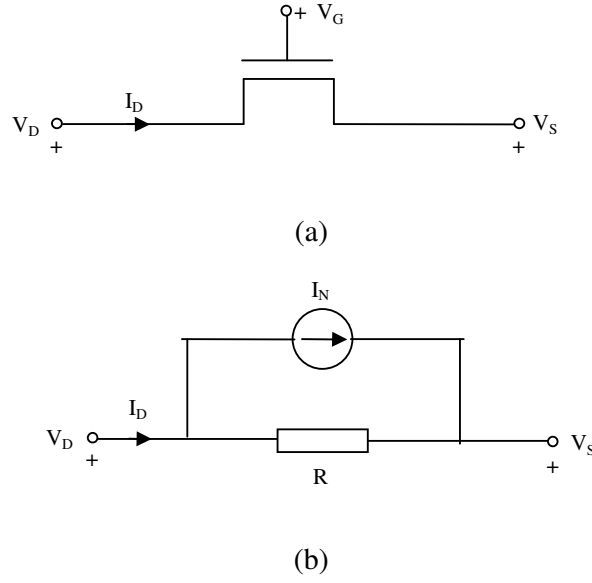
Şekil 3.2'de MOSFET'in çalışma bölgelerinin de gösterildiği akım-gerilim karakteristiği verilmiştir.



Şekil 3.2 : MOS transistörün akım-gerilim karakteristiği

3.2 Lineerleştirme Yöntemleri

$V_{DS} < V_{GS} - V_T$ eşitsizliğinin sağlandığı lineer (triode) bölgede çalışan MOS transistörler gerilim kontrollü dirençler gibi kullanılabilir. Bu bölümde MOSFET'in savak akımındaki lineersizlik terimlerini ortadan kaldırmak amacıyla kullanılan yöntemlerden bahsedilmiştir.



Şekil 3.3 : (a) MOS transistor yapısının sembolik gösterimi (b) MOS transistorun devre modeli

Şekil 3.3b’de MOS transistorun lineer olmayan kontrollü bir akım kaynağı ile lineer bir direnç gibi kullanılabilceği görülmektedir. Savak akımı n-kanallı MOS için aşağıdaki gibi genelleştirilerek yazılabilir [8].

$$I_D = \mu_n C_{ox} \left(\frac{W}{L} \right) \left[(V_G - V_T)(V_D - V_S) - \frac{1}{2}(V_D^2 - V_S^2) \right] \quad (3.4)$$

Lineer olmayan akım ve gerilim kontrollü direnç aşağıdaki bağıntılarda görüldüğü gibi elde edilir.

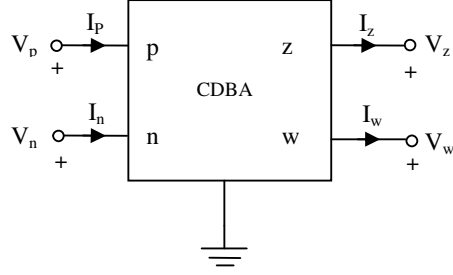
$$I_N = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right) (V_D^2 - V_S^2) \quad (3.5)$$

$$R = \frac{1}{\mu_n C_{ox} (W/L)(V_G - V_T)} \quad (3.6)$$

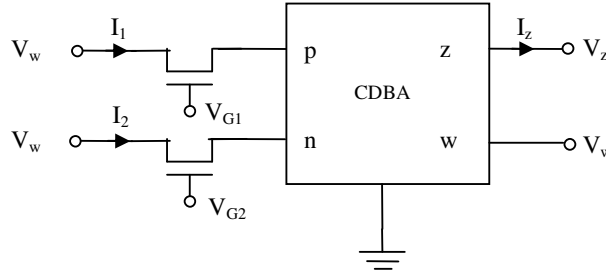
MOS transistorun savak akımı bağıntısındaki bu lineersizlik terimlerini ortadan kaldırmak amacıyla kullanılan yöntemlerden bazıları iki MOS transistor kullanılarak transistorların giriş akımlarının farkından faydalanarak gerçekleştirilen lineerleştirme ve transistorun giriş-çıkış uçlarına uygulanan gerilimlerden faydalanarak gerçekleştirilen lineerleştirme yöntemidir.

Giriş akımlarının farkından faydalanarak gerçekleştirilen lineerleştirme yöntemi için Şekil 3.4’te gösterildiği gibi CDDBA (Akım Farkını Alan Tamponlu Kuvvetlendirici,

Current Differencing Buffered Amplifier) elemanının p ve n uçlarına lineer bölgede çalışan MOSFET bağlayarak elektronik olarak ayarlanabilen bir direnç elde edilebilir.



(a)



(b)

Şekil 3.4 : (a) CDBA blok şeması (b) CDBA tabanlı ayarlanabilir direnç

CDBA elemanının blok şeması Şekil 3.4a'da ve tanım bağıntıları (3.7) bağıntısında verilmiştir [9].

$$I_z = I_p - I_n \quad V_p = V_n = 0 \quad V_w = V_z \quad (3.7)$$

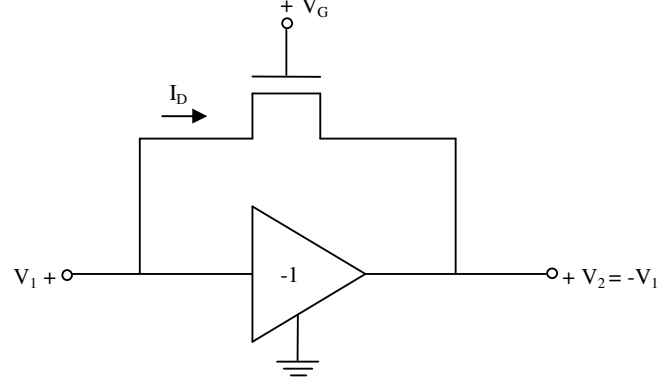
Tanım bağıntılarında da görüldüğü gibi CDBA'nın p ve n uçlarındaki akımlar, birbirlerine eşit ayrıca bu uçların gerilimleri sıfırdır. p ve n uçlarındaki akımların farkından yararlanarak lineersizlik terimleri aşağıdaki bağıntılardaki gibi yok edilir ve böylece gerilim kontrollü bir direnç elde edilir.

$$I_1 = \mu_n C_{ox} \left(\frac{W}{L} \right) [(V_{G1} - V_T) V_w] \quad (3.8)$$

$$I_2 = \mu_n C_{ox} \left(\frac{W}{L} \right) [(V_{G2} - V_T) V_w] \quad (3.9)$$

$$R = \frac{V_w}{I_1 - I_2}, \quad R = \frac{1}{\mu_n C_{ox} (W/L)(V_{G1} - V_{G2})} \quad (3.10)$$

MOSFET'in giriş-çıkış uçlarına uygulanan gerilimlerden faydalanarak gerçekleştirilen lineerleştirme yönteminde ise lineer (triode) bölgede çalışan MOSFET'in savak ve kaynak uçlarına birbirine eşit fakat zıt işaretli gerilimler uygulanırsa, MOSFET düşük distorsiyonlu bir direnç gibi davranır.



Şekil 3.5 : MOS transistörü lineerleştirmek için kullanılan temel devre [8]

Şekil 3.5'te gösterildiği gibi eviren birim kazançlı bir kuvvetlendiricinin giriş ve çıkış uçları arasında bir MOSFET bağlandığında;

$$V_D = V_1, V_S = V_2 = -V_1 \quad (3.11)$$

$$V_{DS} = (V_D - V_S) \quad (3.12)$$

olur.

MOSFET lineer bölgede çalıştığı için de;

$$V_{DS} < V_{GS} - V_T \quad (3.13)$$

$$2V_1 < V_G + V_1 - V_T \quad (3.14)$$

$$V_1 < V_G - V_T \quad (3.15)$$

olmalıdır.

(3.4) bağıntısında verilen lineer bölgede çalışan MOSFET'e ait savak akımı (3.11) ve (3.12) bağıntıları kullanılarak

$$I_D = \mu_n C_{ox} \left(\frac{W}{L} \right) \left[(V_G - V_T)(V_D - V_S) - \frac{1}{2}(V_D^2 - V_S^2) \right] \quad (3.16)$$

$$I_D = 2\mu_n C_{ox} \left(\frac{W}{L} \right) [(V_G - V_T)V_1] \quad (3.17)$$

olarak bulunur.

$$I_D = \frac{2V_1}{R}, \quad R = \frac{1}{\mu_n C_{ox} (W/L)(V_G - V_T)} \quad (3.18)$$

Böylece MOSFET'in savak ve kaynak uçları arasında (3.18) bağıntısında görüldüğü gibi V_G geçit gerilimiyle ayarlanabilen bir direnç elde edilir.

Bu çalışmada tasarlanan MOSFET-C filtre yapılarında MOSFET'in giriş-çıkış uçlarına uygulanan gerilimlerden faydalanarak gerçekleştirilen lineerleştirme yöntemi kullanılmıştır. Bu amaçla filtre devrelerinde kullanılan FDCCII elemanının iki düşük empedans düğümlerinden yararlanılmıştır.

4. TAM FARKSAL AKIM TAŞIYICI (FDCCII) İLE MOSFET-C FİLTRE TASARIMI

Belirli frekanslardaki işaret bileşenlerini geçiren diğerlerini ise olabildiğince zayıflatan devreler filtre olarak adlandırılır. Geçmişte pasif gerçekleştirilen filtre yapıları, günümüzde tümdevre teknolojisinde meydana gelen gelişmelerle birlikte aktif olarak yonga üzerinde gerçekleştirilebilmektedir. Tümdevre haline getirilmiş sürekli zaman filtreleri artık endüstride geniş bir yer tutmaktadır. Gerçekleştirilen bu sürekli zaman filtreleri, doğrudan işaret işlemeye yönelik, özellikle orta derecede dinamik aralığa sahip uygulamalarda, yüksek hız ve/veya düşük güç tüketimine ihtiyaç duyulduğu durumlarda kullanılmaktadır. Filtre devreleri kullanılma yeri ve amaçlarına göre farklı fonksiyonlar gerçekleştirmektedir.

Alçak geçiren filtreler, filtrenin kesim frekansına kadar olan işaretleri geçiren kesim frekansından yüksek frekanstaki işaretleri ise olabildiğince zayıflatan devrelerdir.

Yüksek geçiren filtreler, kesim frekansından yüksek frekanstaki işaretleri geçiren, kesim frekansına kadar olan işaretleri ise olabildiğince zayıflatan devrelerdir.

Band geçiren filtreler, filtre merkez frekansı etrafındaki belirli bir banttaki işaretleri geçiren, diğer frekans bileşenlerini ise olabildiğince zayıflatan yapılardır.

İşlemsel kuvvetlendiriciler gibi akım taşıyıcılar da analog filtre tasarımında kullanılır. FDCCII elemanı, lineer bölgede çalışan MOS transistörler ile birlikte MOSFET-C filtrelerinin gerçekleştirilmesi için uygun bir analog yapı bloğudur.

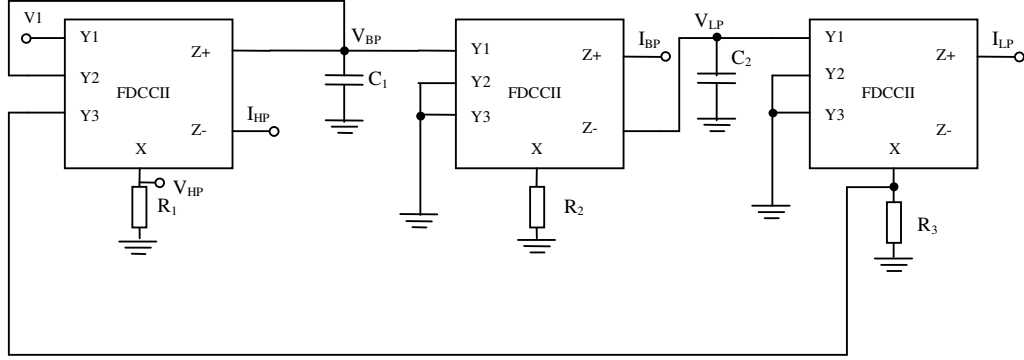
Bu bölümde FDCCII elemanının kullanıldığı aktif-RC filtre devrelerinin MOSFET-C filtrelere dönüştürülmesi; işaret akış diyagramları ile devrenin analizi, işaret akış diyagramı üzerinde gerekli değişikliklerin yapılması ve yeni işaret akış diyagramından MOSFET-C filtre devresinin elde edilmesi aşamalarından oluşmaktadır.

4.1 Karışık Modlu Ünlversal MOSFET-C Filtre Devresinin Tasarımı

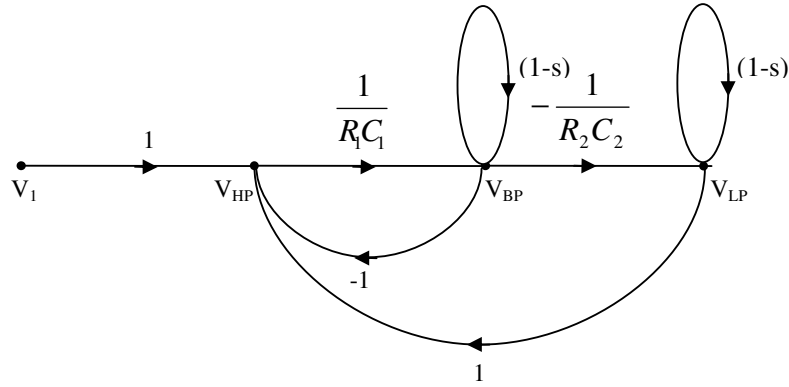
Karışık modlu ünlversal MOSFET-C filtrenin tasarımı için ilk olarak FDCCII tabanlı karışık modlu aktif-RC filtresinin işaret akış diyagramları ile analizi yapılmış ve işaret akış diyagramları MOSFET-C yapısına uygun hale getirilerek MOSFET-C filtre devresi elde edilmiştir.

4.1.1 Aktif-RC Filtre Devresinin İşaret Akış Diyagramları İle Analizi

Karışık modlu üniversal aktif-RC filtre devresi Şekil 4.1'de verilmiş olup, devre üç FDCCII elemanı, üç direnç ve iki kapasiteden oluşmaktadır.



Şekil 4.1 : FDCCII tabanlı karışık modlu üniversal aktif-RC filtre devresi



Şekil 4.2 : Karışık modlu üniversal aktif-RC filtrenin işaret akış diyagramı

FDCCII tabanlı karışık modlu üniversal aktif-RC filtreye ait işaret akış diyagramı Şekil 4.2'de görülmektedir. İşaret akış diyagramı ve Mason kazanç bağıntısı kullanılarak devreye ait transfer fonksiyonları elde edilmiştir. Devrenin alçak geçiren, bant geçiren ve yüksek geçiren fonksiyonlarına ait transfer fonksiyonları aşağıdaki gibidir.

$$\frac{V_{HP}}{V_1} = \frac{s^2}{s^2 + \frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}} \quad I_{HP} = -\frac{V_{HP}}{R_1} \quad (4.1)$$

$$I_{HP} = -V_1 \frac{s^2 \frac{1}{R_1}}{s^2 + \frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}} \quad (4.2)$$

$$\frac{V_{BP}}{V_1} = \frac{\frac{s}{R_1 C_1}}{s^2 + \frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}} \quad I_{BP} = \frac{V_{BP}}{R_2} \quad (4.3)$$

$$I_{BP} = V_1 \frac{\frac{s}{R_1 R_2 C_1}}{s^2 + \frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}} \quad (4.4)$$

$$\frac{V_{LP}}{V_1} = \frac{-\frac{1}{R_1 R_2 C_1 C_2}}{s^2 + \frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}} \quad I_{LP} = \frac{V_{LP}}{R_3} \quad (4.5)$$

$$I_{LP} = -V_1 \frac{\frac{1}{R_1 R_2 R_3 C_1 C_2}}{s^2 + \frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}} \quad (4.6)$$

Kesim frekansı ve kalite faktörü (4.7) bağıntısında görülmektedir.

$$\omega_p = \sqrt{\frac{1}{R_1 R_2 C_1 C_2}}, \quad Q_p = \sqrt{\frac{R_1 C_1}{R_2 C_2}} \quad (4.7)$$

Kesim frekansının ve kalite faktörünün pasif devre elemanlarına göre duyarlılıkları (4.8) ve (4.9) bağıntılarında verilmiştir.

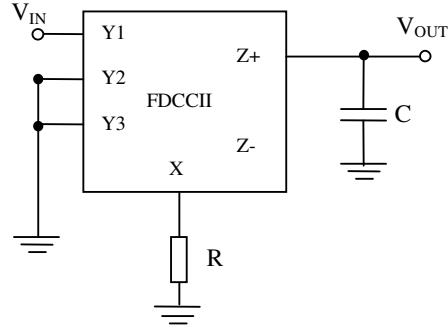
$$S_{R1}^{wp} = S_{R2}^{wp} = S_{C1}^{wp} = S_{C2}^{wp} = -\frac{1}{2} \quad (4.8)$$

$$S_{R1}^{Qp} = S_{C1}^{Qp} = \frac{1}{2}, \quad S_{R2}^{Qp} = S_{C2}^{Qp} = -\frac{1}{2} \quad (4.9)$$

4.1.2 İşaret Akış Diyagramının MOSFET-C Devresine Uygun Hale Getirilmesi

Karışık modlu üniversal aktif-RC filtre devresinin MOSFET-C filtre devresine dönüştürülmesi için öncelikle filtre devresine ait alt devre belirlenmiş bu alt devreden alt diyagram elde edilmiştir. Alt devre ve alt diyagram ilişkisinden faydalanarak işaret akış diyagramı MOSFET-C yapısına uygun hale getirilmiştir.

FDCCII tabanlı karışık modlu üniversal aktif-RC filtre devresine ilişkin alt devre Şekil 4.3'te görülmektedir.



Şekil 4.3 : Aktif-RC alt devre

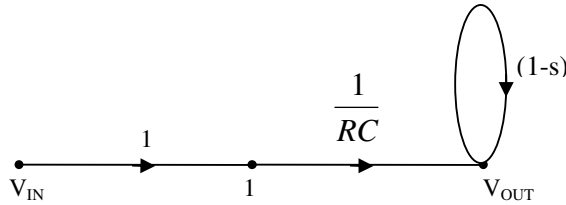
Alt devrenin analizi sonucunda elde edilen aşağıdaki bağıntılar kullanılarak alt devreye ait alt diyagram Şekil 4.4'teki gibi elde edilebilir. Alt devrede Y2 ve Y3 giriş uçları topraklanmıştır.

$$V_X = V_{Y1} - V_{Y2} + V_{Y3} \quad (4.10)$$

$$V_{Y2} = V_{Y3} = 0 \quad V_X = V_{Y1} = V_{IN} \quad (4.11)$$

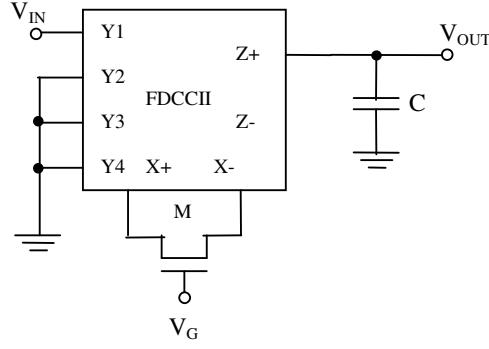
$$sCV_{Z+} = \frac{V_X}{R} \quad V_{Z+} = V_{OUT} \quad (4.12)$$

$$V_{OUT} = \frac{V_{IN}}{sCR} \quad (4.13)$$



Şekil 4.4 : Aktif-RC alt diyagram

Alt devrede kullanılan direnç yerine lineer bölgede çalışan MOS transistorun elektronik olarak ayarlanabilir direnç gibi davranmasından faydalanarak lineer bölgede çalışan MOSFET kullanılırsa alt devre Şekil 4.5'teki gibi tasarlanabilir.



Şekil 4.5 : MOSFET-C alt devre

MOSFET'in lineer bölgede çalışması için V_D (savak) ve V_S (kaynak) uçlarına aynı değerlerde fakat zıt işaretli gerilimler uygulanması gerekir. Bunu sağlamak için de FDCCII elemanın V_{X+} ve V_{X-} uçları kullanılmıştır.

$$V_{X+} = V_{Y1} - V_{Y2} + V_{Y3} \quad (4.14)$$

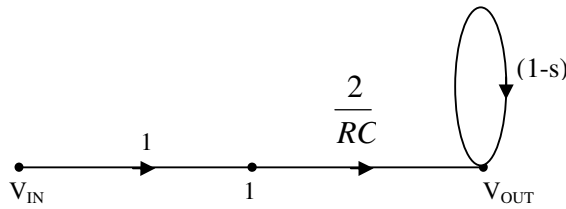
$$V_{X-} = V_{Y2} - V_{Y1} + V_{Y4} \quad (4.15)$$

$$V_{Y2} = V_{Y3} = V_{Y4} = 0 \quad V_{X+} = V_{Y1} = V_{IN} \quad V_{X-} = -V_{Y1} = -V_{IN} \quad (4.16)$$

$$sCV_{Z+} = \frac{V_{X+} - V_{X-}}{R} \quad V_{Z+} = V_{OUT} \quad (4.17)$$

$$V_{OUT} = \frac{2V_{IN}}{sCR} \quad (4.18)$$

MOSFET kullanılan alt devrenin analizi sonucunda da devreye ait alt diyagram Şekil 4.6'da görüldüğü gibi elde edilebilir.



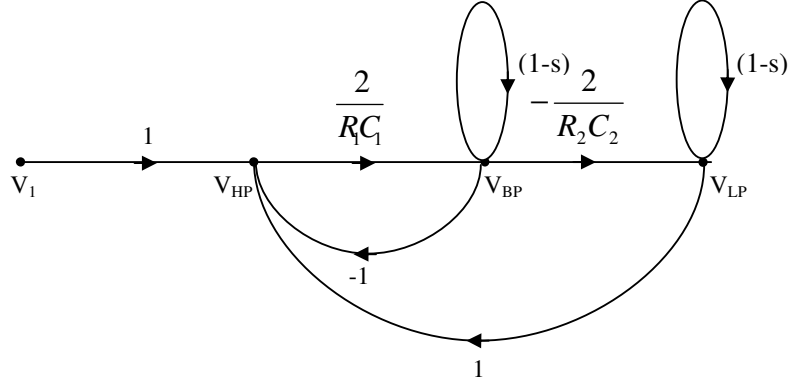
Şekil 4.6 : MOSFET-C alt diyagram

4.1.3 MOSFET-C Filtre Devresinin Elde Edilmesi

MOSFET-C alt diyagramı kullanılarak filtre devresinin işaret akış diyagramı ile alt devre ve alt diyagram ilişkisinden faydalanarak MOSFET-C filtre devresi elde edilir.

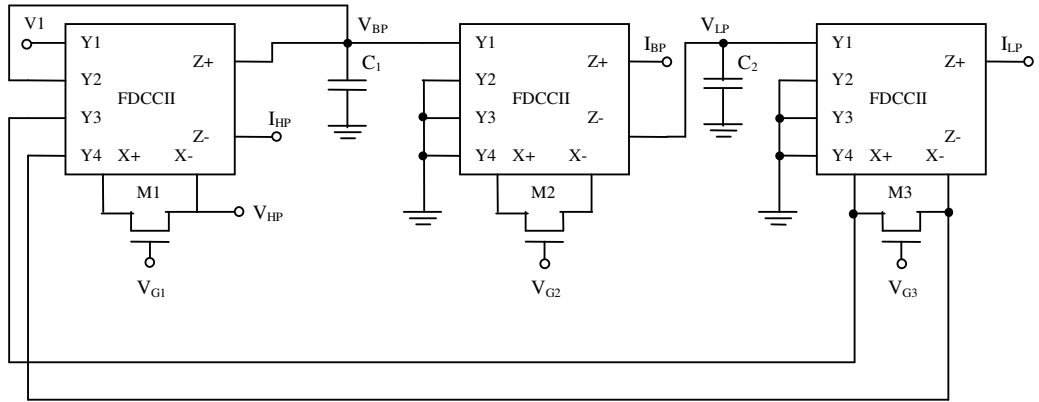
Karışık modlu universal MOSFET-C filtre devresinin işaret akış diyagramı, Şekil 4.6'daki MOSFET-C alt diyagram kullanılarak, Şekil 4.2'deki karışık modlu

üniversal aktif-RC filtre devresine ait işaret akış diyagramı ile aynı transfer fonksiyonlarının elde edilmesi koşuluyla Şekil 4.7'deki gibi çizilebilir.



Şekil 4.7 : Karışık modlu üniversal MOSFET-C filtrenin işaret akış diyagramı

Şekil 4.7'deki işaret akış diyagramından yola çıkarak FDCCII tabanlı karışık modlu üniversal MOSFET-C filtre devresi Şekil 4.8'de görüldüğü gibi elde edilir.



Şekil 4.8 : FDCCII tabanlı karışık modlu üniversal MOSFET-C filtre devresi [6]

İşaret akış diyagramı ve Mason kazanç bağıntısı kullanılarak analizi yapılan Şekil 4.8'deki devrenin alçak geçiren, yüksek geçiren ve bant geçiren fonksiyonlarına ait transfer fonksiyonları aşağıdaki bağıntılarda verilmiştir.

$$I_{HP} = -V_1 \frac{s^2 \frac{2}{R_1}}{s^2 + \frac{2s}{R_1 C_1} + \frac{4}{R_1 R_2 C_1 C_2}} \quad (4.19)$$

$$I_{LP} = -V_1 \frac{\frac{4}{R_1 R_2 R_3 C_1 C_2}}{s^2 + \frac{2s}{R_1 C_1} + \frac{4}{R_1 R_2 C_1 C_2}} \quad (4.20)$$

$$I_{BP} = V_1 \frac{\frac{2s}{R_1 R_2 C_1}}{s^2 + \frac{2s}{R_1 C_1} + \frac{4}{R_1 R_2 C_1 C_2}} \quad (4.21)$$

Kesim frekansı ve kalite faktörü (4.22) bağıntısında görülmektedir. Bağıntıda da görüldüğü gibi kesim frekansı direnç değerleri değiştirilerek ayarlanabilir.

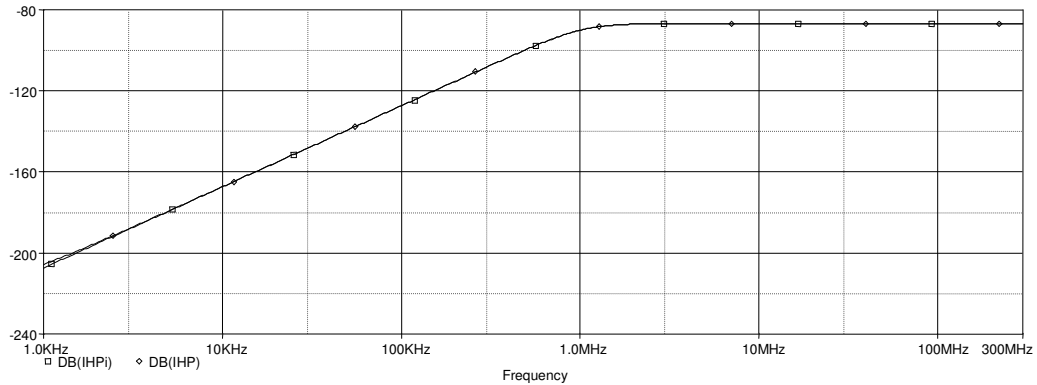
$$\omega_p = \frac{2}{\sqrt{R_1 R_2 C_1 C_2}}, \quad Q_p = \sqrt{\frac{R_1 C_1}{R_2 C_2}} \quad (4.22)$$

Kesim frekansının ve kalite faktörünün pasif devre elemanlarına göre duyarlılıkları (4.23) ve (4.24) bağıntılarında verilmiştir. Bağıntılarda görüldüğü gibi devrenin pasif duyarlılıkları düşüktür.

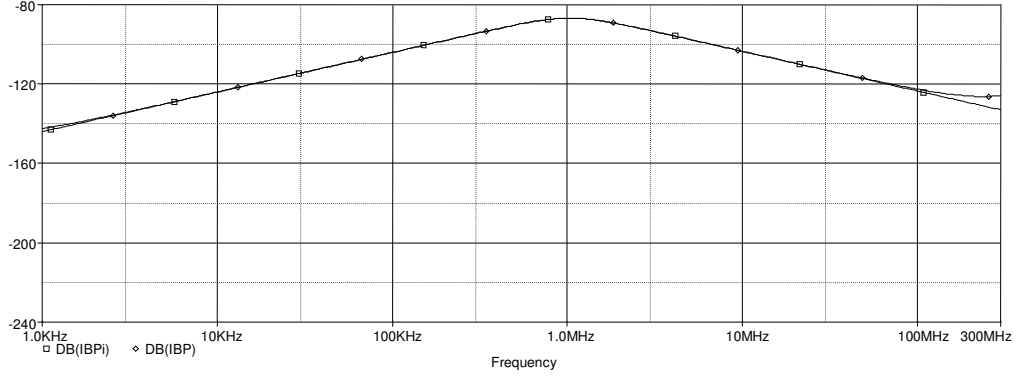
$$S_{R1}^{wp} = S_{R2}^{wp} = S_{C1}^{wp} = S_{C2}^{wp} = -\frac{1}{2} \quad (4.23)$$

$$S_{R1}^{Qp} = S_{C1}^{Qp} = \frac{1}{2}, \quad S_{R2}^{Qp} = S_{C2}^{Qp} = -\frac{1}{2} \quad (4.24)$$

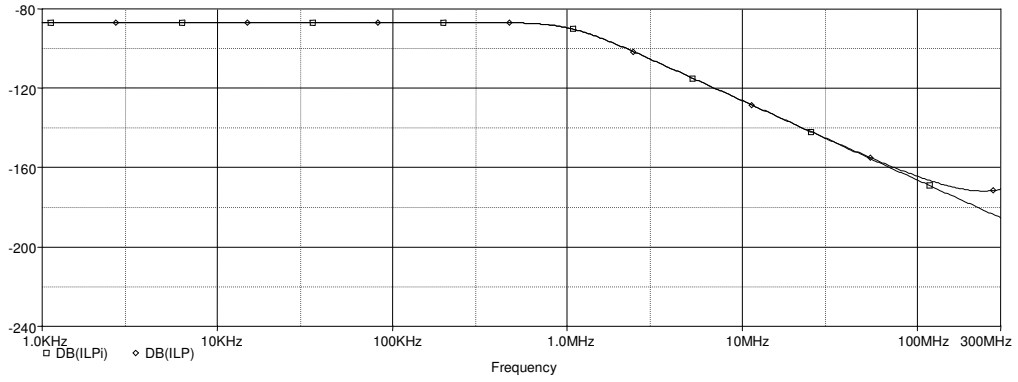
Önerilen filtre devresinin PSPICE programı ile benzetimi yapılırken kesim frekansı 1MHz olacak şekilde $C_1=5\text{pF}$, $C_2=10\text{pF}$ ve (geçiş iletkenliği parametresi, $K=\mu_n C_{OX}(W/L)$, $(W/L)=0.3$), $K_1=K_2=K_3=61.65\mu\text{A}/\text{V}^2$, $V_{G1}=V_{G2}=V_{G3}=1.3\text{V}$ ve $V_T=0.54\text{V}$ olarak alınmıştır. Devrenin PSPICE benzetim sonuçları Şekil 4.9, 4.10 ve 4.11'de gösterilmiştir.



Şekil 4.9 : FDCCII tabanlı karışık modlu üniversal MOSFET-C filtre devresinin yüksek geçiren çıkışına ait kazanç-frekans cevabı



Şekil 4.10 : FDCCII tabanlı karışık modlu üniversal MOSFET-C filtre devresinin bant geçiren çıkışına ait kazanç-frekans cevabı



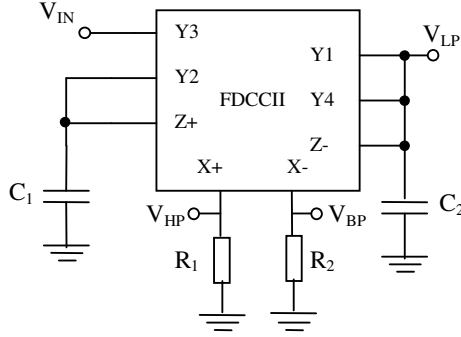
Şekil 4.11 : FDCCII tabanlı karışık modlu üniversal MOSFET-C filtre devresinin alçak geçiren çıkışına ait kazanç-frekans cevabı

4.2 Gerilim Modlu Üniversal MOSFET-C Filtre Devresinin Tasarımı

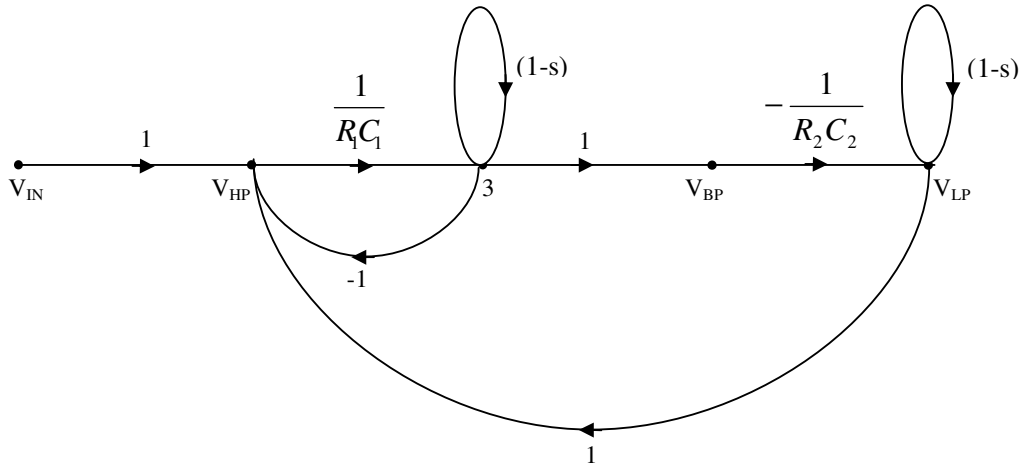
Gerilim modlu üniversal MOSFET-C filtre devresinin tasarımı için öncelikle önerilen aktif-RC filtre devresinin [10] işaret akış diyagramı kullanılarak analizi yapılmış ve diyagramda yapılan değişikliklerle aynı transfer fonksiyonlarını sağlayan bir işaret akış diyagramı tasarlanmıştır. Daha sonra tasarlanan bu işaret akış diyagramı 4.1.2 bölümünde bahsedilen alt devre ve alt diyagram ilişkisinden faydalanarak MOSFET-C devresine uygun hale getirilmiş ve filtre devresinde kullanılan dirençler yerine lineer bölgede çalışan MOS transistörler kullanılarak MOSFET-C filtre devresi tasarlanmıştır. Tasarlanan MOSFET-C filtre devresine ait transfer fonksiyonları ve benzetim sonuçları elde edilmiştir.

4.2.1 Aktif-RC Filtre Devresinin İşaret Akış Diyagramının MOSFET-C Devresine Uygun Hale Getirilmesi

MOSFET-C filtre devresine uygun işaret akış diyagramını elde etmek için Şekil 4.12'deki önerilen FDCCII tabanlı gerilim modlu universal aktif-RC filtre devresine ait işaret akış diyagramı Şekil 4.13'de görülmektedir.

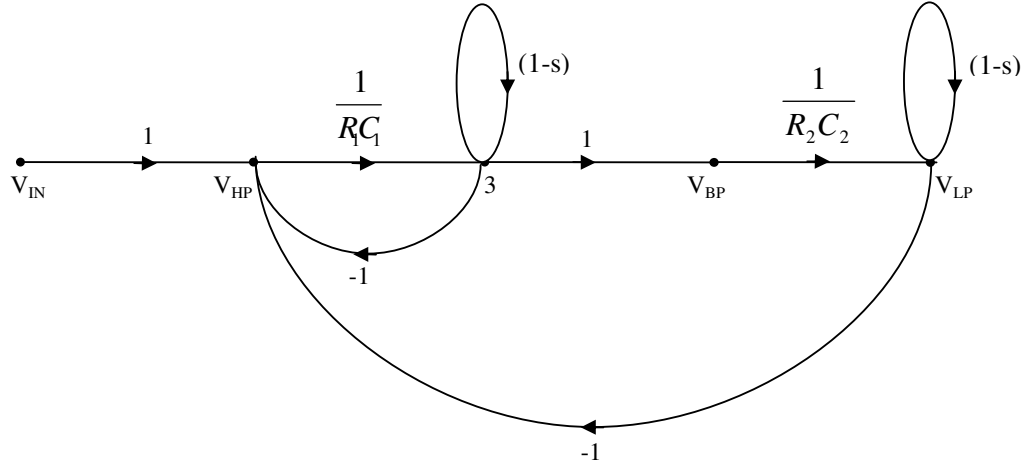


Şekil 4.12 : FDCCII tabanlı gerilim modlu universal aktif-RC filtre devresi [10]



Şekil 4.13 : Gerilim modlu universal aktif-RC filtre devresinin işaret akış diyagramı

Şekil 4.12'deki filtre devresinde akım aynaları ile negatif türden akım çıkışları elde edilmiş CMOS farksal akım taşıyıcı yapısı kullanılmıştır [10]. Bu filtre yapısı CMOS farksal akım taşıyıcı yapısının negatif akım çıkışları kullanılmadan iki FDCCII elemanı ile yeniden tasarlanabilir. Ayrıca MOSFET-C filtre yapısına geçişte V_{X+} ve V_{X-} uçları kullanılacağı için iki FDCCII elemanına ihtiyaç vardır. Bunun için de Şekil 4.12'deki modlu universal aktif-RC filtre devresine ait işaret akış diyagramı aynı transfer fonksiyonlarının elde edilmesi koşuluyla Şekil 4.14'deki gibi çizilebilir.

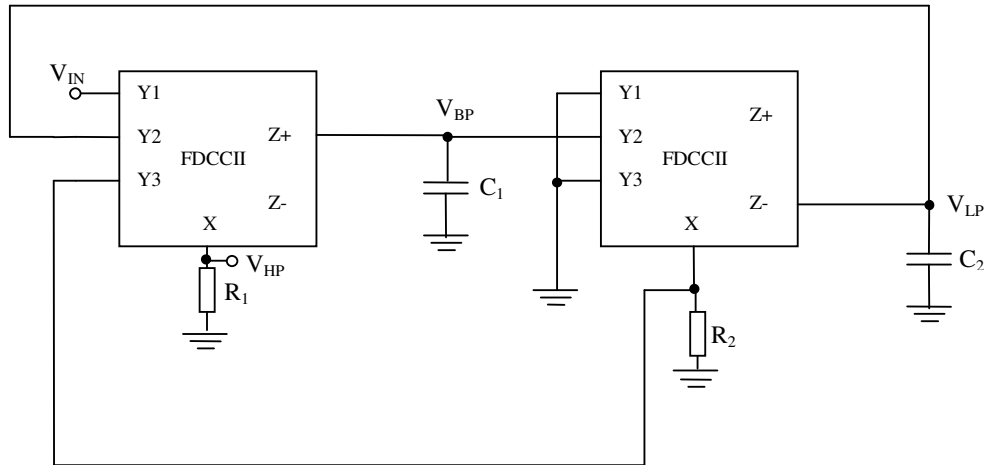


Şekil 4.14 : Gerilim modlu üniversal aktif-RC filtre devresine ilişkin yeni işaret akış diyagramı

Şekil 4.14'deki işaret akış diyagramı incelendiğinde V_{BP} - V_{LP} düğümleri arasındaki kazancın pozitif değerli olması nedeniyle V_{LP} - V_{HP} düğümleri arasındaki geri besleme kazancının (-1) olduğu görülmektedir.

4.2.2 Aktif-RC Filtre Devresinin İşaret Akış Diyagramları İle Analizi

Gerilim modlu üniversal aktif-RC filtre devresi elde edilen yeni işaret akış diyagramı ile iki FDCCII elemanı kullanılarak tasarlanmıştır. Önerilen aktif-RC filtre yapısı ile iki FDCCII kullanılan filtre yapısının devre analizleri yapılarak aynı transfer fonksiyonları elde edilmiştir.



Şekil 4.15 : Tasarlanan FDCCII tabanlı gerilim modlu üniversal aktif-RC filtre devresi

Şekil 4.14'deki işaret akış diyagramından yola çıkarak tasarlanan FDCCII tabanlı gerilim modlu universal aktif-RC filtre devresi Şekil 4.15'de görüldüğü gibi elde edilmiştir.

Şekil 4.13 ve 4.14'deki işaret akış diyagramları ve Mason kazanç bağıntısı kullanılarak Şekil 4.12 ve 4.15'deki devrelerin analizi sonucu filtrelere ait alçak geçiren, yüksek geçiren ve bant geçiren fonksiyonlarının transfer fonksiyonları aşağıdaki gibidir.

$$\frac{V_{HP}}{V_{IN}} = \frac{s^2}{s^2 + \frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}} \quad (4.25)$$

$$\frac{V_{BP}}{V_{IN}} = \frac{\frac{s}{R_1 C_1}}{s^2 + \frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}} \quad (4.26)$$

$$\frac{V_{LP}}{V_{IN}} = \frac{-\frac{1}{R_1 R_2 C_1 C_2}}{s^2 + \frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}} \quad (4.27)$$

Kesim frekansı ve kalite faktörü (4.28) bağıntısında görülmektedir.

$$\omega_p = \sqrt{\frac{1}{R_1 R_2 C_1 C_2}}, \quad Q_p = \sqrt{\frac{R_1 C_1}{R_2 C_2}} \quad (4.28)$$

Kesim frekansının ve kalite faktörünün pasif devre elemanlarına göre duyarlılıkları (4.29) ve (4.30) bağıntılarında verilmiştir.

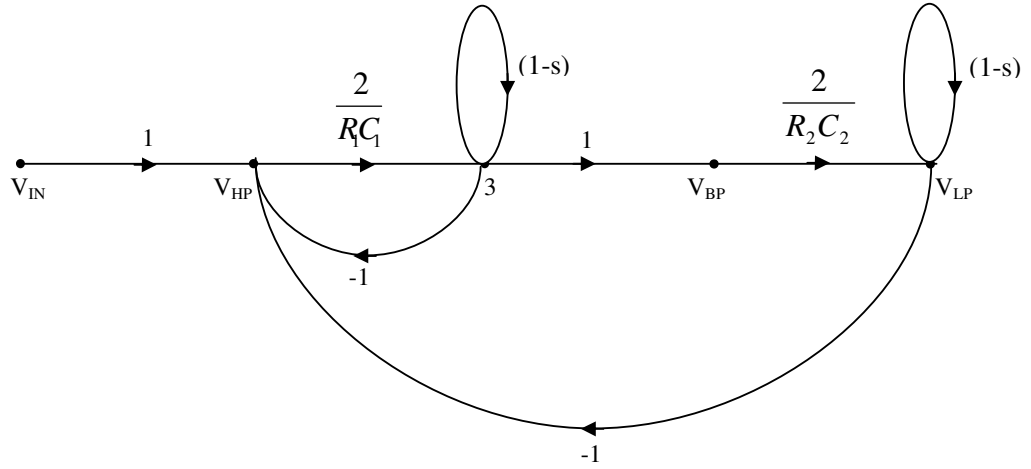
$$S_{R1}^{wp} = S_{R2}^{wp} = S_{C1}^{wp} = S_{C2}^{wp} = -\frac{1}{2} \quad (4.29)$$

$$S_{R1}^{Op} = S_{C1}^{Op} = \frac{1}{2}, \quad S_{R2}^{Op} = S_{C2}^{Op} = -\frac{1}{2} \quad (4.30)$$

4.2.3 MOSFET-C Filtre Devresinin Elde Edilmesi

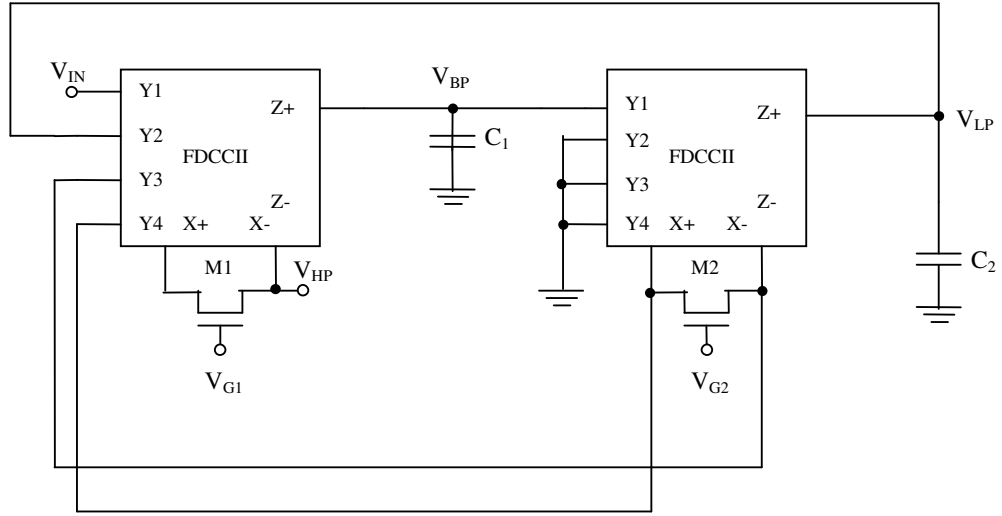
Tasarlanan FDCCII tabanlı gerilim modlu universal aktif-RC filtre devresine ait işaret akış diyagramından faydalanarak bölüm 4.1.2'de anlatılan alt devre ve alt diyagram ilişkisi bu filtre devresinde de kullanılmış ve MOSFET-C filtre devresi elde edilmiştir.

Şekil 4.4'teki alt diyagramdan MOSFET kullanılan devreye ait Şekil 4.6'daki alt diyagrama geçiş yöntemi gerilim modlu filtre devresinde de kullanılmıştır. Şekil 4.14'deki gerilim modlu universal aktif-RC filtre devresine ait işaret akış diyagramı aynı transfer fonksiyonlarını sağlaması koşuluyla Şekil 4.16'daki gibi elde edilmiştir.



Şekil 4.16 : Gerilim modlu universal MOSFET-C filtrenin işaret akış diyagramı

Şekil 4.16'daki işaret akış diyagramından yola çıkarak FDCCII tabanlı gerilim modlu universal MOSFET-C filtre devresi Şekil 4.17'de görüldüğü gibi tasarlanabilir.



Şekil 4.17 : FDCCII tabanlı gerilim modlu universal MOSFET-C filtre devresi

FDCCII elemanının matris biçiminde verilen (2.3) tanım bağıntısından X_+ ve X_- uçlarının gerilimleri

$$V_{X_+} = V_{X_1} = V_{Y_1} - V_{Y_2} + V_{Y_3} \quad (4.31)$$

$$V_{X_-} = V_{X_2} = -V_{Y_1} + V_{Y_2} + V_{Y_4} \quad (4.32)$$

olarak bulunur.

(4.31) ve (4.32) bağıntılarında da görüldüğü gibi X+ ve X- uçlarına ait V_{X+} ve V_{X-} gerilimleri, pozitif işaretli olarak gelen V_{Y3} ve V_{Y4} gerilimlerinden dolayı simetrik değildir. Simetrikliğin sağlanabilmesi için V_{Y3} ve V_{Y4} gerilimlerinden birinin negatif olması gerekir. İşaret akış diyagramları da bu eşitlikleri sağlamalıdır. Bu nedenle işaret akış diyagramındaki 3- V_{HP} düğümleri arasındaki (-1) değerindeki geri besleme kazancı, devrede Y3 ve Y4 giriş uçlarının M2 transistörünün uçlarına ters bağlanarak elde edilmiştir.

Şekil 4.16'daki işaret akış diyagramı ve Mason kazanç bağıntısı kullanılarak analizi yapılan devrenin alçak-geçiren, yüksek-geçiren ve bant-geçiren fonksiyonlarına ait transfer fonksiyonları aşağıdaki gibidir.

$$\frac{V_{HP}}{V_{IN}} = \frac{2s^2}{s^2 + \frac{2s}{R_1C_1} + \frac{4}{R_1R_2C_1C_2}} \quad (4.33)$$

$$\frac{V_{BP}}{V_{IN}} = \frac{\frac{2s}{R_1C_1}}{s^2 + \frac{2s}{R_1C_1} + \frac{4}{R_1R_2C_1C_2}} \quad (4.34)$$

$$\frac{V_{LP}}{V_{IN}} = \frac{-\frac{4}{R_1R_2C_1C_2}}{s^2 + \frac{2s}{R_1C_1} + \frac{4}{R_1R_2C_1C_2}} \quad (4.35)$$

Kesim frekansı ve kalite faktörü (4.36) bağıntısında görülmektedir.

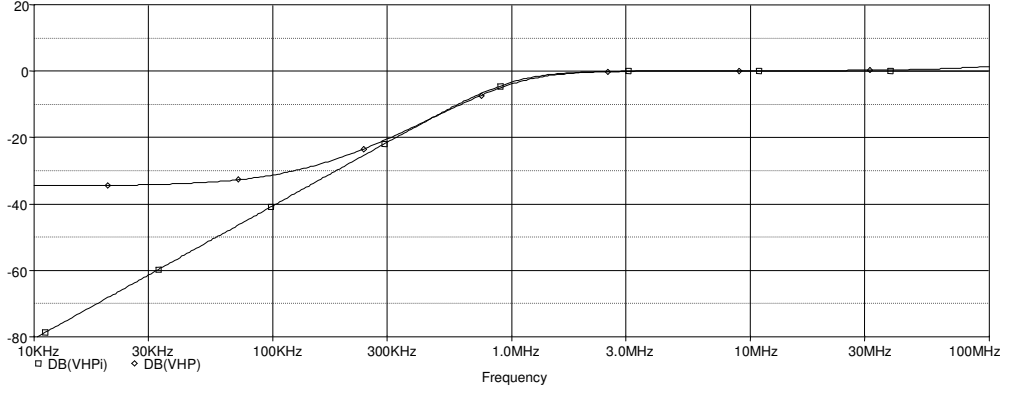
$$\omega_p = \frac{2}{\sqrt{R_1R_2C_1C_2}}, \quad Q_p = \sqrt{\frac{R_1C_1}{R_2C_2}} \quad (4.36)$$

Kesim frekansının ve kalite faktörünün pasif devre elemanlarına göre duyarlılıkları (4.37) ve (4.38) bağıntılarında verilmiştir.

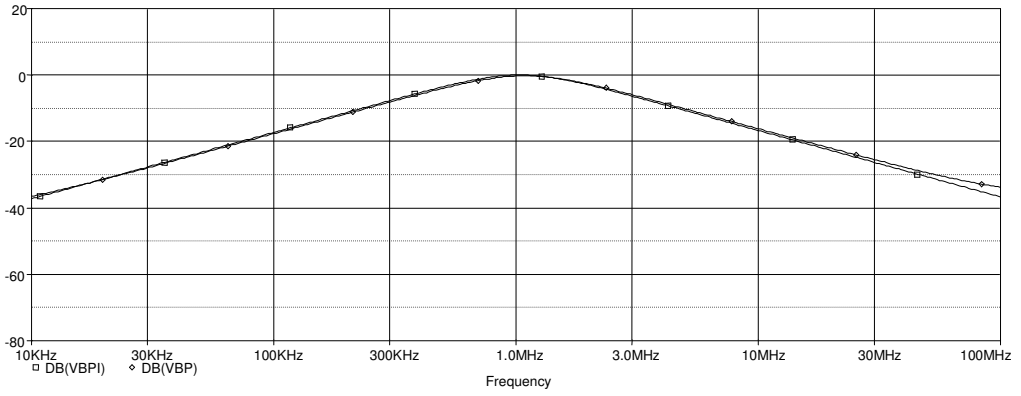
$$S_{R1}^{wp} = S_{R2}^{wp} = S_{C1}^{wp} = S_{C2}^{wp} = -\frac{1}{2} \quad (4.37)$$

$$S_{R1}^{Qp} = S_{C1}^{Qp} = \frac{1}{2}, \quad S_{R2}^{Qp} = S_{C2}^{Qp} = -\frac{1}{2} \quad (4.38)$$

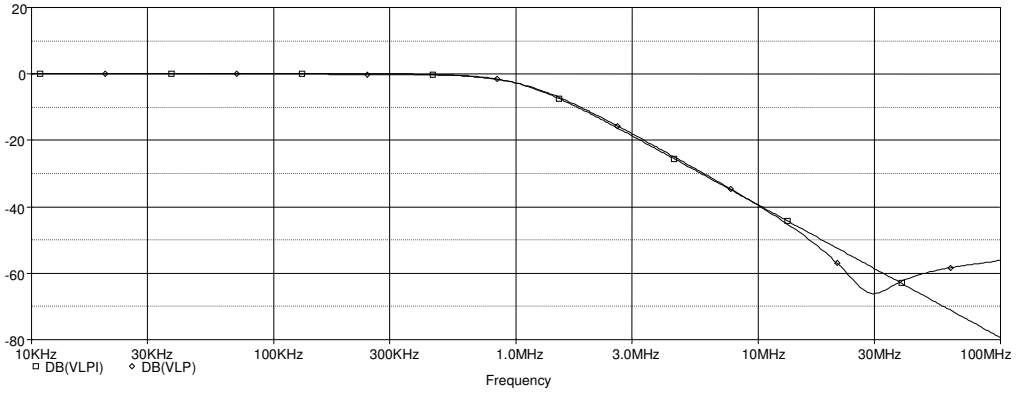
Tasarlanan filtre devresinin PSPICE programı ile benzetimi yapılırken kesim frekansı 1MHz olacak şekilde $C_1=5\text{pF}$, $C_2=10\text{pF}$ ve $K_1=K_2=61.65\mu\text{A/V}^2$, $V_{G1}=V_{G2}=1.3\text{V}$ ve $V_T=0.54\text{V}$ olarak alınmıştır. Devrenin PSPICE benzetim sonuçları Şekil 4.18, 4.19 ve 4.20'de gösterilmiştir.



Şekil 4.18 : FDCCII tabanlı gerilim modlu universal MOSFET-C filtre devresinin yüksek geçiren çıkışına ait kazanç-frekans cevabı



Şekil 4.19 : FDCCII tabanlı gerilim modlu universal MOSFET-C filtre devresinin bant geçiren çıkışına ait kazanç-frekans cevabı



Şekil 4.20 : FDCCII tabanlı gerilim modlu universal MOSFET-C filtre devresinin alçak geçiren çıkışına ait kazanç-frekans cevabı

5. SONUÇ

Bu çalışmada tam farksal akım taşıyıcı elemanı kullanılarak üniversal MOSFET-C filtreler tasarlanmıştır.

Tam farksal akım taşıyıcılar, MOSFET-C filtrelerin gerçekleşmesi için uygun bir yapı bloğudur. Farksal aktif elemanlar gerek ortak işareti bastırma oranının iyileştirilmesi gerekse devrenin istenmeyen harmoniklerinin yok edilmesi amacı ile kullanılan yapılardır. CCII yapısının yüksek empedanslı tek bir girişi olması sebebiyle, farksal giriş gerektiren uygulamalarda açıkça ortaya çıkan dezavantaj, FDCCII yapısı ile giderilmiştir.

Filtrelerin tasarımında işaret akış diyagramlarından faydalanılmıştır. Aktif-RC filtrelerine ait işaret akış diyagramları ile alt devre ve alt diyagram ilişkisi kullanılarak MOSFET-C filtreleri tasarlanmıştır.

Tasarlanan filtrelerin kesim frekansları dirençlerin değeri değiştirilerek ayarlanabilmektedir. Kesim frekansı çip üzerinde ayarlanabilir filtreler elde etmek için aktif-RC filtrelerin yapısındaki dirençler lineer bölgede çalışan MOS transistörler ile gerçekleştirilmiştir. Lineer bölgede çalışan MOS transistörlerin geçitlerine uygulanan geçit gerilimi ile direnç değerleri ayarlanabilir ve filtrelerin kesim frekansları istenilen değerlere getirilebilir.

Devrelerde kullanılan tüm pasif elemanlar topraklı olduklarından dolayı önerilen filtre yapıları tüm devre tasarımı açısından önem taşımaktadır. Ayrıca tasarlanan filtreler eş zamanda yüksek geçiren, bant geçiren ve alçak geçirenden oluşan her üç temel filtre fonksiyonunu üretmektedirler.

Tasarlanan filtrelere ilişkin, kalite faktörü ve kesim frekansının pasif duyarlılıkları, hesaplanmış ve düşük duyarlılıklara sahip oldukları görülmüştür.

Benzetimlerde, kullanılan CMOS FDCCII devresi ile gerçekleştirilen filtre fonksiyonlarının sonuçları, ideal FDCCII gerçekleştirilen filtrelerin sonuçları ile PSPICE programında üst üste çizdirilmiştir. Buradan, kullanılan CMOS FDCCII devresi ile gerçekleştirilen filtre fonksiyonlarının sonuçları ile ideal FDCCII ile gerçekleştirilen filtrelerin sonuçlarının uyum içinde olduğu gözlenmiştir.

KAYNAKLAR

- [1] **Smith, K.C. and Sedra, A.S.**, 1968. The current conveyor-a new circuit building block, *IEEE Proc.*, **56**, 1368-1369.
- [2] **Smith, K.C. and Sedra, A.S.**, 1970. A second generation current conveyor and its applications, *IEEE Trans.*, **CT-17**, 132-134.
- [3] **Kuntman, H.**, 1998. Elektronik Elemanların Modellenmesi, İTÜ Rektörlüğü, İstanbul.
- [4] **Awad, I.A. and Soliman, A.M.**, 1999. Inverting second generation current conveyors: the missing building blocks, CMOS realizations and applications, *Int. J. Electronics*, **86**, 413-432.
- [5] **Elwan, H.O. and Soliman, A.M.**, 1997. Novel CMOS differential voltage current conveyor and its applications, *IEE Proc. Circuits Devices Syst.*, **144**, 195-200.
- [6] **El-Adawy, A.A., Soliman, A.M. and Elwan, H.O.**, 2000. A novel fully differential current conveyor and applications for analog VLSI, *IEEE Transactions on Circuit and Systems-II*, **47**, 306-313.
- [7] **Kuntman, H.**, 1997. Analog MOS Tümdevre Tekniği, İ.T.Ü. Elektrik-Elektronik Fakültesi Ofset Baskı Atölyesi, İstanbul.
- [8] **Acar C. and Ghausi M.S.**, 1987. Fully integrated active-RC filters using MOS and non-balanced structure, *Int. J. Circ. Theor. App.*, **15**, 105–121.
- [9] **Özoğuz S., Toker A. and Acar. C.**, 1999. Current-mode continuous time fully integrated universal filter using CDBAs, *Electronics Letters*, **35**, 97-98
- [10] **Gür F.**, 2007. Farksal akım taşıyıcı ile üniversal aktif-RC filtre tasarımı, *Yüksek Lisans Tezi*, İ.T.Ü. Fen Bilimleri Enstitüsü, İstanbul.

EK

0.35 μ m MOSIS CMOS Proses Model Parametreleri

```
.MODEL NTS NMOS LEVEL = 3
+TOX = 7.9E-9      NSUB = 1E17      GAMMA= 0.5827871
+PHI = 0.7        VTO = 0.5445549   DELTA = 0
+UO = 436.256147  ETA = 0          THETA = 0.1749684
+KP = 2.055786E-4  VMAX= 8.309444E4   KAPPA = 0.2574081
+RSH = 0.0559398  NFS = 1E12         TPG = 1
+XJ = 3E-7        LD = 3.162278E-11  WD = 7.046724E-8
+CGDO= 2.82E-10   CGSO = 2.82E-10    CGBO = 1E-10
+CJ = 1E-3        PB = 0.9758533    MJ = 0.3448504
+CJSW= 3.777852E-10 MJSW= 0.3508721
```

```
.MODEL PTS PMOS LEVEL = 3
+ TOX = 7.9E-9      NSUB = 1E17      GAMMA= 0.4083894
+ PHI = 0.7        VTO = -0.7140674  DELTA = 0
+ UO = 212.2319801  ETA = 9.999762E-4 THETA = 0.2020774
+ KP = 6.733755E-5  VMAX= 1.181551E5  KAPPA = 1.5
+ RSH = 30.0712458  NFS = 1E12         TPG = -1
+ XJ = 2E-7        LD = 5.000001E-13 WD = 1.249872E-7
+ CGDO= 3.09E-10   CGSO= 3.09E-10    CGBO = 1E-10
+ CJ = 1.419508E-3  PB = 0.8152753    MJ = 0.5
+ CJSW= 4.813504E-10 MJSW= 0.5
```

ÖZGEÇMİŞ

Hale KARTLAK, 1982 yılında, Ordu'da doğdu. 2000 yılında Antalya Karatay Lisesi'den (Yabancı Dil Ağırlıklı Lise) mezun oldu. Aynı yıl Dumlupınar Üniversitesi, Elektrik-Elektronik Mühendisliği'nde öğrenim görmeye başladı ve 2004 yılında Mühendislik Fakültesi birincisi olarak mühendis ünvanı aldı. Aynı yıl İstanbul Teknik Üniversitesi, Fen Bilimleri Enstitüsü, Elektronik ve Haberleşme Müh. Ana Bilim Dalı, Elektronik Mühendisliği Yüksek Lisans Programı'na kabul edildi. Halen İTÜ'de yüksek lisans öğrenimini sürdürmekte ve Boğaziçi Elektrik Dağıtım A.Ş.'de çalışmaktadır.