

39280

İSTANBUL TEKNİK ÜNİVERSİTESİ * FEN BİLİMLERİ ENSTİTUSU

AKIM TAŞIYICI KULLANARAK

AKIM TRANSFER FONKSİYONU SENTEZİ

YÜKSEK LİSANS TEZİ

Müh. Serdar ÖZGÜZ

Tezin Enstitüye Verildiği Tarih: 18 Haziran 1993

Tezin Savunulduğu Tarih : 12 Temmuz 1993

Tez Danışmanı : Prof. Dr. Cevdet Acar

Diger Jüri Üyeleri : Prof. Dr. Fuat Anday
Prof. Dr. Ergül Tütüncüoğlu

**T.C. YÜKSEKÖĞRETİM KURULU
DOKÜMANTASYON MERKEZİ**

TEMMUZ 1993

ÖNSÖZ

Beni bu alana yönelten ve yardımlarını esirgemeyen Prof. Dr. Cevdet Acar'a teşekkür etmeyi bir borç bilirim.

Haziran 1993



İÇİNDEKİLER

ÖZET	iv
SUMMARY	v
BÖLÜM 1. GİRİŞ	1
1.1 Konuyla İlgili Çalışmalar	2
1.2 Bu Çalışmada İzlenen Yol	3
BÖLÜM 2. AKIM TAŞIYICI ELEMANI	6
2.1 Akım Taşıyıcıların Fiziksel Olarak Gerçeklenmesi	7
2.2 Akım Taşıyıcının Kayıplı Modeli	8
2.3 Akım Taşıyıcı Kullanarak Elde Edilen Temel Yapı Taşları	16
BÖLÜM 3. AKIM TAŞIYICI ELEMANI İLE AKIM TRANSFER FONKSİYONU SENTEZİ	20
3.1 Ayrıştırma Yöntemine Dayanan Devre Sentezi	20
3.2 Çok İşlevli Akım Transfer Fonksiyonu Sağlayan Devre	32
3.3 İşaret Akış Grafi Yöntemine Dayanan Devre Sentezi	33
3.4 Basamaklı LC Simülasyonu İçin Önerilen Yöntemler	41
BÖLÜM 4. İDEALSİZLİK ETKİLERİNİN İNCELENMESİ	52
BÖLÜM 5. DİNAMİK ARALIĞIN İNCELENMESİ	66
5.1 Sınırların Elde Edilmesi	66
5.2 Akım Taşıyıcılı Devrelerin Dinamik Aralıklarının İncelenmesi	73
SONUÇLAR	79
KAYNAKLAR	80
ÖZGEÇMİŞ	82

ÖZET

Bu tezde, farklı devre sentezi yöntemlerinden yararlanarak, ikinci kuşaktan akım taşıyıcı içeren ve akım transfer fonksiyonu gerçekleştirmeye uygun devreler önerilmiştir.

Önerilen yöntemleri, devre veya devre modelinin önceden seçildiği ve devre veya devre modelinin önceden seçilmediği yöntemler olarak gruplandırmak mümkündür. Ayrıştırma yönteminde devre modeli, katsayıları eşleştirme yönteminde ise devre önceden önerilmektedir. İşaret akış grafına dayanan devre sentezi yönteminde ve basamaklı tipten LC devrelerinin simülasyonu için önerilen iki metod için ise, devre veya devre modeli önceden seçilmemiştir.

Ayrıca, akım taşıyıcıların idealsizlikleri incelenmiş ve bu idealsizliklerin, önerilen devrelere ne gibi etkileri olabileceği tartışılmıştır. Akım taşıyıcı için, SPICE devre analizi programına uygun olan bir kayıplı model önerilmiş ve bu model yardımıyla daha önceden verilmiş olan devrelerin bazılarının performansları incelenmiştir.

Son olarak, akım transfer fonksiyonu gerçekleştirmenin önemli bir avantajını göstermek amacıyla, bir devrenin dinamik davranışının nasıl iyileştirilebileceği araştırılmıştır.

SUMMARY
CURRENT TRANSFER FUNCTION SYNTHESIS
USING CURRENT CONVEYORS

The current conveyor is a versatile active building block introduced first by Smith and Sedra in 1968. Two years later, same researchers presented a modified conveyor, second-generation current conveyor(CCII), that have been found more useful in many applications.

CCIIs are first widely used in application areas such as the realisation of controlled sources, impedance converters, impedance inverters, gyrators and various analog computational elements like current amplifier, current differentiator, current integrator, current summer and weighted current summer.

A second generation conveyor whose circuit symbol is given in figure 1, can be defined by the following hybrid equation.

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (1)$$

In this equation, + sign refers to positive conveyor that is denoted by CCII+, whereas - sign refers to negative one denoted by CCII-.

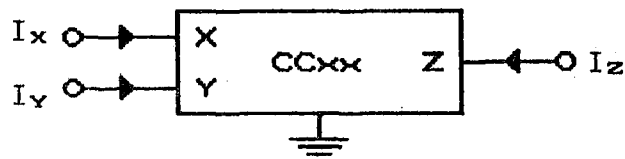


Figure 1 Circuit symbol of current conveyor

In the last years, with the increasing awareness of

the advantages offered by the current-mode signal processing circuits, such as higher signal bandwidth with greater linearity and larger dynamic range, current conveyors are applied in the realization of these circuits in greater numbers.

Second-generation current conveyor, with an input terminal y and an output terminal z which both exhibit infinite impedance, is a very convenient active element to realize current-mode as well as voltage-mode circuits like OTA (Operational Transconductance Amplifier).

One of the first works on the realization of current-mode active filters has been done in 1989 by Roberts and Sedra. They have proposed a new procedure, based upon the well known adjoint network concept, which enables the designer to convert any voltage-amplifier filter circuit to equivalent current-amplifier filter circuit with identical sensitivity properties.

In 1991, Chang et al. have proposed a new synthesis procedure that can be used to convert voltage-mode circuits to equivalent current-mode circuits. This method is based upon signal flow graph concept. After the conversion, the sensitivity properties of the circuit obtained will be equal to those of its primitive.

As soon as the designers had discerned the advantages offered by the current mode circuits including current conveyors, they tried to find out the circuits realising biquads. Many circuits have been obtained in a couple of years and have been examined.

In 1990, Liu et al. have introduced a new configuration for realizing any type of current-mode second-order filtering transfer function with high output impedance. This circuit employed five or six one-port passive RC elements.

In 1991, Chang have presented two cascadable universal current-mode circuits with high output impedances. The first circuit with three outputs have employed a single negative second-generation current conveyor, three capacitors and four resistors. The second universal active current filter with a single output have included one resistor more than the first one. The proposed networks with the advantages of low passive sensitivities can supply at the output second-order lowpass

bandpass, highpass, notch and allpass current signals by adjusting the magnitudes of capacitors and resistors. What is interesting about this two circuits is that their resonance angular frequencies and quality factors are insensitive to the tracking errors of the nonideal CCII-.

In 1991, Chang et al. have introduced another universal active current filter with three inputs and one output. This circuit used grounded resistors and was ideal for integration. It was constructed two grounded capacitors, six grounded resistors and five CCIIIs. Unlike the circuit introduced in the above paragraph, this universal filter seems to be obtained using a synthesis procedure.

In 1991, Liu et al. have proposed a family of current-mode second-order filters suitable for the systematic design including five one-port passive RC elements.

In this thesis, many circuits, that are designed to realize current transfer functions and obtained using well known synthesis procedures, are proposed. Moreover, the effects of the current conveyor nonidealities are studied.

In the second section, the nonidealities of the current conveyor operating in linear region are studied using well known SPICE simulator. A circuit model representing the nonidealities is given. Lastly, the effects of this nonidealities on a basic current-mode subcircuit, current amplifier, is studied using SPICE simulator.

In the third section, some circuits realizing current transfer functions, are introduced. All the circuits are obtained using a synthesis procedure, except for the multifunction filter.

In the section 3.1, the circuits, that have transfer functions whose denominator and numerator functions can be expressed by the differences of two one-port passive RC networks, are presented. It is possible to show that this kind of circuits enable the designer to realize any filter characteristics. One of this circuits obtained using this philosophy and depicted in figure 2 is studied.

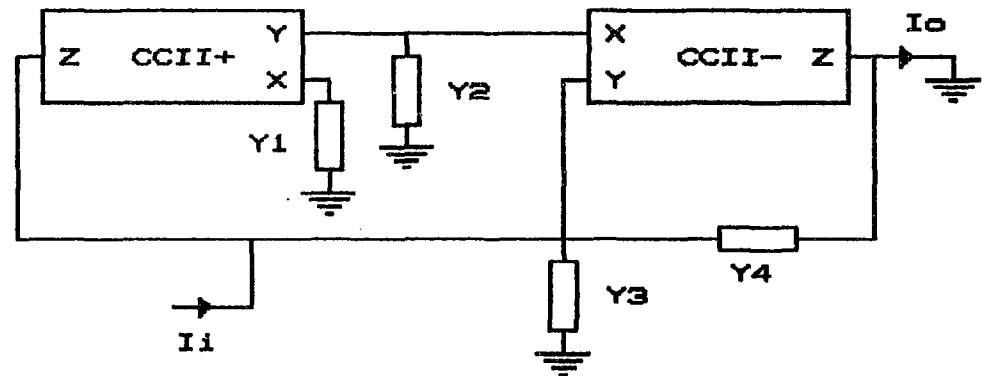


Figure 2 The circuit analysed in section 3.1

In the section 3.2, a multifunction filter, employing three second-generation current conveyor and six passive elements, is presented. This circuit has three outputs which supply second-order bandpass, highpass, notch or allpass current signals. By given appropriate values to the passive elements, notch or allpass filter can be obtained. It is also shown that passive sensitivities of the pole frequency and the pole quality factor are very good.

In the section 3.3, a synthesis procedure based on signal flow graph is presented and many circuits, employing grounded resistors and grounded capacitors, are obtained. It is possible to show that the sensitivity performances of this kind of circuits are good. Using this method, a variety of different circuits realizing the general biquadratic current transfer function are obtained. It is proved that a circuit realizing general n th order current transfer function can be generated.

In the section 3.4, two methods to simulate LC ladder filters are given. After using both methods, the circuits obtained operates in current-mode. This means that when someone converts a passive ladder filter, that realizes a voltage transfer function, to an active filter using one of this two methods, the circuit derived realizes current transfer functions. The active circuit obtained employs only grounded passive elements.

In the fourth section, the effects of current conveyor nonidealities in the linear operating region are studied and it is shown that this nonidealities may cause the unstability problems. Using SPICE simulator and the circuit model given in section two, some of the

circuits obtained in the third section are analysed and satisfying results are obtained.

In the fifth section, dynamic range of the circuits including current conveyor is studied. If the current or the voltage at the terminals of a current conveyor exceeds a certain value, current conveyor can't operate linearly. To find out the limits of the terminal signals, the internal circuitry of the current conveyor should be recognized. First, it is supposed that current conveyor is implemented by the circuit given in figure 2.5. By analysing internal circuit, it is possible to find out the maximum terminal signals level not causing to clipping or slew-rate limiting effects. In this section, the dynamic range behaviour of a filter circuit obtained in section 3 is examined. It is shown that in current-mode circuits, it is easier to adjust the voltage levels, hence it is always possible to improve dynamic range characteristic.

BÖLÜM 1

GİRİŞ

Sürekli zamanlı filtreler, sürekli zamanlı giriş işaretinin frekans spektrumunu şekillendiren, istenilen frekansları içeren sürekli çıkış işareti oluşturan yapılardır. Filtreler, işaretin içindeki gürültü gibi bozucu kısımlarını temizlemek, ölçme sırasındaki hatalar veya kötü bir transmisyon hattı nedeniyle oluşan distorsiyonu ortadan kaldırmak, haberleşme kanallarını daha verimli kullanmak için önceden karıştırılmış birden fazla işareti ayırmak, işareti demodüle etmek, ayrık zamanlı işareti sürekli zamanlı işarete çevirmek, işaretlerin bandlarını sınırlamak gibi pekçok amaç için kullanılabilir.

Son zamanlarda, bu tip filtrelerin gerçekleştirilmesinde çok fazla kullanılan aktif devrelerde, akım taşıyıcı olarak adlandırılan yeni bir eleman sıkça kullanılmaktadır. Gene son yıllarda, bazı devre tasarımcıları akım transfer fonksiyonu gerçekleştiren devrelerin, gerilim transfer fonksiyonu sağlayan devrelere nazaran daha avantajlı olduğunu düşünmüşler ve bu tip devreleri elde etmeye çalışmışlardır.

Gerilim transfer fonksiyonu sağlayan devrelerde en çok kullanılan aktif eleman, yüksek giriş, düşük çıkış empedansı ile bu işe çok uygun olan OPAMP'dır. Fakat OPAMP' dan beklenen aşırı gerilim kazancı nedeniyle oluşması muhtemel bir kararsızlık sorununu önlemek amacıyla kullanılan kompanzasyon kapasitesi, bu elemanın band genişliğini önemli ölçüde azaltmaktadır [1]. Ayrıca bu tip devrelerdeki yüksek empedanslı düğümler parazitik kapasitelerle beraber büyük zaman sabitleri o-

luşturup, devrenin çalışma frekansını düşürmektedir[2]. Düşük empedans seviyelerinde çalışan akım temelli devreler için, bu tür bir olumsuzluk söz konusu olmamaktadır. Ayrıca akım modunda çalışan yarıiletken elemanların daha geniş bantlı oldukları bilinmektedir. Akım modunda çalışan devrelerde kullanılan aktif elemanların iç yapısında bulunan yarıiletken elemanlar mümkün olduğu kadar akım modunda çalıştırılmalıdırlar.

Gerilim temelli devrelerde, aynı zamanda dinamik performans da kötü olacaktır. Zira, aktif devrelerdeki dinamik aralığın sınırlanması genelde düşük besleme gerilimlerinden kaynaklanmaktadır. Analog devrelerin, sayısal devrelerle beraber gerçekleştirilmesi, besleme gerilimlerini 5 V ile sınırlamıştır. Eğer devrede esas büyüklükler akım, gerilimler ara büyüklükler ise, gerilimler tasarım yönteminden bağımsız olarak, kolaylıkla istenilen değerlere ayarlanabilir.

1.1 Konuyla İlgili Çalışmalar

Son birkaç yılda, akım modunda çalışan devrelerin getirdiği avantajların daha iyi anlaşılmasıyla, akım taşıyıcı elemanı, bu tip devrelerin gerçekleştirilmesinde daha çok kullanılmaya başlanmıştır.

1989 yılında, Roberts ve Sedra akım modunda çalışan devrelerin avantajlarını da sıraladıkları makalelerinde, gerilim transfer fonksiyonu sağlayan devrelerden, akım transfer fonksiyonu gerçekleştiren devrelere geçmek için bir yöntem önermiştir [3]. Daha önceden bilgisayar yardımıyla duyarlık hesaplarında çok kullanılan ek devre yönteminin, bu dönüşümde de kullanılabileceği bu makaleyle gösterilmiştir. Fakat bu yöntem kullanıldığında, gerilim modunda çalışan devredeki aktif elemanlara karşılık, ek devrede bağımlı kaynaklardan oluşmuş lineer elemanlar bulunmaktadır. Bu yeni elemanın gerçekleştirilebilirliği her zaman mümkün olmamaktadır. Örneğin gerilim

modunda çalışan devrede akım taşıyıcı varsa, bu yöntemle elde edilen devredeki bu elemana karşılık gelen aktif eleman akım taşıyıcı olmamakta ve bu eleman kolaylıkla gerçekleştirilememektedir.

Chang ve Chen gerilim modundaki devreleri akım modundaki devrelere dönüştürmek için, işaret akış grafına dayanan bir yöntem önermişlerdir [4].

Bunların dışındaki çalışmalarda, ikinci derece filtre karakteristiklerini gerçekleştirmek amacıyla elde edilmiş, düşük duyarlıklı devreler önerilmiştir. Bunlardan kuşkusuz en etkileyici olanı, Chang'ın tek akım taşıyıcı, yedi pasif eleman kullanarak yüksekgeçiren, alçak-geçiren, band-geçiren, tüm-geçiren ve centik filtre fonksiyonlarını aynı yapı üzerinde gerçekleştiren devresidir [5]. Bu universal devrenin bir diğer üstünlüğü de, kutup kesim frekansı ve kutup değer katsayısının akım takip hatasına duyarlı olmamasıdır.

Liu ve arkadaşları, bir akım taşıyıcı, beş pasif eleman kullanarak, yüksek empedans çıkışlı, ikinci dereceden devre fonksiyonlarını gerçekleyen bir yapı önermişlerdir [6].

Gene Liu ve arkadaşları, bir akım taşıyıcı, beş pasif eleman kullanarak ama yüksek empedans çıkışından vazgeçerek, universal bir devre önermişlerdir [7].

Bu tip devrelerin ortak özellikleri belli bir yöntemle elde edilmiş olmamalarıdır.

1.2 Bu Çalışmada İzlenen Yol

Bu tezde, ikinci kısımdan akım taşıyıcı içeren ve akım transfer fonksiyonu gerçekleştiren devrelerin elde edilmesine çalışılmıştır. Bu arada akım taşıyıcının idealsizlikleri, bu idealsizliklerin, elde edilmiş olan

devrelerin performanslarına olan etkileri araştırılmıştır. Bazı devrelerin analizi, bilgisayar yardımıyla yapılmıştır. Ayrıca, elde edilmiş devrelerde dinamik davranışın önceden tahmin edildiği gibi iyileştiğini göstermek amacıyla bir devre üzerinde inceleme yapılmıştır.

İkinci bölümde; akım taşıyıcı elemanın tanım bağıntısı ve bu zamana kadar ne şekillerde gerçekleştirildiği verilmiştir. Bu gerçekleştirme şekillerinden biri seçilerek, bu devrenin lineer çalışma bölgesinde idealsizlikleri incelenmiş ve kayıplı modeli çıkarılmıştır. Çok temel bir yapı taşı olan akım kuvvetlendirici devresi üzerinde SPICE devre analizi programı yardımıyla inceleme yapılarak, bu kayıplı modelinin gerçeğe ne kadar yakın olduğu araştırılmıştır. Bu bölümde son olarak, devre sentezinde kullanılacak olan bazı temel bloklar tanıtılmıştır.

Üçüncü bölümde; ikinci kuşaktan akım taşıyıcı elemanını temel alan, akım transfer fonksiyonu gerçekleştirmek amacıyla kullanılabilen bazı yöntemler ve devreler tanıtılmıştır. Öncelikle ayrıştırma yöntemine dayanarak devre sentezine imkan sağlayacak devreler önerilmiştir. Daha sonra katsayıları eşleştirme yöntemiyle devre sentezine imkan veren ve aynı yapı üzerinde ikinci dereceden alçak-geçiren, band-geçiren, tüm-geçiren veya centik filtre fonksiyonlarını gerçekleştiren bir devre verilmiştir. Üçüncü olarak, devre modelinin veya devrenin önceden seçilmediği, işaret akış grafini dayanan bir devre sentezi yöntemi tanıtılmış ve bu yöntemin akım modunda devre sentezinde önemli kolaylıklar sağladığı gösterilmiştir. Son olarak, basamaklı tipten LC devrelerinin akım taşıyıcı ile simülasyonuna imkan veren iki metod tanıtılmıştır. Bu metodlar sayesinde, gerilim transfer fonksiyonu sağlayan pasif LC devresinden, akım transfer fonksiyonu gerçekleştiren aktif devreye geçmek mümkün olmaktadır.

Dördüncü bölümde; akım taşıyıcının lineer çalışma bölgesindeki bazı idealsizliklerinin devre performansına olan etkileri, gerek bilinen devre analizi yöntemleri ile, gerekse bilgisayar yardımıyla incelenmiştir. Bu etkilerin nasıl kompanze edileceği de bir örnek ile gösterilmiştir.

Beşinci bölümde; akım taşıyıcı elemanının hangi koşullar altında lineer bölgede çalıştığı incelenmiştir. Bir aktif devrenin akım modunda çalışmasının, tasarımcıya devrenin dinamik davranışını iyileştirmek için fazladan bir esneklik sağladığı, bir devre üzerinde uygulama yapılarak, gösterilmiştir.



BÖLÜM 2

AKIM TAŞIYICI ELEMANI

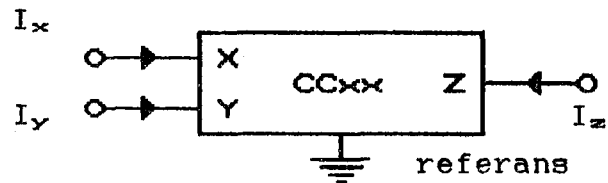
Akım taşıyıcı elemanı, ilk olarak 1968 yılında, Sedra ve Smith tarafından ortaya atılmıştır [8]. 1970 yılında, aynı kişiler çok daha verimli bir yapıyı, ikinci sınıftan akım taşıyıcı elemanını tanımlamışlardır [9].

Akım taşıyıcı, uygun devre yapılarında, analog işaret işleme fonksiyonlarından pekçoğunu gerçekleyen, dört uçlu bir elemandır.

Akım taşıyıcının devre sembolü Şekil 2.1 de verilmiştir. Tanım bağıntısı,

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & a & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.1)$$

şeklinde verilen akım taşıyıcı, $a=1$ için, 1.sınıftan akım taşıyıcı, $a=0$ için 2.sınıftan akım taşıyıcı olarak adlandırılır ve sırasıyla CCI ve CCII kısaltmaları ile gösterilir. $i_z = \pm i_x$ eşitliğindeki katsayı, $+1$ ise akım taşıyıcı pozitif, -1 ise akım taşıyıcı negatif tiptendir denir ve sırasıyla CCxx+ ve CCxx- olarak gösterilir.



Şekil 2.1 Akım taşıyıcının devre sembolü

2.1 Akım Taşıyıcılarının Fiziksel Olarak Gerçeklenmesi

Birinci ve ikinci sınıftan akım taşıyıcıların fiziksel olarak gerçekleştirilmesi için, pekçok devre önerilmiştir.

Önerilen ilk devre, bu kavramı ortaya atan Smith ve Sedra'dan gelmiştir. Gerilimden akıma dönüştürücü olarak tasarlanan beş transistörlü bir yapı, daha sonraları, 1. sınıftan akım taşıyıcıyı gerçekleyen devre olarak sunulmuştur [10]. Bu devre, 1989 yılında Wadsworth tarafından önerilen, hem 1., hem de 2.sınıftan akım taşıyıcıyı tüm-devre olarak gerçeklemeye uygun bir yapıya temel olarak alınmıştır [11].

OPAMP ile gerçekleştirilmiş ilk akım taşıyıcı, Black [12] tarafından önerilmiştir. Uyumlu transistörler ve dirençler kullanmayı zorunlu kılan bu devre, sadece tarihi açıdan bir önem taşımaktadır [13].

Bakhtiar [14] tarafından önerilen bir devre, transistörleri kaldırmış, fakat çok fazla sayıda OPAMP ve direnç kullanmayı gerektirdiği için çekici sayılmamıştır [13].

Senani'nin devresi [15], bir OPAMP, bir OTA ve iki direnç kullanarak her türlü akım taşıyıcıyı gerçekleyebilmektedir. Fakat OTA kullanılması devrenin performansını kötüleştiren bir özellik sayılmıştır [16].

Huertas'ın [17] önerdiği yapı ise, iki OPAMP ve sekiz direnç kullanarak her türlü akım taşıyıcıyı gerçeklemekte, 2. kuşaktan akım taşıyıcılar için daha az(altı) direnç kullanmaktadır. Bu devre Kumar ve Shukla [18] tarafından incelenmiştir. Bu yapının çalıştığı frekans aralığı, OPAMP'ın geribeslemeli kullanılması yüzünden geniş değildir [16].

Fabre [19] tarafından önerilen ve translineer akım

taşıyıcısı olarak bilinen yapı da, CCII+ tipinde akım taşıyıcı gibi davranmaktadır. Fakat transistörlerin uyumlu çalışmasına çok bağlı olma ve y girişinden düşük empedans gösterme gibi dezavantajlara sahiptir.

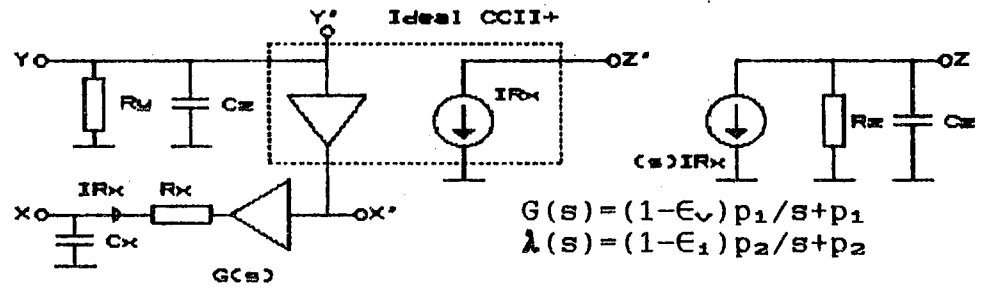
Wilson tarafından ortaya atılan ve birim geribeslemeli OPAMP ve akım aynası ile oluşturulmuş bir devre [20] çok fazla ilgi görmüş ve bu tezde de temel alınmıştır. OPAMP birim gerilim kazancını, akım aynaları ise birim akım kazancını sağlamak için kullanılmıştır. Bu yapıda da OPAMP'ın geribeslemeli çalıştırılması bandı sınırlayan esas unsurdur.

Sonuçta (2.1) eşitliğini sağlayan birçok devrenin şu ana kadar önerildiğini ve bundan sonra da önerileceğini söylemek mümkündür.

2.2 Akım Taşıyıcının Kayıplı Modeli

Şekil 2.2 de akım taşıyıcının kayıplı eşdeğeri verilmiştir.

Akım taşıyıcının tanım bağıntısında, Y ucundan akan akım sıfırdır. Bu ise bu uçtan görülen empedansın sonsuz olması ile mümkün olur. Pratik olarak sonsuz direnç gerçeklemek mümkün olmadığından, kayıplı eşdeğerde paralel bir direnç görülür. Gene bu direncin frekansa bağımlılığı, paralel bir kapasite ile modellenmiştir. Z ucu da akım



Şekil 2.2 Akım taşıyıcının kayıplı modeli(CCII+)

kaynağı gibi davranmalı, yani iç direnci sonsuz olmalıdır. Z ucuna da, Y ucu gibi paralel direnç ve kapasite konulmasının nedeni, bu sonsuz iç dirence de pratikte hiçbir zaman ulaşılabilmesidir. X ucu V_x geriliminin elde edildiği yer olduğundan, gerilim kaynağı gibi davranmalı, idealde iç direnci sıfır olmalıdır. Bu sıfır dirençteki kayıp da R_x direnci ile modellenmiştir. X ve Y uçları arasındaki birim gerilim, Z ve X uçları arasındaki birim akım kazançlarındaki idealsizlikler de, şekildeki tek kutuplu iki transfer fonksiyonu ile gösterilmiştir.

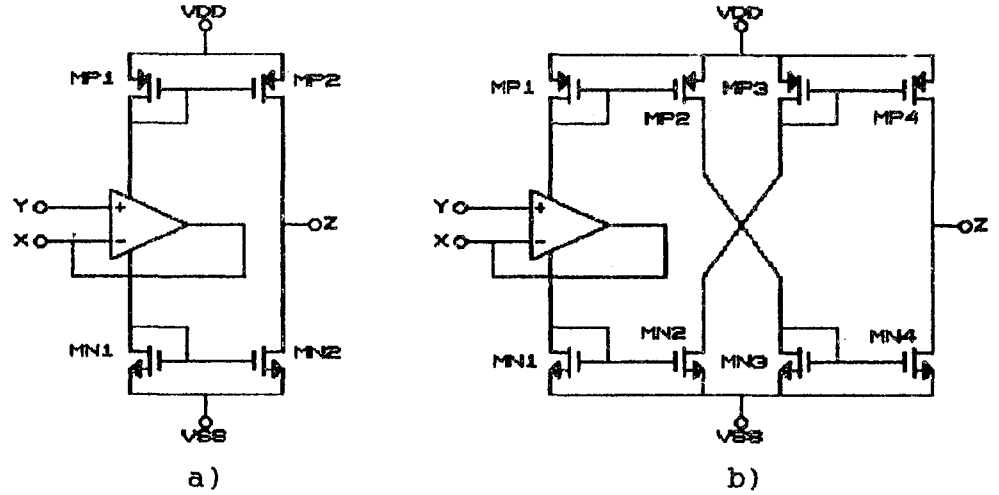
Fiziksel gerçeklemeden bağımsız olan bu eşdeğerin bazı sakıncaları vardır. X ucundan görülen çıkış direncini temsil eden R_x direnci frekanstan bağımsız olarak gösterilmiştir. Bu X ve Y uçları arasındaki birim gerilim kazancı geribeslemesiz sağlanırsa doğrudur. Oysa, gerilim kazancını doğru olarak gerçeklemek için geribesleme uygulamak neredeyse zorunludur. Bu halde X ucundaki çıkış direnci geribesleme çevriminin içinde kalacak ve geribeslemeli kazanç frekansa bağımlı ise, bu direnç de frekansa bağımlı olacaktır. O halde bu elemanın pekçok uygulamada frekansa bağlı olduğu ve Z_x sembolüyle gösterilmesinin yanlış olmayacağını belirtmekte fayda vardır. Z_x empedansı, birim gerilim kazancı geribesleme ile sağlandıysa, 2.2 bağıntısına göre verilebilir.

$$Z_x = \frac{r_o}{(1-A_{cev})} \quad (2.2)$$

Bu bağıntıda, A_{cev} ile gösterilen büyüklük geribeslemeli yapının çevrim kazancı, r_o ise birim kazanç sağlayan bu yapının geribeslemesiz çıkış direncidir.

Akım taşıyıcının fiziksel olarak gerçekleştirilmesine göre de bir eşdeğer çıkarmak mümkündür.

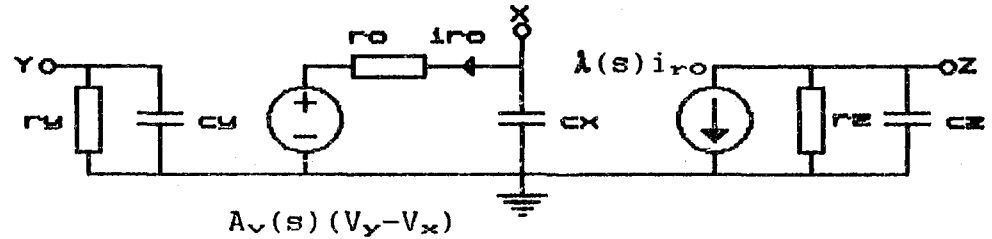
Bir önceki bölümde de belirtildiği gibi, bu tezde akım taşıyıcı elemanının, Wilson tarafından önerilen ve



Şekil 2.3 OPAMP ve akım aynalarıyla oluşturulmuş akım taşıyıcılar a)CCII+ b)CCII-

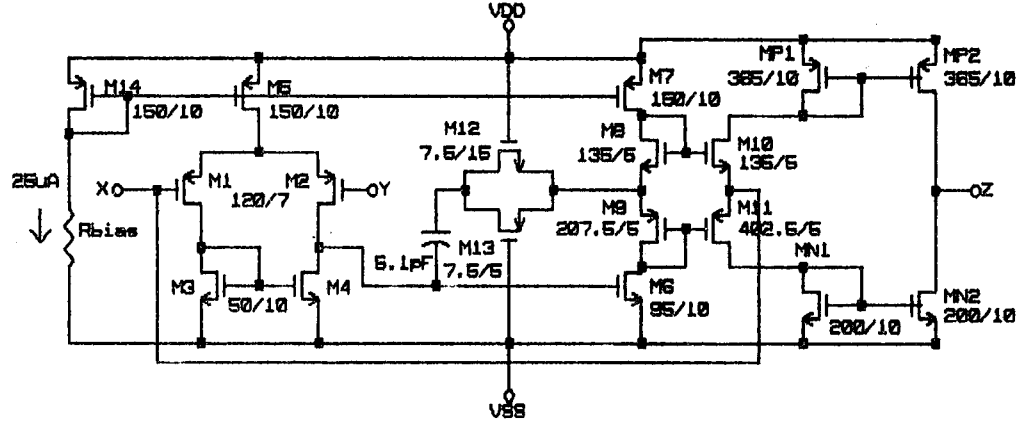
Şekil 2.3 de verilen devre ile gerçekleştirildiği varsayılmıştır. Bu yapıdaki akım aynaları şekilde gösterildiği gibi basit akım aynası olabileceği gibi, daha yüksek çıkış direnci ve daha doğru birim kazanç sağlayan kaskot, Wilson, geliştirilmiş Wilson veya farklı bir akım aynası da olabilir [10].

Bu yapıda, OPAMP'a birim geribesleme uygulanmış, X uçundan giren akım, besleme yolu üzerinden hissedilerek, akım aynaları vasıtasıyla çıkışa yansıtılmıştır. OPAMP'ın geribeslemesi sayesinde de, Y ve X uçlarındaki gerilimlerin eşit olması sağlanmıştır. Bu yapının lineer çalışma bölgesindeki ideallsizliklerini gösteren eşdeğeri Şekil 2.4



$$A_v(s) = 2 \cdot \pi \cdot GB / (s + p)$$

Şekil 2.4 Wilson'un önerdiği yapının küçük işaret eşdeğeri (CCII+ için)



Şekil 2.5 CMOS transistörler ile gerçekleştirilmiş akım taşıyıcı

de verilmiştir. Bu eşdeğer çıkarılırken yapılan şey, OP-AMP'ın ve akım aynalarının küçük işaret eşdeğerini çizmekten ibarettir. Bu eşdeğerdeki GB büyüklüğü, gerçeklemede kullanılan OPAMP'ın birim kazanç band genişliğidir ve sıradan OPAMP'lar için değeri birkaç MHz civarındadır. p değeri ise OPAMP'ın baskın kutbudur ve birkaç yüz rad/s civarındadır. Y ucundan görülen giriş direnci $>10\text{Mohm}$ ve giriş kapasitesi 1pF mertebelerindedir. OPAMP'ın çıkış direnci tipik değer olarak 50ohm , X ucundan görülen kapasite ise 1.5pF olarak alınabilir. Z ucundaki direnç değeri kullanılan akım aynalarına göre farklı değerler alabilir. Bu direnci rahatlıkla 1Mohm 'dan daha büyük kılmak mümkündür. Bu dirence paralel gelen kapasite ise 1pF mertebesinde. $\lambda(s)$ ise, akım aynasının tek kutuplu transfer fonksiyonunu göstermektedir, fakat bu kutup genelde OPAMP'dan gelen kutba göre çok daha büyüktür [10].

Şekil 2.3 deki devreyi temel alan bir yapı, Şekil 2.5 de verilmiştir[10]. M1-M14 transistörleri ile gerçekleştirilen bölüm, iki kazanç katlı bir CMOS OPAMP'a, AB sınıfı çalışan bir çıkış katı eklemek suretiyle elde edilen, akım sürme özellikleri iyileştirilmiş, yeni bir OPAMP'dır. MP1, MP2, MN1, MN2 transistörleri ise, çıkış akım aynalarının göstermektedir. Daha iyi bir performans elde edilmesi amacıyla, bu akım aynalarının OPAMP'ın besleme bağlantılarına değil de, sadece M10-M11 den oluşan çıkış katına

bağlandığına dikkat etmekte fayda vardır.

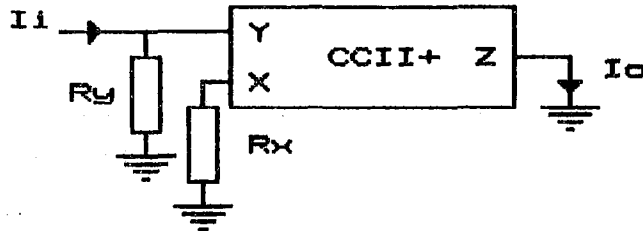
Şekil 2.5 deki akım taşıyıcıda kullanılan OPAMP'ın özellikleri Tablo 2.1 de verilmiştir.

Şekil 2.5 deki akım taşıyıcıyı kullanarak, Şekil 2.6 daki akım kazancı sağlayan devrenin gerçekleştirildiğini varsayalım. Bu kuvvetlendiricinin küçük işaret eşdeğeri Şekil 2.7 de verildiği gibi olsun.

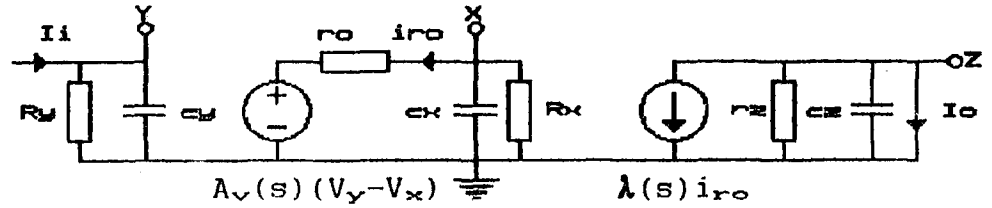
Basit hesaplama yöntemleri ile, Şekil 2.7 den devrenin

Tablo 2.1 OPAMP'ın ölçülen parametreleri [10]

Parametreler	Deneysel Sonuçlar	Birim
Açık Çevrim Kazancı (50Hz)	72.7	dB
Çıkış Direnci	50	Ohm
3dB Frekansı	400	Hz
Birim Kazanç Frek.	2.2	MHz
Yükselme Eğimi (SR ⁺)	2.26	V/μs
Yükselme Eğimi (SR ⁻)	-6.86	V/μs
Güç Harcaması	1.21	mW
Giriş Dengesizlik Ger.	17.4	mV
PSRR		
100Hz	68.3	dB
10kHz	47.8	dB
500kHz	13.1	dB



Şekil 2.6 Akım kuvvetlendirici



$$A_v(s) = 2 \cdot \pi \cdot GB / s + p$$

Şekil 2.7 Akım kuvvetlendiricinin küçük işaret eşdeğeri

$$T_1(s) = \frac{R_y}{R_x} \frac{(1 + s c_x R_x)}{(1 + s c_y R_y)} G_{op}(s) \cdot \lambda(s) \quad (2.3)$$

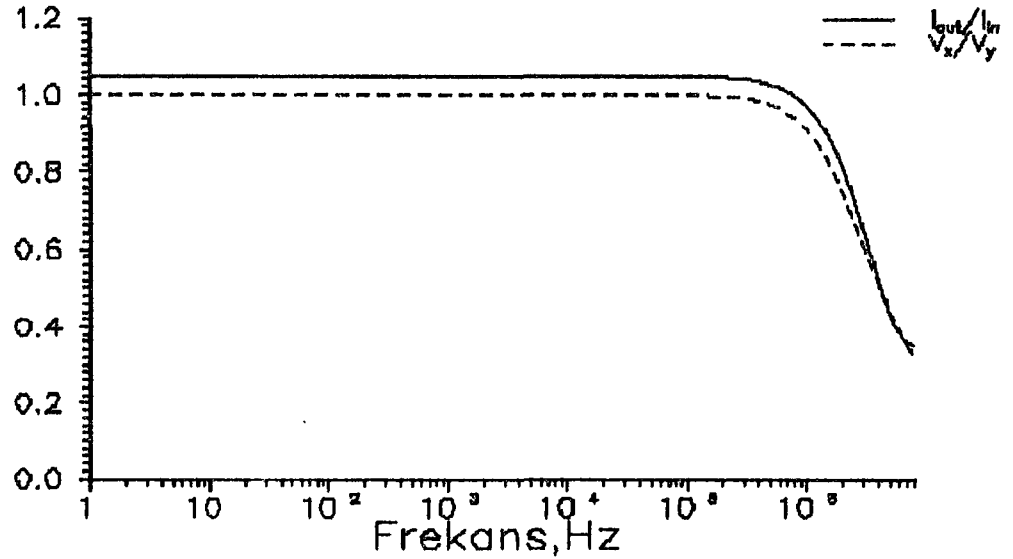
akım kazancı $T_1(s)$ 2.3 deki gibi bulunur.

Bu ifadede kullanılan $\lambda(s)$ akım aynasının transfer fonksiyonu, $G_{op}(s)$ ise, çıkış direnci r_o , yük direnci R_x olan, birim geribesleme uygulanmış OPAMP'ın gerilim kazancı olup, 2.4 'deki gibidir.

$$G_{op}(s) = \frac{1}{\left(1 + \frac{1}{A_{vo}} + \frac{I_o}{A_{vo} R_x}\right) \cdot \left(\frac{s}{2 \cdot \pi \cdot GB} \cdot \frac{(R_x + I_o)}{(R_x + \frac{(R_x + I_o)}{A_{vo}})} + 1\right)}$$

SPICE devre analizi programı ile Şekil 2.6 daki devrenin belli çalışma şartları altında incelenmesi sonucunda, Şekil 2.7'deki c_y kapasitesinin değeri 0.25pF, c_x kapasitesinin değeri 1pF, c_z kapasitesinin değeri 0.4pF, r_z direncinin değeri ise 900Kohm bulunmuştur.

2.3 ifadesinden, akım transfer fonksiyonunun, X ve Y uçlarındaki parazitik kapasitelerinden gelen bir sıfır ve bir kutupa, akım aynalarından ve OPAMP'dan gelen iki kutupa sahip olduğu söylenebilir. Ayrıca OPAMP'dan gelen kutupun, R_x direncine bağlı olduğu 2.4 bağıntısından görülebilir. R_x 'in küçük değerleri için bu kutup daha düşük frekanslardan itibaren etkili olacaktır. Fakat R_x çalışma bandında daralma olmasın diye çok büyük seçilirse, $R_x c_x$ zaman sabitinin büyümesi yüzünden, düşük frekanslarda



Şekil 2.8 Akım kuvvetlendirme devresinin transfer fonksiyonu

transfer fonksiyonuna bir sıfır gelebilir. Gene $R_Y C_Y$ zaman sabitinin çok büyük tutulmamasına dikkat edilmelidir.

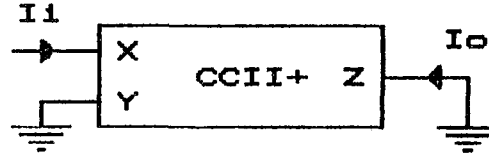
Bugüne kadar elde edilen tecrübeler sonucunda, akım aynası ve C_Y kapasitesi nedeniyle gelen kutbun ve C_X kapasitesinin neden olduğu sıfırın, OPAMP'dan gelen kutupa göre daha yüksek frekanslarda etkili olduğu, yani akım kazancının geçerli olduğu frekans bandını asıl OPAMP'ın sınırladığı görülmüştür [10].

2.4 ifadesinden görüleceği gibi, $R_X \gg r_o$ ise sınırlayıcı kutup OPAMP'ın birim kazanç band genişliğine eşittir ve kazançtan bağımsızdır, yani kazanç-band genişliği çarpımı sabit değildir.

Bu varsayımların doğru olup olmadığını kontrol etmek için, söz konusu olan akım kuvvetlendirici Şekil 2.5'deki akım taşıyıcı ile gerçekleştirilmiş ve elde edilen devrenin SPICE devre analizi programı ile analizi yapılmıştır. Şekil 2.8 den görüleceği gibi, OPAMP'ın gerilim kazancı (V_X/V_Y), akım kuvvetlendiricinin band genişliğini esas olarak belirlemekte ve beklendiği gibi, diğer etkilerden

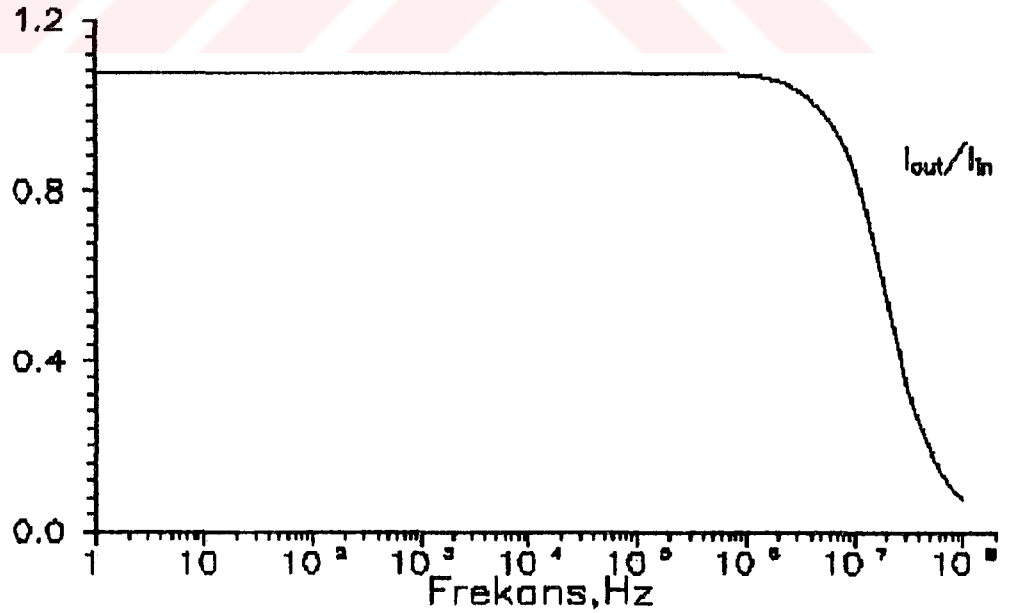
Tablo 2.2 Akım kuvvetlendiricinin farklı direnç değerleri için band genişliği

R_x	R_y	f_{-3dB}
50k	50k	2.3MHz
10k	50k	1.9MHz
10k	10k	1.9MHz



Şekil 2.9 Birim akım kazancı sağlayan devre

daha baskın olmaktadır. Akım kuvvetlendiricinin band genişliğinin Tablo 2.1'deki OPAMP'ın birim kazanç band genişliğine (2.2MHz) yaklaşık olarak eşit olduğu da aynı şekilde görülebilir. Farklı R_x ve R_y dirençleri için akım taşıyıcının 3dB band genişliğinin gösterildiği Tablo 2.2'den ise bu kazancın, önceden tahmin edildiği gibi, R_x direnciyle bir ölçüde değiştiği söylenebilir.



Şekil 2.10 Birim akım kazancı sağlayan devrenin transfer fonksiyonu

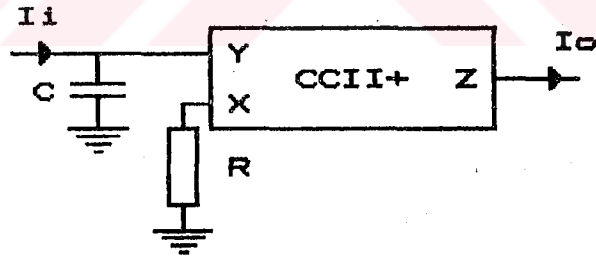
Şekil 2.8 den akım taşıyıcının i_z/i_x kazancının 3dB band genişliğinin, v_x/v_y kazancının 3dB band genişliğinden daha fazla olduğunu anlamak olasıdır. Fakat tam olarak kutbun yerini bulmak için Şekil 2.9 daki devrenin incelenmesi gerekir.

Bu devrenin SPICE devre analizi programı ile analizi sonucunda elde edilen transfer fonksiyonu Şekil 2.10 da verilmiştir. Bu grafikten, i_z/i_x akım transfer fonksiyonunun kutbunun 20MHz civarında, yani OPAMP'ın band genişliğinden çok daha yüksek frekanslarda etkili olduğunu görmek mümkündür.

2.3 Akım Taşıyıcı Kullanarak Elde Edilen Temel Yapı Taşları

Bu altbölümde, akım taşıyıcı kullanarak gerçekleştirilen ve bir sonraki bölümde devre sentezinde kullanılacak olan temel bloklar tanıtılacaktır.

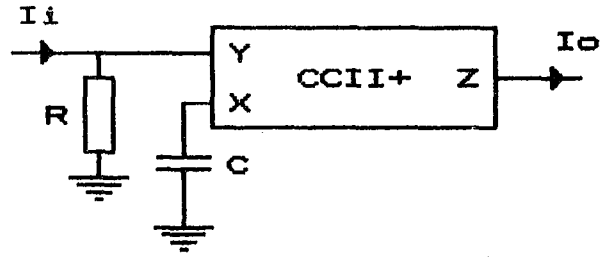
1) Akım integratörü:



Şekil 2.11 Akım integratörü

$$T_I(s) = \frac{I_o}{I_i} = -\frac{1}{sCR} \quad (2.5)$$

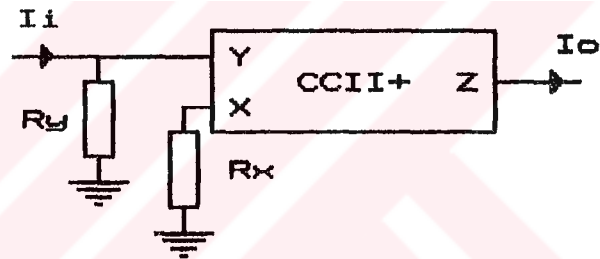
2) Akım türev alıcısı:



Şekil 2.12 Akım türev alıcısı

$$T_i(s) = -sCR \quad (2.6)$$

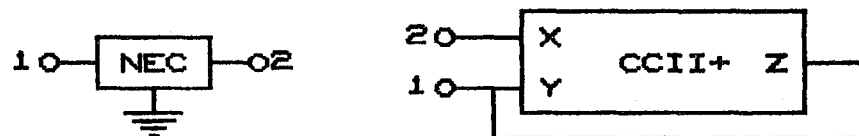
3) Akım kuvvetlendirici:



Şekil 2.13 Akım kuvvetlendirici

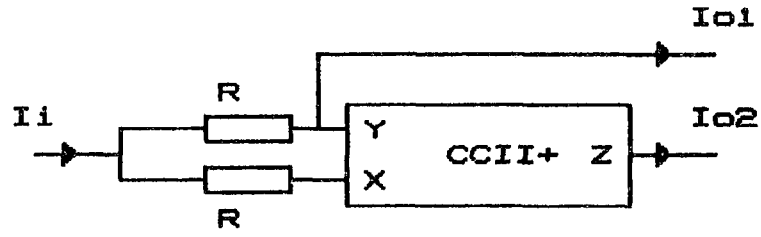
$$T_i(s) = -\frac{R_y}{R_x} \quad (2.7)$$

4) INEC:



Şekil 2.14 INEC'i gerçekleyen devre

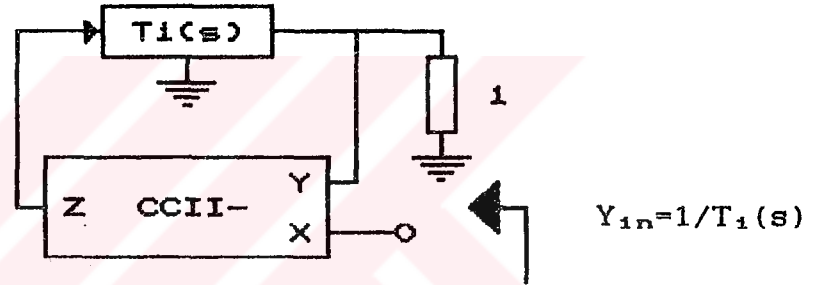
5) Akım dağıtıcı:



Şekil 2.15 Akım dağıtıcı

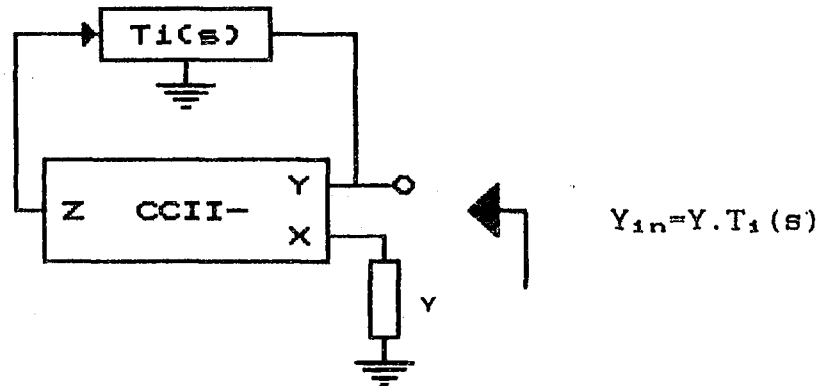
$$I_{o1} = -I_{o2} = \frac{1}{2} I_i \quad (2.8)$$

6) Akım transfer fonksiyonunun tersi ile orantılı admitans fonksiyonu gerçekleyen yapı:



Şekil 2.16 Admitans fonksiyonu gerçekleyen devre

7) Akım transfer fonksiyonu ile orantılı admitans fonksiyonu gerçekleyen yapı:



Şekil 2.17 Admitans fonksiyonu gerçekleyen devre

Not: Şekil 2.16 ve 2.17 de $T_1(s)$ ile gösterilmiş olan

kutular, $T_i(s)$ akım transfer fonksiyonunu sađlayan herhangi bir devreyi içermektedirler. Bu devrenin giriş akımı ok yönündedir; çıkış akımı ise karşı tarafta dışarıya doğrudur.



BÖLÜM 3 AKIM TAŞIYICI ELEMANI İLE AKIM TRANSFER FONKSİYONU SENTEZİ

Bu bölümde, ikinci kuşaktan akım taşıyıcı kullanarak, akım transfer fonksiyonu sentezi yapılmıştır.

3.1 Ayrıştırma yöntemine dayanan devre sentezi

Bu altbölümde, aşağıdaki teoreme dayanan ayrıştırma yöntemi ile devre sentezi yapılacaktır.

Teorem [21]:

$P(s)$ reel katsayılı bir polinom, $Q(s)$ kökleri negatif reel ekseninde olan herhangi bir yardımcı polinom olmak üzere tanımlanan $P(s)/Q(s)$ fonksiyonu, aşağıdaki iki biçimde ayrıştırılabilir:

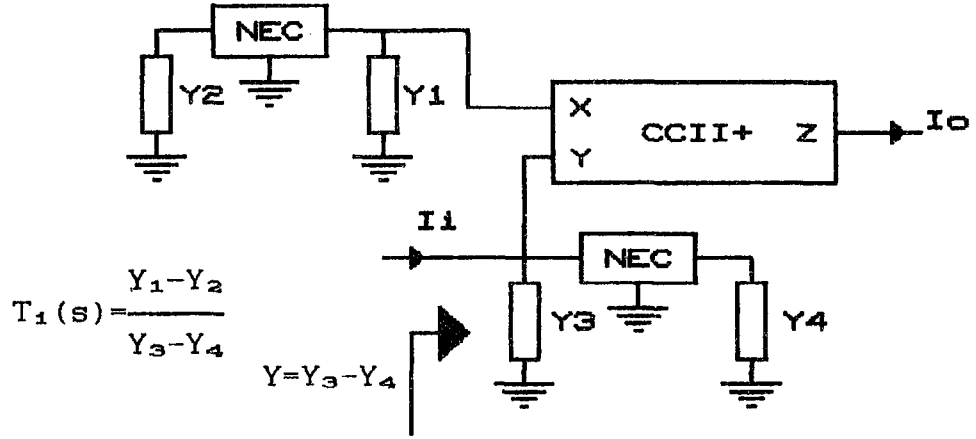
$$(1) \quad \frac{P(s)}{Q(s)} = Z_{RC}^A - Z_{RC}^B, \quad P^\circ(s) \leq Q^\circ(s)$$

$$(2) \quad \frac{P(s)}{Q(s)} = Y_{RC}^A - Y_{RC}^B, \quad P^\circ(s) \leq Q^\circ(s) + 1$$

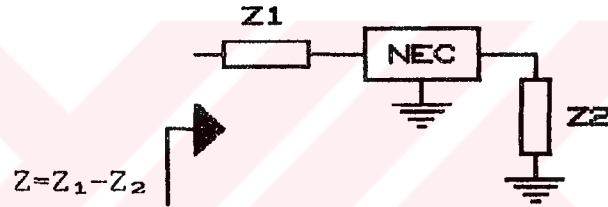
Burada $P^\circ(s)$ ve $Q^\circ(s)$ polinomların derecelerini göstermektedir.

Herhangi bir rasyonel devre fonksiyonunun pay ve payda polinomlarını, gerekli koşulları sağlayan bir yardımcı polinoma bölersek devre fonksiyonu değişmez. Teorem uyarınca, devre fonksiyonunun pay ve payda polinomlarını, iki RC-türü admitans veya empedans fonksiyonunun farkı şeklinde ifade etmek mümkündür.

Bu bölümde de, yukarıdaki düşünce doğrultusunda devre sentezine imkan sağlayan yapılar önerilmiştir.



Şekil 3.1 NEC yardımıyla gerçekleştirilen devre

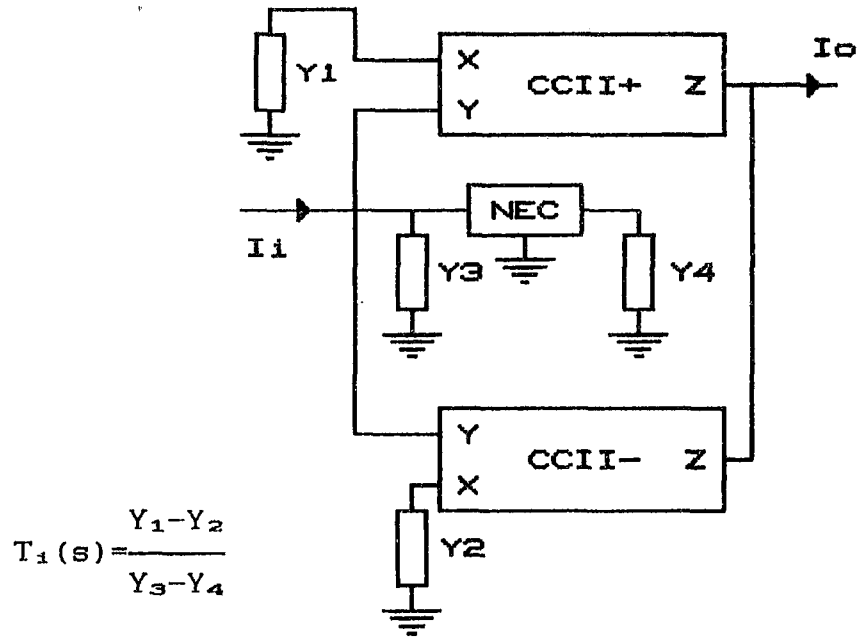


Şekil 3.2 Farklı tek kapılı gerçekleyen devre

Şekil 3.1 de gösterilen devre yardımıyla, bir 2. kuşaktan akım taşıyıcı ve iki negatif empedans çeviricisi (NEÇ) kullanılarak ayrıştırma yöntemine uygun bir transfer fonksiyonu sağlanmaktadır. Şekil 2.14 de görüldüğü gibi, NEC elemanını 2.kuşaktan pozitif akım taşıyıcı ile gerçeklemek mümkündür.

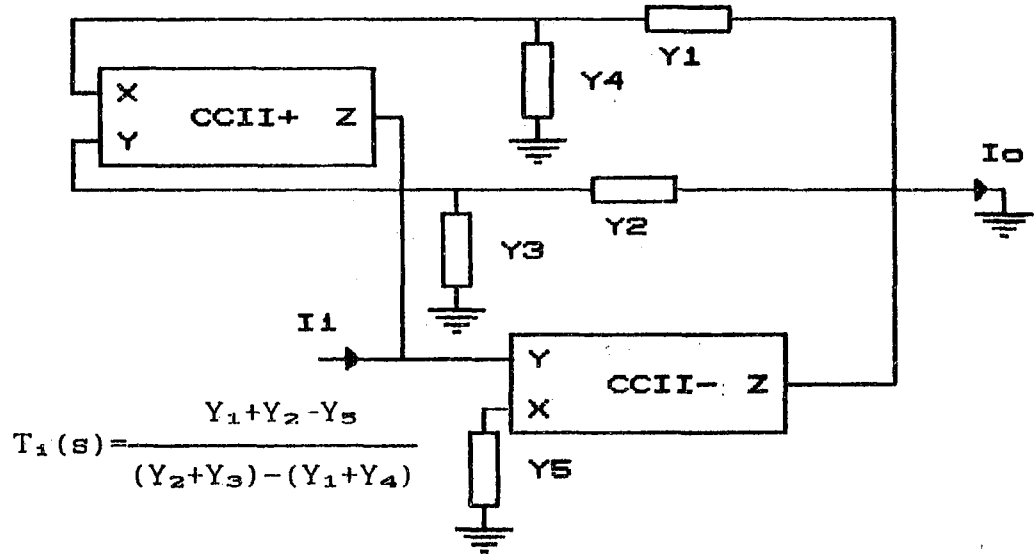
Şekil 3.1 de X ve Y ucu ile referans arasındaki tek kapılılar, Şekil 3.2 deki gibi olsalar, akım transfer fonksiyonunun RC türü empedans fonksiyonlarının farkı olarak elde edileceğine dikkat etmekte fayda vardır.

Şekil 3.3 de verilen devre de gene ayrıştırma yöntemi için uygundur. Fakat Şekil 3.1 deki devreye göre bir dezavantajı negatif akım taşıyıcı da içermesidir.

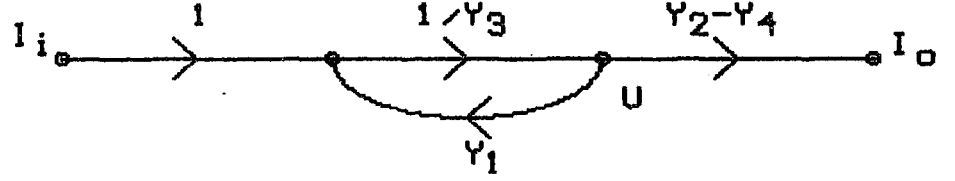


Şekil 3.3 NEC yardımıyla gerçekleştirilen farklı bir devre

Su ana kadar önerilen devrelerin çıkışları yüksek empedanslıydı. Bu kaskad bağlamada, sonraki katlar tarafından devrenin yüklenme olasılığını ortadan kaldırdığı için iyi bir özelliktir.



Şekil 3.4 Çıkışı görünürde toprak olan devre



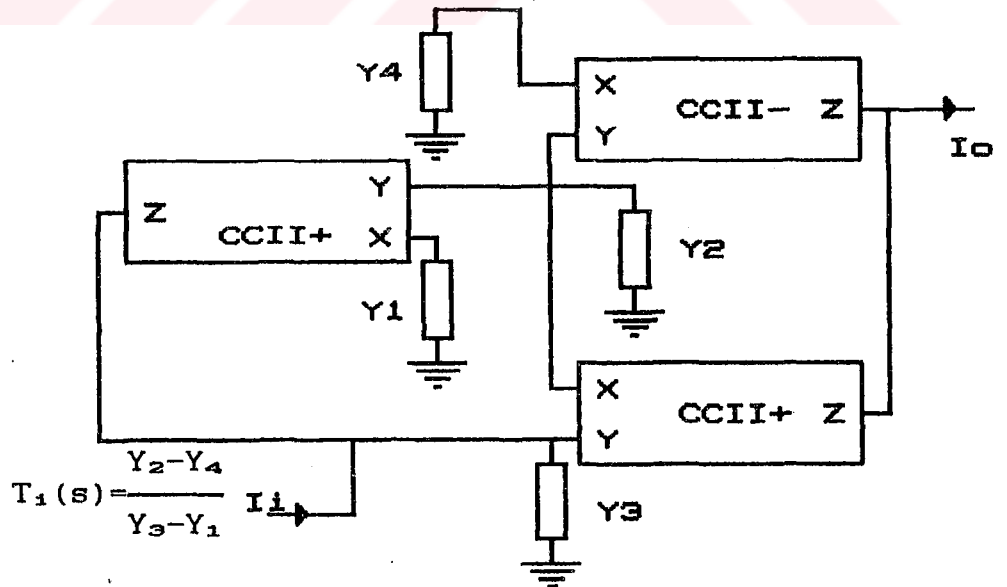
$$T_i(s) = \frac{Y_2 - Y_4}{Y_3 - Y_1}$$

Şekil 3.5 Ayrıştırma yöntemi için kullanılacak iag'ı

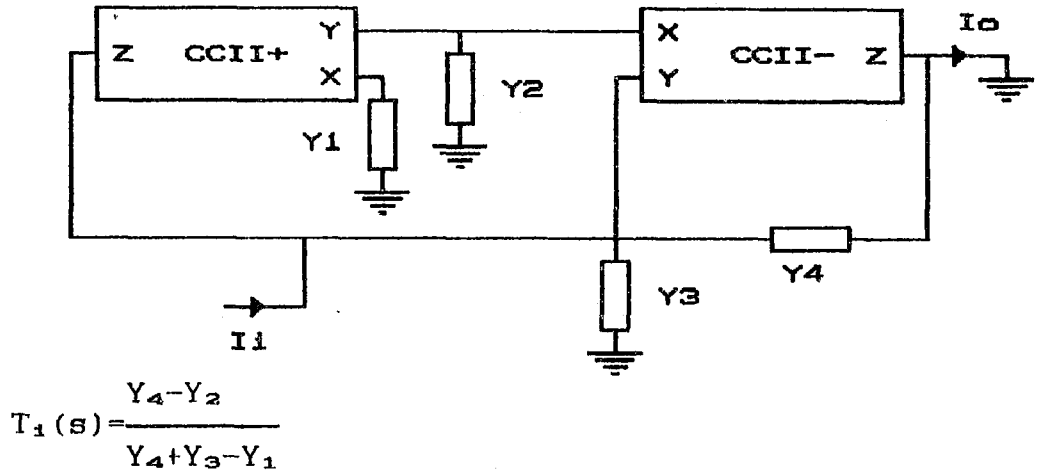
Şekil 3.4 de yüksek empedans çıkışından vazgeçilmiş ve akım taşıyıcı sayısında azalma sağlanmıştır. Kaskat filtre gerçekleştirilmede bu yapı uygun değildir.

Bu devrenin transfer fonksiyonu, bundan önceki devrelerinkine göre daha karışık görünmesine rağmen, ayrıştırma yöntemine uygundur.

Şekil 3.5 de transfer fonksiyonu admitans fonksiyonlarının farkı cinsinden yazılabilen bir işaret akış grafi verilmiştir. Bu akış grafini gerçekleyen devre, Şekil 3.6 da verilmiştir.



Şekil 3.6 İag'ını gerçekleyen devre

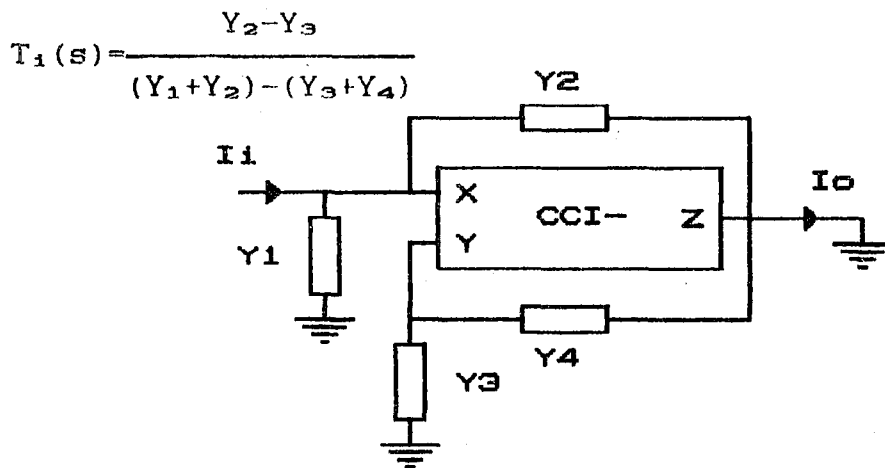


Şekil 3.7 Çıkışı görünürde toprak olan devre

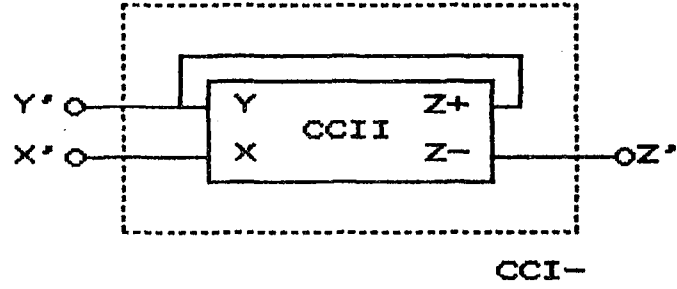
Son verilen devrede, yüksek empedans çıkışından vaz-geçilebilir ve biraz değişiklik yapılırsa Şekil 3.7 deki devreye ulaşılır.

Bu devrenin transfer fonksiyonunda, pay polinomunun artı katsayılı kısmı ile, payda polinomunun artı katsayılı kısmının birbirine bağlı olduğu, Y_3 admitansının negatif olabileceği görülmektedir. Bu olumsuzluk, payda polinomu-na fazladan terimler ekleyerek kolaylıkla önlenebilir. Bu devre sonraki bölümlerde incelenecektir.

Şekil 3.8 de ise, tek akım taşıyıcı kullanan bir



Şekil 3.8 I. kuşaktan akım taşıyıcı kullanan devre



Şekil 3.9 I.sınıftan akım taşıyıcı yerine kullanılan devre

devre gerçekleştirilmiştir. Bu akım taşıyıcısının 1.kuşaktan olması, istenmeyen bir özellik sayılabilir. Bu akım taşıyıcı yerine Şekil 3.9 da görüldüğü gibi, 2.kuşaktan akım taşıyıcıdan türemiş başka bir yapıda kullanılabilir.

Şekil 3.9 da kullanılan, simetrik çıkışlı akım taşıyıcı, Şekil 3.10 daki gibi kolayca gerçekleştirilebilir ve literatürde 2.kuşaktan akım taşıyıcısının sembolü ile gösterilmektedir [22].

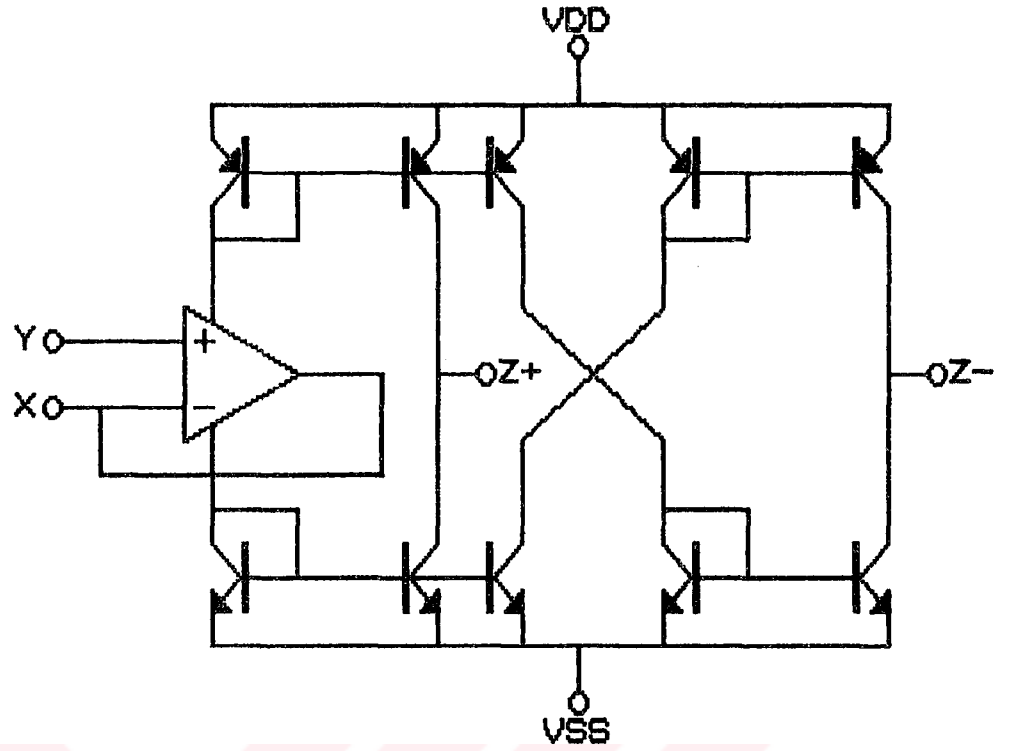
Aşağıda, Şekil 3.7 deki devre incelenmiştir. Bu devrenin transfer fonksiyonu 3.1 de yeniden verilmiştir.

$$T_1(s) = \frac{Y_4 - Y_2}{Y_4 + Y_3 - Y_1} \quad (3.1)$$

Bu devre ile, ikinci dereceden Butterworth alçak geçiren filtreyi gerçeklemeye çalışalım. Bu filtrenin transfer fonksiyonu 3.2 deki gibidir.

$$T_1(s) = \frac{\omega_0^2}{s^2 + \sqrt{2}\omega_0 s + \omega_0^2} \quad (3.2)$$

Yardımcı polinom $(s + \omega_0)$ seçilirse ve ayrıştırma teoremine uygun şekilde pay ve payda polinomları, admitans fonksiyonlarının farkı şeklinde yeniden yazılırsa, 3.3 deki transfer fonksiyonuna ulaşılır.



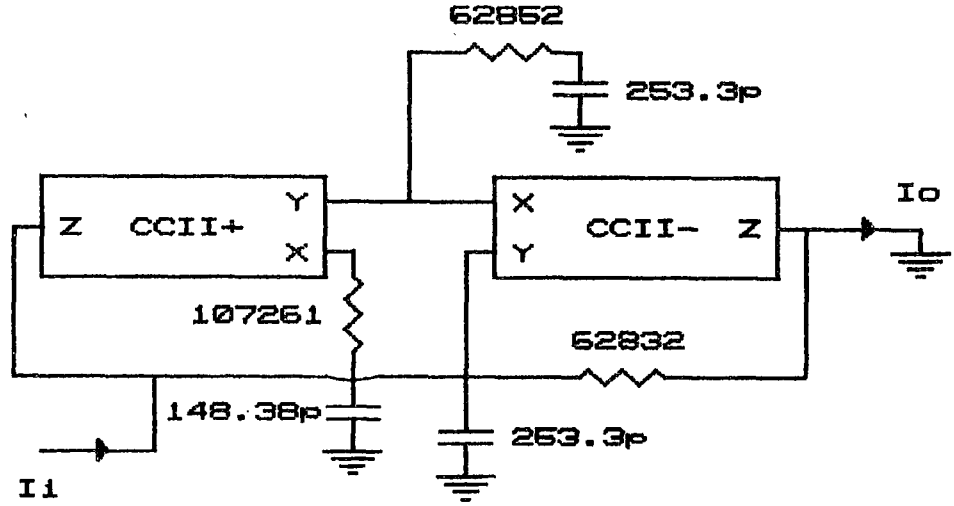
Sekil 3.10 Simetrik çıkışlı akım taşıyıcı

$$T_1(s) = \frac{w_o - \frac{w_o s}{(s+w_o)}}{s+w_o - \frac{w_o(2-\sqrt{2})s}{(s+c)}} \quad (3.3)$$

3.1 ve 3.3 denklemleri eşitlendiğinde, 3.4 eşitliklerine ulaşılır.

$$\begin{aligned} Y_1 &= \frac{1}{R_1 + \frac{1}{sC_1}} & R_1 &= 1/kw_o \\ & & C_1 &= k \\ & & k &= 2-\sqrt{2} \\ Y_2 &= \frac{1}{R_2 + \frac{1}{sC_2}} & R_2 &= 1/w_o \\ & & C_2 &= 1 \\ Y_3 &= s & Y_4 &= w_o \end{aligned} \quad (3.4)$$

Elde edilen devreye, w_o katsayısı ile önce frekans, sonra



Sekil 3.11 Butterworth alçak geçiren filtre

genlik normalizasyonu yapılır ise, Sekil 3.11 de verilmiş olan devre elde edilir. ($\omega_0 = 2\pi \cdot 10k$ rad/s alınmıştır.)

Sekil 3.7 de önerilen devre incelenecek olursa, Y_1 sıfıra eşit ise 1., Y_2 sıfıra eşit ise 2.akım taşıyıcının kaldırılabilceği görülür. Aşağıdaki kısımda 2.derece filtre gerçeklemelerinde hangi koşullar sağlanırsa bir akım taşıyıcıdan kurtulunabileceği, başka bir deyişle tek akım taşıyıcı ile devrenin gerçekleştirilebileceği tartışılacaktır.

Yüksek Geçiren 2.derece filtre:

Bu tip filtrenin transfer fonksiyonu 3.5 de verilmiştir.

$$T_1(s) = \frac{a_2 s^2}{s^2 + b_1 s + b_0} \quad (3.5)$$

Yardımcı polinom olarak $(s+c)$ seçilsin. Pay ve payda $(s+c)$ ile bölünür ve gerekli işlemler yapılırsa, aşağıdaki bağıntı elde edilir.

$$T_1(s) = \frac{a_2 s - \frac{a_2 c s}{(s+c)}}{s + \frac{b_0}{c} - \frac{(c-b_1+b_0/c)s}{(s+c)}} \quad (3.6)$$

1.akım taşıyıcısının kaldırılabilmesi için, Y_1 in sıfır olması gerekmektedir. Bu ise c 'nin aşağıdaki şartı sağlayacak şekilde seçilmesiyle mümkün olur.

$$c^2 - b_1 c + b_0 = 0 \quad (3.7)$$

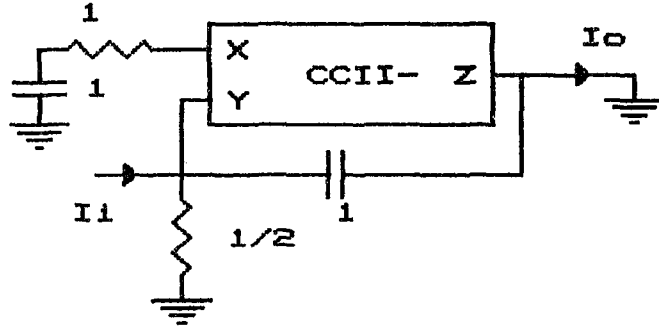
Yardımcı polinomdaki c katsayısı 3.7 eşitliğini sağlarsa, bu c değeri için Y_1 sıfır olacak ve 1.akım taşıyıcıdan kurtulunacaktır. Bu denklemin en az bir kökünün reel ve pozitif olması için $b_1^2 - 4b_0 > 0$ eşitsizliği sağlanmalıdır. Payda polinomunun değer katsayısının $\sqrt{b_0} / b_1$ olduğu dikkate alınır, bu eşitsizliğin anlamı, payda polinomunun değer katsayısının 0.5 den küçük olması, yani payda polinomunun köklerinin reel olması demektir. Ayrıca Y_3 admitansının da gerçekleştirilmesi gerekir. 3.1 ile 3.6 eşitlikleri karşılaştırılırsa, Y_3 ün gerçekleştirilmesi yani RC türü bir admitans olması için yeter şart a_2 nin ≤ 1 olmasıdır.

Kısaca, yüksek geçiren filtrenin değer katsayısı 0.5 den küçük, geçirme bandındaki kazanç birden küçük veya bir e eşit ise 1.akım taşıyıcıdan kurtulunabilir.

Örnek: Aşağıdaki akım transfer fonksiyonunu gerçekleyen devreyi bulalım.

$$T_1(s) = \frac{s^2}{s^2 + 3s + 2}$$

Payda polinomunun değer katsayısının 0.5'den küçük, filtrenin geçirme bandındaki kazancın 1 olduğu görülebilir. O halde 3.7 eşitliğinin çözümü vardır ve yardımcı



Şekil 3.12 Akım taşıyıcı sayısı azaltılmış devre.

polinomun c katsayısı bu çözüme eşit alınmalıdır.

$$c^2 - 3c + 2 = 0 \Rightarrow c = 1, 2$$

$c=1$ alınır ve 3.6 da değerler yerine konulursa, Şekil 3.12 deki devre elde edilir.

Alçak geçiren 2.derece filtre:

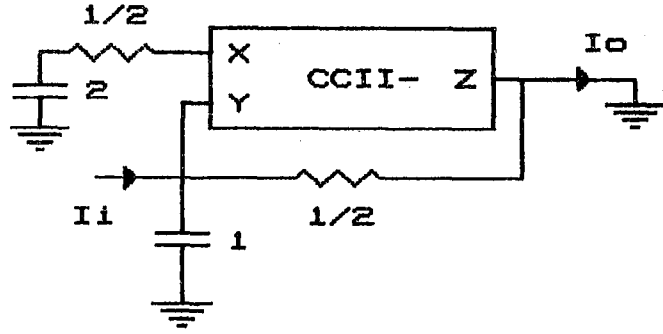
Bu tip filtrenin transfer fonksiyonu 3.8 de verilmiştir.

$$T_1(s) = \frac{a_0}{s^2 + b_1s + b_0} \quad (3.8)$$

Yardımcı polinom olarak $(s+c)$ seçilsin. Gerekli işlemler yapılırsa, aşağıdaki bağıntı elde edilir.

$$T_1(s) = \frac{\frac{a_0}{c} - \frac{a_0s}{(s+c)c}}{s + \frac{b_0}{c} - \frac{(c-b_1+b_0/c)s}{(s+c)}} \quad (3.9)$$

Y_1 in sifıra eşit olması için yine 3.7 deki bağıntı sağlanmalıdır. Bu şart sonucunda pozitif bir c değerinin elde edilebilmesi için, payda polinomunun değer katsayısı 0.5 den küçük olmalıdır. a_0/b_0 , yani geçirme bandındaki kazanç birden küçük veya bire eşit ise, Y_3 ün de pozitif olacağı görülmektedir.



Şekil 3.13 Alçak geçiren filtre

Örnek olarak aşağıdaki transfer fonksiyonu Şekil 3.13'deki devre ile gerçekleştirilmiştir.

$$T_1(s) = \frac{2}{s^2 + 3s + 2}$$

Çentik Filtresi:

Aşağıda çentik filtresinin transfer fonksiyonu verilmiştir.

$$T_1(s) = \frac{s^2 + a_0}{s^2 + b_1s + b_0}, \quad a_0 = b_0 \quad (3.10)$$

Çentik filtresi için benzer analizler yapılırsa, gene değer katsayısı 0.5 den küçük ise, bir akım taşıyıcısından kurtulunabileceğini göstermek mümkündür.

Not: $a_0 \leq b_0$ ise, tek akım taşıyıcıdan kurtulunur. Bu şartlar altında transfer fonksiyonu yüksek geçiren filtre gibi davranır. Çentik filtresinde ise bu şart zaten sağlanmıştır.

Band geçiren filtre:

Aşağıdaki transfer fonksiyonuna sahip band geçiren filtreye ayrıştırma yöntemi uygulanmış ve 3.12 eşitliği bulunmuştur.

$$T_1(s) = \frac{a_1s}{s^2 + b_1s + b_0} \quad (3.11)$$

$$T_1(s) = \frac{\frac{a_1 s}{(s+c)}}{s^2 + \frac{b_0}{c} - \frac{(c-b_1+b_0/c)s}{(s+c)}} \quad (3.12)$$

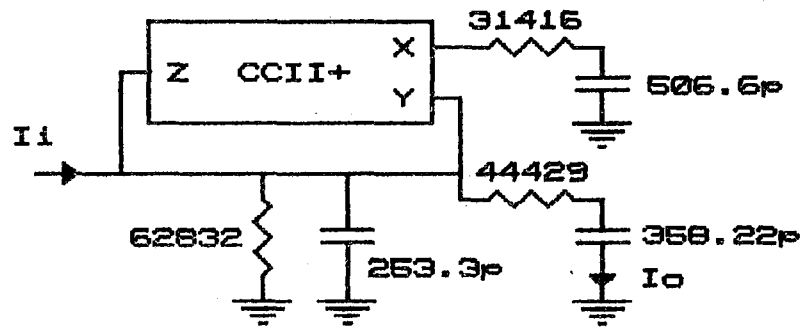
Bu eşitlikten Y_3 ün RC türü bir admitans fonksiyonu olabilmesi için payda polinomuna ek terimler ekleyip, çıkarmak gerektiği anlaşılmaktadır. 3.12 eşitliği, 3.13 deki gibi yazılırsa, Y_3 ün pozitif reel olacağı görülür.

$$T_1(s) = \frac{\frac{a_1 s}{(s+c)}}{s^2 + b_0/c + \frac{a_1 s}{(s+c)} - \frac{(c-b_1 + b_0/c + a_1)s}{(s+c)}} \quad (3.13)$$

3.13 eşitliğinden, c ne olursa olsun, Y_3 ün sıfır olacağını ve 2.akım taşıyıcıya gerek olmadığını görmek mümkündür.

Şekil 3.14 de 10kHz kesim frekanslı, band geçiren Butterworth tipinden filtre verilmiştir. Eleman değerlerine, önce $\omega_0 = 2\pi \cdot 10k$ katsayısı ile frekans, daha sonra aynı katsayı ile genlik normalizasyonu uygulanmıştır.

Bu altbölümün başında önerilen devrelerden herhangi biri üzerinde de benzer incelemeler yapılabilir. Ayrıştırma yöntemine dayanan filtrelerin bir avantajı, aynı ya-



Şekil 3.14 Band geçiren filtre

pı ile herhangi dereceden bir filtrenin gerçekleştirilebilmesidir. Bu avantaj sonucunda, istenilen dereceden filtre gerçekleştirilebildiği için, kaskad yapı kullanma zorunluluğu ortadan kalkmıştır. Bu yüzden önerilen bazı yapıların çıkışının yüksek empedanslı olmaması çok önemli bir dezavantaj değildir.

3.2 Çok İşlevli Akım Transfer Fonksiyonu Sağlayan Devre

Bu altbölümde, tek girişli, üç çıkışlı bir filtre tanımlanacaktır. Filtrenin çıkışlarından, aynı anda, band geçiren, yüksek geçiren ve çentik veya tüm geçiren karakteristik elde etmek mümkündür. Devre şekil 3.15 de verilmiştir.

Şekildeki çıkış akımlarına ilişkin transfer fonksiyonları aşağıdaki gibidir.

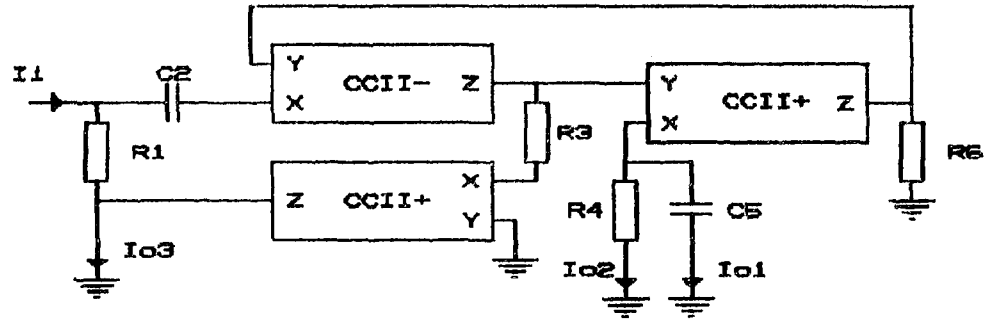
$$\begin{aligned} I_{o1}/I_{in} &= \frac{s^2 R_1/R_6}{Q(s)} & I_{o2}/I_{in} &= \frac{sR_1/R_3R_6C_6}{Q(s)} \\ I_{o3}/I_{in} &= \frac{s^2 + s \frac{(R_3R_6 - R_1R_4)}{C_5R_3R_4R_6} + \frac{1}{C_2C_5R_3R_6}}{Q(s)} \end{aligned} \quad (3.14)$$

$$Q(s) = s^2 + s \frac{(R_3R_6 + R_1R_4)}{C_5R_3R_4R_6} + \frac{1}{C_2C_5R_3R_6}$$

Yukarıdaki üçüncü transfer fonksiyonunun, R_4 direnci sonsuz alınırsa tüm geçiren, $R_3R_6=R_1R_4$ eşitliği sağlanırsa çentik filtresi gibi davrandığı kolayca görülebilir. Aşağıda bu filtrenin kutup kesim frekansı ve kutup değer katsayısı duyarlılıkları verilmiştir.

$$S(\omega_0, C_2) = S(\omega_0, C_5) = S(\omega_0, R_3) = S(\omega_0, R_6) = -1/2$$

$$S(Q, C_2) = -1/2 \quad S(Q, C_5) = 1/2 \quad (3.15.a)$$



Şekil 3.15 Çok işlevli filtre

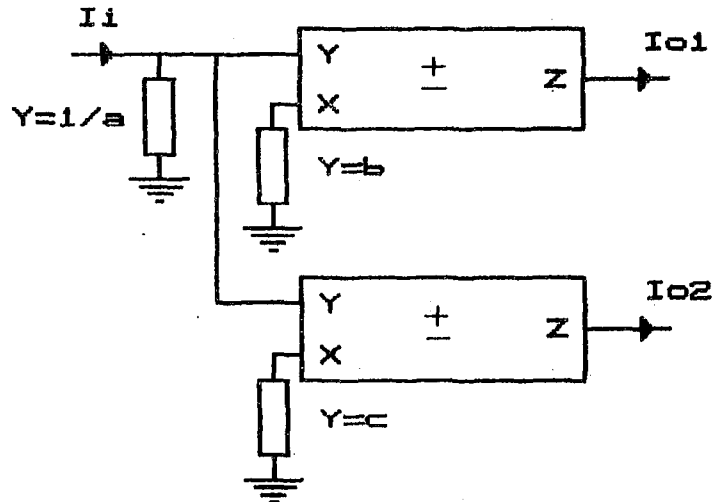
$$S(Q, R_1) = -R_1 R_4 / (R_1 R_4 + R_3 R_6) \quad S(Q, R_4) = R_3 R_6 / (R_1 R_4 + R_3 R_6)$$

$$S(Q, R_3) = S(Q, R_6) = 0.5 \cdot (R_1 R_4 - R_3 R_6) / (R_1 R_4 + R_3 R_6) \quad (3.15.b)$$

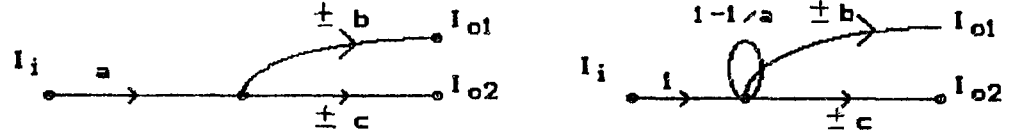
Devrenin değer katsayısının R_1 direncine olan duyarlılığı, tüm geçiren filtre için (R_4 sonsuz) bire eşittir, diğer duyarlıklar birden küçüktür.

3.3 İşaret Akış Grafı Yöntemine Dayanan Devre Sentezi

Bundan önceki altbölümlerde, devre modeli ya da devre önceden belirlenmişti. Oysa, devre veya devre modelinin önceden seçilmediği yöntemler kullanılarak da devre sentezini gerçeklemek mümkündür. Bu şekilde önceden uygun bir



Şekil 3.16 Devre sentezinde kullanılacak altdevre



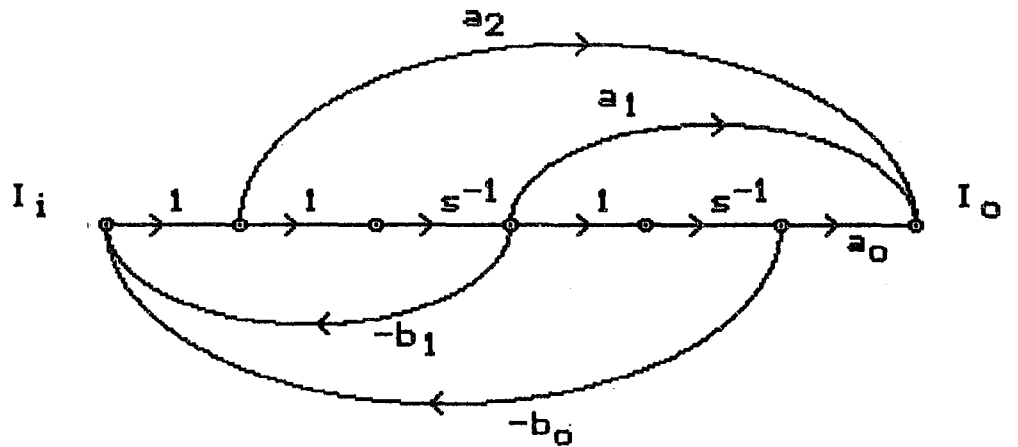
Şekil 3.17 Altdevreden elde edilen altgraflar

topolojiyi seçme zorluğundan da kaçınılmış olunur. İşaret Akış Grafları (İAG) bu türden gerçekleştirmede büyük kolaylık sağlamıştır [23].

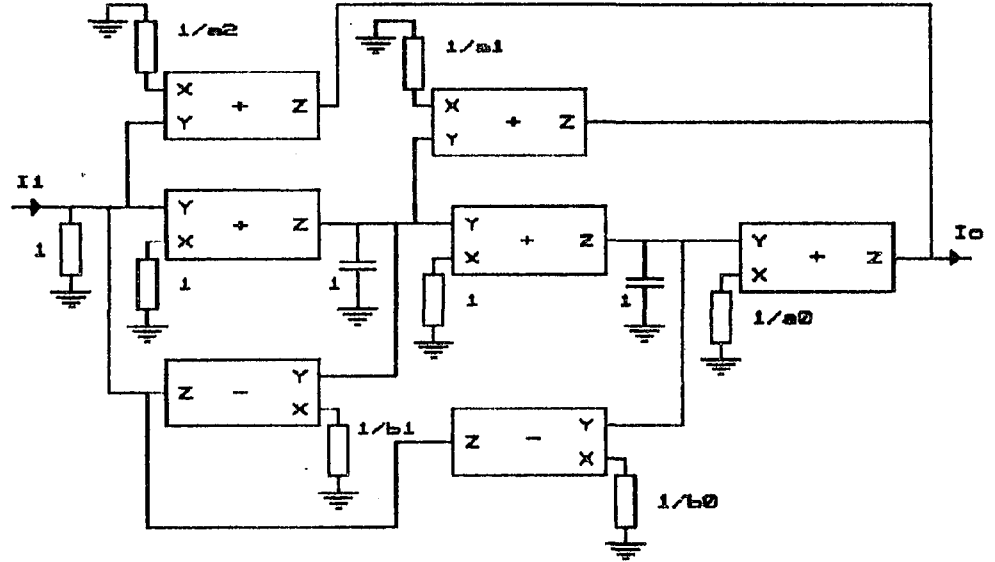
Bilindiği gibi, İAG'ı yönteminde önceden bir aktif temel altdevre seçilir ve buna ilişkin altgraf elde edilir. Gerçekleştirilmesi istenen devre fonksiyonuna ilişkin, bu altgraflardan oluşan, akış grafi elde edilmeye çalışılır. Altgraf-altdevre arasındaki dönüşüm kurallarına dikkat ederek devre fonksiyonu gerçekleştirilir.

Sentezde kullanılacak altdevre Şekil 3.16 deki gibi olsun. Bu altdevrenin akış grafları yani altgraflar Şekil 3.17 de verilmiştir.

Şekil 3.17 deki altgraflardan ikisi de devre sentezinde kullanılacaktır. Gerçeklemek istenilen devre fonksiyonu 3.16 deki gibi olsun.



Şekil 3.18 İkinci dereceden filtrenin İAG'si



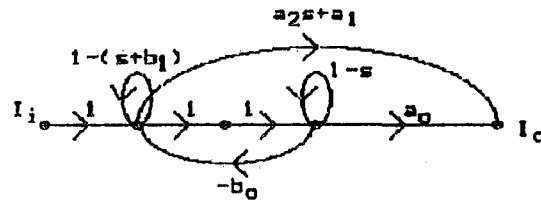
Sekil 3.19 İkinci dereceden İAG'ına karşı gelen devre

$$T_1(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + b_1 s + b_0} \quad (3.16)$$

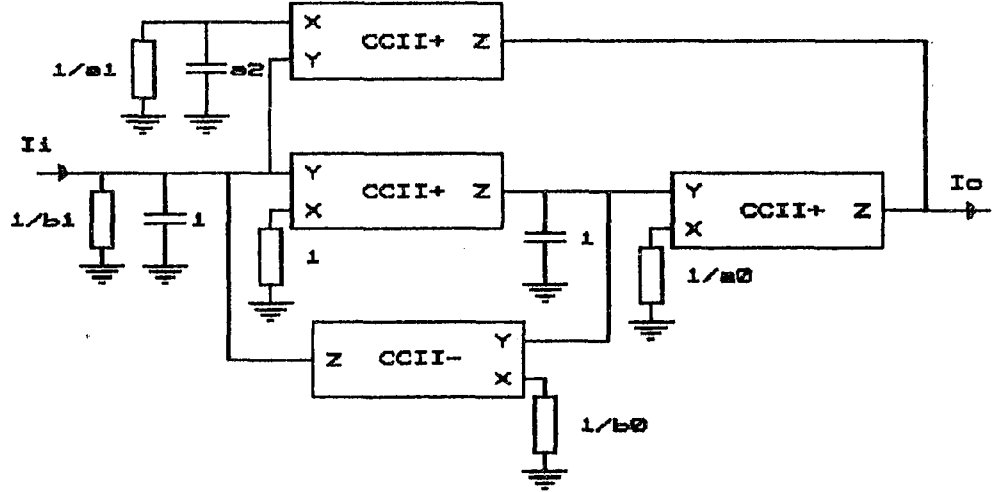
Bu fonksiyona ilişkin bir İAG'ı Şekil 3.18 de verilmiştir.

Yukarıdaki İAG'ının Şekil 3.17 deki altgraflardan ilkinden oluştuğu kolayca görülebilir. O halde, altgrafa karşılık gelen altdevredeki elemanlara uygun değerler vererek ve uygun şekilde bağlayarak 3.16 bağıntısı gerçekleştirilebilir. Elde edilen devre Şekil 3.19 da verilmiştir.

Şekil 3.20 de ise 3.16 fonksiyonunu gerçekleyen başka bir İAG'ı verilmiştir.



Şekil 3.20 İkinci dereceden devre fonksiyonunun İAG'ı

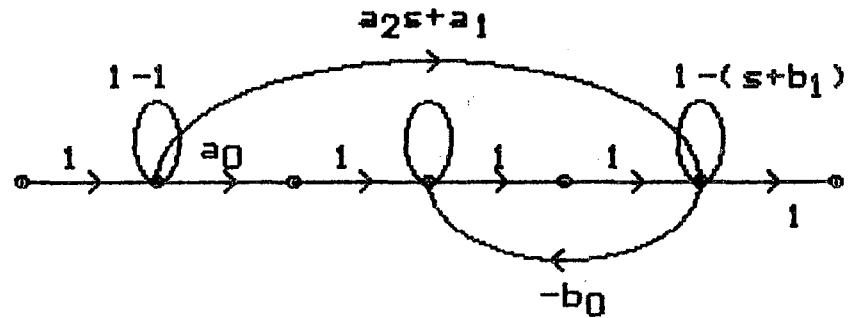


Şekil 3.21 Şekil 3.20 den elde edilen devre

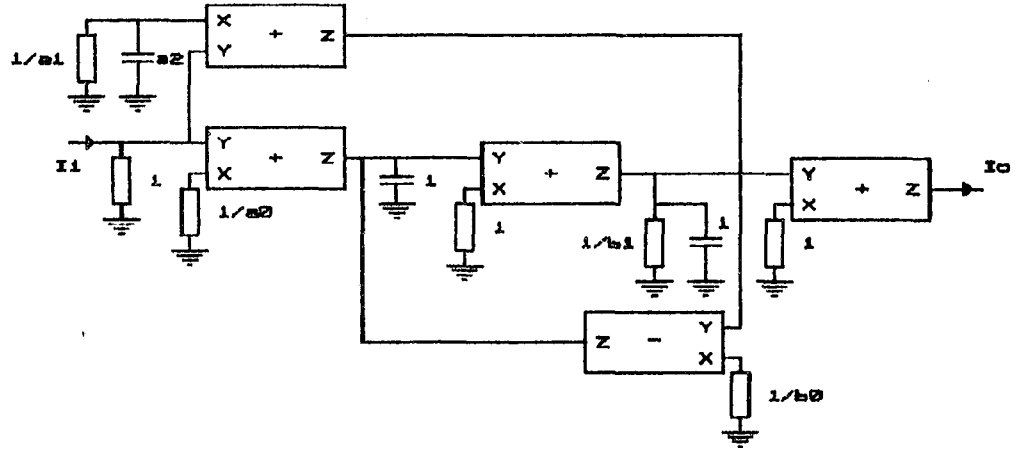
Bu İAG'ının Şekil 3.17'deki özçevre içeren altgraflardan oluştuğu kolayca görülebilir. Gene altgraf-altdevre ilişkisinden yola çıkarak, bu İAG'ına karşılık gelen devre kolayca elde edilebilir. Bu devre Şekil 3.21'de verilmiştir. Görüldüğü gibi, eleman sayısında önemli oranda azalma olmuştur. Buradan, devre fonksiyonunu gerçekleyen İAG'ının seçiminde çok dikkatli olmak gerektiği ortaya çıkmaktadır.

Bir diğer İAG'ı ise, Şekil 3.22'de verilmiştir. Bu graftan elde edilen devre ise, Şekil 3.23'de verilmiştir.

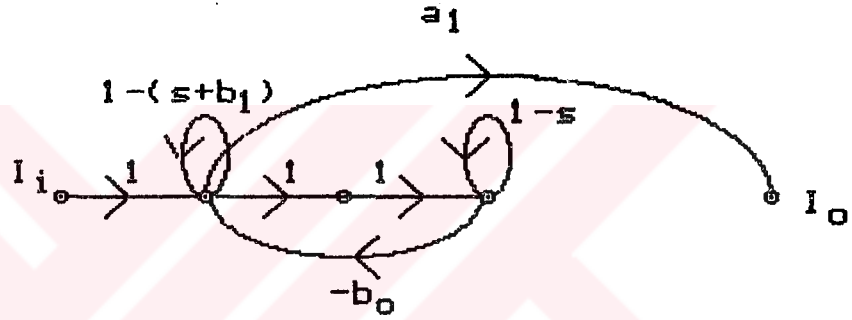
Tüm bu devreler, 3.16 eşitliğini, yani en genel hal-den ikinci derece transfer fonksiyonunu, sağlamaktadırlar.



Şekil 3.22 (3.16) bağıntısını sağlayan İAG'ı



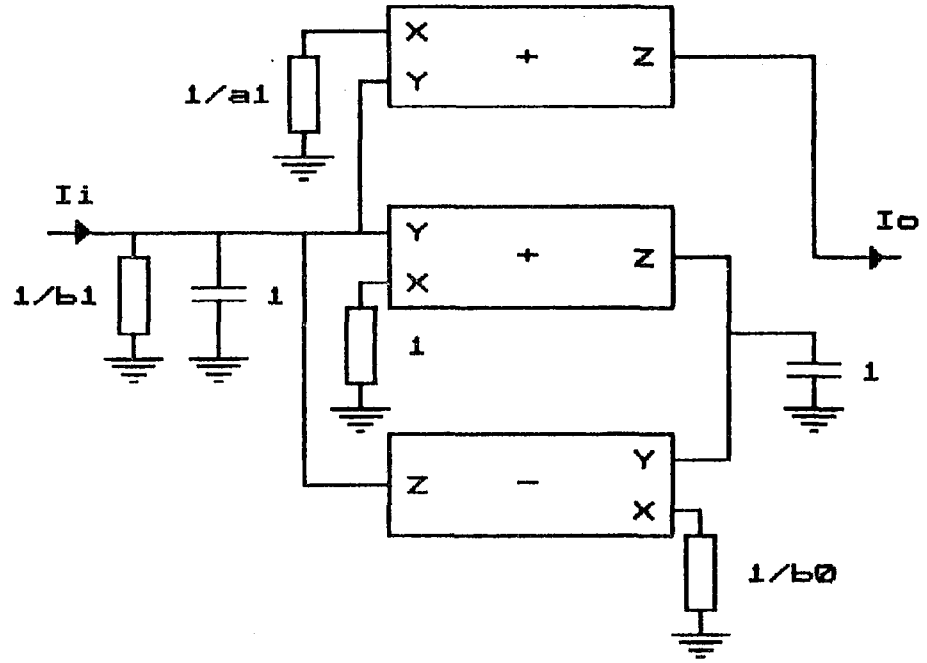
Şekil 3.23 İkinci derece filtre



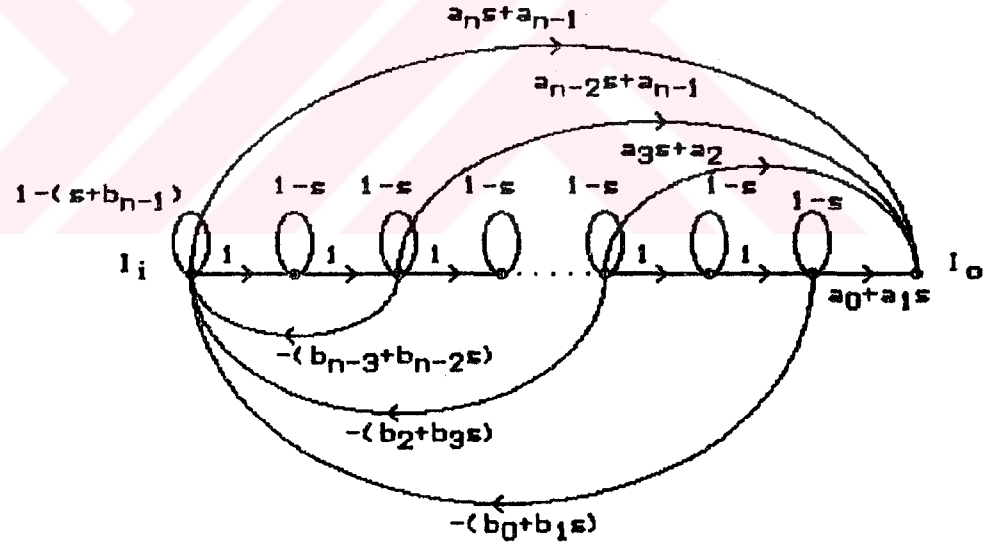
Şekil 3.24 Band geçiren devre fonksiyonunu sağlayan İAG'ı

Band, alçak geçiren gibi daha özel karakteristikleri sağlayan fonksiyonların gerçekleşmesi de, benzer düşünceyle mümkün olmaktadır. Örneğin Şekil 3.24 de ikinci dereceden band geçiren transfer fonksiyonunu sağlayan bir İAG'ı verilmiştir. Bu akış grafını sağlayan devre daha önce yapıldığı gibi kolaylıkla gerçekleştirilebilir ve Şekil 3.25 de verilmiştir.

Su ana kadar elde edilen devreler, sadece ikinci dereceden devre fonksiyonlarını gerçekleştiriyordu. Fakat aynı yöntemle, n. dereceden devre fonksiyonlarını da gerçekleştiren devreler bulmak mümkündür. Şekil 3.26 da verilen İAG'ı, Şekil 3.20'de verilen İAG'ının n.derece için genişletilmiş olanıdır ve her özçevrenin önüne birim kazançlı bir dal sokulursa, Şekil 3.27 deki devre ile



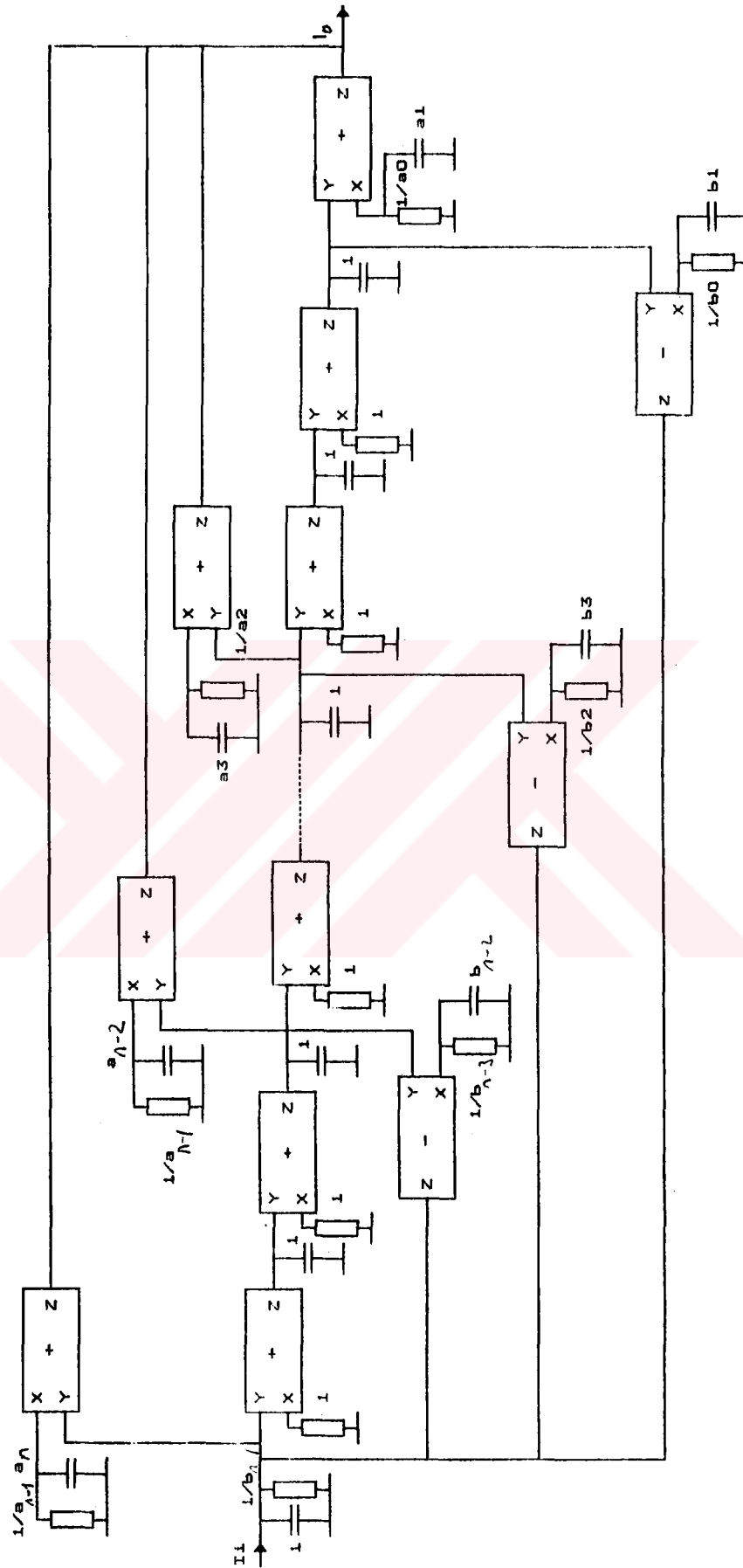
Şekil 3.25 Band geçiren filtre



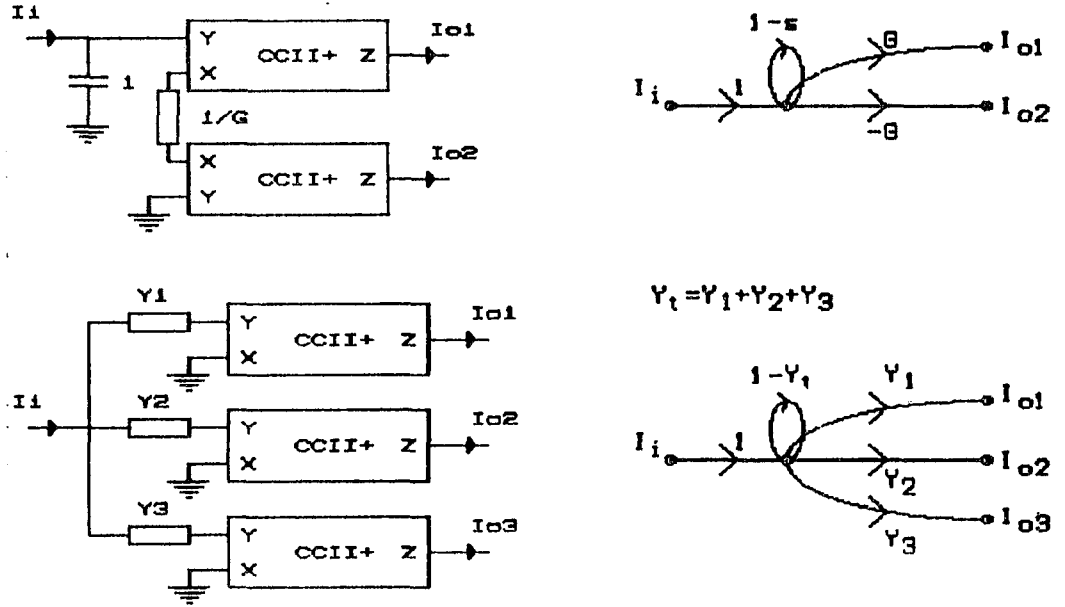
Şekil 3.26 n.dereceden filtrenin İAG'ı

gerçeklenebilir.

Değişik altdevreler seçerek de, farklı devrelere ulaşmak mümkündür. Şekil 3.28.(a) da iki altdevre, Şekil 3.28.(b) de ise, bu devrelere karşılık gelen altgraflar



Sikil 3.27 n.dereceden filtre

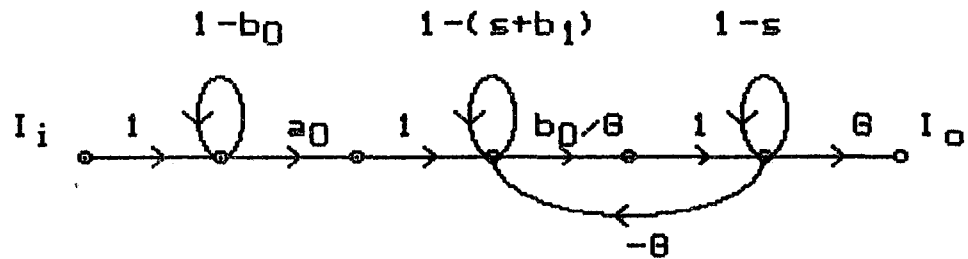


Şekil 3.28 Devre sentezinde kullanılacak farklı altdevre-altgraf ikilisi

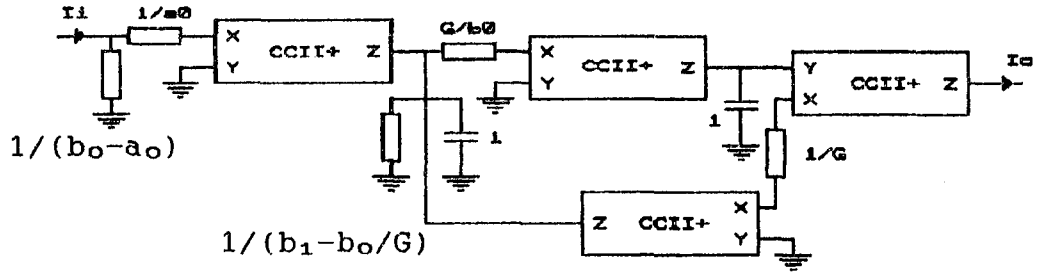
verilmiştir.

Şekil 3.28'deki yapılarla, Şekil 3.29'daki alçak geçiren devre fonksiyonunu sağlayan $\hat{I}AG'_1$ 'i gerçekleştirilmiştir.

Altdevre elemanları uygun şekilde bağlayarak, kolayca Şekil 3.30'daki alçak geçiren filtreyi bulmak mümkündür.



Şekil 3.29 Alçak geçiren devre fonksiyonunu sağlayan $\hat{I}AG'_1$



Şekil 3.30 Alçak geçiren filtre

Bu devrede, direnç değerlerinin pozitif olması için, (3.17) bağıntılarının sağlanması gerekmektedir.

$$b_0 \geq a_0$$

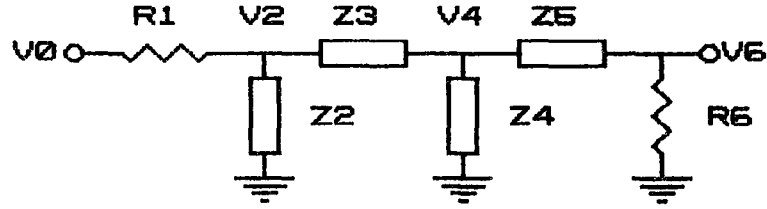
$$b_1 \geq b_0/G \quad (G \text{ keyfi}) \quad (3.17)$$

Görüldüğü gibi, İAG'ı yöntemi, devre sentezinde metodik şekilde modüler devreler elde etmeyi mümkün kılan, devre modeli veya devreyi önceden secme zorluğunu ortadan kaldıran bir yöntemdir.

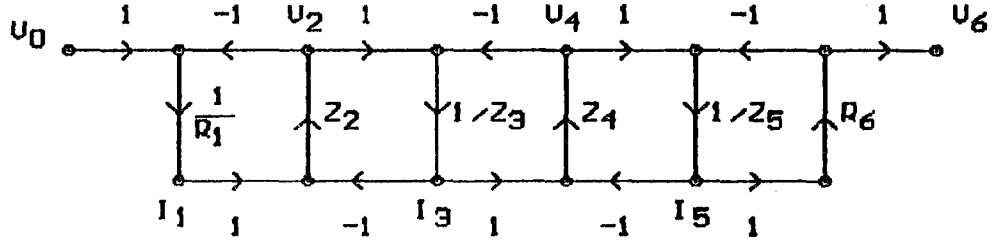
3.4 Basamaklı LC Simülasyonu İçin Önerilen Yöntemler

Bilindiği gibi, basamaklı LC devrelerinin geçirme bandında devre parametrelerine olan duyarlılığı çok iyidir. Bu tipten devrelerin aktif simülasyonu sonucunda elde edilen devrelerin de geçirme bandında devre parametrelerine olan duyarlılığının iyi olduğunu söylemek mümkündür. Bu nedenle, bu altbölümde basamaklı LC devrelerinin simülasyonunu, akım taşıyıcı kullanarak gerçekleştirme imkanı araştırılacaktır.

Bu bölümün başlığından anlaşılabacağı gibi, gerçekleştirilmek istenen devre fonksiyonu büyüklükleri akımdır. Bu nedenle, giriş ve çıkış büyüklükleri gerilim olan basamaklı LC devrelerinden, bu altbölümde önerilen simülasyon yöntemleri uygulanarak elde edilen aktif devrelerin giriş ve çıkış büyüklükleri akım olacaktır.



Şekil 3.31 Dirençle sonlandırılmış, basamaklı tipten LC devresi

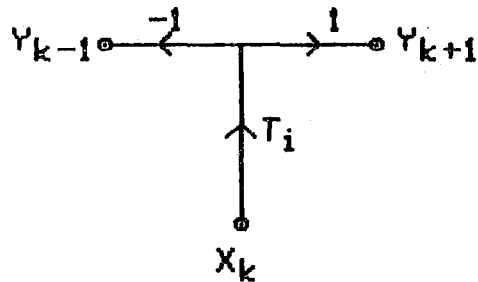


Şekil 3.32 Basamaklı LC devresinin İAG'ı

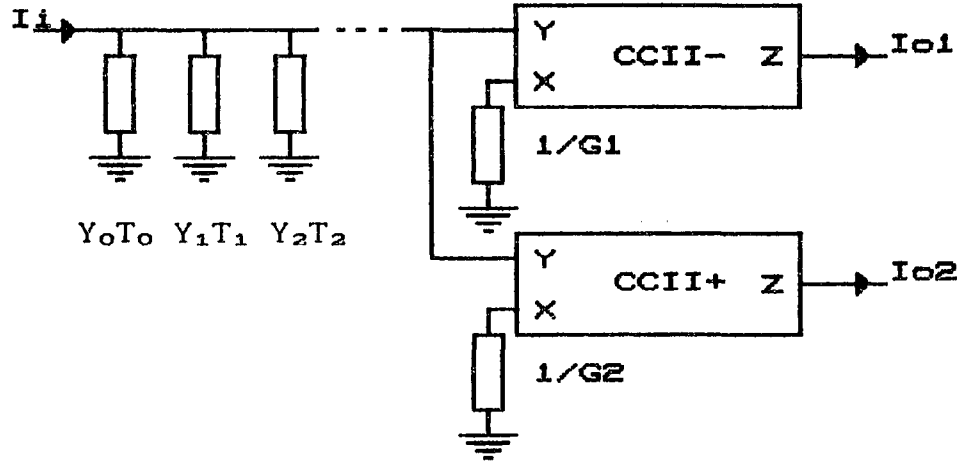
Şekil 3.31 de dirençle sonlandırılmış, basamaklı tipten bir LC devresi verilmiştir. İki uçlu kutular L ve C elemanı içermektedirler.

Şekil 3.32 de ise bu devrenin İAG'ı verilmiştir. Bu İAG'ının Şekil 3.33 deki altgraflardan oluştuğu kolayca görülebilir. O halde bu altgrafı gerçekleştiren aktif altdevre bulunabilirse, LC devresine karşılık gelen aktif devre elde edilebilir.

Bu altbölümün başında belirtildiği gibi, simülasyon sonucunda elde edilen aktif devrenin giriş ve çıkış büyük-



Şekil 3.33 İAG'ını oluşturan altgraf



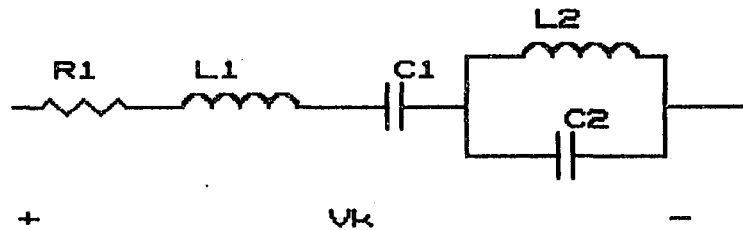
Şekil 3.34 Altgrafı gerçekleyen altdevre

lükleri akım olacaktır. O halde, şekil 3.33 deki altgrafın, giriş çıkış büyüklükleri akım olan aktif altdevrelerle gerçekleştirilmesi gerekecektir.

Aşağıda, basamaklı LC devrelerinin simülasyonu için iki metod önerilmiştir.

Metod 1:

Şekil 2.17 de verilen devrenin giriş admitans fonksiyonu, bir akım transfer fonksiyonu ile iki uçlu bir admitans fonksiyonunun çarpımı olarak elde edilmektedir. Bu şekilde gerçekleştirilen admitans fonksiyonlarını şekil 3.34 deki devrede olduğu gibi paralel bağlayarak kullanırsak, 3.18 bağıntılarına ulaşırız.



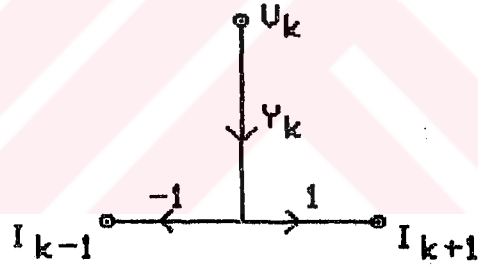
Şekil 3.35 Simülasyonu yapılacak seri kol

$$\frac{I_{o1}}{I_1} = \frac{G_1}{Y_o T_o + Y_1 T_1 + Y_2 T_2 + \dots} \quad (3.18.a)$$

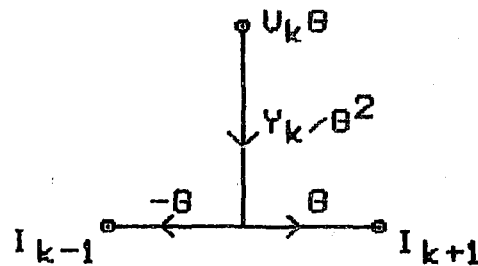
$$\frac{I_{o2}}{I_1} = \frac{G_2}{Y_o T_o + Y_1 T_1 + Y_2 T_2 + \dots} \quad (3.18.b)$$

Şekil 3.33 deki altgrafın bu devre ile nasıl gerçekleştirildiğini şekil 3.35 deki iki uçlu yardımıyla görelim. Şekil 3.36 daki İAG'ı, şekil 3.34 deki devre ile gerçekleştirecektir. Fakat bu devrede, akış grafindeki V_k büyüklüğüne akım, I_k büyüklüğüne de gerilimin karşı düştüğü görülmektedir. Bu durumda, bu değerlerin pratiğe uygun değerler alması zorlaşacaktır. Şekil 3.36 daki altgrafı şekil 3.37 deki gibi değiştirirsek, bu sorun çözülmüş olur. Buradaki G büyüklüğü ölçek katsayısıdır ve iletkenlik boyutundadır.

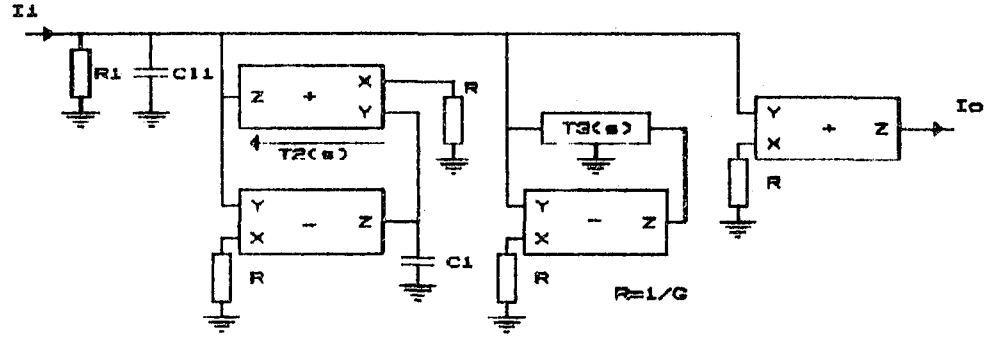
Şekil 3.35 den 3.19 daki ifade bulunur.



Şekil 3.36 Seri kola karşı gelen altgraf



Şekil 3.37 Yeni altgraf



Şekil 3.38 Elde edilen devre

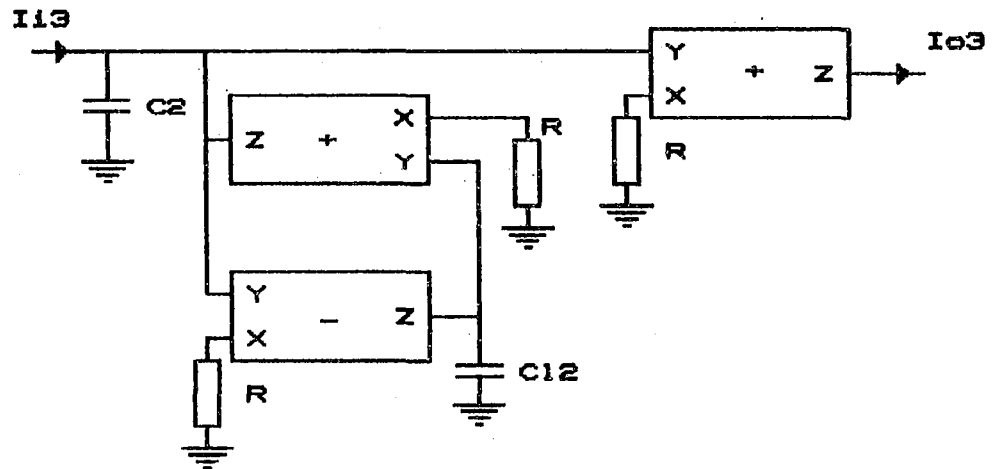
$$Y_k / G^2 = \frac{1}{R_1 G^2 + s L_1 G^2 + \frac{1}{s C_1 / G^2} + \frac{1}{s C_2 / G^2 + 1 / s L_2 G^2}} \quad (3.19)$$

Bu ise, 3.20 deki gibi gerçekleşecektir.

$$Y_k / G^2 = \frac{1}{Y_0 T_0 + Y_1 T_1 + Y_2 T_2 + \dots} \quad (3.20)$$

Payda polinomlarının terimleri eşitlenirse,

$$\begin{aligned} Y_0 T_0 &= R_1 G^2 \\ Y_1 T_1 &= s L_1 G^2 \\ Y_2 T_2 &= G^2 / s C_1 \end{aligned} \quad Y_3 T_3 = \frac{1}{s C_2 / G^2 + 1 / s L_2 G^2} \quad (3.21)$$

Şekil 3.39 $T_3(s)$ in gerçekleşmesi

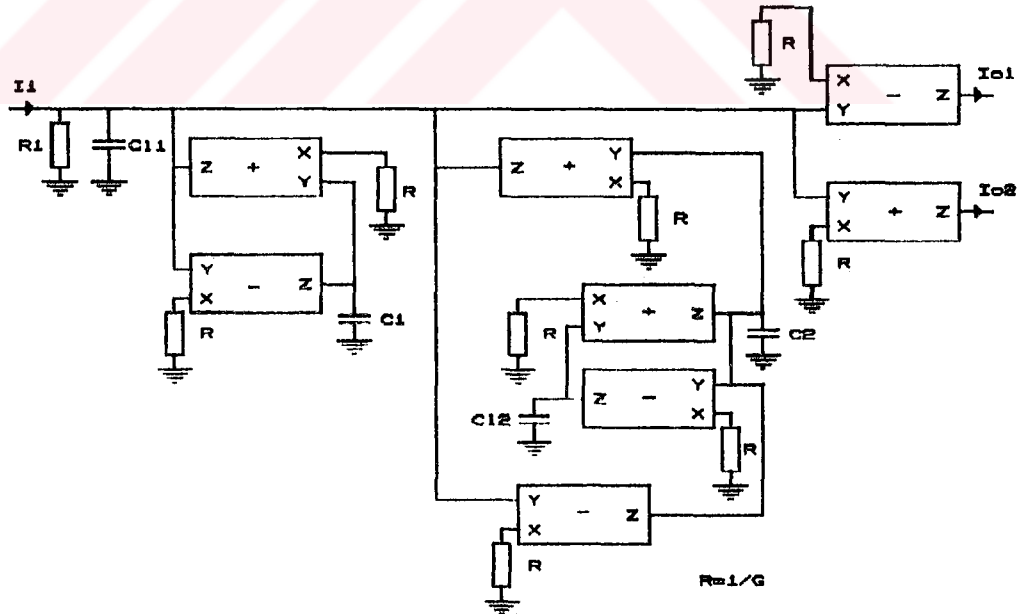
eşitlikleri bulunur. $Y_0 = R_1 G^2$ ve $Y_1 = sL_1 G^2$ seçilirse, T_0 ve T_1 bir olur. Şekil 2.17'deki devrede $T_1(s) = 1$ ise akım taşıyıcıdan kurtulunabileceğini görmek mümkündür. Y_2 ve Y_3 ölçek katsayısına eşit alınır, şekil 3.38'deki devre elde edilir.

Şekilden, $T_2(s)$ in basit bir akım integratörü olduğu kolayca görülür. $T_3(s)$ ise aşağıda yeniden verilmiştir.

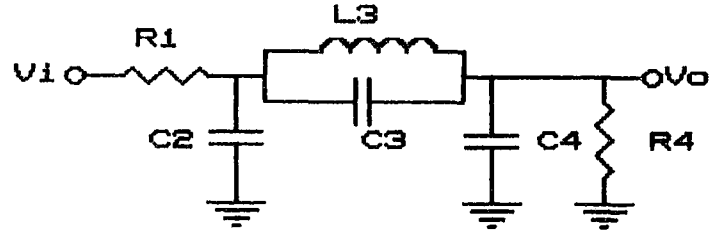
$$T_3(s) = \frac{1}{sC_2/G + 1/sL_2G} = \frac{G}{Y_4 T_4 + Y_5 T_5} \quad (3.22)$$

Bu akım transfer fonksiyonu, şekil 3.34'deki devre ile gerçekleştirilecektir. $T_4(s)$ 'in bir olması yani akımtaşıyıcıdan kurtulunabilmesi için, $Y_4 = sC_2$ olmalıdır. $Y_5 = G$ alınır ise, $T_5(s)$ R/sL_2 kazancını sağlayan bir integratör olmalıdır. $T_3(s)$ şekil 3.39'da verilmiştir.

Son olarak, şekil 3.35'de verilen seri kola karşılık gelen aktif altdevre şekil 3.40'da verilmiştir.



Şekil 3.40 Seri kolun simülasyonu sonucunda elde edilen devre



Sekil 3.41 Basamaklı tipten LC filtre

Bu altdevrelerin birbirleriyle nasıl bağlandığı, Şekil 3.41 deki pasif devreye karşı gelen, şekil 3.42deki devre vasıtasıyla görülebilir.

Metod 2:

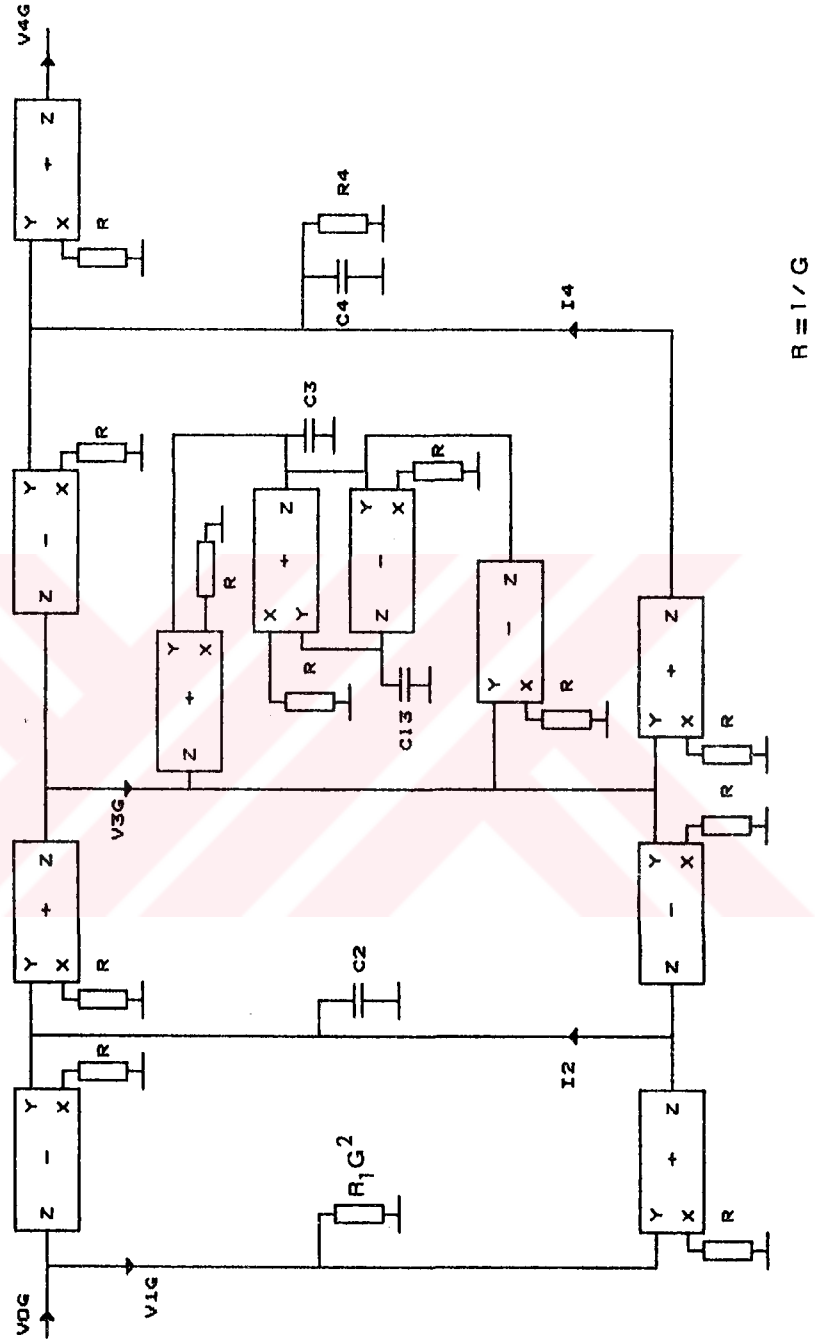
Şekil 3.33 deki altgrafı gerçeklemek için başka bir metod da, şekil 2.16 daki devre yardımıyla verilebilir. Bu devre, bir tek kapılıyı, admitansı bir akım transfer fonksiyonunun tersine eşit olacak şekilde gerçekleştiriyordu. Şekil 3.43 de verilen devre ise, bir akım transfer fonksiyonunu, bir tek kapılının admitans fonksiyonuna eşit olacak şekilde sağlamaktadır.

Şekil 2.16 daki devrede $T_1(s)$, $k_n s$ seçilir ve elde edilen tek kapılıya k_{n-1} değerinde bir kapasite paralel bağlanırsa, elde edilen yeni tek kapılının admitansı Y_1 , 3.23 deki gibi olur.

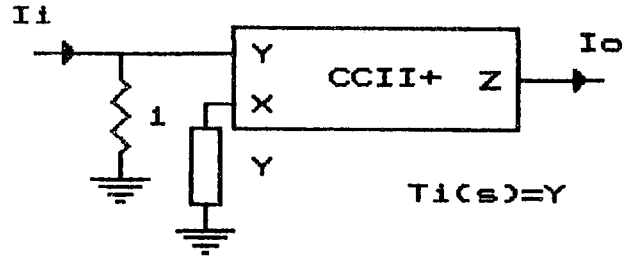
$$Y_1 = k_{n-1}s + \frac{1}{k_n s} \quad (3.23)$$

Bu devre şekil 3.44 de verilmiştir. $T_1(s)$ şekil 2.12 deki gibi gerçekleştirilmiştir. Elde edilen tek kapılıyı, şekil 3.43 de verilen devredeki Y admitansı yerine kullanırsak, bu devrenin akım transfer fonksiyonu $T_1(s)$ 3.24 deki gibi elde edilir.

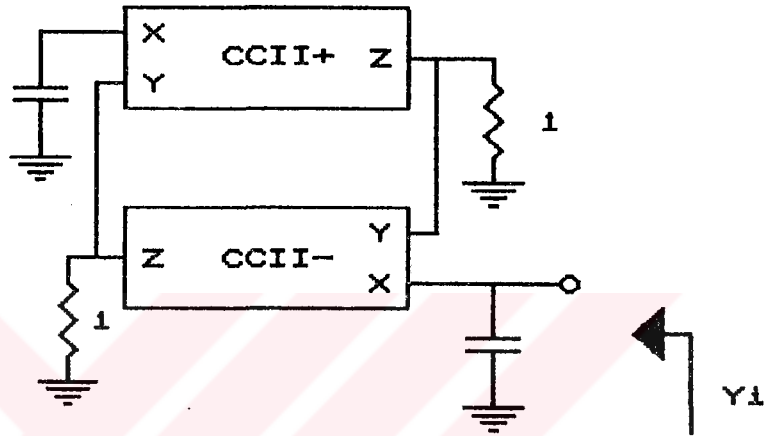
Şekil 2.16 da verilen devredeki $T_1(s)$, 3.24 deki gibi gerçekleştirilir, elde edilen tek kapılıya k_{n-2} değerinde bir kapasite paralel bağlanır ve bu yeni tek kapılı şekil



Sekil 3.42 Simülasyon sonucunda elde edilen devre



Sekil 3.43 Metod 2 için kullanılacak altdevre



Şekil 3.44 (3.23) ifadesindeki tek kapılının gerçekleştirilmesi

$$T_1(s) = -k_{n-1}s + \frac{1}{k_n s} \quad (3.24)$$

3.43 deki devrede kullanılır ise, elde edilen yeni akım transfer fonksiyonu $T'_1(s)$ 3.25 deki gibi olur.

$$T_1(s) = -k_{n-2}s + \frac{1}{k_{n-1}s + \frac{1}{k_n s}} \quad (3.25)$$

Bu şekilde devam edilirse 3.26 eşitliğine ulaşılabileceğini görmek mümkündür.

$$T_1(s) = -k_1s + \frac{1}{k_2s + \frac{1}{k_3s + \frac{1}{\dots}}} \quad (3.26)$$

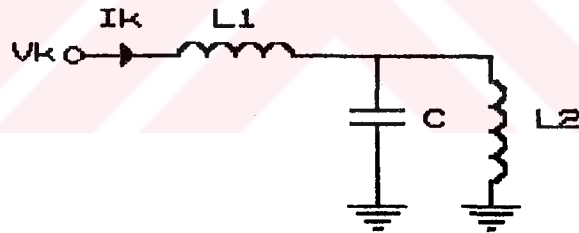
Sekil 3.33 de verilen altgraftaki dal kazancının bir

reaktans fonksiyonuna eşit olduğu ve herhangi bir reaktans fonksiyonunun s sonsuzdaki kutuplarının çekilerek 3.26 ifadesindeki gibi yazılabileceği gözönüne alınırsa, bu yöntemle şekil 3.33 deki asıl dal kazancının gerçekleştirileceğini görmek mümkündür. Gene bu altgrafta, çıkış akımı $+1$ ve -1 ile çarpılarak ikiye ayrılmıştır. Bunun ise, Şekil 2.15 deki devre ile sağlandığı varsayılabilir. Bu devrede, $\frac{1}{2}$ değerinde bir akım bölme oranı söz konusu olduğu için, buna göre bir ölçekleme yapmak gerekmektedir.

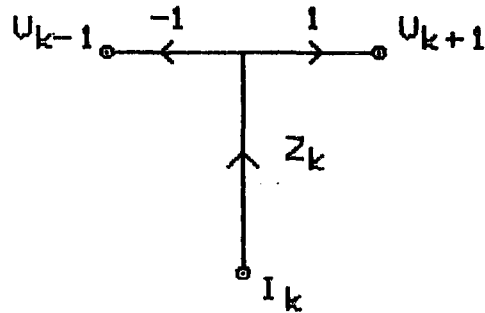
Örnek olarak şekil 3.45 deki paralel kol verilsin. Bu paralel kola karşı gelen altgraf şekil 3.46 da verilmiştir.

Daha önce de yapıldığı gibi, altdevreye uygun olarak, altgrafta bazı değişiklikler yapılmalıdır. Bu şekilde elde edilen altgraf, şekil 3.47 de verilmiştir.

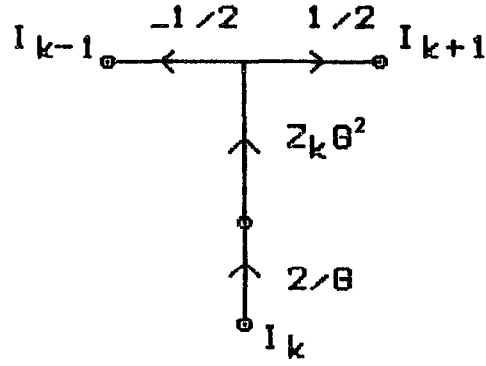
Şekil 3.45 den $Z_k G^2$ büyüklüğü, 3.27 deki gibi bulunur.



Şekil 3.45 Simülasyonu yapılacak paralel kol



Şekil 3.46 Paralel kola karşı gelen altgraf

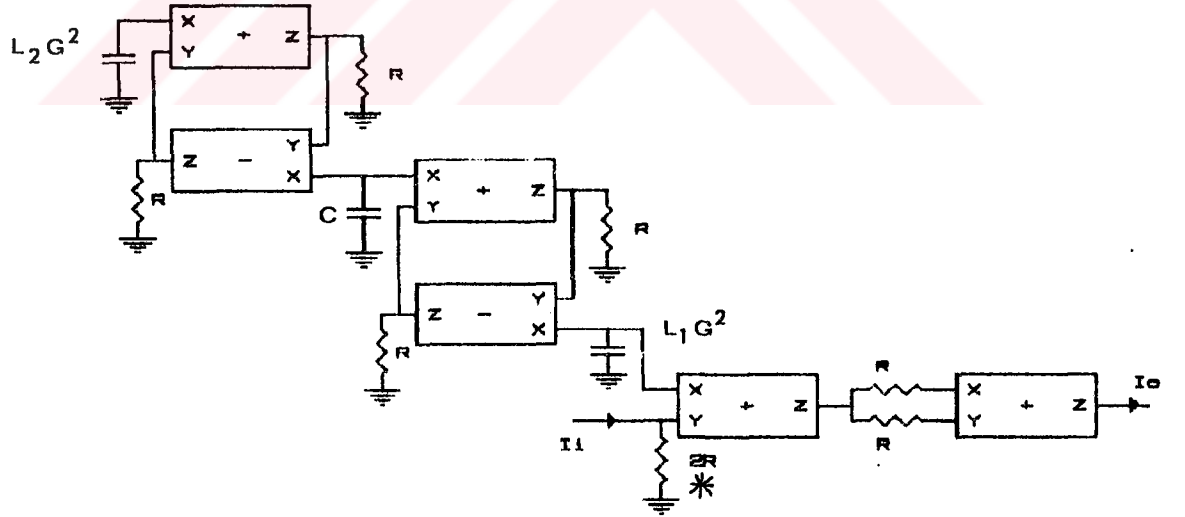


Şekil 3.47 Geliştirilmiş altgraf

$$Z_k G^2 - s L_1 G^2 + \frac{1}{\frac{sC}{G^2} + \frac{1}{s L_2 G^2}} \quad (3.27)$$

Su ana kadar anlatılan yöntemle gerçekleştirilecek bir devre ile, 3.27 eşitliği kolaylıkla sağlanır. Bu devre 3.48 de verilmiştir.

Önceden de anlatıldığı gibi, $\frac{1}{2}$ oranındaki akım bölme katsayısını telafi etmek için, (*) ile gösterilen direnç R yerine $2R$ alınmıştır.



Şekil 3.48 Paralel kola karşı gelen aktif devre

BÖLÜM 4

İDEALSİZLİK ETKİLERİNİN İNCELENMESİ

Bu bölümde, ikinci kısıktan akım taşıyıcılarının lineer çalışma bölgesindeki idealsizliklerinin, bölüm 3 de verilmiş bazı devrelerin frekans karakteristiklerine olan etkisi incelenecektir. Bundan sonra, aksi belirtilmedikçe, ikinci kısıktan akım taşıyıcı yerine sadece akım taşıyıcı terimi kullanılacaktır.

Bölüm 2 de akım taşıyıcının lineer çalışma bölgesindeki idealsizlikleri ayrıntılı olarak incelenmiş, şekil 2.2 ve şekil 2.4 de iki devre modeli verilmişti. Ancak, bilgisayar ile çalışılmadığı takdirde, bu modellerin hiçbirisi kullanışlı olmamaktadır. Elle hesap yaparken, akım taşıyıcının iki temel idealsizliğini gözönüne almak yeterlidir. Bunlardan ilki, akım ve gerilim takip hatalarıdır (tracking errors). Diğer ise, giriş ve çıkış kapılarına paralel gelen parazitik elemanlardır.

Akım ve gerilim takip hataları, akım taşıyıcının tanım bağıntısını aşağıdaki gibi değiştirmekle, kolaylıkla tanımlanabilir.

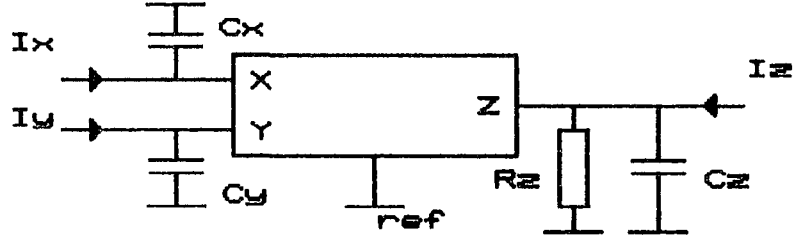
$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ a_v & 0 & 0 \\ 0 & \pm a_1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (4.1)$$

Bu bağıntıda kullanılan a_v ve a_1 büyüklükleri sırasıyla gerilim ve akım takip hatalarını göstermektedir ve açık ifadeleri aşağıdaki gibidir.

$$a_v = 1 - \epsilon_v$$

$$(4.2)$$

$$a_1 = 1 - \epsilon_1$$



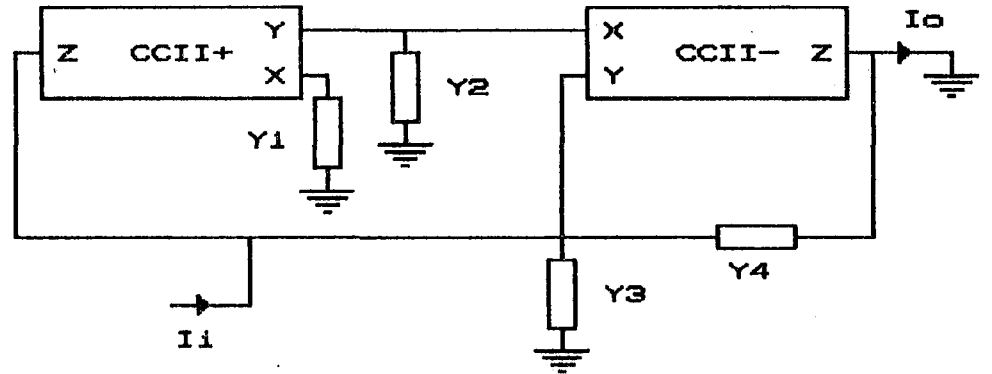
Şekil 4.1 Akım taşıyıcının uçlarına gelen parazitik elemanlar

Bu büyüklükler, sırasıyla X ve Y uçları arasındaki birim gerilim ile Z ve X uçları arasındaki birim akım kazançlarındaki ϵ luk sapmayı temsil etmektedir.

Bu bölümde çok karşılaşılabilecek olan bir büyüklüğün de tanımlanmasında fayda vardır. Akım taşıyıcının gerilim ve akım takip hatalarının çarpımına eşit olan bu büyüklük, a_e notasyonu ile gösterilmiş ve epsilon cinsinden 4.3 deki gibi verilmiştir.

$$a_e = a_v \cdot a_i = (1 - \epsilon_v)(1 - \epsilon_i) \approx 1 - \epsilon_v - \epsilon_i \quad (4.3)$$

Ayrıca bölüm 2 de belirtildiği gibi, akım taşıyıcının uçları ile referans düğümü arasına, parazitik tek kapılılar gelmektedir. Akım taşıyıcının şekil 2.5 daki gibi gerçekleştirildiği düşünülürse, tanım bağıntısı 4.1 de verilmiş, takip hataları dikkate alınmış olan akım taşıyıcının uçlarına, şekil 4.1 deki gibi kayıp elemanlar gelmektedir.



Şekil 4.2 Ayrıştırma yöntemine uygun bir devre

İlk olarak, akım taşıyıcının idealsizliklerinin, şekil 3.1.7 de verilen devreye olan etkisi incelensin. Bu devre, şekil 4.2 de yeniden verilmiştir. Akım taşıyıcının parazitik elemanları ile akım ve gerilim takip hatalarına dikkat edilerek devrenin transfer fonksiyonu yeniden hesaplanırsa, 4.4 deki bağıntı elde edilir.

$$T_1(s) = \frac{Y_4 - a_{c2}(Y_2 + sC_2)}{Y_4 + Y_3 - a_{v2}a_{c1}Y_1 + s(C_3 - a_{v2}a_{c1}C_1) + g_3} \quad (4.4)$$

Bu ifadede kullanılan bazı büyüklükler aşağıda verilmiştir.

$$\begin{aligned} C_1 &= C_{x1} & C_2 &= C_{y1} + C_{x2} & C_3 &= C_{z1} + C_{y2} \\ g_3 &= g_{z2} \end{aligned} \quad (4.5)$$

4.5 ifadesinde verilen parazitik elemanlar, şekil 4.2 de verilen devrede hangi endisli iki uçluya paralel geliyorsa, o endis ile gösterilmiştir. Örneğin g_3 , şekil 4.2 de Y_3 ile gösterilmiş olan tek kapılıya paralel gelen parazitik elemanı göstermektedir.

Sekil 4.2 de verilen devre yardımıyla, ayrıştırma yöntemi kullanılarak, ikinci dereceden Butterworth tipinden alçak geçiren filtre gerçekleştirilsin. Bu devre, kesim frekansı 10KHz, geçirme bandındaki kazancı 1 olacak şekilde tasarlanmış ve şekil 3.1.11 de verilmişti. Akım

$$\begin{aligned} H_{LP}(s) &= \frac{\alpha_2 s^2 + \alpha_1 s + \alpha_0}{\beta_2 s^2 + \beta_1 s + \beta_0} \\ \alpha_2 &= -C_2 w_o^2 \\ \alpha_1 &= w_o(w_o - a_{c2}w_o - C_2 w_o^3) \\ \alpha_0 &= w_o^2 \\ \beta_2 &= [1 + w_o(C_3 - a_{v2}a_{c1}C_1)] \\ \beta_1 &= w_o[2 - a_{v2}a_{c1}k + w_o^2(C_3 - a_{v2}a_{c1}C_1) + w_o g_3] \\ \beta_0 &= w_o^2(1 + w_o g_3) \\ k &= (2 - \sqrt{2}) \end{aligned} \quad (4.6)$$

taşıyıcının yukarıda belirtilen idealsizlikleri gözönüne alınır, artık bu devrenin akım transfer fonksiyonu 4.6 daki gibi olacaktır.

Bu transfer fonksiyonuna göre, yeni kutup kesim frekansı ve kutup değer katsayısı 4.7 de verilmiştir.

$$\overline{w_o} = w_o \sqrt{1 + w_o g_3} \quad (4.7)$$

$$Q = \frac{\sqrt{1 + w_o g_3}}{(2 - a_{v2} a_{c1} (2 - \sqrt{2}) + w_o^2 (C_3 - a_{v2} a_{c1} C_1) + w_o g_3)}$$

Akım taşıyıcıların akım ve gerilim takip hataları ihmal edilir ve şekil 4.2 de verilen devre yardımıyla butterworth tipi ikinci dereceden alçak, band ve yüksek geçiren filtreler gerçekleştirir, elde edilen yeni transfer fonksiyonları aşağıdaki gibi olur.

$$H_{LP}(s) = \frac{w_o^2 [-s^2 C_2 - s(C_2 w_o) + 1]}{Q(s)}$$

$$H_{BP}(s) = \frac{s \sqrt{2} w_o}{Q(s)}$$

$$H_{HP}(s) = \frac{s^2 (1 - C_2 w_o) - s C_2 w_o^2}{Q(s)} \quad (4.8)$$

$$Q(s) = s^2 [1 + w_o^2 \Delta C] + s [\sqrt{2} w_o + w_o^2 (w_o \Delta C + g_3)] + w_o^2 (1 + w_o g_3)$$

$$\Delta C = C_3 - C_1$$

Ayrıştırma yöntemine dayanarak yapılan devre sentezinde, 4.4 ifadesinde verilen transfer fonksiyonu kullanılırsa, akım taşıyıcının idealsizlikleri sentez aşamasında dikkate alındığından, bunların etkileri önemli ölçüde azaltılmış olunur.

Örnek olarak ikinci dereceden butterworth tipi alçak geçiren filtre gerçekleştirilsin. Bu filtrenin transfer fonksiyonu ve ayrıştırma yöntemine uygun hale getirilmiş şekli 4.9 da verilmiştir.

$$T_{LP}(s) = \frac{w_o^2}{s^2 + \sqrt{2}w_o s + w_o^2} = \frac{\frac{1}{w_o} - \frac{s}{w_o(s+w_o)}}{\frac{s}{w_o^2} + \frac{1}{w_o} - \frac{(2-\sqrt{2})s}{w_o(s+w_o)}} \quad (4.9)$$

Bu transfer fonksiyonu 4.4 ifadesine eşit olmalıdır. Bu eşitlik 4.10 da yeniden verilmiştir.

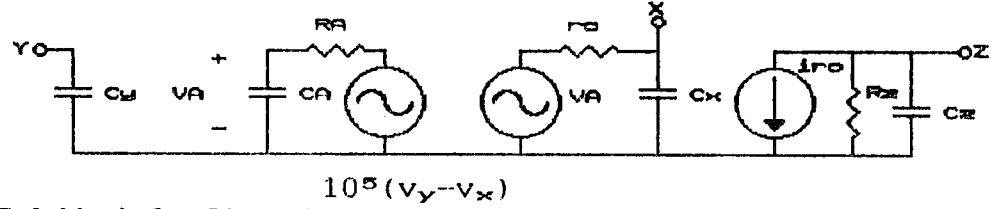
$$T_{LP}(s) = \frac{Y_4 - a_{c2}Y_2 - a_{c2}SC_2}{Y_4 + Y_3 - a_{v2}a_{c1}Y_1 + s(C_3 - a_{v2}a_{c1}C_1) + g_3} \quad (4.10)$$

4.9 ve 4.10 da verilen ifadelerin eşit olabilmeleri için şekil 4.2 de verilen devredeki iki uçlular 4.11 deki gibi olmalıdır.

$$\begin{aligned} Y_1 &= \frac{1}{a_{v2}a_{c1}} \cdot \left[\frac{ks}{w_o(s+w_o)} + a_{c2}SC_2 + s(C_3 - a_{v2}a_{c1}C_1) + g_3 \right] \\ Y_2 &= \frac{s}{a_{c2}w_o(s+w_o)} \\ Y_3 &= \frac{s}{w_o^2} \\ Y_4 &= 1/w_o + a_{c2}SC_2 \end{aligned} \quad (4.11)$$

Yukarıdaki hesapların, ne kadar olumlu sonuçlar verdiği bilgisayar yardımıyla kolaylıkla görülebilir. Bu amaçla, şekil 2.4 de verilen devre modeli SPICE devre analizi programına uygun hale getirilmiş ve bu modelden yararlanarak alçak geçiren filtrenin analizi yapılmıştır. Şekil 4.3 de, şekil 2.4 de verilen modelin, SPICE programına uygun hale getirilmiş şekli verilmiştir. Bunun hemen altında da, akım taşıyıcının bu model yardımıyla, bir alt-devre içinde nasıl tanımlandığı gösterilmiştir.

```
dosya adı ATA.MOD (ATE.MOD)  *Akım Taşıyıcı Artı(Eksi)
.SUBCKT CCII+ 1 2 7  *CCII+ için
*.SUBCKT CCII- 1 2 7  CCII- için
Cy 1 0 0.1P
```



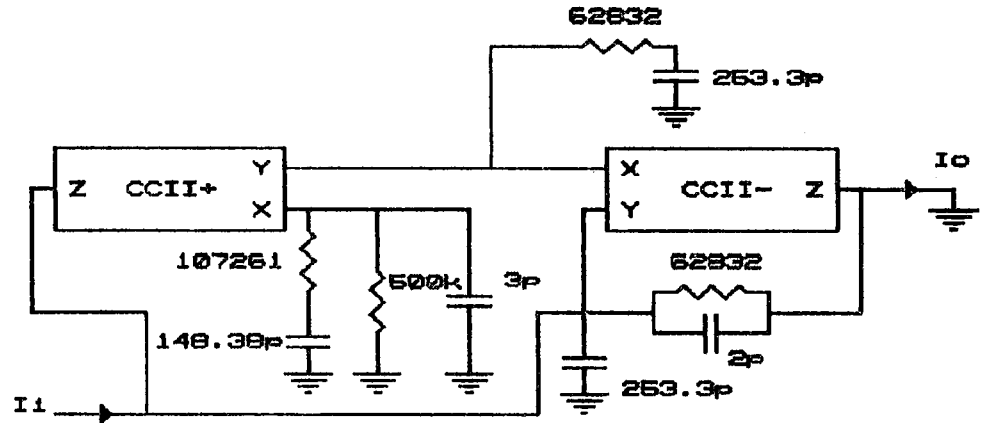
Sekil 4.3 Akım taşıyıcının kayıplı modeli

```

CA 5 0 .15915U      *OPAMP'ın baskın kutubu (2.π.10rad/s)
RA 5 4 100K         *RA.CA çarpımıyla belirlenmektedir.
EVYX 4 0 1 2 100000 *OPAMP'ın açık çevrim kazancı 105 dir
Cx 2 0 1P
ro 6 3 50
VOLC 2 6 DC 0
EVA 3 0 5 0 1
Cz 7 0 1P
Rz 7 0 500k
FIO 7 0 VOLC 1      * CCII+ için
*FIO 7 0 VOLC -1   CCII- için
.ENDS

```

Sekil 4.1.11 de verilen, kesim frekansı 10KHz, geçirme bandındaki kazancı 1 olan butterworth tipi filtre, 4.11 e-şitliklerine göre yeniden tasarlanırsa, şekil 4.4 de verilen ve aşağıdaki SPICE devre analizi programına uygun olarak yazılmış dosyada tanımlanmış yeni devre elde edilir.



Sekil 4.4 4.11 ifadesine göre iki uçluları hesaplanmış alçak geçiren devre

*AYRIŞTIRMA Low_Pass-BUTTERWORTH

*Cy=Cx=Cz=1pF Rz=500K ai=1 av=0.99 için

.LIB ATA.MOD

.LIB ATE.MOD

XAT1 2 3 1 CCII+

XAT2 1 2 4 CCII-

R4 1 4 62832

C4 1 4 2p

C3 1 0 253.3p

R2 2 10 62832

C2 10 0 253.3p

R1 3 11 107261

C1 11 0 148.38p *R1, C1, R11, C11,

R11 3 0 500k *Y1 tek kapılısını

C11 3 0 3p *gerçeklemektedirler.

VOUT 4 0 dc 0

II 0 1 ac 100u

*=====

.AC DEC 10 10 10meg

.PRINT AC IDB(VOUT) IP(VOUT)

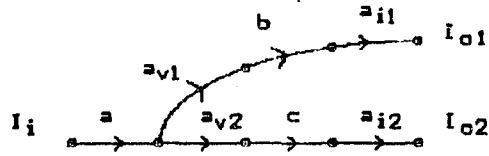
*=====

.END

Bu dosyadaki iki uçlular 4.11 ifadesine göre seçilmişlerdir. Bu ifadedeki büyüklükler, C_y , C_x , C_z 1pF, R_z 500k Ω , a_1 1 ve a_v 0.99 olarak alınmışlardır.

Hic düzeltme yapmadan, şekil 3.1.11'deki alçak geçiren filtrenin analizi bilgisayar yardımıyla yapılırken 3dB kesim frekansı 10.300KHz, geçirme bandındaki kazanç 0.88 olmuştur. Yukarıda verilen dosyanın analizi yapılırsa, 3dB kesim frekansı 9.970KHz, geçirme bandındaki kazanç 1.0026 olarak hesaplanmaktadır. Takip hataları ihmal edilirse, 4.11 ifadesine göre iki uçlular yeniden hesaplanır ve elde edilen devrenin SPICE ile analizi yapılırsa, 3dB kesim frekansı 9.9KHz, geçirme bandındaki kazanç 1.0 olmaktadır.

Görüldüğü gibi 4.11 eşitliklerine göre, parazitik

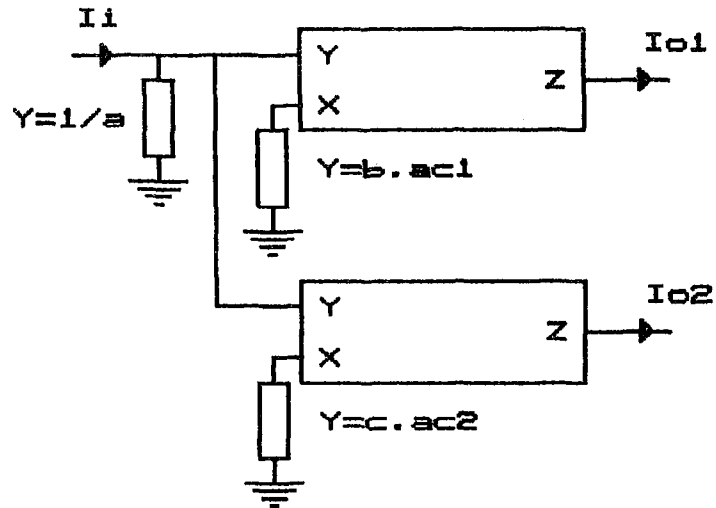


Şekil 4.5 Takip hataları dikkate alındığında elde edilen altgraf

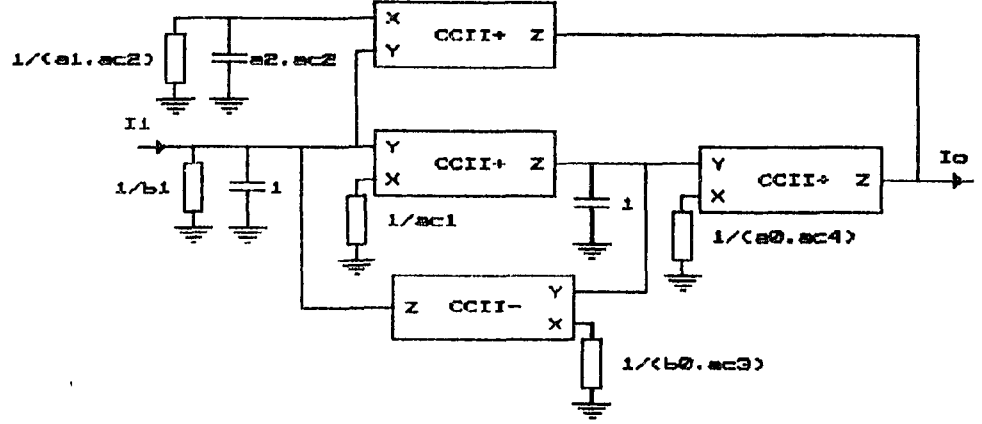
elemanların değerleri iyi tahmin edilebilirse, filtre karakteristiklerine olan etkileri azaltılabilmektedir. Fakat bu yöntemin bir dezavantajı, pasif eleman sayısının artmasıdır.

Bölüm 3 de, İAG'ı yöntemine dayanarak şekil 3.3.1 de verilen altdevre yardımıyla, bazı devreler elde edilmişti. Bu altdevreye karşı gelen altgraf şekil 3.3.2 de verilmişti. Bu altgraf, akım taşıyıcının ideal olduğu varsayıldığında doğrudur. Şekil 4.5 de verilen altgraf, akım taşıyıcının akım ve gerilim takip hataları dikkate alınarak çizilmiştir. Bu altgrafa karşı gelen, şekil 4.6 da verilmiş olan devrede ise, akım taşıyıcının takip hataları, devreye dışarıdan bağlanan pasif elemanlara yansıtılmıştır.

Görüldüğü gibi, akım taşıyıcının takip hatalarının transfer fonksiyonuna olan etkisi, x ucu ile toprak



Şekil 4.6 Altgrafa karşı gelen altdevre



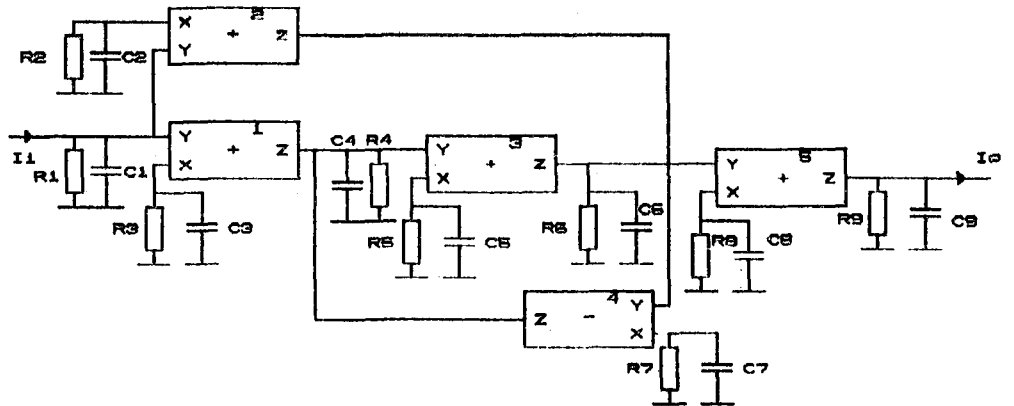
Şekil 4.7 Takip hatalarının, pasif elemanlarına indirgenmiş hali

arasına bağlanan elemanın admitansının a_c ile çarpılması ile aynı olmaktadır. Örnek olarak, şekil 3.3.6 da verilen devre, takip hataları da dikkate alınarak şekil 4.7 de yeniden çizilmiştir.

Bu devrenin transfer fonksiyonu ise, artık 4.12 de verildiği gibi olacaktır.

$$T_1(s) = \frac{(a_2 s^2 + a_1 s) a_{c2} + a_0 a_{c1} a_{c4}}{s^2 + b_1 s + b_0 a_{c1} a_{c3}} \quad (4.12)$$

Yukarıdaki kısımda, akım taşıyıcının sadece takip hataları dikkate alınmış, parazitik elemanların etkileri hesaba katılmamıştır. Oysa, parazitik elemanların etkileri sadece transfer fonksiyonunun karakteristiğini bozmak



Şekil 4.8 İAG'ı yardımıyla elde edilen devre

ile sınırlı kalmaz; aynı zamanda bu fonksiyonun pay ve payda polinomlarının derecesini arttırmak suretiyle, devrenin kararsız olmasına da neden olabilir. Eğer parazitik elemanların etkisiyle, pay ve payda polinomlarının derecelerinin artacağı tahmin edilirse, mutlaka devrenin kayıplı modeller kullanılarak kararlılık analizi yapılmalıdır.

Bu duruma örnek olarak, daha önceden şekil 3.3.8 de verilmiş olan devre gösterilebilir. Bu devre, parazitik elemanları ile beraber şekil 4.8 de yeniden verilmiştir. Bu devrenin transfer fonksiyonu ise 4.13 deki gibidir.

$$T_1(s) = \frac{(C_8s+g_8) [(C_4s+g_4)(C_2s+g_2) + (C_3s+g_3)(C_5s+g_5)]}{(\beta_3s^3 + \beta_2s^2 + \beta_1s + \beta_0)}$$

$$\beta_3 = C_1\mu_1 \quad \beta_2 = g_1\mu_1 + C_1\mu_2 \quad \beta_1 = C_1\mu_0 + g_1\mu_2 \quad \beta_0 = g_1\mu$$

$$\mu_0 = g_6g_4 + g_5g_7 \quad (4.13)$$

$$\mu_1 = C_6C_4 + C_5C_7$$

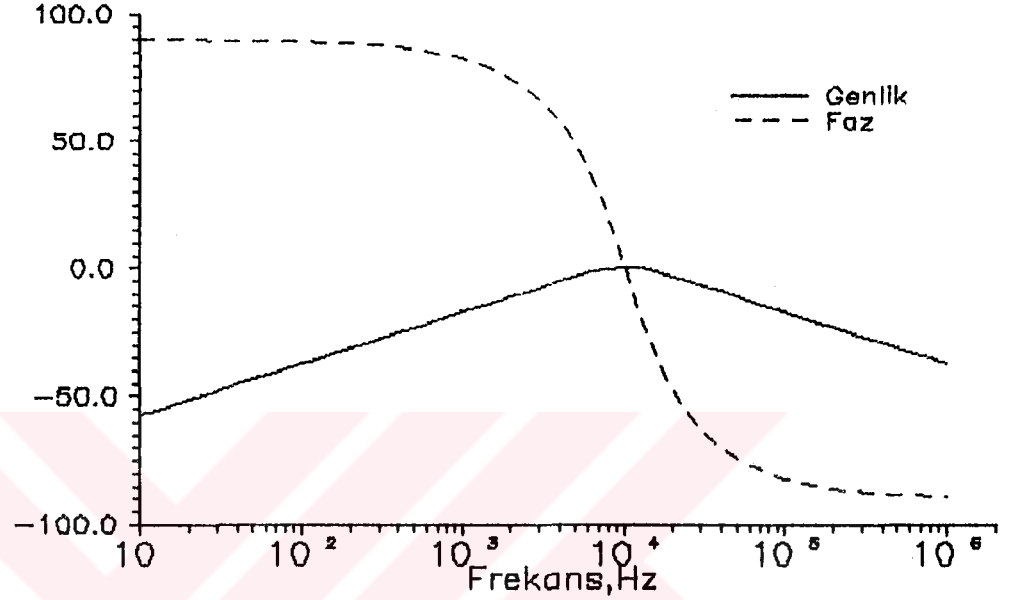
$$\mu_2 = (C_6g_4 + C_4g_6) + (C_5g_7 + C_7g_5)$$

4.13 ifadesindeki kapasite ve iletkenlikler, hem dışarıdan bağlanan elemanları, hem de akım taşıyıcıların uçlarına gelen parazitik elemanları içermektedirler. Bu ifadeden görüldüğü gibi, pay ve payda polinomlarının dereceleri artmıştır. Bu durumda kararlılık analizi yapılmalıdır. Payda polinomuna Routh-Hurwitz kararlılık testi uygulanırsa, devrenin kararlı olabilmesi için, 4.14 ifadesinde verilen şartın sağlanması gerektiği kolaylıkla görülebilir.

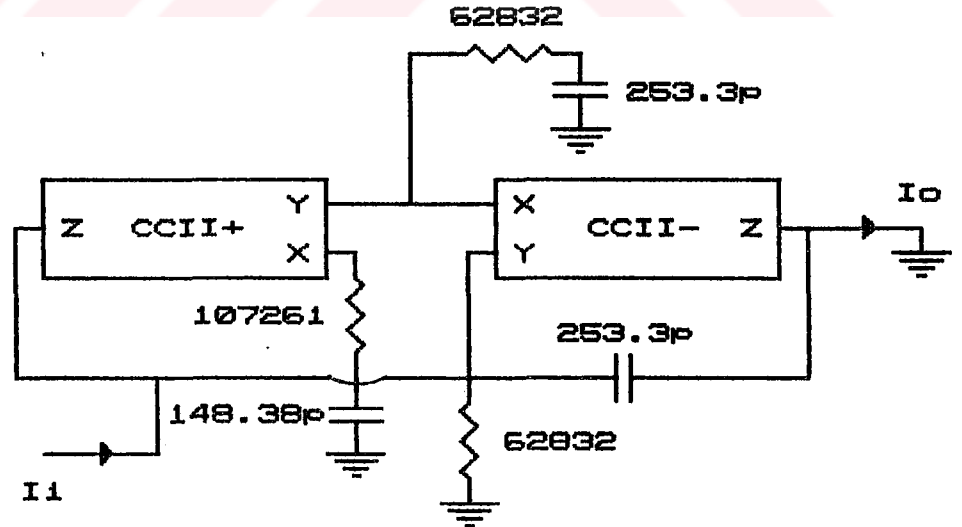
$$\beta_2 \beta_1 > \beta_3 \beta_0 \quad (4.14)$$

4.13 de verilmiş olan transfer fonksiyonuna ait payda polinomunun katsayıları dikkatle incelenirse, bu şartın her zaman için sağlandığı ve söz konusu devrenin daima kararlı kaldığı söylenebilir.

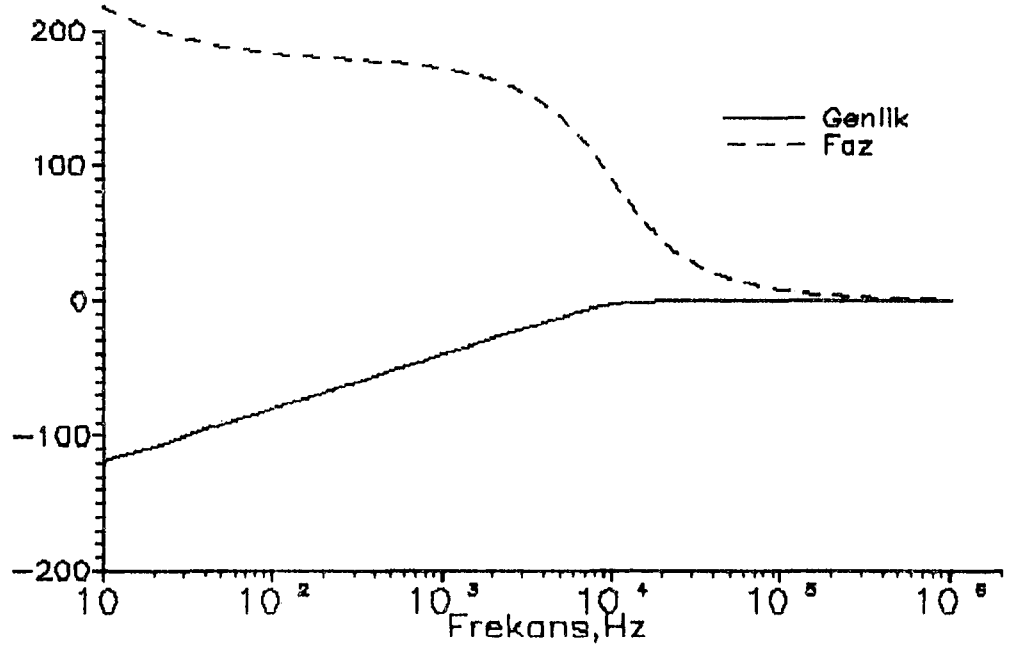
Bölüm 3 de verilen bazı devrelerin, bu bölüm başında verilmiş, SPICE devre analizi programına uygun olarak hazırlanmış, ATA.MOD(Akım Taşıyıcı Artı) ve ATE.MOD dosya adlı makromodeller yardımıyla, analizi yapılmıştır. Aşağıda, analizi yapılmış olan devrelerin genlik ve faz karakteristikleri verilmiştir. Bu devrelerin hepsi, 10kHz kesim frekanslı, ikinci dereceden butterworth tipinden



Şekil 4.9 Band geçiren aktif filtre



Şekil 4.10 Yüksek geçiren filtre karakteristiği sağlayan devre



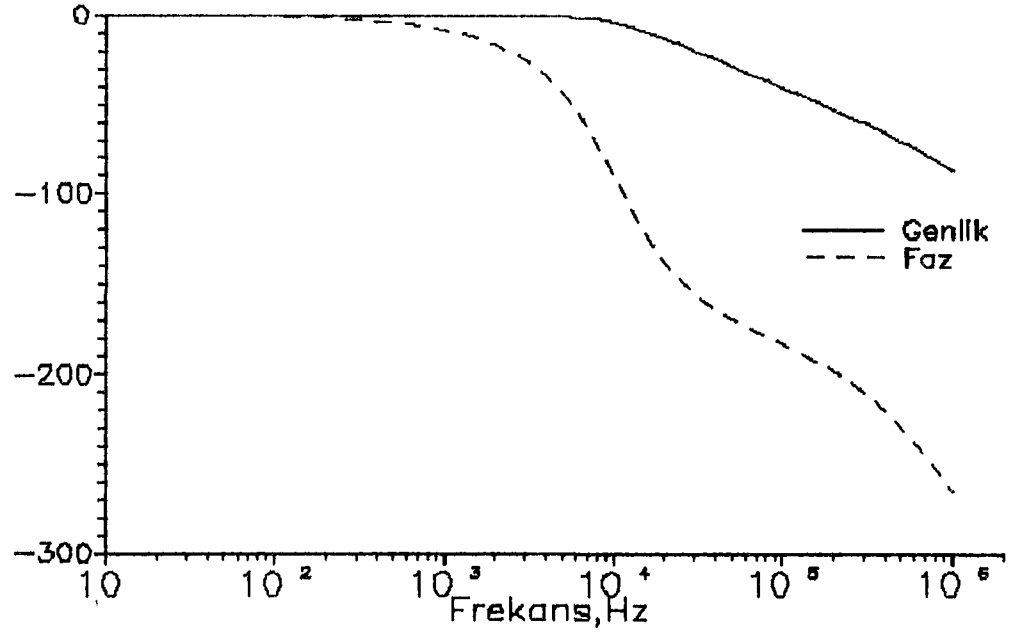
Şekil 4.11 Ayrıştırma yöntemi ile elde edilmiş yüksek geçiren devrenin sağladığı karakteristik

filtre karakteristiklerini sağlar. Tasarım sırasında $2\pi \cdot 10^4$ lık bir katsayı ile önce genlik, sonra frekans normalizasyonu yapılmıştır.

Şekil 3.1.14 de verilmiş olan devre, ayrıştırma yöntemi yardımıyla elde edilmiş, band geçiren karakteristik sağlayan butterworth filtresidir. Bu devrenin sağladığı karakteristik şekil 4.9 de verilmiştir.

Şekil 4.10 da, daha önce verilmemiş olan, ayrıştırma yöntemiyle elde edilmiş, yüksek geçiren karakteristik sağlamak üzere tasarlanmış bir devre verilmiştir. Bu devrenin genlik ve faz karakteristikleri şekil 4.11 daki gibidir.

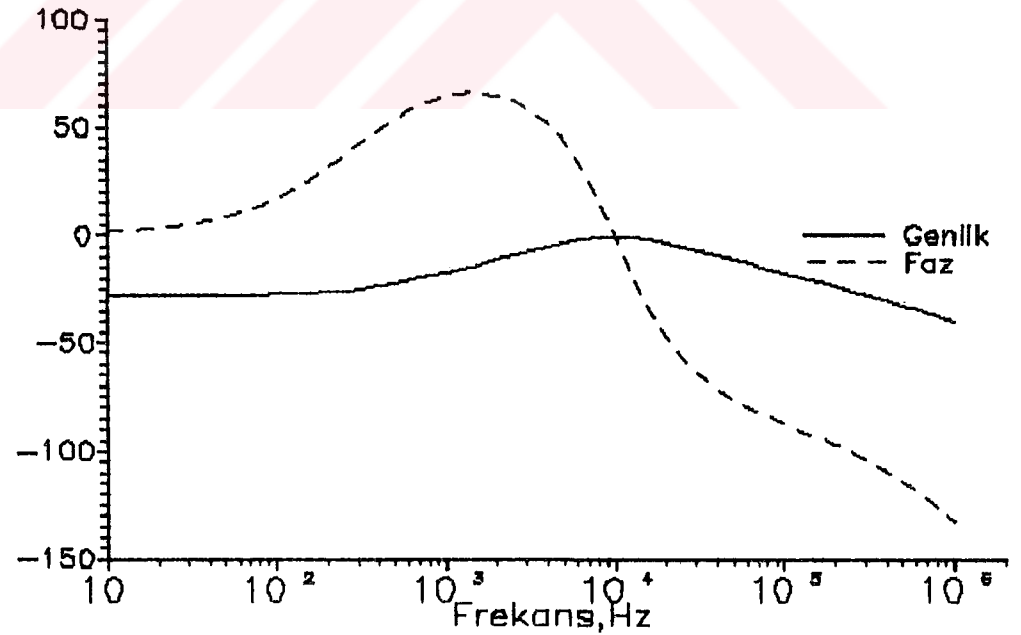
Bölüm 3 de, iag'ı yöntemi yardımıyla da bazı devreler elde edilmişti. Şekil 3.3.5 de verilmiş olan iag'ında bazı değişiklikler yaparak, alçak geçiren karakteristik sağlayan akış grafi elde edilmiş ve bu graftan, altdevreler yardımıyla alçak geçiren bir filtre devresi elde edilmiştir. Bu devrenin karakteristikleri şekil 4.12 de



Şekil 4.12 Alçak geçiren filtrenin sağladığı karakteristik

verilmiştir.

İAG'ı yöntemiyle elde edilmiş devrelerin içinde analizi yapılacak en sonuncusu şekil 3.3.10 da verilmiş devredir. Bu şekilde verilen eleman değerlerine, genlik

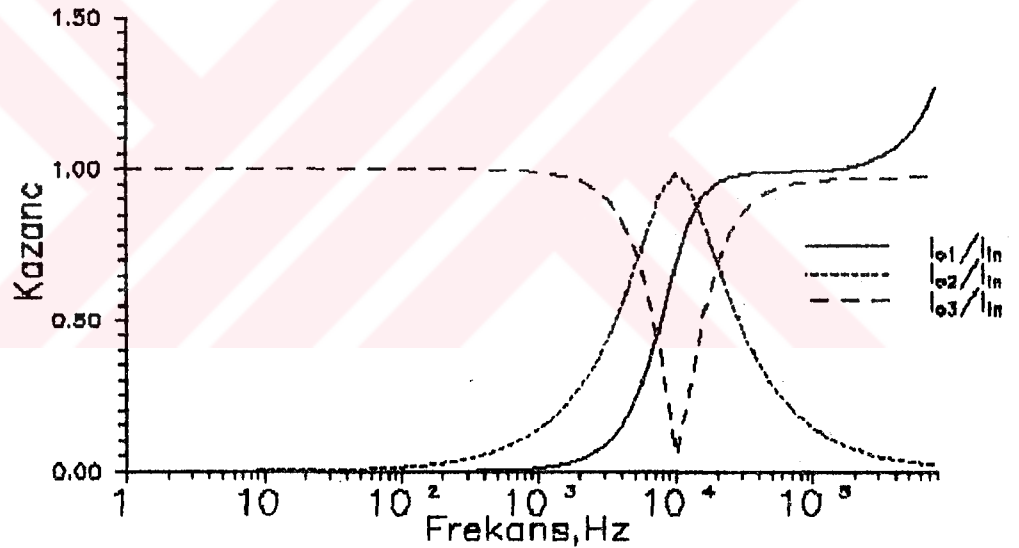


Şekil 4.13 Bölüm 3 de verilmiş olan devrenin sağladığı karakteristikler

ve frekans normalizasyonu uygulandıktan sonra elde edilen devrenin sağladığı karakteristikler şekil 4.13 de verilmiştir. Bu karakteristiğin alçak frekanslardaki bozukluğunun, şekil 3.3.10 da, normalize değeri 1 olan ve pozitif akım taşıyıcının z ucuna bağlanmış olan kapasiteye paralel gelen, akım taşıyıcının çıkış parazitik direnci olduğuna dikkat etmekte fayda vardır.

Son olarak şekil 3.2.1 de verilmiş olan ve çok işlevli devre olarak adlandırılmış yapının genlik karakteristikleri verilecektir. Şekil 4.13 de verilmiş olan bu karakteristik, eleman değerleri 4.15 ifadesinde verildiği gibi iken elde edilmiştir.

$$R_1 = R_5 = 11K \quad C_2 = C_5 = 1n \quad R_3 = R_4 = 22k \quad (4.15)$$



Şekil 4.14 Çok işlevli filtrenin genlik karakteristikleri

BÖLÜM 5

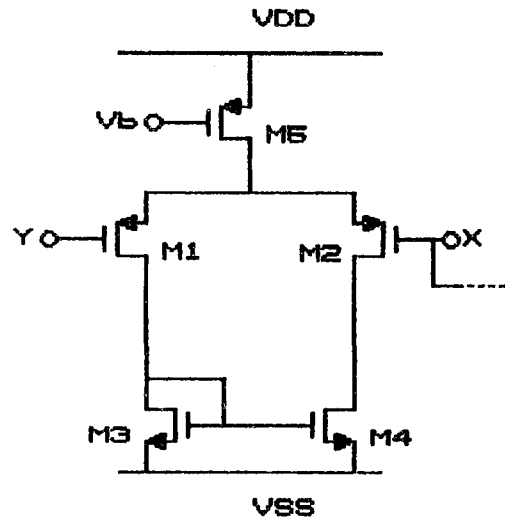
DİNAMİK ARALIĞIN İNCELENMESİ

5.1 Sınırların Elde Edilmesi

Herhangi bir sentez yöntemiyle elde edilmiş akım taşıyıcı elemanını içeren devreleri gerçekleştirme aşamasında, giriş işaret seviyesine çok dikkat etmek gerekmektedir. Akım taşıyıcının uçlarındaki akım ve gerilimler belli sınırlar değerleri aştığında, bu eleman artık lineer olarak çalışamaz. Aktif elemanın uçları ile giriş arasındaki geçiş fonksiyonlarına bağlı olarak bu sınırlar değerleri, giriş işaretinin alabileceği maksimum seviyeyi belirler. Elde edilen devrenin hangi giriş seviyelerinde lineer olarak çalıştığı mutlaka incelenmelidir.

Bu amaçla, önce akım taşıyıcının uçlarındaki akım ve gerilimin alabileceği en büyük değerler belirlenmelidir. Bu işlemin yapılabilmesi için ise, akım taşıyıcının iç yapısının bilinmesi gerekmektedir. Burada akım taşıyıcının, şekil 2.5 de verildiği gibi gerçekleştirildiği varsayılmıştır.

Şekil 2.5 deki devrede, x ve y uçlarının bir OPAMP'ın girişine geldiği görülmektedir. Dolayısıyla hemen, x ve y uçlarındaki gerilimlerin, OPAMP'ın giriş ortak işaret aralığı (input Common Mode Range) içinde olması gerektiği ortaya çıkar. OPAMP, x ve y uçları arasında birim gerilim kazancı sağlayacak şekilde bağlandığı için, bu koşul tek bir denklemle ifade edilebilir. Yani, sadece x veya y ucundaki gerilimin, giriş ortak işaret aralığı içinde olup olmadığını kontrol etmek yeterlidir. Gene şekil 2.5 deki devreden, x ucundaki geriliminin, OPAMP'ın çıkışından sağlandığı görülmektedir. Bu nedenle, x ucundan elde edilen



Sekil 5.1 Giriş ortak işaret aralığının incelenmesi için önerilen devre

gerilim için yükselme eğimi de bir sınırlama olacaktır. Gene bu şekilden, z ucundan akan akımın çok büyük değerleri için, M10 ve M11 transistörlerinin lineer bölgeden çıkabileceği görülmektedir. Bu transistörler lineer, yani doymalı bölgeden çıkarlarsa, akım taşıyıcı artık kendinden beklenen özellikleri sağlayamayacak ve devrede distorsiyon oluşacaktır.

Giriş ortak işaret aralığının sınırların belirlenmesi için, şekil 5.1 de, şekil 2.5 deki devrenin yalnız giriş kısmı verilmiştir. Bu şekilde, M1 (veya M2) transistörünün geçit geriliminin belli bir değerin altına düşmesi halinde, bu transistörün doymalı bölgeden çıkacağı görülebilir. M1 (veya M2) transistörünün geçit gerilimin en küçük değeri aşağıdaki gibi bulunabilir.

$$V_{G1}(\text{min}) = V_{SS} + V_{GS3} + V_{SD1} - V_{SG1} \quad (5.1)$$

Doyma için, V_{SD1} gerilimin en küçük değeri aşağıdaki gibi olmalıdır.

$$V_{SD1} = V_{SG1} - |V_{T1}| \quad (5.2)$$

5.2 denklemi, 5.1 de yerine konulursa

$$V_{G1}(\min) = V_{SS} + V_{GSS} - |V_{T1}| \quad (5.3)$$

denklemini bulunur.

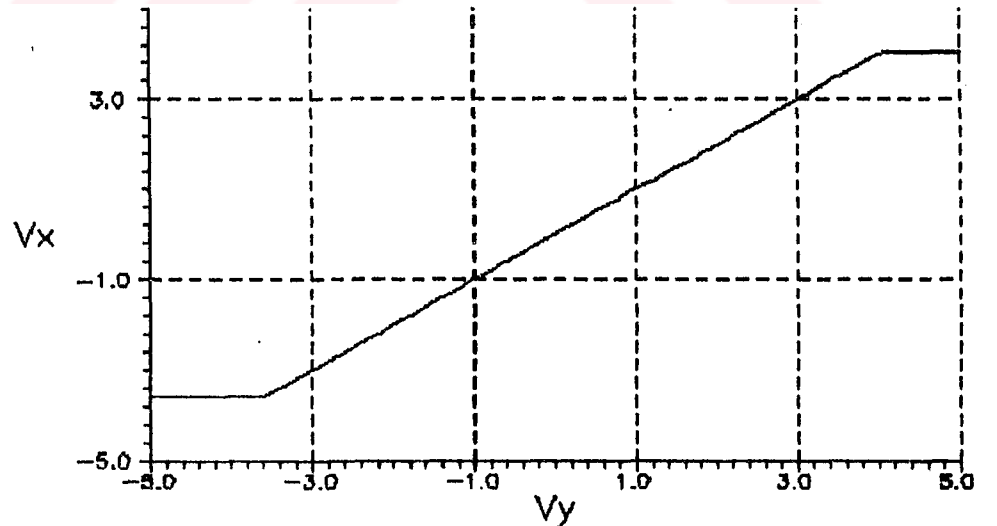
Son olarak 5.3 deki V_{GSS} ün değeri yerine konulursa, istenilen bağıntı elde edilir. (I_{SS} kuyruk akımıdır.)

$$V_{G1}(\min) = V_{SS} + (I_{SS} / \beta_3)^{1/2} + V_{T3} - |V_{T1}| \quad (5.4)$$

Bu geçit gerilimin en büyük değeri ise, benzer şekilde elde edilmiştir.

$$\begin{aligned} V_{G1}(\max) &= V_{DD} - V_{SD5} - V_{G1} \\ &= V_{DD} - V_{SD5} - (I_{SS} / \beta_1)^{1/2} - |V_{T1}| \end{aligned} \quad (5.5)$$

Şekil 2.5 deki gibi, birim geribesleme uygulanmış OP-AMP'ın girişindeki gerilimler 5.4 ve 5.5 ifadelerinde verilen sınırların dışına çıkarsa, OPAMP kendinden beklenen birim gerilim kazancı artık sağlayamayacaktır. Şekil 5.2 de verilen grafik, bu devrenin SPICE programı ile analizi sonucunda elde edilmiştir. Bu grafikten giriş geriliminin hangi değerleri için, OPAMP'ın birim gerilim kazancını



Şekil 5.2 Pozitif akım taşıyıcısının X ve Y gerilimleri arasındaki geçiş karakteristiği

Öncelikle M10 transistörünün savak-kaynak gerilimini içine alan çevre denklemi yazılsın.

$$V_{DD} = V_X + V_{DS,10} + V_{SS,P1} \quad (5.6)$$

M10 un doymada kalması için $V_{DS,10}$ 'un sağlanması gereken şart

$$V_{DS,10} > V_{GS,10} - V_{T,10} \quad (5.7)$$

olmaktadır.

Transistorların geçit-kaynak gerilimleri aşağıda daha açık olarak verilmiştir.

$$V_{GS,10} = (2 \cdot I_{D,10} / \beta_{10})^{1/2} + V_{T,10} \quad (5.8)$$

$$V_{GS,P1} = (2 \cdot I_{D,P1} / \beta_{P1})^{1/2} + V_{T,P1}$$

5.6, 5.7 ve 5.8 ifadelerinden yararlanarak ve $I_{D,10}$ ile $I_{D,P1}$ akımlarının birbirine eşit olduğuna da dikkat edilerek, aşağıdaki eşitsizlik elde edilebilir.

$$V_{DD} - V_X - |V_{T,P1}| > \sqrt{I_D} \left(\frac{\sqrt{2}}{\beta_{10}} + \frac{\sqrt{2}}{\beta_{P1}} \right) \quad (5.9)$$

Sonuçta, M10 transistörünün doymada kalması için I_D akımının 5.10 da verilen eşitsizliği sağlaması gerektiği ortaya çıkmaktadır.

$$I_D < \frac{1}{2} \cdot \left(\frac{V_{DD} - V_X - |V_{T,P1}|}{\frac{\sqrt{1}}{\beta_{10}} + \frac{\sqrt{1}}{\beta_{P1}}} \right)^2 \quad (5.10)$$

M11 transistörünün doymada kalacağı akım değerini bulmak için benzer analizler yapılırsa, 5.11 de verilen eşitsizlik elde edilir.

$$I_D < \frac{1}{2} \cdot \left(\frac{V_X - V_{SS} - V_{T,N1}}{\frac{\sqrt{1}}{\beta_{11}} + \frac{\sqrt{1}}{\beta_{N1}}} \right)^2 \quad (5.11)$$

5.10 ve 5.11 de analitik olarak bulunmuş sınırlar MP1

ve MN1 transistörlerinin savak akımları için geçerliydi. Bu akım ise akım aynalarının akımına esittir.

Akım taşıyıcısının x ucundan akan I_x akımı sıfır iken, bu akım aynalarından bir sukünet akımı akacaktır. Bu akım I_Q ile gösterilsin. I_x akımı, şekil 2.1 deki referans yönünde arttıkça, MP1 ve MP2 den oluşan akım aynasının akımı azalırken, diğer akım aynasının akımı artacaktır. Sonunda I_x akımı öyle bir değere ulaşacaktır ki, MP1 in akımı sıfır olacak ve artık daha azalamayacaktır. Bu akım değeri yaklaşık olarak $2.I_Q$ dır. Bu sınır değerinden daha büyük I_x akımları için, MP1 transistörünün akımı sıfır olacak ve I_z çıkış akımının tümü aşağıdaki akım aynasından sağlanacaktır. İşte bu durumda, I_z akımı $I_{D,11}$ akımına eşit olacak, 5.1.11 eşitsizliği I_z akımı için geçerli olacaktır. I_z akımı negatif ise ve $2.I_Q$ değerinden daha büyükse, bu sefer tüm çıkış akımı üstteki akım aynasından sağlanacak ve üst sınır 5.1.10 eşitsizliğinden bulunacaktır. I_z akımı dc bileşeni sıfır olan, maksimum değeri $2.I_Q$ den daha büyük olan bir alternatif akım ise, 5.10 ve 5.11 eşitsizliklerinin hangisinden daha küçük bir sınır elde edilir ise, aşılmaması gereken akım değeri o olacaktır.

5.10 ve 5.11 ifadelerinden, I_z için bulunan üst sınırın V_x gerilimine bağlı olduğu görülmektedir. V_x gerilimi ne kadar küçük ise, akım taşıyıcıların çıkışından akan akım o kadar büyük olabilmektedir. İşte bu noktada, akım transfer fonksiyonu sentezi yapmanın yararı görülmektedir. Eğer elde edilen devrede esas büyüklükler akım ise, devrenin çeşitli noktalarındaki gerilim değerlerinde değişiklik kolayca yapılabilir; dolayısıyla akım taşıyıcıların x uçlarındaki gerilim değerleri, I_z akımının üst sınırı artsın diye, azaltılabilir. Fakat eğer devrede esas büyüklükler gerilimler olsa idi, V_x gerilimlerine istenilen değerleri vermek her zaman mümkün olmayacaktı. Tablo 5.1 de bazı V_x değerleri için, M10 veya M11 transistörlerini doymalı bölgeden çıkarmayacak akım değerleri verilmiştir.

Tablo 5.1 Farklı V_x gerilimleri için, I_z akımının sınırları

V_x	I_z [A]
1	-405μ
2	-180μ
2.5	-100μ
-1	470μ
-2	200μ
-2.5	110μ

Z ucundaki gerilimin ise, gene şekil 5.3 deki devre-
de görülen MP2 ve MN2 transistörlerini doymadan çıkaracak
kadar besleme gerilimine yakın olmaması gerekmektedir. Bu
gerilimin sınırları 5.12 de verilmiş olan eşitsizliklerden
elde edilebilir.

$$\begin{aligned} V_z &> V_{SS} + \frac{\sqrt{2I_z}}{\beta_{N2}} & I_z \text{ pozitif} \\ V_z &< V_{DD} - \frac{\sqrt{2I_z}}{\beta_{P2}} & I_z \text{ negatif} \end{aligned} \quad (5.12)$$

Görüldüğü gibi, z ucunun alabileceği en büyük gerilim, bu
uçtan akan akıma bağlıdır. Herhangi bir sentez yöntemiyle
elde edilmiş devrede bir akım taşıyıcının çıkışının, diğer
akım taşıyıcının girişine bağlandığı varsayılır ise, 5.4
ve 5.5 de verilen değerler 5.12 den elde edilen limitler-
den daha sınırlayıcı olduğundan, z ucundaki gerilimin 5.12
eşitsizliklerini daima sağladığı söylenebilir.

Sonuçta, akım taşıyıcının lineer olarak çalışabilmesi
için, uç değişken değerlerinin aşağıdaki eşitsizlikleri

$$\begin{aligned} |v_x(t)| &< E_{s1} \\ \left| \frac{d}{dt} v_x(t) \right| &< SR \\ |i_z(t)| &< I_g(v_x(t)) \\ |v_z(t)| &< E_{s2}(i_z(t)) \end{aligned} \quad (5.13)$$

sağlaması gerektiği söylenebilir.

Bu eşitsizlikler, frekans domeninde 5.14 deki gibi yazılabilir.

$$\begin{aligned}
 |V_X(j\omega)|_{maks} &< E_{S1} \\
 |j\omega V_X(j\omega)|_{maks} &< SR \\
 |I_Z(j\omega)|_{maks} &< I_S(V_X) \\
 |V_Z(j\omega)|_{maks} &< E_{S2}(I_Z)
 \end{aligned} \tag{5.14}$$

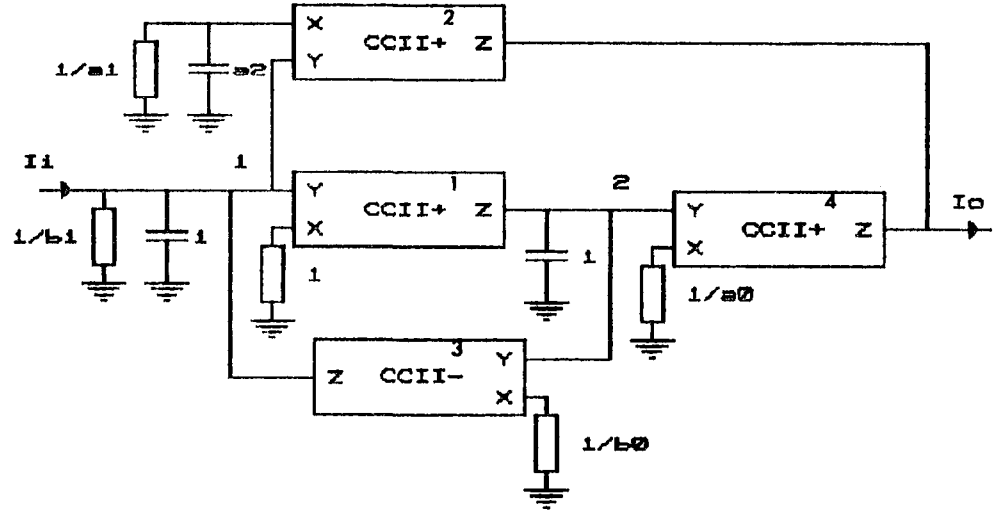
5.2 Akım Taşıyıcılı Devrelerin Dinamik Aralıklarının İncelenmesi

Sekil 5.14 de akım taşıyıcının uç büyüklükleri için elde edilmiş olan eşitsizlikler, bu uç büyüklükleri ile giriş büyüklüğü arasındaki geçiş fonksiyonlarından yararlanarak, giriş işareti için yazılabilir. Aşağıdaki ifadeler, bu şekilde elde edilmiştir.

$$\begin{aligned}
 |I_i|_k |Z_{X,k}(j\omega)|_{maks} &\leq E_{S1} & (5.15.a) \\
 |I_i|_k |j\omega Z_{X,k}(j\omega)|_{maks} &\leq SR & (5.15.b) \\
 |I_i|_k |T_{Z,k}(j\omega)|_{maks} &\leq I_S(V_X) & (5.15.c) \\
 |I_i|_k |Z_{Z,k}(j\omega)|_{maks} &\leq E_{S2}(I_Z) & (5.15.d)
 \end{aligned}$$

Bu ifadede kullanılan $Z_{X,k}$ ve $Z_{Z,k}$ terimleri, giriş akımı ile, k . akım taşıyıcının sırasıyla x ve z uçlarının gerilimleri arasındaki transfer empedans fonksiyonlarını; $T_{Z,k}$ ise genegiriş akımı ile k . akım taşıyıcının z ucundan akan akım arasındaki akım transfer fonksiyonunu göstermektedir. $|I_i|_k$ ise k . akım taşıyıcı için yazılmış olan bu eşitsizlikleri sağlayan giriş akımıdır. Her akım taşıyıcı için giriş akımının alabileceği en büyük değer hesaplanacak ve bunların içinden en küçüğü, giriş işaretinin ulaşabileceği maksimum seviye olacaktır.

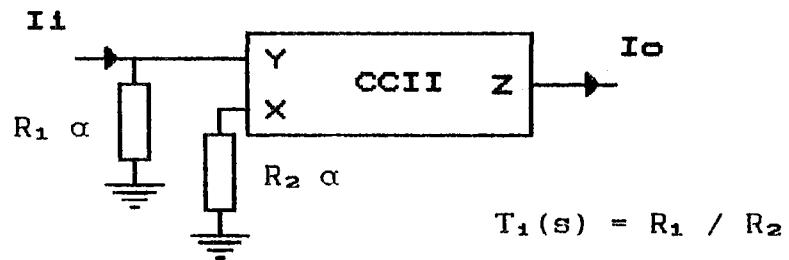
Şu ana kadar verilen bilgiler bir örnek üzerinde uygulansın. Sekil 5.4 de verilen devre, bölüm 3 de elde



Şekil 5.4 İkinci dereceden devre fonksiyonunu gerçekleştiren devre

edilmişti. Bu devre pay ve payda polinomları 2. dereceden olan bir filtredir. Eleman değerleri normalize olarak verilmiş ve kutup değer katsayısı $\sqrt{2}$ olarak seçilmiştir.

Bu devrenin şekil 5.5 de verilen altdevre yardımı ile elde edildiğini görmek mümkündür. Bu devrede kullanılan α (<1) katsayısı yardımıyla, akım taşıyıcının x ucunun gerilimine istenilen değerin verilmesi olasıdır. Gerilim değerinin bu kadar rahat ayarlanmasının temel nedeni, bu altdevrenin giriş ve çıkış büyüklüklerinin akım, ara büyüklüğünün gerilim olmasıdır. X ve y uçlarına bağlanmış olan empedanslar α katsayısı ile çarpılırsa, altdevrenin sağladığı akım kazancı değişmeyecek, ancak x ucunun gerilimi de α ile çarpılacaktır ($\alpha < 1$).



Şekil 5.5 Aktif devreyi oluşturan altdevre

5.15 ifadesine uygun olarak, her akım taşıyıcısının x ucundan girişe olan transfer empedans fonksiyonunu hesaplamak gerekmektedir. 1. ve 2. akım taşıyıcı ile, 3. ve 4. akım taşıyıcıların x uçlarındaki gerilimler aynıdır. O halde 5.16 de verildiği gibi, iki transfer empedans fonksiyonu hesaplamak yeterlidir.

$$\begin{aligned} Z_1 &= \frac{s}{s^2 + b_1 s + b_0} \\ Z_2 &= \frac{1}{s^2 + b_1 s + b_0} \end{aligned} \quad (5.16)$$

k=1 için bulunan fonksiyon 1 ve 2, k=2 için bulunan fonksiyon 3 ve 4 numaralı akım taşıyıcılar ile ilgilidir.

Bu fonksiyonların en büyük değerlerini de bulmak gerekmektedir. Bu değerler 5.17 de verilmiştir.

$$\begin{aligned} |Z_1(j\omega)|_{maks} &= \frac{K_g}{b_1} \quad |Z_2(j\omega)|_{maks} = \frac{K_g}{b_0} \\ |j\omega Z_1(j\omega)|_{maks} &= K_g K_f \quad |j\omega Z_2(j\omega)|_{maks} = \frac{K_g K_f}{b_1} \end{aligned} \quad (5.17)$$

Bu ifadede kullanılan K_g ve K_f katsayıları, sırasıyla genlik ve frekans normalizasyonu katsayılarını göstermektedir.

5.15 deki ilk iki eşitsizliğin, bu devredeki akım taşıyıcılar için aşağıdaki gibi yazılması mümkündür.

$$\begin{aligned} i_1 \alpha_1 K_g K_f &< SR \quad i_1 \alpha_2 \frac{K_g K_f}{\sqrt{2}} < SR \\ i_1 \alpha_1 \frac{K_g}{b_1} &< E_s \quad i_1 \alpha_2 \frac{K_g}{b_0} < E_s \end{aligned} \quad (5.18)$$

Burada kullanılan α katsayıları, şekil 5.5 deki altdevrede olduğu gibi, akım taşıyıcıların V_x gerilimlerini ayarlamak için kullanılmıştır. 1 endisli katsayı, şekil 5.4 deki devrede 1 ve 2; 2 endisli katsayı ise, aynı devrede 3 ve 4 numaralı akım taşıyıcılar ile ilgilidir.

5.18 eşitsizliklerinden çekilecek büyüklük, α katsayılarıdır. 5.19 ifadelerinde, α katsayıları yalnız bırakılmış ve her katsayı için bir eşitsizlik belirlenmiştir.

$$\alpha_1 \leq \frac{SR}{K_g K_f |i_1|_{maks}} ; \alpha_2 \leq \frac{SR \sqrt{2}}{K_g K_f |i_1|_{maks}} \quad (5.19.a)$$

$$\alpha_1 \leq \frac{E_B \sqrt{2}}{K_g |i_1|_{maks}} ; \alpha_2 \leq \frac{E_B}{K_g |i_1|_{maks}} \quad (5.19.b)$$

Bu aşamada, K_f frekans normalizasyonu katsayısının filtrenin kutup kesim frekansı f_0 cinsinden aşağıdaki gibi hesaplandığı hatırlamakta fayda vardır.

$$K_f = 2.\pi.f_0 \quad (5.20)$$

Bu varsayım altında, α_1 için 5.19.a da verilen sınırın geçerli olması için, kutup kesim frekansının 5.21.a daki, α_2 için 5.19.a da verilen sınırın geçerli olması için, kutup kesim frekansının 5.21.b deki şartı sağlaması gerekmektedir.

$$f_0 \geq \frac{SR}{E_B \sqrt{2} 2.\pi} \quad (5.21.a)$$

$$f_0 \geq \frac{SR \sqrt{2}}{E_B 2.\pi} \quad (5.21.b)$$

Örnek olarak, devrede kullanılan tüm akım taşıyıcılar için yükselme eğimi $2.26V/\mu s$ olsun ve x uçlarındaki en büyük gerilimin $2.5V$ olması istensin. Bu değerler 5.21 denklemlerinde yerine konulursa, 5.21.a daki ifadenin sağ tarafından $102KHz$, 5.21.b deki ifadenin sağ tarafından ise $203.5KHz$ elde edilir. Yani kutup kesim frekansı $102KHz$ den büyük ise, α_1 için 5.19.a dan yani yükselme eğiminden sınırlama gelir. Kutup kesim frekansı $203.5KHz$ den büyük ise, α_2 için 5.19.a dan yani yükselme eğiminden sınırlama

Tablo 5.2 Farklı kesim frekansları için α katsayılarına gelen sınırlamalar

f_o	<102KHz	[102KHz, 203KHz]	>203KHz
α_1	E_s	SR	SR
α_2	E_s	E_s	SR

gelecektir. Kutup kesim frekansının değerleri için α katsayılarının ne ile sınırlanacağı tablo 5.2 de verilmiştir.

Örnek olarak, kutup kesim frekansının 102KHz ile 203-KHz arasında olduğunu varsayalım. Bu durumda, α_1 5.19.a daki ifadeyle, yani yükselme eğimi ile sınırlanacaktır. Şu halde, α_1 5.19.a daki değere eşit alınırsa, 1. ve 2. akım taşıyıcıların x uçlarındaki gerilim için, 5.15.b deki eşitsizlik artık eşitlik olacaktır. Bundan sonra x uçundaki gerilimin 5.15.a daki şartı sağladığını kontrol etmeye gerek yoktur, zira bu şart, bu kesim frekansı için, daha az sınırlayıcı olmaktadır. Kesim frekansı 203KHz den büyük olduğu varsayılırsa, α_1 ve α_2 katsayılarına hangi değerlerin verilmesi gerektiği ve bu durumda x uçlarındaki gerilimlerin ne olacağı aşağıda verilmiştir. 1 indisi gene şekil 5.4 deki 1. ve 2., 2 indisi ise 3. ve 4. akım taşıyıcılara karşı gelmektedir.

$$\begin{aligned}
 \alpha_1 &= \frac{SR}{K_g K_f |i_1|_{\max}} & \alpha_2 &= \frac{SR \sqrt{2}}{K_g K_f |i_1|_{\max}} \\
 |V_{x1}|_{\max} &= \frac{SR}{\sqrt{2} K_f} & |V_{x2}|_{\max} &= \frac{SR \sqrt{2}}{K_f}
 \end{aligned} \tag{5.22}$$

Bu ifadede α_1 ve α_2 katsayıları yükselme eğimlerinden hesaplandığı için, 5.15.b eşitsizlikleri eşitlik haline dönüşecektir.

5.22 ifadesinden görülebileceği gibi, giriş akımı ne kadar büyük olursa olsun, akım taşıyıcıların uçları için 5.15.a ve 5.15.b eşitsizliklerinin, uygun α katsayıları i-

le, kolayca gerçekleşmeleri mümkündür.

Şimdi de, 5.15.c eşitsizliği ile ilgili olarak, akım taşıyıcıların çıkışları ile giriş arasındaki transfer fonksiyonları hesaplansın.

$$\begin{aligned}
 T_1(s) &= \frac{sK_f}{s^2 + b_1K_f s + b_0K_f^2} \\
 T_2(s) &= \frac{a_2s^2 + a_1sK_f}{s^2 + b_1K_f s + b_0K_f^2} \\
 T_3(s) &= \frac{b_0K_f^2}{s^2 + b_1K_f s + b_0K_f^2} \\
 T_4(s) &= \frac{a_2s^2 + a_1K_f s + a_0K_f^2}{s^2 + b_1K_f s + b_0K_f^2}
 \end{aligned} \tag{5.23}$$

Bu eşitliklerden, 5.15.c de kullanılacak maksimum değerler 5.24 daki gibi bulunur. Bu değerlerin bulunabilmesi için devre fonksiyonunun katsayılarının 5.26 daki şartları sağlaması gerekmektedir.

$$\begin{aligned}
 |T_1(j\omega)|_{\max} &= 1/b_1 & |T_2(j\omega)|_{\max} &= a_2 \\
 |T_3(j\omega)|_{\max} &= 1 & |T_4(j\omega)|_{\max} &= a_2
 \end{aligned} \tag{5.24}$$

$$\begin{aligned}
 a_2 &> a_1 > \sqrt{2} \\
 b_0 &> a_0
 \end{aligned} \tag{5.25}$$

a_2 katsayısının birden küçük olmadığı varsayılarak 5.15.c deki eşitsizlik her akım taşıyıcı için kontrol edilirse, giriş akımındaki sınırlamanın 2 ve 4 numaralı akım taşıyıcılardan geldiği görülmektedir. Bu halde, giriş akımının alabileceği en büyük değer 5.26 da verilmiştir.

$$|I_1|_{\max} = I_0 / a_2 \tag{5.26}$$

Bu altbölümde x uçlarındaki en büyük gerilimin 2.5 V olması istenmişti. Tablo 5.1 den, bu gerilim için z ucundan akmasına izin verilebilecek en büyük akımın $100\mu A$ olduğu görülmektedir. O halde giriş akımının en büyük değeri bu akımın bir miktar altında olmalıdır.

SONUÇLAR

Bu tezde, ikinci kuşaktan akım taşıyıcı içeren ve akım modunda çalışan birçok devre elde edilmiştir. Bu arada akım taşıyıcının idealsizlikleri de incelenmiş, akım taşıyıcının lineer çalışma bölgesindeki idealsizliklerini modelleyen iki eşdeğer verilmiştir. Bu modeller kullanılarak, daha önceden tasarlanmış olan devrelerin SPICE programı ile analizi yapıldığında oldukça tatmin-kar sonuçlar elde edilmiştir. Akım modunda çalışan devrelerin dinamik davranışlarının kolayca iyileştirilebileceği, bir devre üzerinde inceleme yapılarak gösterilmiştir. Ayrıca geçirme bandında elemanlar duyarlılıkları çok iyi olan basamaklı tipten LC devrelerinden, simülasyon sonucunda, akım modunda çalışan aktif devre elde edebilmek için iki metod önerilmiştir. Bu metodlar uygulandığında elde edilen devrelerin içerdikleri tüm pasif elemanlar topraklı olmaktadır. Bu ise bu devrelerin tümleştirmeye uygun olduklarını göstermektedir.

KAYNAKLAR

- [1] ALLEN, P.H., HOLBERG, D.R., Cmos Analog Circuit Design, Holt, Rinehart and Winston, NY, (1987).
- [2] WILSON, B., Using Current Conveyors, Electron. Wirel. World, pp. 28-32, (1986).
- [3] ROBERTS, G.W., SEDRA, A.S., All Current-Mode Frequency Selective Circuits, Electronics Letters, 25, pp. 759-761, (1989).
- [4] CHANG, C.M., CHEN, P.C., Realization of Current-mode Transfer Function Using Second-Generation Current Conveyors, Int. J. Electronics, 71, pp. 809- 815, (1991).
- [5] CHANG, C.M., Universal Active Current Filters Using Single Second-Generation Current Conveyor, Electronics Letters, 27, pp. 1614-1617, (1991).
- [6] LIU, S.I., New Configuration For Single-CCII First-Order and Biquadratic Current-Mode Filters, Int. J. Electronics, 71, pp. 637-644, (1991).
- [7] LIU, S.I., New CCII-Based Current-Mode Biquadratic Filters, Int. J. Electronics, 72, pp. 243-252, (1992).
- [8] SMITH, K.C., SEDRA, A.S., The Current Conveyor-a New Circuit Building Block, IEEE Proc., 56, pp. 1368-1369, (1968).
- [9] SEDRA, A.S., SMITH, K.C., A Second Generation Current Conveyor and Its Applications, IEEE Trans., CT-17, pp. 132-134, (1970).
- [10] SEDRA, A.S., ROBERTS, G.W., The Current Conveyor: History, Progress and New Results, IEE Proc., 137, pp. 78-87, (1990).
- [11] WADSWORTH, D.C., Accurate Current Conveyor Topology and Monolithic Implementation, IEE Proc., Special issue on current-mode analog signal processing, (1990).
- [12] BLACK, C.G.A., SEDRA, A.S., Gyrator Implementation With Integrable Current Conveyors, IEEE J., SC-6, pp. 396-399, (1971).

- [13] KUMAR, U., SHUKLA, S.K., The Implementation and applications of Current Conveyors, *Microelectronics J.*, 20, pp. 25-46, (1989).
- [14] BAKHTIAR, S., ARONHIME, P., A Current Conveyor Realization Using Operational Amplifiers, *Int. J. Electronics*, 45, pp. 283-288, (1978).
- [15] SENANI, R., Novel Circuit Implementation of Current Conveyors Using an OA and an OTA, *Electronics Letters*, 16, pp. 2-3, (1983).
- [16] WILSON, B., Recent Developments in Current Conveyors and Current-Mode Circuits, *IEE Proc. G.*, 137, pp. 63-77, (1990).
- [17] HUERTAS, J.L., Circuit Implementation of Current Conveyor, *Electronics Letters*, 16, pp. 225-226, (1980).
- [18] KUMAR, U., SHUKLA, S.K., Recent Developments in Current Conveyors and Their Applications, *Microelectronics J.*, 16, pp. 47-52, (1985).
- [19] FABRE, A., Translinear Current Conveyor Implementation, *Int. J. Electronics*, 59, pp. 619-623, (1985).
- [20] WILSON, B., High Performance Conveyor Implementation, *Electronics Letters*, 20, pp. 990-991, (1984).
- [21] ANDAY, FUAT, Devre Sentezine Giriş (Ders Notları), İTÜ Yayınları, (1988).
- [22] BRUUN, ERIC, A Differential-Input, Differential-Output Current Mode Operational Amplifier, *Int. J. Electronics*, 71, pp. 1047-1056, (1991).
- [23] ACAR, C., İşaret-Akış Diyagramları İle Devreler Teorisiinde Yeni Olanaklar, Doktora Tezi, İTÜ Elektrik Fakültesi, (1972).

KAYNAKLAR

- [1] ALLEN, P.H., HOLBERG, D.R., Cmos Analog Circuit Design, Holt, Rinehart and Winston, NY, (1987).
- [2] WILSON, B., Using Current Conveyors, Electron. Wirel. World, pp. 28-32, (1986).
- [3] ROBERTS, G.W., SEDRA, A.S., All Current-Mode Frequency Selective Circuits, Electronics Letters, 25, pp. 759-761, (1989).
- [4] CHANG, C.M., CHEN, P.C., Realization of Current-mode Transfer Function Using Second-Generation Current Conveyors, Int. J. Electronics, 71, pp. 809-815, (1991).
- [5] CHANG, C.M., Universal Active Current Filters Using Single Second-Generation Current Conveyor, Electronics Letters, 27, pp. 1614-1617, (1991).
- [6] LIU, S.I., New Configuration For Single-CCII First-Order and Biquadratic Current-Mode Filters, Int. J. Electronics, 71, pp. 637-644, (1991).
- [7] LIU, S.I., New CCII-Based Current-Mode Biquadratic Filters, Int. J. Electronics, 72, pp. 243-252, (1992).
- [8] SMITH, K.C., SEDRA, A.S., The Current Conveyor—a New Circuit Building Block, IEEE Proc., 56, pp. 1368-1369, (1968).
- [9] SEDRA, A.S., SMITH, K.C., A Second Generation Current Conveyor and Its Applications, IEEE Trans., CT-17, pp. 132-134, (1970).
- [10] SEDRA, A.S., ROBERTS, G.W., The Current Conveyor: History, Progress and New Results, IEE Proc., 137, pp. 78-87, (1990).
- [11] WADSWORTH, D.C., Accurate Current Conveyor Topology and Monolithic Implementation, IEE Proc., Special issue on current-mode analog signal processing, (1990).

- [12] BLACK, C.G.A., SEDRA, A.S., Gyrator Implementation With Integrable Current Conveyors, IEEE J., SC-6, pp. 396-399, (1971).
- [13] KUMAR, U., SHUKLA, S.K., The Implementation and applications of Current Conveyors, Microelectronics J., 20, pp. 25-46, (1989).
- [14] BAKHTIAR, S., ARONHIME, P., A Current Conveyor Realization Using Operational Amplifiers, Int. J. Electronics, 45, pp. 283-288, (1978).
- [15] SENANI, R., Novel Circuit Implementation of Current Conveyors Using an OA and an OTA, Electronics Letters, 16, pp. 2-3, (1983).
- [16] WILSON, B., Recent Developments in Current Conveyors and Current-Mode Circuits, IEE Proc. G., 137, pp. 63-77, (1990).
- [17] HUERTAS, J.L., Circuit Implementation of Current Conveyor, Electronics Letters, 16, pp. 225-226, (1980).
- [18] KUMAR, U., SHUKLA, S.K., Recent Developments in Current Conveyors and Their Applications, Microelectronics J., 16, pp. 47-52, (1985).
- [19] FABRE, A., Translinear Current Conveyor Implementation, Int. J. Electronics, 59, pp. 619-623, (1985).
- [20] WILSON, B., High Performance Conveyor Implementation, Electronics Letters, 20, pp. 990-991, (1984).
- [21] ANDAY, FUAT, Devre Sentezine Giriş (Ders Notları), İTÜ Yayınları, (1988).
- [22] BRUUN, ERIC, A Differential-Input, Differential-Output Current Mode Operational Amplifier, Int. J. Electronics, 71, pp. 1047-1056, (1991).
- [23] ACAR, C., İşaret-Akış Diyagramları İle Devreler Teorisinde Yeni Olanaklar, Doktora Tezi, İTÜ Elektrik Fakültesi, (1972).

**T.C. YÜKSEKÖĞRETİM KURULU
DOKÜMANTASYON MERKEZİ**

ÖZGEÇMİŞ

Serdar Özoğuz, 1968 yılında İstanbul'da doğmuştur. 1979 yılında girdiği Saint-Joseph Fransız Erkek Lisesi'nden 1987 yılında mezun olmuştur. Aynı yıl İstanbul Teknik Üniversitesi Elektrik-Elektronik Fakültesi'nin Elektronik ve Haberleşme Mühendisliği Bölümüne girmiş, 1991 yılında mühendis ünvanı almıştır. Aynı yıl İ.T.U Fen Bilimleri Enstitüsü, Elektronik ve Haberleşme Mühendisliği Ana Bilim Dalı, Elektronik ve Haberleşme Programı'nda yüksek lisans öğrenimine başlamıştır.

