

19265

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

AKTİF TİM-GEÇİREN ANAHTARLI KAPASİTE FİLTRELERİNİN
KASKAD KAFES YAPILARLA GERÇEKLENMESİ

YÜKSEK LİSANS TEZİ

Müh. Doğan Alkan

Tezin Enstitüye Verildiği Tarih : 6 Haziran 1991

Tezin Savunulduğu Tarih : 11 Eylül 1991

Tez Danışmanı

: Prof. Dr. Cevdet Acar

Diğer Jüri Üyeleri

: Prof. Dr. Fuat Anday

Y. Doç. Dr. Sait Türköz

T. G.
Yükseköğretim Kurulu
Dokümantasyon Merkezi

EYLÜL 1991

ÖNSÖZ

Bu tezin veriliŖi ve hazırlanış ı sırasında yardımlarını esirgemeyen say ın Prof. Dr. Cevdet Acar'a teŖekkürü bir borç bilirim.

Doğ an Alkan

Eylül 1991



İÇİNDEKİLER

ÖZET	iv
SUMMARY	v
BÖLÜM 1. GİRİŞ	1
BÖLÜM 2. İNCELENEN YÖNTEMİN TANITILMASI	5
BÖLÜM 3. TEMEL KAFES HÜCRELERİN ANAHTARLI KAPASİTE DEVRELERİ İLE GERÇEKLENMESİ	15
3.1. Anahtarlı Kapasite Devreleri	15
3.2. Anahtarlı Kapasite Devreleri ile Gerçekleme	19
3.2.1. Temel Kafes Hücreye İlişkin İşaret Akış Grafları	19
3.2.2. Alt Anahtarlı Kapasite Devreleri	21
3.2.3. Aktif Anahtarlı Kapasite Filtre Tasarımında Karşılaşılan Temel Sorunlar ..	25
3.2.4. İşaret-Akış Grafları ve Anahtarlı Kapasite Devreleri ile Gerçeklenmeleri ..	32
BÖLÜM 4. DUYARLIK ANALİZİ	43
BÖLÜM 5. UYGULAMALAR	51
5.1. Genel Katsayılı Fonksiyonlar	51
5.2. Nümerik Bir Örnek Üzerinde Uygulamalar	57
5.3. Bant-Geçiren ve Bant-Söndüren Filtrelerin Gerçeklenmesi	59
SONUÇLAR ve ÖNERİLER	61
KAYNAKLAR	64
ÖZGEÇMİŞ	66

ÖZET

Sayısal tüm geçiren filtreler, genellikle, gecikme elemanı yada faz dengeleyici olarak kullanılmaktadır. Bu tür filtrelerin sayısal elemanlarla (çarpma, toplama ve gecikme) sentezi ve tasarımı çeşitli yöntemler izlenmektedir.

Bu çalışmada, ilgili makaleler [1], [2], [3] ve lineer sistemlerin kararlılığını inceleyen Schur-Cohn test yöntemi yardımıyla, kafes yapıdaki sayısal tüm geçiren filtrelerin, aktif anahtarlı kapasite devreleri ile gerçekleştirilmesi yapılmış ve devreler duyarlık, eleman dağılımı (element spread), toplam kapasite, eleman sayısı, dinamiklik (dynamic range), kutuplama gibi yönlerden incelenmiştir.

Bu yöntem, n'inci dereceden sayısal tüm geçiren filtrelerin, 1'inci dereceden iki-çift (two-pair) yapısında temel kafes hücrelerin ard-arda (kaskad) bağlanarak gerçekleştirilmesine dayanmaktadır. Modüler olan bu yapı, tümdevre yapısına uygun olan aktif anahtarlı kapasite devreleriyle gerçekleştirilmiştir.

Aktif anahtarlı kapasite filtrelerinin gerçekleştirilmesi sırasında ortaya çıkan temel problemler, kısaca belirtilerek, giderilmeye çalışılmış ve bunlara ilişkin devreler incelenmiştir.

Temel kafes hücre kullanılarak, tüm geçiren transfer fonksiyonunun toplam ve farkından elde edilen, bant geçen ve bant söndüren transfer fonksiyonları incelenmiştir.

SUMMARY

CASCADED LATTICE REALIZATION OF ACTIVE ALL-PASS SWITCHED CAPACITOR FILTERS

Filters, whether theoretically or practically, have been a great and significant part of engineering for several decades. Because, they take part almost in every electronic circuit, they also take part in most of the research areas.

All-pass filters form a sub-section of this area. Like other types of filters, all-pass filters can be realized with active or passive components in continuous or discrete-time domain. Studies to obtain optimum conditions for filter design are carried on and new methods are brought out. Because all-pass filters provide constant magnitude of unity, they can be used as delay elements or phase shifters. Properties of m -th order all-pass filters (usually shown as $G_m(z)$) are as follows [4] :

$$1. G_m(z) = \frac{z^{-m} \cdot D^*(1/z^*)}{D(z)}$$

where "*" denotes complex conjugate.

$$2. |G_m(e^{j\omega})| = 1 \quad \text{for all } \omega.$$

3. If $G_m(z)$ has a pole (say γ_k) at $z=\gamma_k$, then it has a pole $z=\gamma_k^*$.

4. The poles and zeros of $G_m(z)$ are complex conjugate.

The all-pass filter is a computationally efficient signal processing building block which is quite useful in many signal processing applications. In practice, a digital filter is implemented either on a general-purpose computer or by using special-purpose hardware. It is different from its idealized design due to the finite word length available to present the signal variables and the multiplier coefficients. One of the practical issues, among others, is sensitivity of filter performance to minor

variations of the multiplier coefficients. The importance of low-sensitivity structures arises out of the fact that the characteristics of such structure implemented with quantized multiplier coefficients can be presented by fewer bits, the implementation could operate at a faster speed and/or be less expensive. Moreover, there exist certain structures in which, if the multiplier coefficients are restricted to a certain range, the structures are necessarily stable. Thus for such structures, parameter quantization can be done in such a way that stability is not impaired.

The concept of losslessness and maximum available power are basic to low-sensitivity properties of doubly terminated lossless networks of the continuous-time domain. Based on similar concepts, a theory is developed for low sensitivity digital filter structures [5]. The mathematical set up for the development is the bounded real property. Most of the structures generated by this approach are interconnections of a basic building block, called digital "two pair", shown in figure 1, each two-pair is characterized by a chain matrix or transfer matrix.



Figure 1. Digital two-pair

Input variables are X_1 , X_2 and output variables are Y_1 , Y_2 of digital two-pair. Relations between input and output variables, defined by chain matrix and transfer matrix, are as follows:

The chain matrix :

$$\begin{bmatrix} X_1 \\ Y_1 \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \cdot \begin{bmatrix} Y_2 \\ X_2 \end{bmatrix} \quad (1)$$

The transfer matrix :

$$\begin{bmatrix} Y_1 \\ Y_2 \end{bmatrix} = \begin{bmatrix} T_{11} & T_{12} \\ T_{21} & T_{22} \end{bmatrix} \cdot \begin{bmatrix} X_1 \\ X_2 \end{bmatrix} \quad (2)$$

There is evidence that in addition to standard lattice digital filter forms such as the direct, parallel and cascade forms, digital lattice and ladder filters may play an important role in finite word length implementation problems. A method is developed by Gray-Markel [1] for efficiently synthesizing digital lattice and ladder filters from any stable direct form.

In this study, the aim is to realize all-pass switched capacitor filters which have digital lattice structures by using signal-flow graph theory.

Switched capacitor circuits are sampled-data analog systems and they occupy an intermediate position between fully analog (continuous-time) and fully digital (discrete-time) systems. In analog signal processing, especially filtering applications, they have so far offered several advantages over fully analog circuits. While the latter up to now have been fabricated mostly in discrete or hybrid forms, switched capacitor circuits are realized as integrated circuits and hence are compact, reliable and (for large-volume applications) inexpensive. Their frequency responses are controlled by clock signals, hence these filters can be synchronized multiplexed and programmed due to their sample data character, however, switched capacitor circuits mostly are preceded and followed by fully analog filters.

Compared to an equivalent digital filter, the switched capacitor realization usually requires a less complicated structure and hence often much less chip area on an integrated circuit. On the other hand, its accuracy is limited approximately ten bits, which may preclude the use of switched capacitor filters in critical applications. Hence switched capacitor and digital filters tend to have complementary applications and are usually not directly competitive in any one situation.

Nowadays, with Large Scale Integration (LSI) technics, millions of transistors can be placed on a single chip. As the number of elements integrated in one chip increases, cost of complex natured integrated circuits continuously decrease. Switched capacitor circuits, with the qualification of elements they contain, can be realized as MOS integrated circuits. They appear to be totally suitable for integrated circuit production. For this reason, lately switched capacitor circuits have a special importance and have been a subject of intensive research study.

With broad explanation, circuits composed of periodically functioning switches, capacitors and active elements

are called switched capacitor circuits. In this study especially, switched capacitor circuits composed of two-phase periodically functioning switches, capacitors and operational amplifiers are used.

The coefficients of the numerator and denominator polynomials of a transfer function belonging to a switched capacitor filter, can be set by highly stable sampling frequency and by very low capacitor ratios. With appropriate synthesis technics, the tolerance level can be less than 0,2% and capacitor levels as low as 0,5 pF can be used. While different capacitors of the same circuit, integrated simultaneously, their proportion is a geometric dimension scale. Also, heat sensibility of a MOS capacitor can be less than 25 ppm/ $^{\circ}$ C. Again, with appropriate topology choice, parasitic capacitor effects can be reduced and this makes use of low value capacitors. So, this decreases the surface, occupied by the capacitor, and more complex switched capacitor circuits can be fitted on a single chip.

The switches used in switched capacitor circuits can be realized with MOS transistor arrays. These elements behave as a small resistor (about 80 Ω), when its "on" position, otherwise behave as a large resistor (about $10^{10} \Omega$). There exist some parasitic capacitances while realizing it. These capacitances occurs between drain, source and ground or between drain, source and gate. Their values are about 0,02 pF - 0,005 pF. Several technics are developed for insensitive structure to parasitic capacitances. In this study, the switches controlled by two-phase, non-overlapping clock frequency of $f=1/(2.T)$ ($T:1/2$ of sampling period) and assumed to have 50% duty cycle with equal on and off time periods. Recently, above explained advantages of switched capacitor circuits, motivated most researchers to work on this area.

This study presents a method for realizing all-pass active switched capacitor filters and a method for obtaining an algorithm to realize digital transfer functions. The method is based on the realization using two-pairs in a cascaded lattice form [1]. The circuit realized with this method, consists of basic cells connected in cascade whereas every element has the same value with the expectation of a few elements which have to be calculated separately for every basic cell.

The main idea of the circuit is to obtain another all-pass function which is one degree lower in every basic cell. The reduction process goes up to zero-th order. The all-pass function of zero-th order is 1 (or -1 according to the sign of given function). Therefore, the output terminals of the last lattice cell presenting the first order are

connected together. As a result, a given all-pass transfer function of m -th order is realized with m lattice cells connected in cascade and the output terminals of the last cell connected together. So, the input and the output variables are the input and output sampled voltages at the input terminals of the first lattice cell.

The second section of this study includes the theoretical concepts about cascaded lattice realization on which the given method based and gives the building blocks to realize the all-pass functions.

The third section gives some basic principles of switched capacitor circuits, presents some types of circuits which are used in design procedure and explains how the given building blocks can be realized with these circuits. Some problems which exist in practical realizations and their solutions are given. Moreover, sensitivity, element spread, total capacity, number of elements, biasing and dynamic range of circuits are investigated.

In the fourth section, sensitivity considerations of the circuits is presented and convenience of the circuits from this point of view is examined.

In the last section, applications on filter functions either with general or numerical coefficients are given in order to make clear how the method works. It also explains how band-pass or band-reject filters can be obtained from all-pass filters.

BÖLÜM 1. GİRİŞ

Filtreler, gerek teorik, gerekse pratik açıdan elektronik mühendisliğin önemli ve kapsamlı bölümlerinden birini oluştururlar. Hemen her türden elektronik devrede yer aldıklarından, aynı zamanda üzerinde en çok araştırma yapılan alanlardandır. Tüm geçiren filtrelerde, bu geniş bölümün parçalarından biridir. Tüm geçiren fonksiyonların genliğinin sabit, fazının değişken oluşu, bu tür filtrelerin genellikle gecikme elemanı olarak yada giriş işaretinin fazını ayarlayan, faz kaydırma devrelerinin gerçekleştirilmesinde kullanılmasını sağlamıştır. Diğer filtre türlerinde olduğu gibi, aktif ve pasif devrelerden yada analog ve sayısal yapılardan seçilmek üzere, çok geniş bir gerçekleme alanına sahiptir.

Sayısal filtrelerin gerçekleştirilmesinde, toplama, çarpma ve gecikme elemanlar kullanılır. Bu elemanlar donanım (hardware) yada yazılımla (software) sağlanabilmektedir. Sayısal filtrelerin gerçekleştirilmesinde sayılar sınırlı uzunluktaki bellek elemanlarında saklanırlar. Bu nedenle, kat-sayılar ve işaret değerleri yuvarlatma ve kesme yoluyla kuantalanır. Ancak bu kuantalama işinden sonra, bellek elemanlarında saklanarak işlenebilirler. Kayıt uzunluğunun sınırlı olması, sonuçta bir takım hatalara yol açmaktadır [6]. Çarpma elemanının getirdiği hata, diğer elemanların getirdiği hatalardan daha önemlidir ki, bu da filtrenin performansını büyük ölçüde etkilemektedir. Bu nedenle, filtrenin özelliklerinin çarpma elemanlarına olan duyarlılığı son derece düşük olmalıdır.

Kafes yapıdaki sayısal filtrelerin (Digital Lattice Filters) bu problemleri, uygun şekilde tasarlandıkları takdirde en aza indirdikleri öne sürülmüş ve bu amaçla kafes hücre yapısı kullanarak bir sentez yöntemi ortaya atılmıştır [1]. Bu yöntemin ana düşüncesi, gerçekleştirilecek olan filtre fonksiyonunu, aynı tip temel kafes hücrelerin ardarda bağlanarak gerçekleştirilmesidir.

Günümüz uygulamalarında çok sayıda filtrenin yada yüksek dereceden filtrelerin tek bir tümdevre ile gerçekleştirilmesine çalışılmaktadır. Bu amaca paralel olarak, MOS tümdevre teknolojisindeki hızlı ilerlemeler, bir kırmık üzerindeki devre yoğunluğunu sürekli artırmaktadır. Çok Geniş Çapta Tümleştirme (VLSI) teknikleri ile milyonlarca tranzistor tek bir kırmık üzerine yerleştirilebilmekte ve aynı tümdevre üzerinde gerçekleştirilen eleman sayısı giderek artmaktadır. Bu sayede karmaşık yapıları devrelerin maliyeti düşmektedir. Anahtarlı kapasite devreleri de, içerdikleri elemanların özellikleri nedeniyle, MOS teknolojisi kullanarak gerçekleştirilmeye oldukça elverişli devrelerdir. Bu nedenle, aktif anahtarlı kapasite devreleri özel bir önem kazanmış ve yoğun bir araştırma konusu olmuştur. Aktif anahtarlı kapasite devrelerinin, filtre tasarımından başka pek çok uygulama alanı bulunmaktadır. Bunlardan birkaçı, haberleşmede kullanılan çeşitli kodlayıcılar, modülatörler, analog/sayısal, sayısal/analog çeviriciler, gerilim regülatörleridir.

Anahtarlı kapasite devreleri, anahtar elemanları, kapasite elemanları ve aktif elemanlar kullanılarak gerçekleştirilmektedir. Bir MOS tümdevresindeki kapasite elemanları çeşitli yollarla gerçekleştirilmektedir ve bu kapasite elemanlarının toleransları % 0,2'den küçük tutulabilmektedir. Ayrıca bu devrelerde kullanılan kapasitelerin değerleri 0,5 pF'a kadar düşebilmektedir. Yine MOS kapasitelerin sıcaklığa olan duyarlılığı da 25 ppm/°C 'den küçük yapılabilmektedir ki, bu özellik, kapasite oranlarının, sıcaklığa olan duyarlılığını önemli ölçüde azaltır. Aktif

anahtarlı kapasite filtrelerinin gerçekleştirilmesinde önemli bir sorun da, kapasite elemanlarının parazitik kapasiteleridir. Parazitik kapasiteler, kapasite elemanının alt tabakası (bottom plate) ve üst tabakası (top plate) ile taban (substrate) arasında oluşmaktadır [7]. Uygun teknoloji ve sentez yöntemleriyle, bu olumsuz etkiler giderilebilmektedirler.

Aktif anahtarlı kapasite filtrelerinde kullanılan anahtar elemanları, MOS tranzistor dizisi ile gerçekleştirilebilmektedir. Yine bu elemanların gerçekleştirilmesi sırasında parazitik kapasiteler ortaya çıkmaktadır. Bu parazitik kapasiteler, kaynak (source) ve savak (drain) ile toprak arasında yada kaynak ve savak ile geçit (gate) arasında oluşmaktadır. Bunların değerleri 0,02 pF ile 0,005 pF arasında değişmektedir. Anahtarlama frekansının ortaya çıkardığı parametre değişimi ise, karalılığı çok yüksek olan osilatörler kullanılarak en aza indirilebilir. Uygulamada anahtarlama frekansı olarak 8 kHz ile 256 kHz arasında değişen frekanslar kullanılmaktadır [8].

Aktif anahtarlı kapasite filtrelerinde kullanılan işlemsel kuvvetlendirici elemanları, genel olarak MOS teknolojisiyle gerçekleştirilmektedir. MOS olarak gerçekleştirilen işlemsel kuvvetlendiricilerin diğer gerçeklemelere (BJT, BI-FET gibi) göre kırmık üzerinde daha az yer kapladığı bilinmektedir.

Kısaca sözü edilen özellikler, son yıllarda anahtarlı kapasite filtrelerinin sentezi ve tasarımı konusunda yoğun çalışmalara neden olmuştur.

Anahtarlı kapasite filtrelerinin sentezi, sözü edilen elemanlar kullanarak, devre fonksiyonların gerçekleştirilmesini sağlayan sentez yöntemlerini kapsamaktadır. Bu tezde, tüm geçiren sayısal filtrelere ilişkin bir sentez yönteminden [1], [2] yararlanarak, bu tür filtrelerin aktif anahtarlı kapasite devreleriyle gerçekleştirilmesi konusunda

yeni bir yol incelenmiştir. Sayısal tüm geçiren filtrelerle ilişkin transfer fonksiyonlarının gerçekleşmesi için, sayısal elemanlar kullanılarak gerçekleştirilen filtrenin işaret-akış grafindan yararlanılmıştır.

Tezin ikinci bölümünde, yöntemin dayandığı teorik esaslar ortaya konarak, yöntemin uygulanabilirliği için gerekli şartlar incelenmiş ve yöntemi gerçekleyecek olan yapı blokları verilmiştir. Bu incelemede temel, gerçekleştirilmenin adımlarında, derece azaldıkça, kararlılığın bozulmamasıdır.

Üçüncü bölümde, temel kafes hücrelerinin, aktif anahtarlı kapasite elemanlarıyla gerçekleştirilmesi yapılmıştır. Bunun için önce, temel kafes hücreye ilişkin işaret-akış grafları incelenmiş, aktif anahtarlı kapasite devrelerinin tasarımı ve analizi konusunda temel bilgilere kısaca değinilmiştir. Daha sonra, tasarımda kullanılacak aktif anahtarlı kapasite devre tipleri tanıtarak, verilen yapı blokları gerçekleştirilmiş ve pratik olarak gerçekleştirilmede karşılaşılan sorunlara değinilmiş, bunlar giderilmeye çalışılmıştır. Ayrıca, devrelerin eleman dağılımı, toplam kapasitesi, eleman sayısı ve dinamikliği incelenerek, bu devrelerden en avantajlısı seçilmeye çalışılmıştır.

Dördüncü bölümde, duyarlılık konusu ele alınmış ve yöntemin bu açıdan elverişli olup, olmadığı incelenmiştir. Ayrıca, üçüncü bölümde verilen, temel kafes hücreleri gerçekleyen devrelerin parametrelere olan duyarlılıkları verilmiştir.

Son bölümde ise, yöntemin daha iyi anlaşılması amacıyla, genel katsayılı ve nümerik filtre fonksiyonları gerçekleştirilmiştir. Yöntemin diğer bir uygulaması olarak da, temel kafes hücreler kullanılarak bant geçiren ve bant söndüren filtreler elde edilmiştir.

BÖLÜM 2. İNCELENEN YÖNTEMİN TANITILMASI

Tezde kullanılan tüm geçiren filtre yapısı, yayınlanmış olan makalelerde Gray-Markel tarafından önerilmiş ve çeşitli yönleriyle incelenmiş yapılardır. Bu makalelerdeki temel düşünce, herhangi bir n'inci dereceden tüm geçiren transfer fonksiyonunun, 1'inci dereceden tüm geçiren iki-çift (two-pair) yapıların ard-arda bağlanarak elde edilmesi ve gerçekleştirilmesidir.

Bu tezde, herhangi bir sayısal tüm geçiren transfer fonksiyonu, çeşitli aktif anahtarlı kapasite devreleri yardımıyla gerçekleştirilerek, eleman sayısı, eleman dinamiği (element spread), offset, saat işaretinin bozucu etkisi (clock feedthrough), kutuplama, duyarlık yönlerinden birbirleriyle karşılaştırılmış ve bu problemler giderilerek, devreler optimum hale getirilmeye çalışılmıştır.

2.1. Tüm Geçiren Filtreler ve İki-Çift Yapısı

Sayısal filtrelere ilişkin tüm geçiren transfer fonksiyonlarının genlik cevabı ($|G(e^{jw})|$), tüm w değerleri için,

$$|G(e^{jw})| = 1 \quad \text{tüm } w \text{ için} \quad (2.1)$$

koşulunu sağlamaktadır. Böyle bir filtrenin transfer fonksiyonunda kutup ve sıfırlar kompleks eşlenik çiftler olarak görünürler. Genel olarak, m'inci dereceden tüm geçiren bir filtreye ait transfer fonksiyonu,

$$G(z) = \prod_{k=1}^m \frac{(\gamma_k^* - z^{-1})}{(1 - \gamma_k \cdot z^{-1})} \quad (2.2)$$

yada

$$G(z) = \frac{z^{-m} \cdot D^*(1/z^*)}{D(z)} \quad (2.3)$$

şeklinde ifade edilebilir. Burada γ_k , her k değeri için modülü 1'den küçük olan ve birim daire içinde kalan kutbu ifade etmektedir. (*;kompleks eşleniği göstermektedir.) Eğer $G(z)$ 'nin reel bir fonksiyon olması isteniyorsa $z=\gamma_k$ 'daki kutbun kompleks eşleniği olan $z=\gamma_k^*$ 'da bir kutup olmalıdır. Bu durumda, reel tüm geçiren fonksiyon,

$$G(z) = \frac{z^{-m} \cdot D(z^{-1})}{D(z)} \quad (2.4)$$

şeklini alır. $G(z)$ fonksiyonunda pay ve payda polinomları simetrik katsayılı (Mirror image) polinomlardır. Örnek olarak, 2'inci dereceden tüm geçiren fonksiyon verilebilir:

$$G(z) = \frac{a_2 + a_1 \cdot z^{-1} + z^{-2}}{1 + a_1 \cdot z^{-1} + a_2 \cdot z^{-2}} \quad (2.5)$$

Kararlı, tek giriş, tek çıkışlı bir sisteme ait transfer fonksiyonu, $G(z)$, reel z değerleri için reel kalıyorsa ve $G^*(e^{jw}) \cdot G(e^{jw}) = 1$ eşitliğini tüm w değerleri için sağlıyorsa, tanım olarak, kayıpsız sınırlı reel (lossless bounded real) fonksiyon adını almaktadır [4].

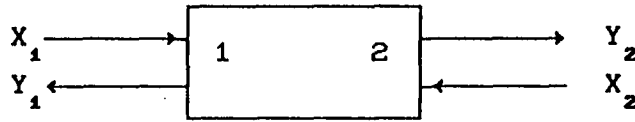
(2.1)'den görülen bir özellik de, kararlı tüm geçiren filtrenin tüm kutupları birim daire içinde ise, tüm sıfırlarının birim dairenin dışında ve birim daire üzerinde genliğinin 1 olduğudur. Maksimum modül teoremi [9] gereği, kayıpsız sınırlı reel (lossless bounded real) ve tüm geçiren filtreler için, aşağıdaki özellikler geçerlidir [3].

$$|G(z)| \begin{cases} < 1 & , & |z| > 1 \\ = 1 & , & |z| = 1 \\ > 1 & , & |z| < 1 \end{cases} \quad (2.6)$$

Bu özellik, kararlılık testi için de oldukça yararlıdır

Kayıpsız sınırlı reel (LBR) özelliğini doğal olarak sağlayan tüm geçiren transfer fonksiyonları aynı zamanda $G(z^{-1}).G(z)=1$ eşitliğini tüm z değerleri için sağlamaktadır [3].

Tezde, gerçekleştirme için, temel yapı olarak kullanılan "iki-çift" yapı, Şekil 2.1' de blok diyagramı gösterilen, iki girişli, iki çıkışlı bir yapıdır.



Şekil 2.1 İki-çift yapı

Giriş değişkenleri X_1 , X_2 ve çıkış değişkenleri Y_1 , Y_2 olan, iki-çift yapılar, zincir parametreleri,

$$\begin{bmatrix} X_1 \\ Y_1 \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \cdot \begin{bmatrix} X_2 \\ Y_2 \end{bmatrix} \quad (2.7)$$

ile yada transfer parametreleri ile,

$$\begin{bmatrix} Y_1 \\ Y_2 \end{bmatrix} = \begin{bmatrix} T_{11} & T_{12} \\ T_{21} & T_{22} \end{bmatrix} \cdot \begin{bmatrix} X_1 \\ X_2 \end{bmatrix} \quad (2.8)$$

tanımlanabilirler.

Yöntem, bu iki-çift yapıların ard-arda bağlanmasıyla elde edilen gerçeklemeye dayandığından zincir parametrelerini kullanmak daha elverişlidir.

m 'inci dereceden verilen herhangi bir transfer fonksiyonu,

$$G_m(z) = \frac{Y_1^m(z)}{X_1^m(z)} \quad (2.9)$$

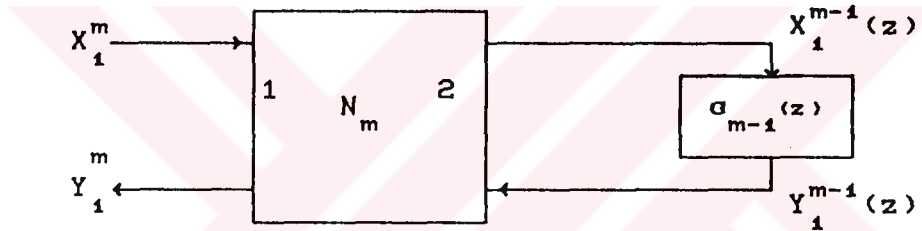
Şekil 2.2 'de görüldüğü gibi N_m iki-çift yapısı ile gerçekleştirilir, öyle ki,

$$G_{m-1}(z) = \frac{Y_1^{m-1}(z)}{X_1^{m-1}(z)} \quad (2.10)$$

olmak üzere, (2.11) eşitliğinde görüldüğü gibi ifade edilebilir:

$$G_m(z) = \frac{Y_1^m(z)}{X_1^m(z)} = \frac{C_m + D_m \cdot G_{m-1}(z)}{A_m + B_m \cdot G_{m-1}(z)} \quad (2.11)$$

Burada m indisi, m 'inci dereceden olan iki-çifte ilişkin parametreleri belirtmektedir.



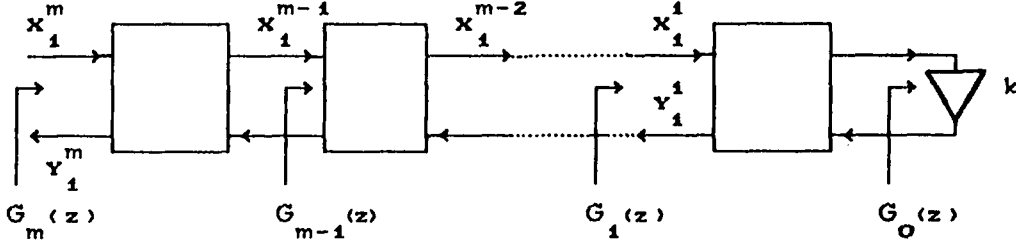
Şekil 2.2 m 'inci dereceden transfer fonksiyonu $G_m(z)$ 'nin gerçekleştirilmesinin ilk aşaması

(2.11) ifadesinde $G_{m-1}(z)$ yalnız bırakılırsa,

$$G_{m-1}(z) = \frac{Y_1^{m-1}(z)}{X_1^{m-1}(z)} = \frac{C_m - A_m \cdot G_m(z)}{B_m \cdot G_m(z) - D_m} \quad (2.12)$$

ifadesi bulunur. (2.12) 'den görüldüğü gibi, m 'inci dereceden bir transfer fonksiyonu, iki-çift yapısı yardımıyla, $(m-1)$ 'inci dereceden bir transfer fonksiyonu cinsinden ifade edilebilmektedir. Benzer şekilde, $G_{m-1}(z)$ fonksiyonu da, $G_m(z)$ 'nin tanımlandığı biçimde, çıkışında, derecesi $G_{m-1}(z)$ ' den bir düşük olan, $G_{m-2}(z)$ olacak şekilde ifade edilebilir. Bu işlem Şekil 2.3'te görüldüğü gibi, transfer fonksiyonu sabit bir sayıya indirgeninceye kadar sürer.

Derece düşürmeye yönelik bu algoritmanın uygulanabilmesi için, iki-çift yapılara ilişkin zincir parametrelerinin bulunması ve $G_m(z)$ ile aynı yapıda, derecesi bir eksik olan $G_{m-1}(z)$ 'nin elde edilmesi gerekir.



Şekil 2.3 $G_m(z)$ fonksiyonunun ard-arda bağlı iki-çift yapıları ile gerçekleştirilmesi.

İki-çift yapılara ilişkin parametrelerin bulunmasına yönelik bir çözüm, aynı yöntemden yararlanarak, ayrık zamanlı sistemlerin kararlılığını inceleyen Schur-Cohn testinde uygulanmak üzere E.I.Jury [10] tarafından ortaya atılmıştır.

Herhangi bir ayrık zaman transfer fonksiyonu, $H(z) = \frac{P(z)}{D(z)}$ verilmiş olsun. ($P(z)$ ile $D(z)$ arasında ortak bölen olmadığı ve polinomların reel katsayılı olduğu varsayılmaktadır.)

$$H(z) = \frac{P(z)}{D(z)} = \frac{p_0 + p_1 \cdot z^{-1} + \dots + p_m \cdot z^{-m}}{1 + d_1 \cdot z^{-1} + \dots + d_m \cdot z^{-m}} \quad (2.13)$$

(2.12) 'den yararlanarak, m 'inci dereceden bir tüm geçiren fonksiyon türetilirse,

$$G(z) = \frac{z^{-m} \cdot D(z^{-1})}{D(z)} = \frac{d_{m,m} + d_{m,m-1} \cdot z^{-1} + \dots + z^{-m}}{1 + d_{m,1} \cdot z^{-1} + \dots + d_{m,m} \cdot z^{-m}} \quad (2.14)$$

elde edilir. (Burada $d_{m,k} \stackrel{\Delta}{=} d_k$ 'dir.)

(2.12) ile (2.13) ifadelerinin payda polinomları aynı olduğundan, $G_m(z)$ 'nin kararlılığı, $H(z)$ 'nin kararlılığına eşdeğerdir. (2.14) 'ten de görüldüğü gibi, $G_m(z)$ 'nin kararlı olabilmesi için, tüm köklerinin genlikleri çarpımı olan $d_{m,m}$ 'nin mutlak değerinin 1 'den küçük olması gereklidir. Buradan,

$$k_m \stackrel{\Delta}{=} G_m(\infty) = d_{m,m} \quad (2.15)$$

olarak tanımlanan, k_m katsayısının 1 'den küçük olmasının kararlılık için gerekli, fakat yeterli olmadığı görülür. Çünkü $d_{m,m} = k_m$ 'in tanımı gereği, $|k_m| < 1$ koşulunu sağlayan, fakat, birim daire dışına düşen kutuplar bulunabilir ki, bu da $G_m(z)$ 'nin kararlı olmadığını gösterir.

$$|k_m| < 1 \quad (2.16)$$

Ayrıca, $G_m(z)$ tüm geçiren bir fonksiyon olduğundan, kayıpsız sınırlı reel olmanın tanımı gereği, $G_m(z)$ 'nin kararlı olabilmesi için, kayıpsız sınırlı reel (LBR) olması gerekir [4]. Yeni bir transfer fonksiyonu olarak,

$$z^{-1} \cdot G_{m-1}(z) = \frac{G_m(z) - k_m}{1 - k_m \cdot G_m(z)} \quad (2.17)$$

oluşturulsun. $G_{m-1}(z)$ ifadesi, (2.14) yardımıyla hesaplanırsa, $(m-1)$ 'inci dereceden ve

$$G_{m-1}(z) = \frac{d_{m-1,m-1} + \dots + d_{m-1,1} \cdot z^{-(m-2)} + z^{-(m-1)}}{1 + d_{m-1,1} \cdot z^{-1} + \dots + d_{m-1,m-1} \cdot z^{-(m-1)}} \quad (2.18)$$

şeklinde tüm geçiren bir filtre olduğu görülür. Buradan $G_{m-1}(z)$ 'nin kararlı olabilmesi için LBR olması gerekir.

(2.17) 'den görüldüğü gibi $G_{m-1}(z)$ 'nin kutbu, $(1 - k_m \cdot G_m(z)) = 0$ denkleminin çözümünden bulunan ifadedir. Bu kutup z_0 ise,

$$G_m(z_0) = \frac{1}{k_m} \quad (2.19)$$

eşitliği sağlanır. $G_m(z)$ 'nin kararlılığı için bulunan $|k_m| < 1$ gereklilik koşulu sonucu, $|G_m(z_0)| > 1$ olduğu görülür. Buradan, (2.6) gereği, $|z_0| < 1$ bulunur, z_0 'da $G_{m-1}(z)$ 'nin bir kutbu olduğundan, $G_{m-1}(z)$ 'nin kararlı olduğu bulunur. Sonuç olarak, $G_{m-1}(z)$ 'nin kararlı olması için, $G_m(z)$ 'nin kararlı, olması gerekir.

Bu sonucun ters ifadesi için, (2.17) yeniden düzenlenirse,

$$G_m(z) = \frac{k_m + z^{-1} \cdot G_{m-1}(z)}{1 + k_m \cdot z^{-1} \cdot G_{m-1}(z)} \quad (2.20)$$

elde edilir. $G_m(z)$ 'nin kutbu, $(1 + k_m \cdot z^{-1} \cdot G_{m-1}(z)) = 0$ denkleminin çözümünden bulunur. Bu kutup z_0 ise,

$$z_0^{-1} \cdot G_{m-1}(z_0) = -\frac{1}{k_m} \quad (2.21)$$

eşitliği sağlanır. (2.16) gereği, $|z_0^{-1} \cdot G_{m-1}(z_0)| > 1$ dir. Böylece, (2.6) 'nin sonucu olarak, $|z_0| < 1$ ifadesi bulunur ki, $G_m(z)$ 'nin kararlı olabilmesi için, $G_{m-1}(z)$ kararlı olmalıdır.

Yukarıdaki incelemeler sonucu bulunan, $G_m(z)$ 'nin kararlı olabilmesi için, gerek ve yeter koşullar,

- a) $|k_m| < 1$ ve
- b) $G_{m-1}(z)$ 'nin kararlı olmasıdır.

$|k_m| < 1$ koşulunun sağlanıp sağlanmadığı bir kez kontrol edildikten sonra, daha düşük dereceli $G_{m-1}(z)$ tüm geçiren fonksiyonunun kararlılığı incelenir. Aksi halde, yani $|k_m| < 1$ sağlanmıyorsa, katsayıların (k_n , $n=m, m-1, \dots, 1$) yeniden seçilmesi ve $G_{m-1}(z)$, $G_{m-2}(z), \dots, G_1(z)$ fonksiyonlarının yeniden hesaplanması gerekir. Ayrıca, bu işlemler sürdürülürse $G_0(z)=1$ bulunur. Buradan kararlılık testi için, öncelikle bakılması gereken koşul (2.16) 'nin sağlanıp sağlanmadığıdır.

(2.12) ifadesi, genel anlamda, derece düşürmeyi sağlayan algoritmayı vermektedir. Benzer şekilde, tüm geçiren fonksiyonlar için derece düşürmeyi sağlayan algoritmik ifade, (2.17) ifadesidir. (2.12) ile (2.17) bağıntısının sağ tarafları eşitlenirse, tüm geçiren transfer fonksiyonlarının iki-çift yapılar ile gerçekleştirilmesini sağlayan zincir parametreleri bulunabilir. Bu işlem yapılırsa,

$$\left. \begin{array}{l} A_i = 1 \\ B_i = k_m \\ C_i = k_m \\ D_i = 1 \end{array} \right\} \quad i = m, m-1, \dots, 2, 1$$

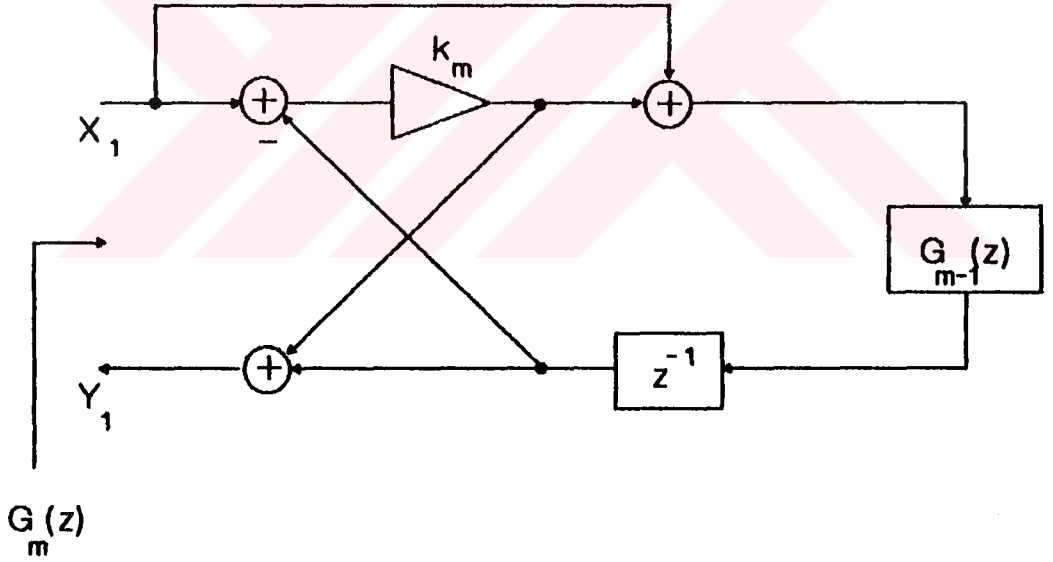
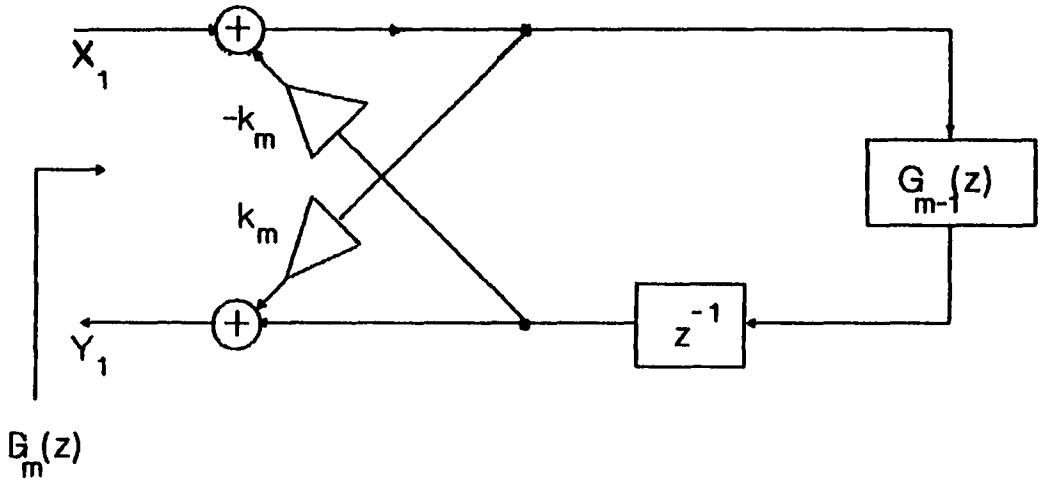
elde edilir.

Sonuç olarak, $k_m \frac{\Delta}{m} G_m(\omega)$ seçildiği takdirde, tüm geçiren transfer fonksiyonları için, derece düşürmeyi sağlayan algoritmik ifade, (2.22) 'de gösterilen bağıntıdır.

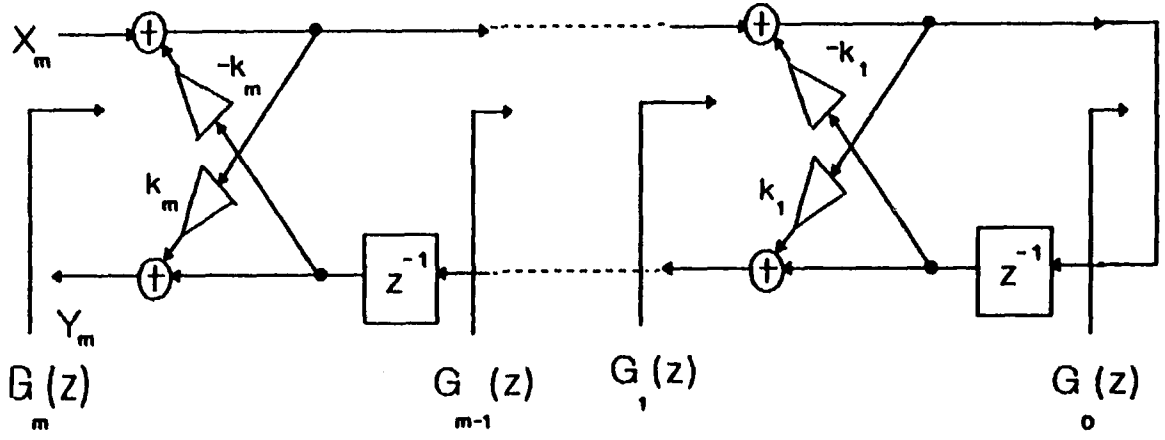
$$G_{m-1}(z) = z \cdot \frac{G_m(z) - k_m}{1 - k_m \cdot G_m(z)} \quad (2.22)$$

İncelenen yöntemle göre, tüm geçiren filtre fonksiyonlarını gerçekleyen yapı, A.H.Gray ve J.D.Markel tarafından önerilmiş kafes yapıdır. Bu yapı, her biri birinci dereceden bir tüm geçiren filtreyi içeren iki ayrı iki-çiftin oluşturduğu temel kafes hücreler ile gerçekleştirilmektedir. Bu iki temel kafes hücre Şekil 2.4'te verilmiştir.

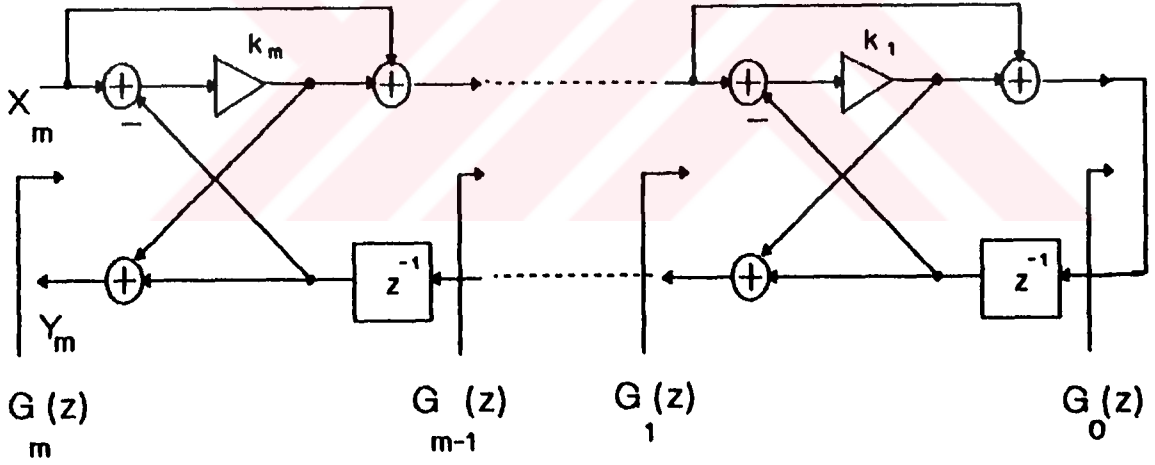
Verilen m 'inci dereceden bir $G_m(z)$ tüm geçiren fonksiyon, m adet temel kafes hücrenin ard-arda bağlanmasından oluşur. Şekil 2.5 te $G_m(z)$ fonksiyonunu iki ayrı temel kafes hücre ile gerçekleyen devre görülmektedir.



Şekil 2.4 $G_m(z) = \frac{Y_1(z)}{X_1(z)}$ fonksiyonunu gerçekleyen
a) iki çarpıcılı, b) tek çarpıcılı temel kafes hücre



(a)



(b)

Şekil 2.5 m 'inci dereceden tüm geçiren fonksiyonu gerçekleyen a)iki çarpıcı b)tek çarpıcı temel kafes hücrelerden oluşan devrelerin blok şeması

BÖLÜM 3. TEMEL KAFES HÜCRELERİN ANAHTARLI KAPASİTE DEVRELERİ İLE GERÇEKLENMESİ

Anahtarlı kapasite devreleri ile gerçekleştirme, ikinci bölümde açıklanan iki tür temel kafes hücre için yapılmıştır. Ele alınan yöntem ve yapılardan tasarım aşamasına geçiş, sağladığı kolaylık açısından, temel kafes hücrelere ilişkin işaret-akış grafindan yararlanılarak yapılmıştır.

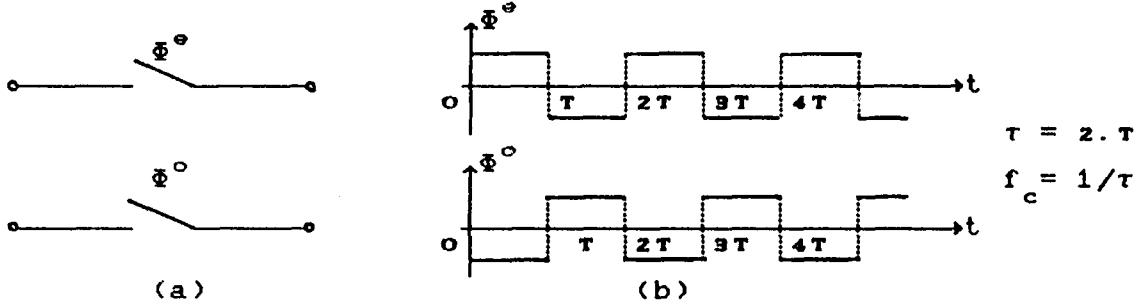
Gerçeklemede, önce işaret-akış graflarında görülen alt graflara ilişkin çeşitli alt anahtarlı kapasite devreleri incelenmiştir. Daha sonra, tüm temel kafes hücreye ilişkin işaret akış grafini gerçekleyen aktif anahtarlı kapasite devreleri verilmiş ve bu devreler duyarlık, eleman dağılımı, toplam kapasite, eleman sayısı ve dinamiklik yönlerinden incelenerek, bunların en elverişli olanı seçilmeye çalışılmıştır.

3.1. Anahtarlı Kapasite Devreleri

Anahtarlı kapasite devreleri, üç temel elemandan oluşmaktadır: İşlemsel kuvvetlendirici, anahtar ve kapasite. Tezde incelenen anahtarlı kapasite devrelerinde kullanılan anahtar elemanları iki kontrol süresi olan anahtarlardır ve devre gösterilimi ile bu elemanlara ilişkin kontrol işaretleri Şekil 3.1'de gösterilmiştir.

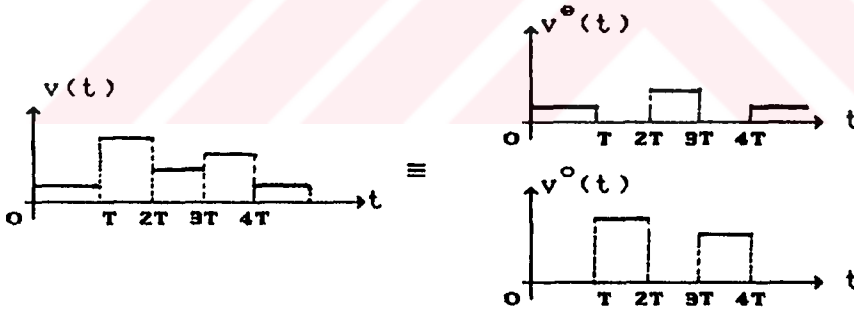
Φ^o ve Φ^o anahtar kontrol işaretlerinin periyodu τ , frekansı f_c ile gösterilmiştir. Bundan sonra, Φ^o ve Φ^o kontrol işaretleri kısaca "e" ve "o" olarak ifade edilecektir. "e" ("o") ile kontrol edilen anahtarlar, "e"("o") işareti pozitif olduğunda kısa devre, negatif olduğunda

açık devre gibi davranmaktadırlar. Anahtar elemanlarının bu tür çalışmasına "iki fazlı" çalışma denmektedir. Genel olarak bir anahtarlı kapasite devresi, içerdği bu tür anahtar elemanlarından ötürü, zamanla değişen bir devredir ve bu değişim anahtarlama periyoduna (τ) bağlıdır.



Şekil 3.1 a) İdeal anahtar elemanları
b) Kontrol işaretleri

Tez de kullanılan, anahtarlı kapasite devrelerini uyaran bağımsız gerilim kaynaklarından elde edilen giriş işaretlerinin biçimi Şekil 3.2'de verilmiştir.



Şekil 3.2 Örnekle-tut (sample-and-hold) devresinden elde edilen giriş işareti

Şekil 3.2'den görüldüğü gibi, giriş işareti kT , $k=0,1,2,\dots$ (e ve o) anlarında örneklenmiş ve anahtarlama işaretinin yarı periyodu (T) kadar tutulmuş, parçalı sürekli bir işarettir. Bu işaretin kT , $k=0,2,4,\dots$, çift, sürelerdeki bileşeni $v^\circ(t)$, kT , $k=1,3,5,\dots$, tek, sürelerdeki bileşeni ise $v^\circ(t)$ ile gösterilmiştir. Özel olarak $v(t)$ işaretinin $v^\circ(t)$ yada $v^\circ(t)$ bileşenlerinden biri sıfır

olabildiği gibi, $v^{\circ}(t)$ ($v^{\circ}(t)$) bileşeni, $v^{\circ}(t)$ ($v^{\circ}(t)$) bileşeninin, anahtarlama işaretinin yarı periyodu (T) kadar sağa ötelenmiş de olabilir. Tezde, bu tür işaretlerle uyarıldığından, devrenin herhangi bir düğüm yada elemanına ilişkin gerilimlerde, kT anında örneklenmiş ve T süresi kadar tutulmuş, parça parça sürekli işaretlerdir. Ancak bu işaretlerin, yalnızca kT (e veya o) anlarındaki değerleri dikkate alınarak, bu işaretlere ayırık zamanlı işaret olarak bakmak mümkündür [8]. Anahtarlı kapasite devrelerinin bu özelliği bu tür devrelerin analizinin, ayırık zamanlı sistemlerde olduğu gibi, z -domeninde yapılmasını mümkün kılar.

Anahtarlı kapasite devrelerinde kullanılan kapasite elemanlarına ilişkin devre gösterilimi Şekil 3.3'te verilmiştir.



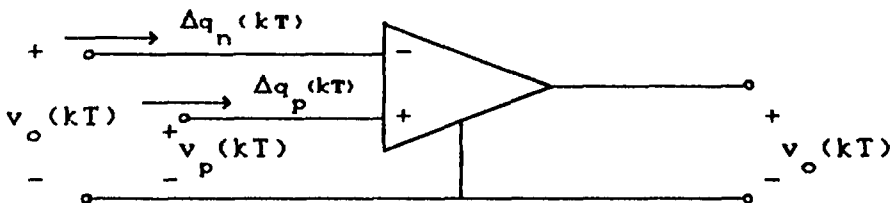
Şekil 3.3 İdeal Kapasite elemanı

$v(kT)$, elemanın kT anındaki gerilimini, $\Delta q(kT)$ ise yük artışını göstermektedir. İdeal kapasitenin tanımı gereği $\Delta q(kT)$ ile $v(kT)$ arasındaki bağıntı,

$$\Delta q(kT) = C \cdot [v((k+1).T) - v(kT)] \quad (3.1)$$

şeklindedir [6]. Tezde tüm kapasite elemanları ideal kabul edilmiştir.

Anahtarlı kapasite devrelerinde kullanılan işlemsel kuvvetlendiricilere ilişkin gösterilim Şekil 3.4'tedir.



Şekil 3.4 İdeal işlemsel kuvvetlendirici

Şekil 3.4'teki n ve p indisleri, işlemsel kuvvetlendiricinin negatif ve pozitif uçlarına ilişkin büyüklükleri göstermektedir. İşlemsel kuvvetlendiricinin tanım bağıntısı gereğince, $v_n(kT)$, $v_p(kT)$, $\Delta q_n(kT)$, $\Delta q_p(kT)$ için işlemsel kuvvetlendirici ideal olmak koşuluyla,

$$v_p(kT) - v_n(kT) = 0 \quad (3.2.a)$$

$$\Delta q_n(kT) = \Delta q_p(kT) = 0 \quad (3.2.b)$$

bağıntıları yazılabilir. Bu bağıntılar hem "e", hem de "o" süresinde geçerlidir.

Aktif anahtarlı kapasite devrelerinin sentezinde, e ve o sürelerinde, düğümler için yazılan "düğüm-yük" denklemlerinin, z dönüşümlerinden yararlanılmıştır. Düğüm-yük denklemleri, n'inci düğüm için t domeninde, e süresi olan kT , $k=0,2,4,\dots$, çift, ve o süresi olan kT , $k=1,3,5,\dots$, tek, sürelerinde aşağıdaki gibi yazılabilir [8].

$$\Delta q_n^e(kT) = \sum_{i=1}^{M_{en}} q_{ni}^e(kT) - \sum_{i=1}^{M_{en}} q_{ni}^o((k-1)T) , \quad k=0,2,4,\dots \quad (3.3.a)$$

$$\Delta q_n^o(kT) = \sum_{i=1}^{M_{on}} q_{ni}^o(kT) - \sum_{i=1}^{M_{on}} q_{ni}^e((k-1)T) , \quad k=1,3,5,\dots \quad (3.3.b)$$

(3.3) eşitliklerinde, $\Delta q_n^e(kT)$ ve $\Delta q_n^o(kT)$ büyüklükleri sırasıyla, e ve o sürelerinde n düğümünden kaynaklara doğru olan yük akışını göstermektedir. q_{ni}^e ve q_{ni}^o büyüklükleri, n düğümüne bağlı i'inci kapasitenin e ve o sürelerindeki yükleridir. M_{en} ve M_{on} ise sırasıyla, e ve o sürelerinde, n düğümüne bağlı kapasitelerin sayısını göstermektedir.

(3.3) eşitliklerinin z- dönüşümleri alınırca,

$$\Delta Q_n^e(z) = \sum_{i=1}^{M_{en}} Q_{ni}^e(z) - z^{-1/2} \sum_{i=1}^{M_{en}} Q_{ni}^o(z) , \quad k=0,2,4,\dots \quad (3.4.a)$$

$$\Delta Q_n^o(z) = \sum_{i=1}^{M_{on}} Q_{ni}^o(z) - z^{-1/2} \sum_{i=1}^{M_{on}} Q_{ni}^e(z) , \quad k=1,3,5,\dots \quad (3.4.b)$$

elde edilir.

Bu eşitliklerde, $\Delta Q_n^{\circ}(z)$ ve $\Delta Q_n^{\circ}(z)$, sırasıyla $\Delta q_n^{\circ}(kT)$ ve $\Delta q_n^{\circ}(kT)$ 'nin z-dönüşüklerini gösterir. Aynı denklemler p düğümü için de yazılabilir. Tezde incelenen anahtarlı kapasite devrelerinin analiz ve sentezinde, (3.4) eşitlikleri kullanılmıştır.

Genel olarak iki fazlı çalışan anahtarlı kapasite devrelerinde, dört ayrı transfer fonksiyonu tanımlanmaktadır [8]. Bu tezde gerçekleştirilen transfer fonksiyonları,

$$H(z) = \frac{V_o^{\circ}(z)}{V_i^{\circ}(z)} \quad (3.5)$$

şeklindedir. $V_o^{\circ}(z)$ ve $V_i^{\circ}(z)$ büyüklükleri, sırasıyla, giriş ve çıkış uçlarına ilişkin gerilimlerin, $v_o^{\circ}(kT)$ ve $v_i^{\circ}(kT)$ bileşenlerinin z-dönüşüklerini göstermektedir. Bundan sonra verilen transfer fonksiyonlarında işaretlerin fazları belirtilmeyecektir.

3.2. Anahtarlı Kapasite Devreleri ile Gerçekleme

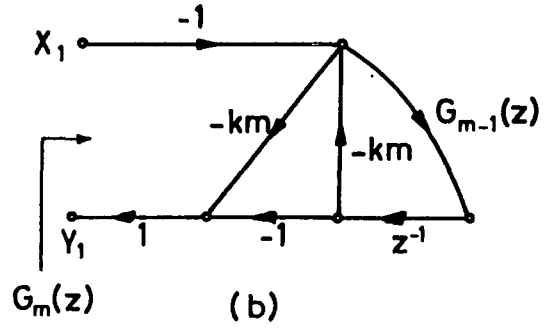
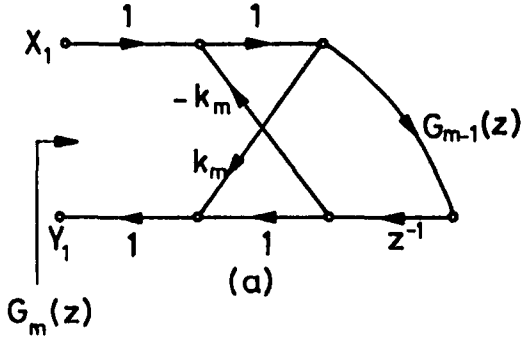
Bu bölümde, temel kafes hücrelere ilişkin, düzenlenmiş, işaret-akış grafları ve bunlara ait anahtarlı kapasite devreleri verilmiştir.

3.2.1. Temel Kafes Hücreye İlişkin İşaret Akış Grafları

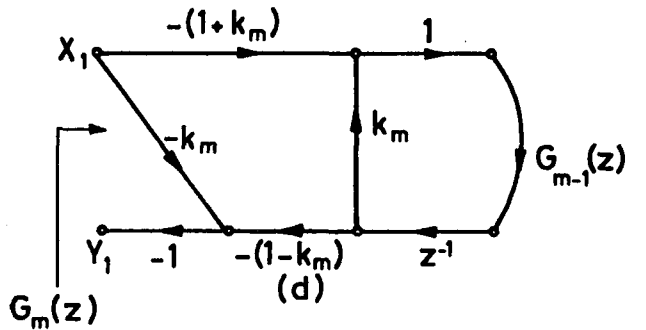
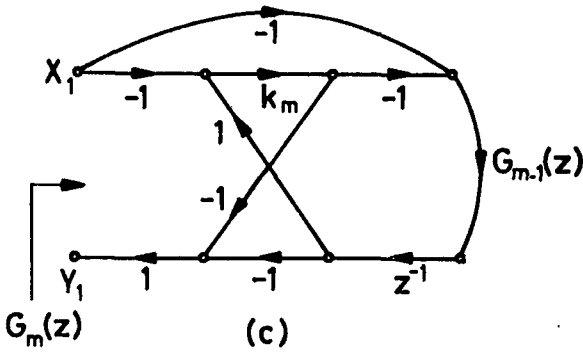
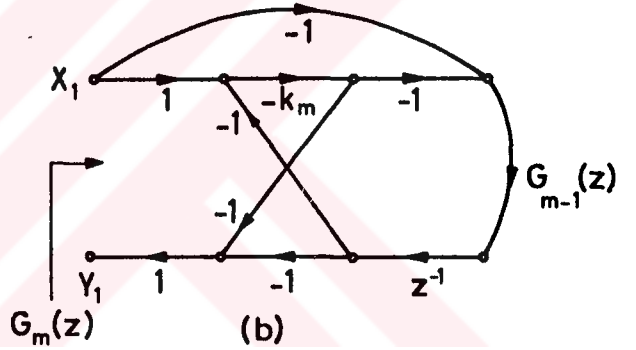
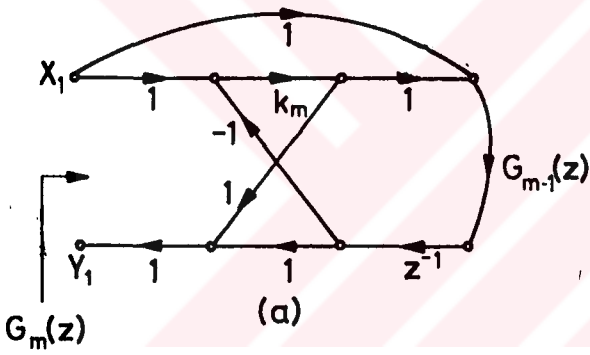
Bu tezde, devrelerin gerçekleştirilmesi, tasarıma uygunluğu açısından, işaret-akış graflarından yararlanılarak yapılmıştır. Temel kafes hücrelere ilişkin işaret-akış grafları, anahtarlı kapasite devreleri ile tasarıma uygun olarak düzenlenmiştir. Bu düzenlemelerdeki ana düşünce, temel kafes hücrelerde benzer türde katsayılar oluşturarak, bunları mümkün olduğu kadar aynı tip alt devrelerle yada az sayıda eleman kullanarak gerçekleştirmektir.

Şekil 2.4.a.'daki iki çarpıcılı temel kafes hücreye ilişkin işaret-akış grafi, Şekil 3.5.a. ve düzenlenmiş, eşdeğer işaret-akış grafi Şekil 3.5.b.'de verilmiştir.

Şekil 3.6'da ise, Şekil 2.4.b.'deki tek çarpıcılı temel kafes hücreye ilişkin işaret akış grafi ve düzenlenmiş işaret akış grafları verilmiştir.



Şekil 3.5 İki çarpıcılı temel kafes hücreye ilişkin
a) işaret akış grafi b) düzenlenmiş eşdeğer graf.

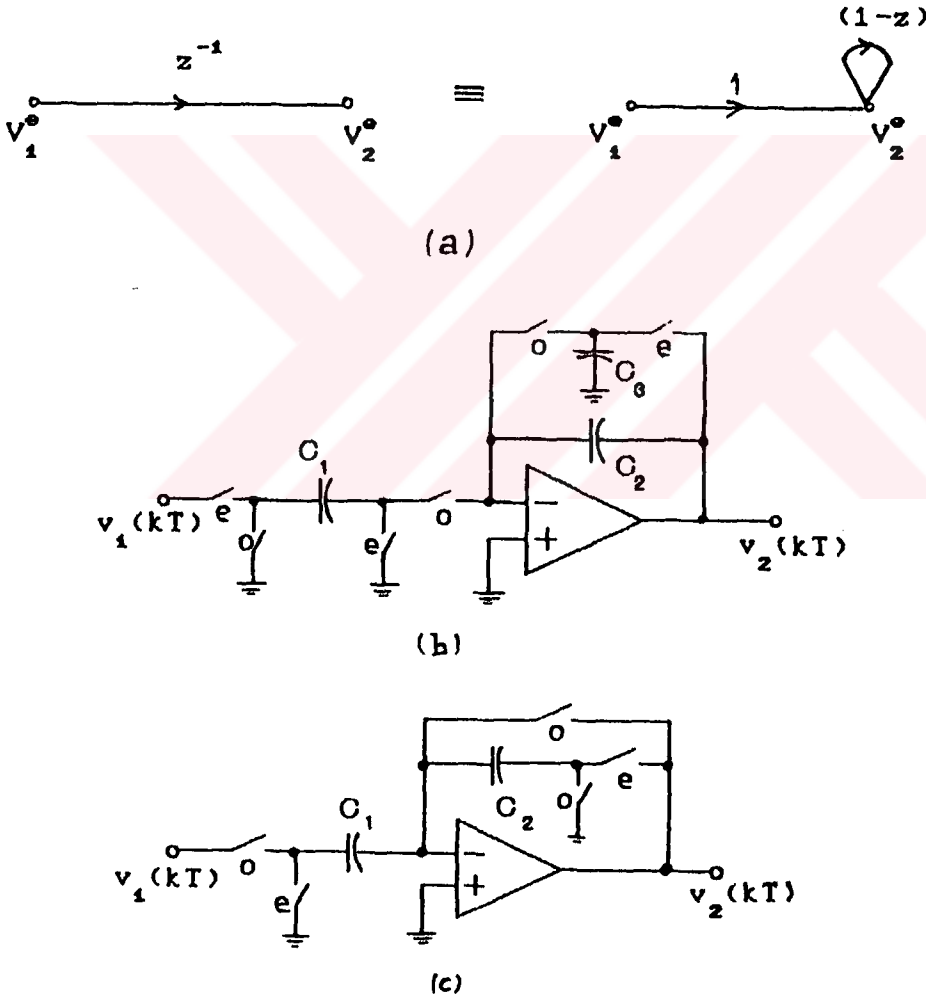


Şekil 3.6 Tek çarpıcılı temel kafes hücreye ilişkin
a) işaret akış grafi
b), c), d) Düzenlenmiş eşdeğer işaret akış grafları

3.2.2. Alt Anahtarlı Kapasite Devreleri

Bu bölümde, temel kafes hücrelere ilişkin işaret akış graflarında görülen, alt işaret-akış grafları, bunları gerçekleyen alt aktif anahtarlı kapasite devreleri ve alt devrelerin transfer fonksiyonları verilmiştir. Transfer fonksiyonu bulunurken, işlemsel kuvvetlendiricilerin giriş düğümlerine ilişkin, düğüm-yük denklemleri yazılmış ve düzenlenmiştir.

Temel kafes hücrede bulunan z^{-1} kazançlı graf elemanını gerçekleyen devreler Şekil 3.7'de verilmiştir.



Şekil 3.7. Birim gecikmeye ilişkin
a) İşaret-akış grafi ve eşdeğer graf
b) ,c) Birim gecikmeyi sağlayan devreler

Şekil 3.7.b.'deki devrenin düğüm-yük denklemleri, e ve o fazı için, yazılırsa aşağıdaki denklemler elde edilir.

$$C_2 \cdot (V_n^e - V_2^e) - z^{-1/2} \cdot [C_2 \cdot (V_n^o - V_2^o)] = 0 \quad (3.6.a)$$

$$[C_1 \cdot V_n^o + C_2 \cdot (V_n^o - V_2^o) + C_3 \cdot V_n^o] - z^{-1/2} \cdot [-C_1 \cdot V_1^e + C_2 \cdot (V_n^e - V_2^e) + C_3 \cdot V_2^e] = 0 \quad (3.6.b)$$

(3.6) denklemleri (3.1.a) tanım bağıntıları kullanılarak yeniden düzenlenirse,

$$\frac{V_2^e}{V_1^e} = \frac{C_1 \cdot z^{-1}}{C_1 - (C_2 - C_3) \cdot z^{-1}} \quad (3.7)$$

elde edilir. $C_1 = C_2 = C_3 = C$ seçilirse,

$$V_2^e = z^{-1} \cdot V_1^e \quad (3.8)$$

bulunur. Benzer yöntemle, Şekil 3.7.c.'deki devrenin düğüm yük denklemleri yazılarak düzenlenirse,

$$V_2^e = \frac{C_1}{C_2} \cdot z^{-1/2} \cdot V_1^o \quad (3.9)$$

bulunur. Burada giriş işareti özel olarak,

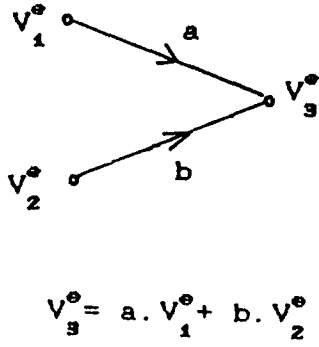
$$V_2^o = z^{-1/2} \cdot V_1^e \quad (3.10)$$

ve $C_1 = C_2 = C$ şeklinde seçilirse,

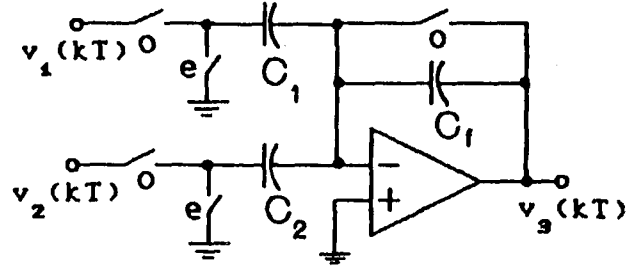
$$V_2^e = z^{-1} \cdot V_1^e \quad (3.11)$$

elde edilir.

Aşağıdaki şekillerde, temel kafes hücreye ilişkin düzenlenmiş işaret akış graflarında bulunan alt işaret akış grafları, bunları gerçekleyen alt anahtarlı kapasite devreleri ve bunlara ilişkin transfer fonksiyonları verilmiştir. Bazı devrelerin istenen transfer fonksiyonunu sağlaması için, giriş işaretlerinin özel olarak seçilmesi gerekmektedir. Bu tip işaretler, ilgili şeklin altında belirtilmiştir.



(a)



(b)

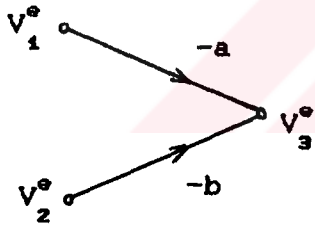
Şekil 3.8 Toplama devresine ilişkin a)işaret-akış grafi b)işaret-akış grafini gerçekleyen devre

$$V_k^e = z^{-1/2} \cdot V_k^o, k=1,2. \quad (3.12)$$

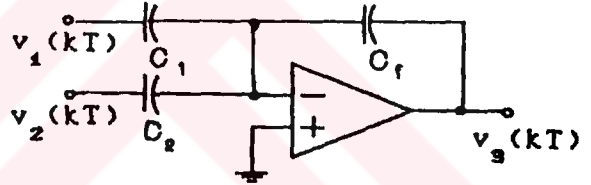
(3.12) koşulu altında, Şekil 3.8'deki devrenin transfer fonksiyonu;

$$V_3^e = -\frac{C_1}{C_f} \cdot V_1^e + \frac{C_2}{C_f} \cdot V_2^e \quad (3.13)$$

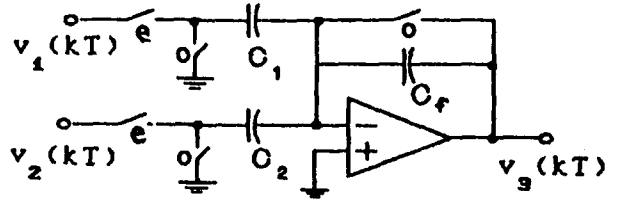
şeklindedir.



(a)



(b)



(c)

Şekil 3.9 Negatif kazançlı toplama devresine ilişkin a) işaret-akış grafi b), c) işaret-akış grafini gerçekleyen devreler

Şekil 3.9.b. 'deki devrede,

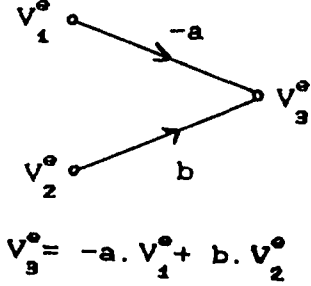
$$V_3 = -\frac{C_1}{C_f} \cdot V_1 - \frac{C_2}{C_f} \cdot V_2 \quad (3.14)$$

eşitliği sağlanmaktadır.

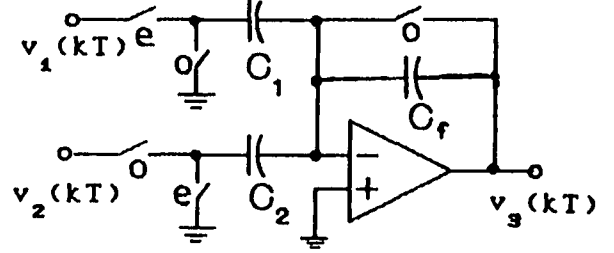
Şekil 3.9.c. 'deki devrenin transfer fonksiyonu,

$$V_3^e = - \frac{C_1}{C_f} V_1^e - \frac{C_2}{C_f} V_2^e \quad (3.15)$$

elde edilir. Şekil 3.9.b ve c'deki devrelerde giriş işaretleri için herhangi bir koşul yoktur.



(a)



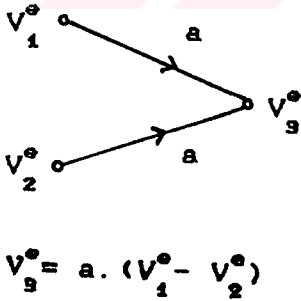
(b)

Şekil 3.10 Toplama devresine ilişkin a)işaret-akış grafi b)İşaret-akış grafiğini gerçekleyen devre

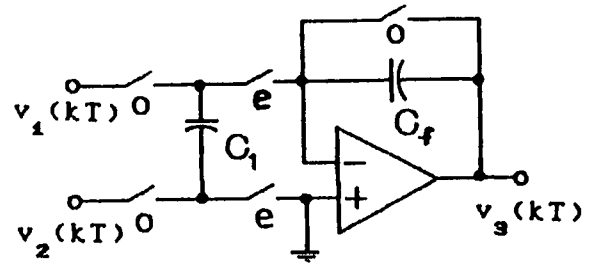
$$V_2^e = z^{-1/2} V_2^o \quad (3.16)$$

şartı sağlanmak üzere, Şekil 3.10.b. 'deki devrenin transfer fonksiyonu (3.17)'de verilmiştir.

$$V_3^e = - \frac{C_1}{C_f} V_1^e + \frac{C_2}{C_f} V_2^e \quad (3.17)$$



(a)



(b)

Şekil 3.11 Fark devresine ilişkin a)işaret-akış grafi b)İşaret-akış grafiğini gerçekleyen devre

V_1 ve V_2 gerilimleri (3.12)'yi sağlamak koşuluyla,

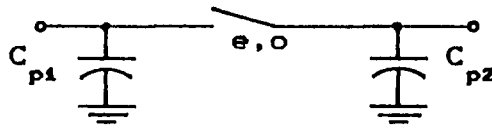
$$V_3^e = \frac{C_1}{C_f} (V_2^e - V_1^e) \quad (3.18)$$

elde edilir.

3.2.3. Aktif Anahtarlı Kapasite Devresi Gerçeklemede Karşılaşılan Temel Sorunlar

Pratik gerçeklemeye yönelik aktif anahtarlı kapasite devreleri tasarımlarında karşılaşılan temel sorunlar olarak, parazitik kapasiteler, offset problemi, kutuplama problemi, işlemsel kuvvetlendiricilerin ideal olmaması ve saat işaretinin bozucu etkisi (clock feedthrough) gösterilebilir. Bu tezde, parazitik kapasite, offset, kutuplama ve saat işaretinin bozucu etkisi ele alınarak giderilmeye çalışılmıştır.

Aktif anahtarlı kapasite devrelerinde kullanılan anahtar elemanları MOS tranzistor kullanılarak gerçekleştirilebilmektedir. Bu elemanlar, kapalı konumda çok küçük değerli ($\cong 80 \Omega$), açık konumda çok büyük değerli ($\cong 10^{10} \Omega$) direnç elemanı gibi davranmaktadır [7]. Anahtar elemanlarının gerçekleştirilmesi sırasında ortaya çıkan bir sorun da, parazitik kapasitelerdir. Bu parazitik kapasiteler kaynak (source) ve savak (drain) ile toprak arasında yada kaynak ve savak ile geçit (gate) arasında oluşmaktadır. Bunların değerleri 0,02 pF ile 0,005 pF arasında değişmektedir [7]. Kaynak ve savak ile toprak arasındaki parazitik kapasiteler Şekil 3.12'deki gibi gösterilebilir.



Şekil 3.12 Anahtar elemanı ve parazitik kapasiteleri

Anahtarlı kapasite devrelerinin, parazitik kapasiteler ile beraber yapılan, analizinde, her anahtarın iki ucuna Şekil 3.12'de görüldüğü gibi, parazitik kapasiteler konarak düğüm denklemleri yazılır. Bu kapasitelerin bazıları, gerilim kaynağı, işlemsel kuvvetlendiricinin giriş yada çıkış düğümlerine paralel gelebilir ki, bu durumda bu kapasitelerin yük değişimi sıfır olduğundan, bunların transfer fonksiyonuna etkisi yoktur [8]. Parazitik kapasitelerden

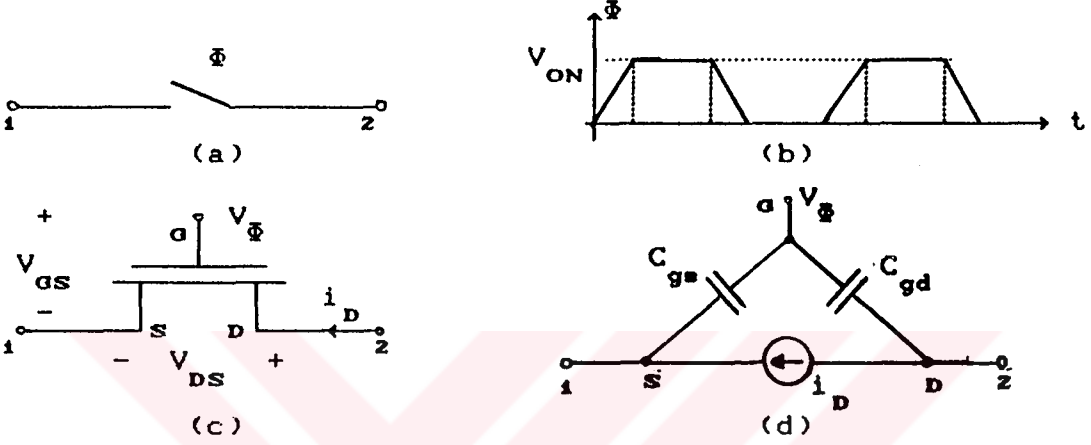
etkilenmeyen (stray insensitive, parasitic free) devre tasarımı, bu parazitik kapasitelerin transfer fonksiyonuna olan etkisini yok etmeye yöneliktir. Bu amaçla, literatürde çeşitli yöntemler bulmak mümkündür [8], [11], [12], [13].

Tezde ele alınan devreler bu yönleriyle incelendiğinde, Şekil 3.7.b.'deki gecikme devresi haricindeki diğer tüm devrelerin, parazitik kapasitelerden etkilenmediği görülür. Şekil 3.7.b.'deki alt devre yerine de, Şekil 3.7.c.'deki parazitik kapasitelerden etkilenmeyen gecikme devresi kullanılmıştır. Bu devrenin bir avantajı da "offset" kompanzasyonlu olmasıdır.

Kutuplama, işlemsel kuvvetlendiricilerin doğru akım (D.C.) şartlarının sağlanarak, devrenin lineer olarak çalışması bakımından oldukça önemlidir. İşlemsel kuvvetlendiricili devrelerde doğru akım şartları sağlanmadığı takdirde, işlemsel kuvvetlendirici açık çevrimde çalışır ve çıkış (+) yada (-) besleme geriliminde olur. İşlemsel kuvvetlendiricili devrelerde kutuplama, geribesleme yardımıyla yapılabilir [14]. Geribeslemeye konan direnç, işlemsel kuvvetlendiricinin D.C. olarak kutuplanmasını sağlar. Tezde verilen anahtarlı kapasite devrelerinde, Şekil 3.9.b'deki yapı hariç, kutuplama sorunu yoktur. Çünkü, geribesleme yolu üzerindeki anahtarlama direnç etkisi gösterdiğinden, işlemsel kuvvetlendiricinin D.C. kutuplamasını sağlar. Şekil 3.9.b.'deki yapı ise, sadece kapasitelerden oluştuğundan, işlemsel kuvvetlendirici kutuplanamaz ve açık çevrimde çalışır. Bu nedenle, pratik gerçekleştirme sırasında, geribesleme kapasitesine (C_f) paralel olarak, filtrelemeyi etkilemeyecek, büyük değerli bir direnç konarak, devrenin kutuplanması sağlanabilir. Ancak MOS tümdevre tekniğiyle gerçekleştirilen dirençler özellikle büyük değerli olanlar, anahtar ve kapasitelerin gerçeklemelerine göre, tümdevrede oldukça büyük yer kaplamaktadırlar ki, bu da gerçekleştirilecek devrenin küçük bir alanda gerçekleştirilmesini engeller [15]. Diğer alt devrelere göre eleman sayısının az olmasına

rağmen, açıklanan olumsuz yönü nedeniyle, bu yapı tasarımında kullanılmayacaktır.

Anahtarlı kapasite devrelerinin pratik olarak gerçekleştirilmesinde karşılaşılan önemli bir sorun da, saat işaretinin bozucu etkisidir (clock feedthrough). Analog anahtarların gerçekleştirilmesinde, en basit yöntem MOS teknolojiyle gerçekleştirilen tek bir MOSFET elemanıdır (Şekil 3.13).



Şekil 3.13 a) Anahtar elemanı b) Kontrol işareti
c) Anahtar olarak kullanılan MOSFET
d) MOSFET'in eşdeğer modeli

MOSFET'in kapı gerilimi (V_{Φ}) yeteri kadar yüksek bir değere ulaştığında (NMOS için pozitif, PMOS için negatif), anahtar açık (on) konumuna gelecek ve i_D akımı, bu iki düğüm arasındaki gerilim farkıyla (V_{DS}) orantılı olarak, "2" düğümünden "1" düğümüne doğru akacaktır. Genel olarak, kapı gerilimi (V_{Φ}), "1" ile "2" nolu düğümler arasındaki gerilim 1V yada daha küçük olduğunda, 5-15V arasında olacak şekilde seçilir ve bu durumda MOSFET lineer bölgede çalışmaktadır. Bu durumda i_D akımı,

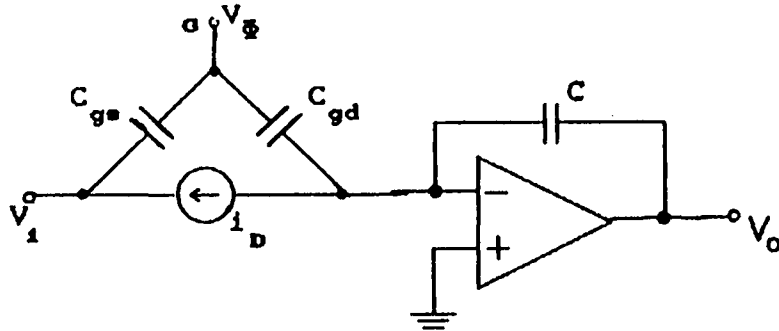
$$i_D = k \cdot [2 \cdot (V_{GS} - V_T) \cdot V_{DS} - V_{DS}^2] \quad (3.23)$$

şeklinde ifade edilebilir [13]. Bu ifadede k, MOSFET'in fiziksel parametresidir. $|V_{GS} - V_T| \gg |V_{DS}|$ ise MOSFET lineer direnç gibi davranır ve değeri,

$$R_{ON} = \frac{1}{2 \cdot k \cdot (V_{GS} - V_T)} \quad (3.24)$$

dir. (Bu yaklaşıklık, anahtar kapalı (off) durumda iken yada açık-kapalı durumlar arasındaki geçici durumlarda yapılamaz.) R_{ON} direncinin sıfırdan farklı olması nedeniyle anahtara bağlı kapasitif yükün dolup-boşalma süresi sıfırdan farklı olmaktadır. MOSFET'te i_D kanal akımına ek olarak, MOS'un geçici durum cevabının etkili olduğu, kapasitif akımlar söz konusudur. MOSFET anahtar elemanı olarak kullanıldığında, "clock feedthrough" etkisini yaratacak iki önemli kapasite vardır. Bunlar şekil 3.13.d.'de gösterilen, geçit ile savak arasındaki C_{gd} ve geçit ile kaynak arasındaki C_{gs} kapasitesidir. Genelde MOS anahtarların iki ucuna bağlı olan kapasitif yükler nedeniyle, C_{gd} ve C_{gs} kapasiteleri gerilim bölücü gibi davranmaktadır. "1" ucuna gelen geçit geriliminin parazitik etkisi $C_{gd}/(C_{gd}+C_2)$, "2" ucuna gelen geçit geriliminin parazitik etkisi $C_{gs}/(C_{gs}+C_1)$ dir. (Burada C_1 ve C_2 , "1" ve "2" uçlarına bağlı kapasitif yüklerdir.) Örnek olarak, $C_1=C_2=2$ pF ve tipik değerleri $C_{gs}=C_{gd}=0.02$ pF, $V_{\Phi}=10$ V olsun. Bu durumda, saat işaretinin bozucu etkisi olarak v_1 ve v_2 düğüm gerilimlerinde 0.1 V'luk parazitik bir etki görülecektir [7].

Genel olarak, anahtarlı kapasite devrelerinde, anahtarın uçlarından bir tanesi ("1" yada "2" nolu uç) görünürde toprak ucudur (Şekil 3.14).

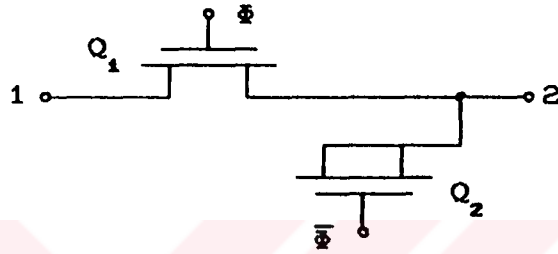


Şekil 3.14 İşlemsel kuvvetlendircili devrede "feedthrough"

V_{Φ} 'nin V_o 'ya etkisi incelenmek istenirse, V_{Φ} 'nin 0 V' tan V_{on} değerine ulaşınca kadar geçen sürede, "2" nolu düğüme doğru olan yük aktarımı ($C_{gd} \cdot V_{on}$) değeri kadardır. Yukarıdaki sayısal değerler kullanılırsa 0.2 pC'luk bir yük

aktarımı olur. Bu yük aktarımı da geribesleme kapasitesi ($C=0.2 \text{ pF}$) üzerinden çıkışta etkili olur ve çıkışta $0.2\text{pC}/2\text{pF} = 0.1 \text{ V}$ 'luk bir gerilim yaratır ki, buda oldukça büyük bir değerdir.

Birçok uygulamada bu parazitik etki önemlidir. Bu etkiyi yok etmek amacıyla, anahtar olarak kullanılan MOSFET ile aynı tipte bir MOSFET elemanıyla Şekil 3.16'daki gibi bir yapı kullanılır. Şekil 3.15'te görülen Φ ve $\bar{\Phi}$ kontrol işaretleri Şekil 3.16'daki gibidir



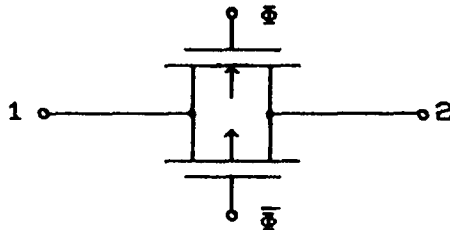
Şekil 3.15 Yardımcı (dummy) transiztor yapısı



Şekil 3.16 "Dummy" transiztorların kontrol işaretleri

Burada "2" nolu düğüme doğru olan "feedthrough", her iki MOS'tan gelen ve ters işaretli "feedthroughlar" ile yok edilmektedir. Bu yapılarıdaki Q_2 MOS'una yardımcı (dummy) transiztor denmektedir ve Q_1 ile aynı tip olmasına rağmen, kanal genişliği Q_1 'e göre 1/2 oranında küçüktür.

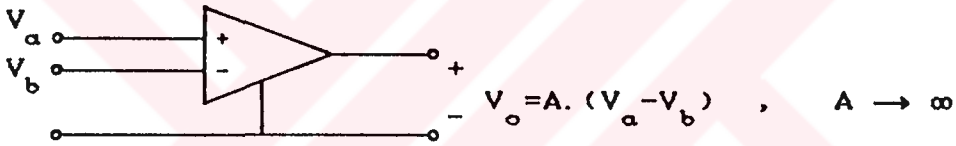
Diğer bir yöntem de, eğer mümkünse, birbirinin eşleniği olan iki MOS (NMOS ve PMOS) kullanmaktır [7]. (Şekil 3.17)



Şekil 3.17 Eşlenik tranzistor ile gerçekleştirilen anahtar

MOS'un fiziksel yapısı gereği, geçit ile kaynak arasındaki C_{gs} kapasitesinin kanal yükünü tutan ve C'_{gs} olarak gösterilen, lineer olmayan bir bileşeni vardır. Bu nedenle, saat işaretinin bozucu etkisini tamamıyla ortadan kaldırmak oldukça zordur. Anahtar açık duruma (on) geldiği zaman, geçit geriliminin etkisiyle, alt yüzeydeki (substrate) yük taşıyıcılar, kaynak ile savak arasındaki bölgeye toplanarak iletim sağlarlar. Anahtar kapalı duruma (off) getirildiği zaman, bu taşıyıcıların bir kısmı savak, bir kısmı da kaynağa doğru hareket etmektedir. Bu olay, daha önce anlatılan parazitik etki gibi, çıkışa yada düğümlere olumsuz yönde etki eder.

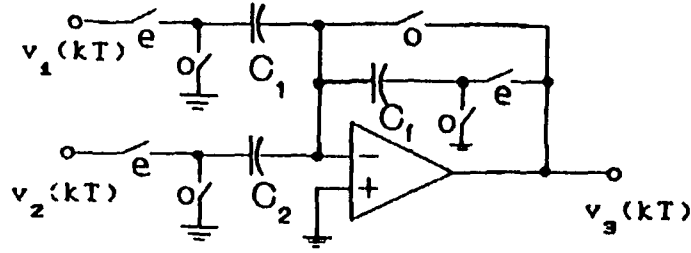
Bu çözümler, devrenin gerçekleştirilmesi (process) aşamasında uygulandığından, burada tasarım aşamasında gösterilmeyecektir.



Şekil 3.18 İdeal işlemsel kuvvetlendirici

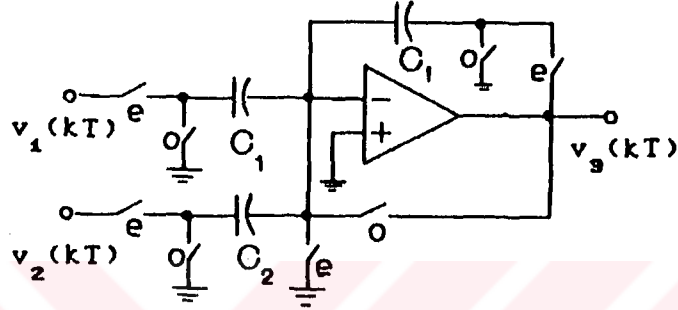
Şekil 3.18'de görülen ideal işlemsel kuvvetlendiricinin tanım bağıntısı gereği, $V_a = V_b$ ise $V_o = 0$ olmalıdır. Fakat, pratik gerçeklemelerde $V_a = V_b$ olsa bile, V_o çıkış gerilimi sıfırdan farklı olabilmektedir. Sıfırdan farklı olan bu gerilime "offset" gerilimi denir. Offset gerilimi, kazançla doğrudan orantılı olduğu sürece, lineer çalışma bölgesinde, çıkış gerilimini sıfır yapan fark girişi olarak tanımlanabilir. Değer olarak, MOS işlemsel kuvvetlendiriciler için, bu gerilim 5-15 mV mertebesinde [7].

İşlemsel kuvvetlendiricinin çıkışında görülen offset gerilimini yok etmek için çeşitli yöntemler önerilmiştir [7],[11]. Bu etkiyi yok edecek şekilde gerçekleştirilmiş, istenen transfer fonksiyonlarını sağlayan devreler Şekil.19, 20, 21 ve 22'de gösterilmiştir. Offset kompensasyonu yapılmış diğer tür bir gecikme devresi de Şekil 3.7.c'de verilmişti.



Şekil 3.19 Offset kompanzasyonlu toplama devresi

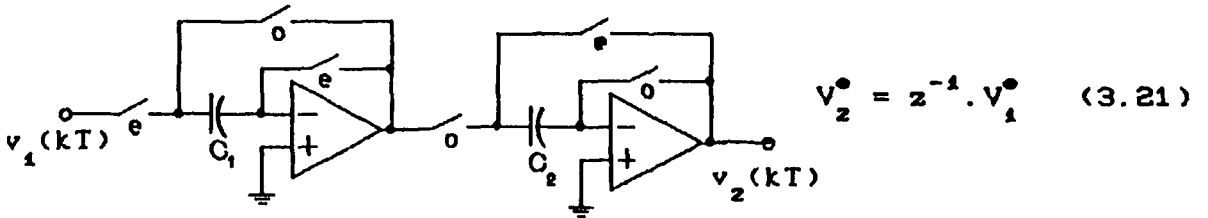
$$v_3^e = -\frac{C_1}{C_f} \cdot v_1^e - \frac{C_2}{C_f} \cdot v_2^e \quad (3.19)$$



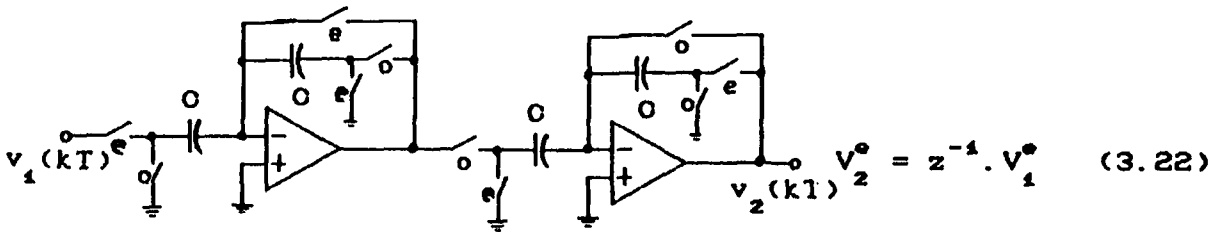
Şekil 3.20 Offset kompanzasyonlu toplama devresi

$$v_3^o = z^{-1/2} \cdot v_3^e \quad (3.20.a)$$

$$v_3^e = -\frac{C_1}{C_3} \cdot v_1^e - \frac{C_2}{C_3} \cdot v_2^e \quad (3.20.b)$$



Şekil 3.21 Offset kompanzasyonlu gecikme devresi



Şekil 3.22 Offset kompanzasyonlu gecikme devresi

3.2.4. İŞARET-AKIŞ GRAFLARI ve ANAHTARLI KAPASİTE DEVRELERİ İLE GERÇEKLENMELERİ

Bu bölümde, temel kafes hücreye ilişkin işaret-akış grafları, Bölüm 3.2.2'de verilen alt anahtarlı kapasite devreleri kullanılarak gerçekleştirilmiş ve bu devrelere ilişkin transfer fonksiyonları bulunarak, tasarım eşitlikleri ve işaret-akış graflarındaki dal kazançları yardımıyla eleman değerleri belirlenmiştir. Verilen transfer fonksiyonlarındaki tüm işaretler "e" fazında örneklenmiş olup, bu durum transfer fonksiyonunda ayrıca belirtilmeyecektir. Ayrıca, devrelerin eleman dağılımı (element spread), toplam kapasitesi, eleman sayısı ve devre dinamikliği (dynamic range) incelenerek, bunların en avantajlısı seçilmeye çalışılmıştır. Bu sonuçlar, verilen eleman değerlerine göre bulunarak, bölüm sonunda olarak verilmiştir. Devrelerin duyarlılık incelemeleri ise, Bölüm 5'te verilecektir.

Şekil 3.5.b'deki işaret akış grafini gerçekleyen devre Şekil 3.23'te verilmiştir. Devre, offset kompanzasyonlu ve parazitik kapasitelerden etkilenmeyen tasarım yöntemlerine göre incelenmiştir.

Şekil 3.23'teki devreye ilişkin düğüm-yük denklemleri yazılarak, düzenlenirse, devrenin transfer fonksiyonu $G_m(z)$,

$$G_{m-1}(z) = \frac{V_o^{(m-1)}}{V_i^{(m-1)}} \quad (3.25)$$

olmak üzere,

$$G_m(z) = \frac{V_o^{(m)}}{V_i^{(m)}} = \frac{\frac{C_1 \cdot C_3}{C_5 \cdot C_6} + \frac{C_1 \cdot C_4}{C_5 \cdot C_6} \cdot z^{-1} \cdot G_{m-1}(z)}{1 + \frac{C_2}{C_5} \cdot z^{-1} \cdot G_{m-1}(z)} \quad (3.26)$$

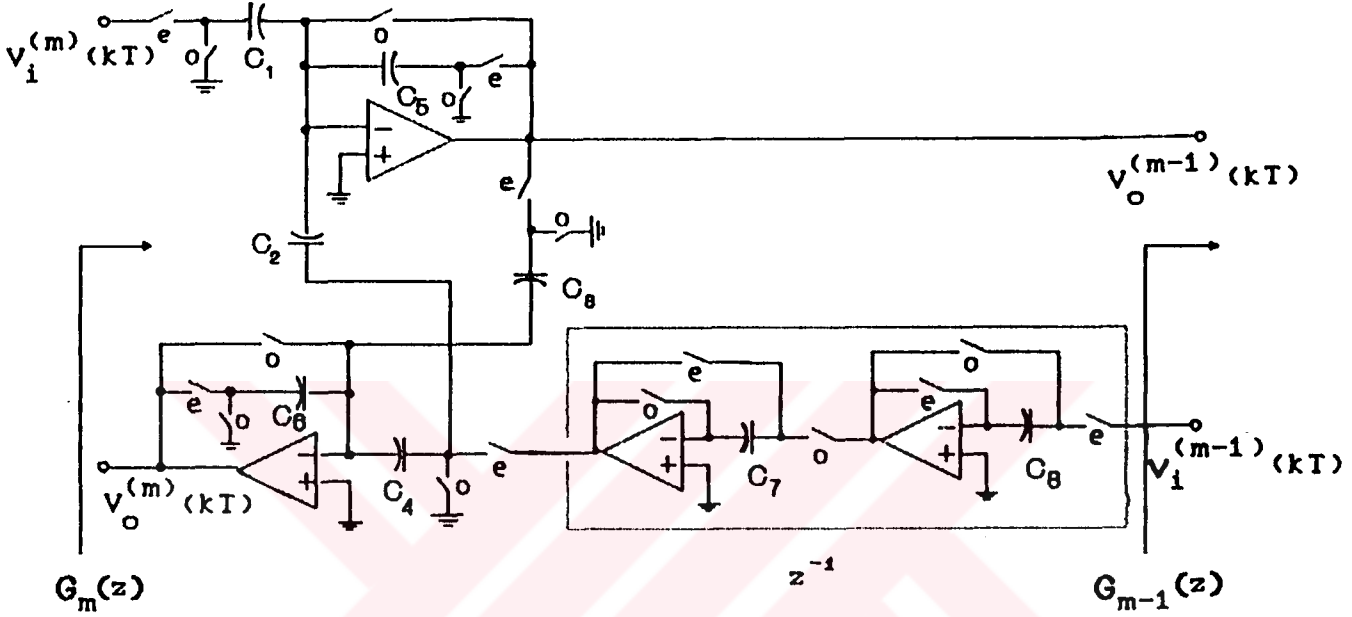
olarak bulunur. (2.20) eşitliği, $G_m(z)$ ile $G_{m-1}(z)$ arasındaki bağıntıyı göstermektedir. (2.20) ile (3.26) 'nın sağ taraflarındaki katsayılar eşitlenirse, tasarım eşitlikleri olarak,

$$\frac{C_1 \cdot C_3}{C_5 \cdot C_6} = k_m$$

$$\frac{C_2}{C_5} = k_m$$

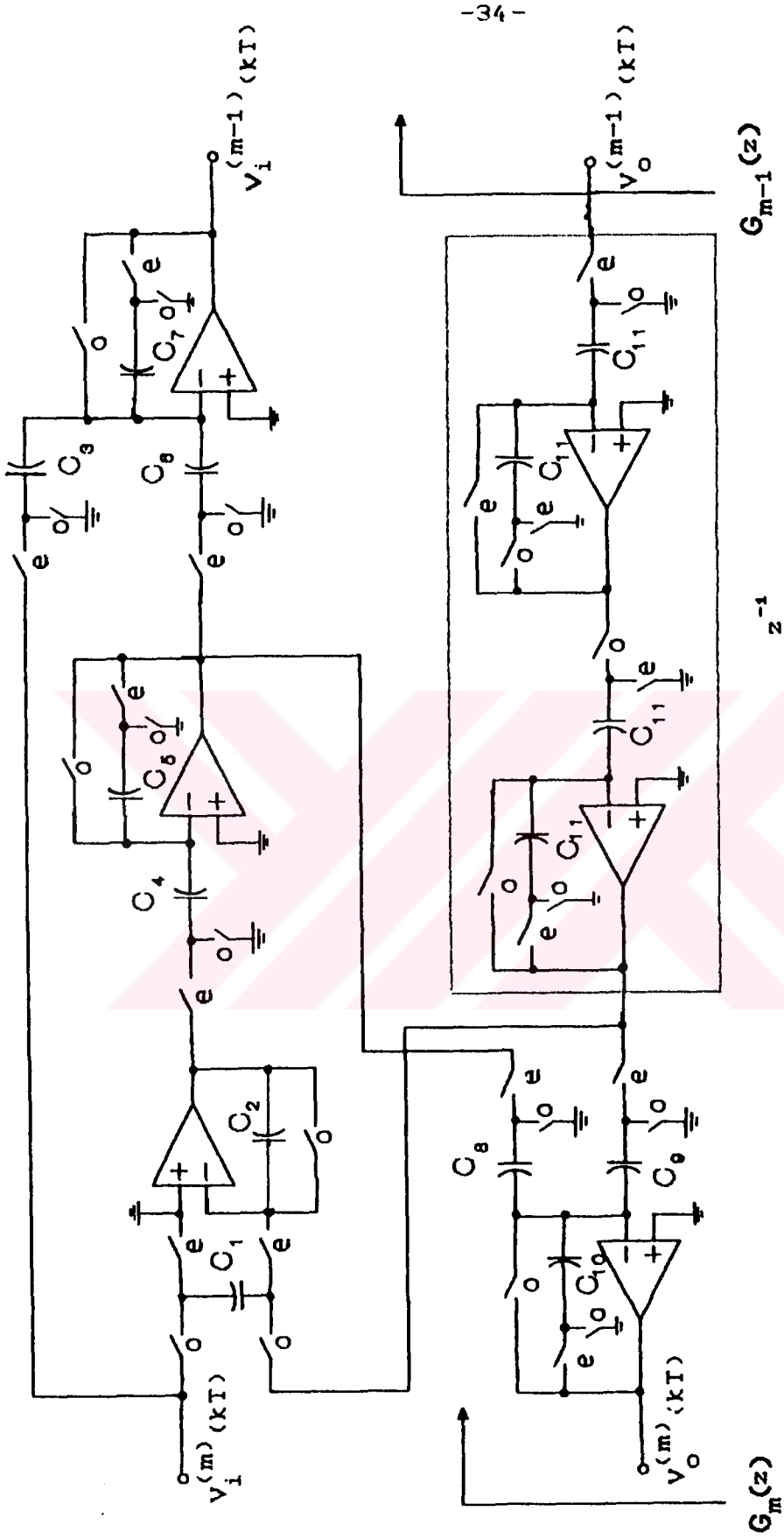
$$\frac{C_1 \cdot C_4}{C_5 \cdot C_6} = 1$$

bulunur. Bu eşitliklerde $C_1 = C_3 = C_6 = C$ olarak seçilirse, $C_2 = C_5 = k_m \cdot C$, $C_4 = C$ elde edilir. C_7 ve C_8 transfer fonksiyonunda görünmediğinden değerleri keyfi olarak $C_7 = C_8 = C$ seçilebilir.



Şekil 3.23. İki çarpıcılı temel kafes hücreyi gerçekleyen devre

Şekil 3.6.b'deki işaret-akış grafini gerçekleyen devre Şekil 3.24'te verilmiştir. Bu devrenin ilgili işaret-akış grafinin ait transfer fonksiyonunu sağladığı, düğüm-yük denklemleri yazılarak gösterilebilir. Ancak bulunan transfer fonksiyonu oldukça karmaşıktır ve devrede oldukça fazla sayıda eleman kullanıldığından, gerçeklemeye pek uygudur. Ayrıca, devrenin istenen transfer fonksiyonunu sağlaması için giriş işaretlerinin (3.12) şartını sağlaması gerekir ki, bu eleman sayısını arttırdığından gerçeklemeye elverişli değildir. Bu nedenlerle, devre gerçeklemede kullanılmayacağından, transfer fonksiyonu da verilmeyecektir.



Şekil 3.24 Tek çarpıcılı temel kafes hücreyi Şekil 3.5.b'deki
işaret-akış grafinı göre gerçekleyen devre

Şekil 3.25'deki devrenin transfer fonksiyonu, aşağıda verilmiştir.

$$G_m(z) = \frac{A + B \cdot C(z) \cdot G_{m-1}(z)}{1 + D \cdot C(z) \cdot G_{m-1}(z)} \quad (3.27.a)$$

$$A = \frac{C_1 C_4 C_{10}}{C_3 C_5 C_9}, \quad B = \frac{C_2 C_4 C_8 C_{10} - C_1 C_4 C_6 C_{11} + C_3 C_5 C_8 C_{11}}{C_3 C_5 C_7 C_9}$$

$$C(z) = \frac{C_{14} \cdot z^{-1}}{C_{19} - (C_{19} - C_{12}) \cdot z^{-1}}, \quad D = \frac{C_2 C_4 C_6}{C_3 C_5 C_7}$$

Şekil 3.25'teki devrenin, Şekil 3.6.c'deki işaret-akış grafini gerçeklemesi için $C_{12} = C_{19} = C_{14}$ seçilmelidir. Bu durumda, A, B ve D parametreleri yukarıda belirtildiği gibi olmak üzere, transfer fonksiyonu aşağıdaki gibidir.

$$G_m(z) = \frac{A + B \cdot G_{m-1}(z)}{1 + D \cdot G_{m-1}(z)} \quad (3.27.b)$$

Katsayıları eşleştirme yöntemiyle (2.20) ile (3.27.b)'nin sağ tarafları eşitlenerek tasarım eşitlikleri kurulursa,

$$A = \frac{C_1 C_4 C_{10}}{C_3 C_5 C_9} = k_m, \quad D = \frac{C_2 C_4 C_6}{C_3 C_5 C_7} = k_m$$

$$B = \frac{C_2 C_4 C_8 C_{10} - C_1 C_4 C_6 C_{11} + C_3 C_5 C_8 C_{11}}{C_3 C_5 C_7 C_9} = 1$$

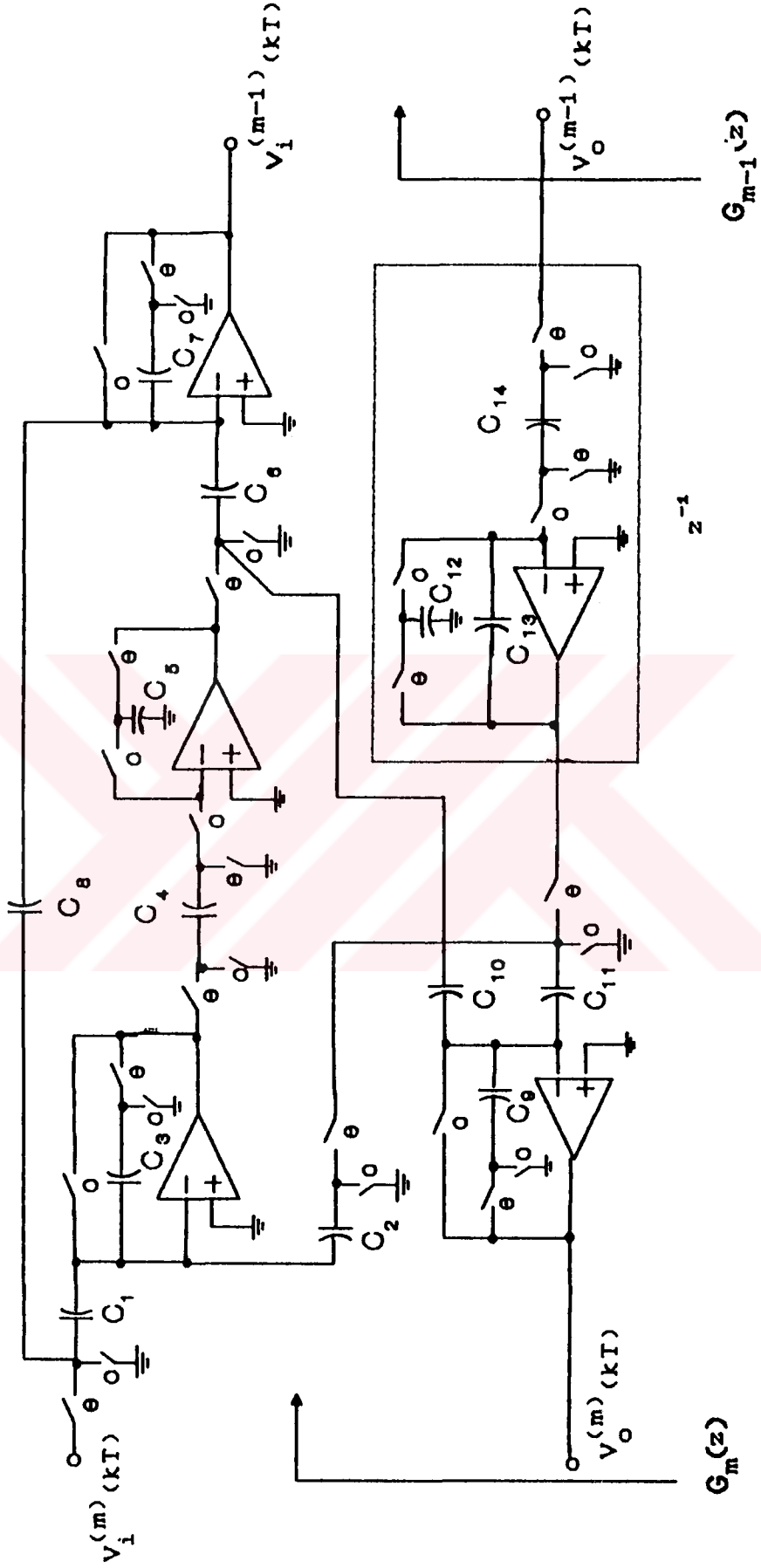
elde edilir. Tasarım eşitlikleri ve işaret-akış grafindeki dal kazançları kullanılarak,

$$C_1 = C_2 = C_3 = C_5 = C_7 = C_9 = C_{10} = C_{11} = C \text{ seçilirse}$$

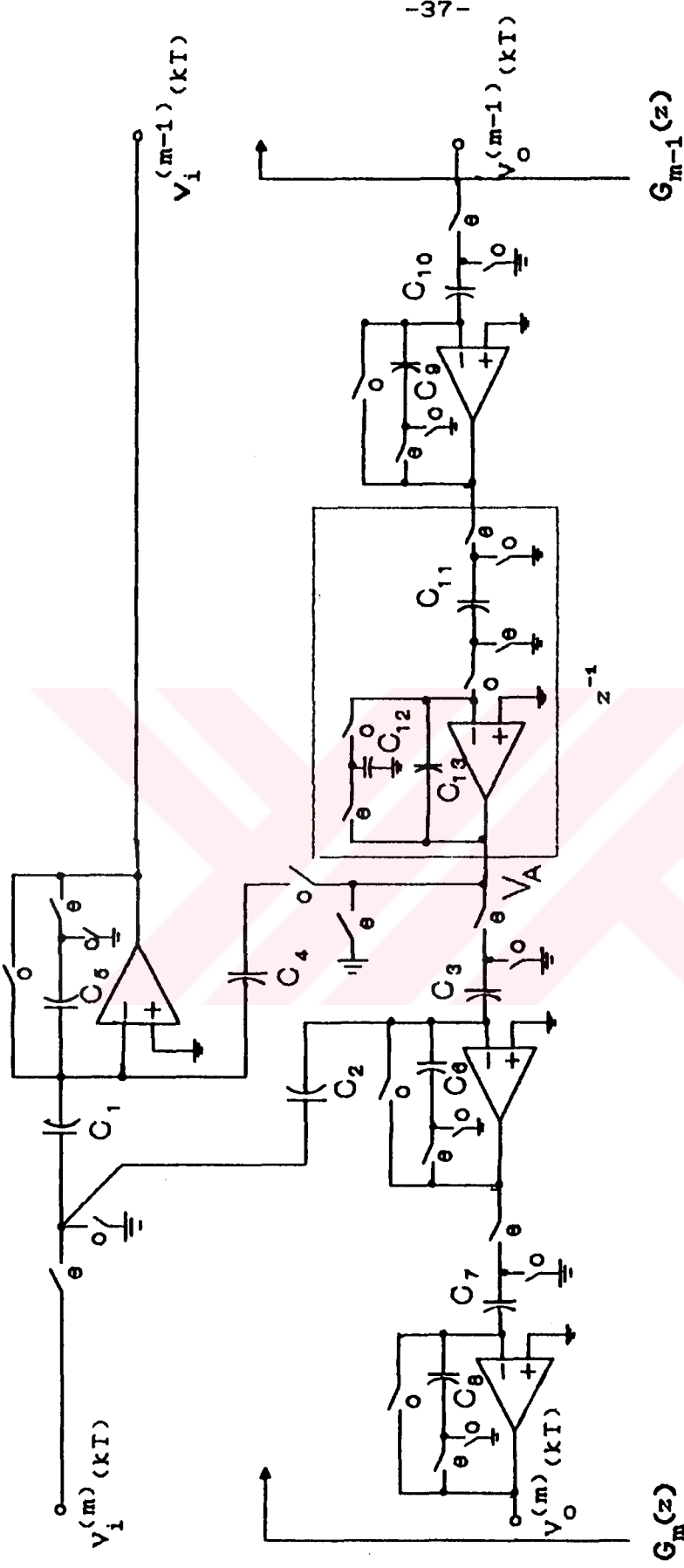
$$C_4 = k_m \cdot C \text{ ve } C_6 = C_8 = C \text{ bulunur.}$$

Şekil 3.6.d'deki işaret-akış grafini gerçekleyen devre Şekil 3.26'da verilmiştir. Bu devrenin transfer fonksiyonu

$$V_A^o = z^{-1/2} \cdot V_A^o \quad (3.28)$$



Şekil 3.25 Tek çarpıcı temel kafes hücreyi Şekil 3.6.c'deki
işaret-akış grafiğine göre gerçekleyen devre



Şekil 3.26 Tek çarpıcı temel kafes hücreyi Şekil 3.6.d'deki
işaret-akış grafına göre gerçekleyen çevre

koşulunu sağlamak üzere ki, gecikme devresi olarak kullanılan Şekil 3.7.b'deki devre bunu sağlamaktadır, ve $C_{11} = C_{12} = C_{13}$ olmak şartıyla,

$$G_m(z) = \frac{\frac{C_2 C_7}{C_5 C_8} + \frac{C_1 C_9 + C_2 C_4}{C_5 C_6} \cdot \frac{C_7 C_{10}}{C_8 C_9} \cdot z^{-1} \cdot G_{m-1}(z)}{1 + \frac{C_4 C_{10}}{C_5 C_9} \cdot z^{-1} \cdot G_{m-1}(z)} \quad (3.29)$$

dır. Tasarım eşitlikleri olarak

$$\frac{C_2 C_7}{C_5 C_8} = k_m, \quad \frac{C_4 C_{10}}{C_5 C_9} = k_m, \quad \frac{C_1 C_9 + C_2 C_4}{C_5 C_6} \cdot \frac{C_7 C_{10}}{C_8 C_9} = 1$$

bulunur. Tasarım eşitlikleri ve işaret-akış grafiindeki dal kazançları kullanılarak,

$C_7 = C_8$, $C_9 = C_{10}$, $C_5 = C_6 = C$, $C_9 = (1-k_m) \cdot C$ seçilirse, $C_1 = (1+k_m) \cdot C$ ve $C_2 = C_4 = k_m \cdot C$ elde edilir.

Ayrıca iki çarpıcılı temel kafes hücreyi, Gregorian, R. ve Temes, G. tarafından önerilen (Şekil 3.19) alt devre [7] kullanılarak, gerçekleyen farklı bir devre Şekil 3.27'de verilmiştir. Bu devrenin transfer fonksiyonu,

$$G_m(z) = \frac{\frac{C_1 C_5}{C_3 C_7} + \frac{C_1 C_6}{C_3 C_7} \cdot z^{-1} \cdot G_{m-1}(z)}{1 + \frac{C_2}{C_3} \cdot z^{-1} \cdot G_{m-1}(z)} \quad (3.30)$$

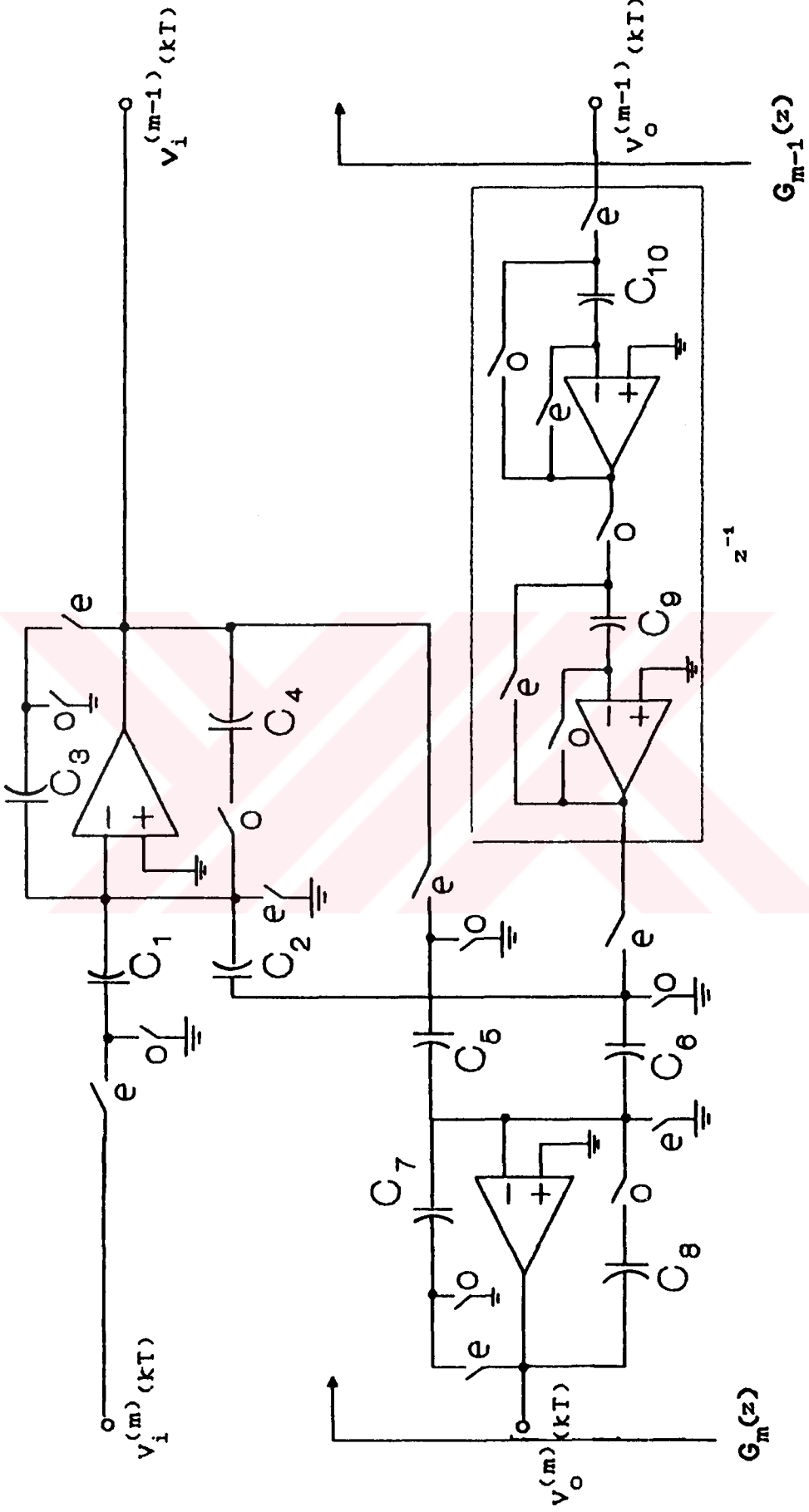
şeklindedir. Tasarım eşitlikleri aşağıdaki gibidir.

$$\frac{C_1 C_5}{C_3 C_7} = k_m, \quad \frac{C_2}{C_3} = k_m, \quad \frac{C_1 C_6}{C_3 C_7} = 1$$

Tasarım eşitlikleri ve işaret-akış grafiindeki dal kazançları kullanılarak eleman değerleri belirlenirse,

$C_1 = C_3 = C_6 = C_7 = C$, $C_2 = C_5 = k \cdot C$ bulunur.

C_4 , C_8 , C_9 , C_{10} transfer fonksiyonunda görünmediğinden bunların değerleri de "C" olarak seçilebilir.



Şekil 3.27 İki çarpıcı temel kafes hücreyi Şekil 3.5.b'deki
işaret-akış grafinin göre gerçekleyen devre

Devre sentezi ve gereklenmesinde zerinde nemle durulması gereken konuların bařında, duyarlılık, eleman daėılımı, toplam kapasite, eleman sayısı ve dinamiklik gelmektedir. Sentezden gerekleme ařamasına geiřte, adı geen hususların optimal olarak gereklenmesi gerekmektedir. nk bunlar devrelerin performansını belirleyen nemli noktalarlardır. Burada verilen devrelerin bu ynlerden, duyarlılık konusu ayrı bir blm olarak ele alınmıřtır, inceleme si yapılmıřtır. Sonuların belirlenmesinde, eleman deėerleri olarak tasarım eřitlikleri ve iřaret-akıř grafları yardımıyla bulunan deėerler kullanılmıřtır.

		řekil 3.23	řekil 3.25	řekil 3.26	řekil 3.27
Eleman Daėılımı ($\frac{C_{max}}{C_{min}}$)	C_{max}	C	C	$(1+k_m).C$	C
	C_{min}	$k_m.C$	$k_m.C$	$k_m < 0.5, k_m.C$ $k_m > 0.5, (1-k_m).C$	$k_m.C$
	El. Daė.	$1/k_m$	$1/k_m$	$(1+k_m)/k_m$ $(1+k_m)/(1-k_m)$	$1/k_m$
Toplam Kapasite		$2C.(3+k_m)$	$C.(13+k_m)$	$C.(11+2.k_m)$	$2C.(4+k_m)$
Eleman Sayısı	OP. AMP.	4	5	5	4
	Kapasite	8	14	13	10
	Anahtar	18	29	28	20

Tablo 3.1. Devrelerin eleman daėılımı, toplam kapasite eleman sayısı.

Devrelerin dinamikliėini incelerken, devreleri ayrı ayrı incelemek yerine, dinamiklik tanımı gereėi, iřaret-akıř graflarını kullanmak daha elveriřli olacaktır. Dinamiklik, devrenin giriřine uygulanacak olan iřaretin genliėinin bir lsdr. Bir devrenin dinamikliėi yardımıyla, giriř iřaretinin alabileceėi deėerin st sınırı ařaėıdaki gibi tanımlanabilir [8]:

V_i , devrenin giriři,

V_k , $k=1,2,...,n$, k'ıncı iřlemsel kuvvetlendiricinin ıkıřı,

H_k , $k=1,2,\dots,n$, girişten, k 'inci işlemsel kuvvetlendiricinin çıkışına olan transfer fonksiyonu, (n tane İ.K. için)

ve V_g , besleme gerilimi olmak üzere, devrenin girişine uygulanacak işaretin üst sınırı,

$$|V_i|_{\max} = \min \left\{ \frac{V_g}{|H_1|_{\max}}, \frac{V_g}{|H_2|_{\max}}, \dots, \frac{V_g}{|H_n|_{\max}} \right\}$$

olmalıdır. Giriş işareti bu değeri aştığı takdirde, devredeki işlemsel kuvvetlendiricilerde biri veya birkaçı doymalı olarak çalışacak ve devre istenen şekilde davranmayacaktır.

Şekil 3.5'teki işaret-akış grafindeki işlemsel kuvvetlendirici çıkışlarına karşılık düşen noktaların girişe göre transfer fonksiyonları (H_k), Mason bağıntısı kullanılarak, genlikleri ve genliklerinin aldığı maksimum değerler hesaplanırsa aşağıdaki sonuçlar elde edilir. ($G_m(e^{j\Omega}) = e^{j\theta(\Omega)}$),

$$H_1 = \frac{V_o^m}{V_i^m} = G_m, \quad |H_1| = 1 \quad ; \quad H_4 = \frac{B}{V_i^m} = G_m, \quad |H_4| = 1$$

$$H_2 = \frac{A}{V_i^m} = \frac{k_m - G_m}{1 - k_m^2}, \quad |H_2| = \frac{\sqrt{1 - 2 \cdot k_m \cdot \cos\theta(\Omega) + k_m^2}}{1 - k_m^2}$$

$$H_3 = \frac{V_i^{m-1}}{V_i^m} = \frac{1 - k_m \cdot G_m}{1 - k_m^2}, \quad |H_3| = \frac{\sqrt{1 - 2 \cdot k_m \cdot \cos\theta(\Omega) + k_m^2}}{1 - k_m^2}$$

Bulunan genlik ifadelerinde $|H_2|$ ve $|H_3|$ maksimum değerlerini, $k_m < 1$ olduğundan, $\cos\theta(\Omega) = -1$ için alır. Bu durumda

$$|H_2|_{\max} = |H_3|_{\max} = \frac{1}{1 - k_m} > 1 \quad \text{dir.}$$

Buradan giriş işaretinin maksimum değeri olarak, yukarıdaki tanım gereği,

$$|V_i^m|_{\max} = V_g \cdot (1 - k_m) \quad \text{bulunur.}$$

Şekil 3.6.b'deki işaret-akış grafi için yukarıda hesaplanan transfer fonksiyonu, genlik ve genliğin maksimum

değeri hesaplanarak dinamiklik bulunursa aşağıdaki sonuçlar elde edilir.

$$H_1 = \frac{V_o^m}{V_i^m} = G_m, \quad |H_1| = 1; \quad H_2 = \frac{D}{V_i^m} = G_m, \quad |H_2| = 1$$

$$H_2 = \frac{A}{V_i^m} = \frac{G_m + 1}{1 + k_m}, \quad |H_2| = \frac{\sqrt{2 \cdot (1 + \cos\theta(\Omega))}}{1 + k_m}$$

$$H_3 = \frac{B}{V_i^m} = \frac{-k_m \cdot (G_m + 1)}{1 + k_m}, \quad |H_3| = \frac{k_m \cdot \sqrt{2 \cdot (1 + \cos\theta(\Omega))}}{1 + k_m}$$

$$H_4 = \frac{V_i^{m-1}}{V_i^m} = \frac{-1}{1+k_m} \cdot \frac{1}{(1-k_m \cdot G_m)}, \quad |H_4| = \frac{1}{(1+k_m) \cdot \sqrt{1-2 \cdot k_m \cdot \cos\theta(\Omega) + k_m^2}}$$

$$H_5 = \frac{C}{V_i^m} = \frac{k_m - G_m}{1 + k_m}, \quad |H_5| = \frac{\sqrt{1-2 \cdot k_m \cdot \cos\theta(\Omega) + k_m^2}}{1 + k_m}$$

$|H_2|$, $|H_3|$, ve $|H_4|$ maksimum değerlerini $\cos\theta(\Omega) = 1$, $|H_5|$ ise $\cos\theta(\Omega) = -1$ için alır. Bu durumda,

$$|H_2|_{\max} = \frac{2}{1+k_m}, \quad |H_3|_{\max} = \frac{2 \cdot k_m}{1+k_m}$$

$$|H_4|_{\max} = \frac{1}{1-k_m^2}, \quad |H_5|_{\max} = 1$$

elde edilir. Giriş işaretinin, sınır değeri olarak,

$$|V_i^m| = \min \left\{ V_s, V_s \cdot (1-k_m^2), V_s \cdot \frac{1+k_m}{2 \cdot k_m}, V_s \cdot \frac{1+k_m}{2} \right\}$$

şartını sağlaması gerekir. Bu ifadedeki minimum değer, k_m ' in aldığı değere göre değişmektedir. Devre dinamikliği,

$$k_m > 0.5 \text{ için } |V_i^m|_{\max} = V_s \cdot (1-k_m^2)$$

$$k_m < 0.5 \text{ için } |V_i^m|_{\max} = V_s \cdot \frac{1+k_m}{2} \text{ olmaktadır.}$$

BÖLÜM 4. DUYARLIK ANALİZİ

Bu bölümde, gerçekleştirilen devrelerin duyarlık analizi yapılarak, devrelerin bu yönden davranışları incelenmiştir.

Tüm-geçiren bir fonksiyonunun ($G_m(z)$) genliği $|G_m(e^{j\Omega})| = 1$ dir ve daha önceki bölümlerde incelenen yöntemle göre gerçekleştirilen tüm-geçiren bir fonksiyonun genliğinin k_m katsayısına göre duyarlığı sıfırdır. Bunun matematiksel olarak gösterimi için (2.17), (2.20) ve tüm geçiren filtrelerin özelliği olan $G_m(z) \cdot G_m(z^{-1}) = 1$ eşitliği kullanılacaktır.

Genel olarak Y'nin X parametresine göre duyarlığı (S_X^Y)

$$S_X^Y = \frac{X}{Y} \cdot \frac{dY}{dX} \quad (4.1)$$

ifadesiyle gösterilir. Buna göre, (2.20) ifadesinde G_m 'in k_m ' göre olan duyarlığı (4.1) yardımıyla hesaplanırsa,

$$S_{k_m}^{G_m} = \frac{k_m \cdot (1 - z^{-1} \cdot G_{m-1}) \cdot (1 + z^{-1} \cdot G_{m-1})}{(k_m + z^{-1} \cdot G_{m-1}) \cdot (1 + z^{-1} \cdot G_{m-1})} \quad (4.2)$$

Bu ifade (2.17) bağıntısı kullanılarak yeniden düzenlenirse,

$$S_{k_m}^{G_m} = \frac{k_m}{1 - k_m^2} \cdot \left(\frac{1}{G_m} - G_m \right) \quad (4.3.a)$$

$z=e^{j\Omega}$ için $G_m(e^{j\Omega}) = e^{j\theta(\Omega)}$ konursa, (4.3.a) ifadesi aşağıdaki şekli alır.

$$S_{k_m}^{G_m} = \frac{k_m}{1 - k_m^2} \cdot (e^{-j\theta} - e^{j\theta}) = \frac{k_m}{1 - k_m^2} \cdot (-2 \cdot j \cdot \sin\theta) \quad (4.3.b)$$

(4.3.b)'dende görüldüğü gibi G_m 'in k_m katsayısına göre duyarlığı sanaldır. Buradan

$$S_{k_m}^{G_m} = \operatorname{Re} \{ S_{k_m}^{G_m} \} = 0 \quad \text{olduğu görüldür.}$$

Buraya kadar yapılan incelemelerde, G_m 'nin genliğinin m. hücreye ilişkin k_m parametresine olan duyarlığının sıfır olduğu gösterildi. Benzer şekilde G_m 'in herhangi bir hücredeki (n), k_n ($n=1,2,\dots,m$) parametresine olan duyarlığı hesaplanırsa, bu duyarlığın da sanal olduğu görüldür. Zincir kuralı yardımıyla G_m 'in k_n , $n=1,\dots,m$, parametresine göre duyarlığı (G_n , indirgemeye elde edilen n'inci dereceden tüm geçiren transfer fonksiyonu olmak üzere)

$$S_{k_n}^{G_m} = S_{G_n}^{G_m} \cdot S_{k_n}^{G_n}, \quad n=1,2,\dots,m \quad (4.4)$$

şeklinde ifade edilebilir. Burada görülen $S_{G_n}^{G_m}$ ifadesi m'inci dereceden transfer fonksiyonun, n'inci dereceden transfer fonksiyonuna olan duyarlığı göstermektedir. Yine zincir kuralı yardımıyla, bu duyarlık ifadesi yazılırsa,

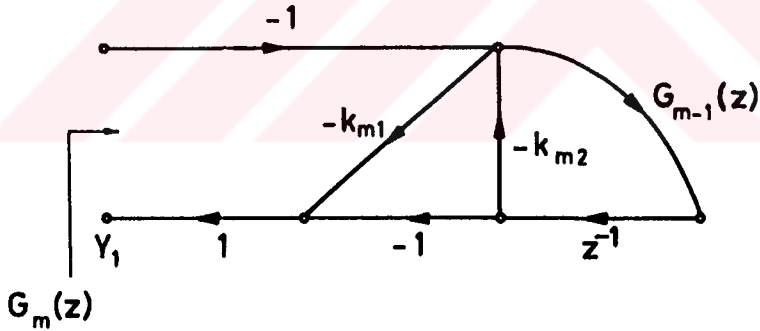
$$S_{G_n}^{G_m} = S_{G_{m-1}}^{G_m} \cdot S_{G_{m-2}}^{G_{m-1}} \dots S_{G_n}^{G_{n+1}} \quad (4.5)$$

elde edilir. Bu eşitlikte görülen ve m'inci dereceden olan transfer fonksiyonunun, (m-1)'inci dereceden transfer fonksiyonuna olan duyarlığı (2.20) ifadesinden hesaplanırsa, ($p=0,1,\dots,(m-1)$) olmak üzere .

$$S_{G_{m-p-1}}^{G_{m-p}} = \frac{1}{1 - k_{m-p}^2} \cdot \left(1 - \frac{k_{m-p}}{G_{m-p}} \right) \cdot \left(1 - G_{m-p} \cdot k_{m-p} \right) \quad (4.6)$$

bulunur. $G_{m-p} = e^{j\phi(\Omega)}$ olduğundan, (4.6) eşitliğindeki parantez içindeki ifadeler birbirinin kompleks eşleniğidir. Dolayısıyla (4.6) eşitliğinin sonucu reel bir sayıdır. Sonuç olarak ((4.4) eşitliğinin sonucu) m'inci dereceden transfer fonksiyonunun, tüm k_n , $n=1,2,\dots,m$, katsayılarına göre duyarlığı sanaldır. Yani transfer fonksiyonunun genliğinin, tüm k katsayılarına göre duyarlığı sıfırdır.

(4.3.b) eşitliği, tüm geçiren transfer fonksiyonunun genliğinin k_m katsayısına olan duyarlılığının sıfır olduğunu göstermektedir. Bu sonuç, derece düşürmeye yönelik algoritmik ifadeden ((2.20)) elde edilmiştir. Gerçeklemeler iki tür işaret akış grafi yardımcıyla yapılmıştır. Bu nedenle, gerçeklemede kullanılan yapıların, farklı topolojilere göre duyarlık analizlerinin yapılması gerekir. Bu topolojilerden bir tanesi tek çarpıcılı temel kafes hücredir ki, bu işaret akış grafına ilişkin, parametrik olarak tek parametrelili, duyarlık analizi yukarıda yapılan analizle tamamen aynıdır. Çünkü her ikisinde de tek bir parametre (k_m) vardır. Oysa iki çarpıcılı işaret akış grafında, değerleri aynı olmasına rağmen, parametre sayısı ikidir. Bu nedenle bu iki parametreyi k_{m1} ve k_{m2} olarak isimlendirip, bunlara göre ayrı ayrı duyarlık analizi yapılmalı ve elde edilen sonuçlarda k_{m1} ve k_{m2} yerine gerçek değerleri olan k_m katsayısı konmalıdır. Buna göre Şekil 3.5.b'deki işaret-akış grafi yeni parametrelere göre çizilirse, Şekil 4.1' de verilen graf elde edilir.



Şekil 4.1. İki çarpıcılı temel kafes hücreye ilişkin iki parametrelili işaret-akış grafi

Şekil 4.1'e ilişkin $G_m(z)$ transfer fonksiyonu hesaplanırsa

$$G_m = \frac{k_{m1} + z^{-1} \cdot G_{m-1}}{1 + k_{m2} \cdot z^{-1} \cdot G_{m-1}} \quad (4.7)$$

elde edilir. (4.7) bağıntısı yardımıyla G_m 'in k_{m1} ve k_{m2} katsayılarına göre duyarlılıkları hesaplanırsa aşağıdaki sonuçlar elde edilir.

$$S_{k_{m1}}^G = \frac{k_{m1}}{k_{m1} + z^{-1} \cdot G_{m-1}} \quad (4.8.a)$$

Bu eşitlik (2.17) bağıntısı kullanılarak düzenlenir ve $k_{m1} = k_{m2} = k_m$ konursa

$$S_{k_{m1}}^G = \frac{k_m}{1 - k_m^2} \cdot \left(\frac{1}{G_m} - k_m \right) \quad (4.8.b)$$

bulunur. Benzer işlemler k_{m2} için yapılırsa, G_m 'in bu parametreye olan duyarlığı bulunur.

$$S_{k_{m2}}^G = \frac{-k_m}{1 - k_m^2} \cdot (G_m - k_m) \quad (4.9)$$

Transfer fonksiyonunun genliğinin bu parametrelere olan duyarlığını bulmak için de, (4.8.b) ve (4.9) eşitliklerinde $G_m(e^{j\Omega}) = e^{j\theta(\Omega)}$ konarak reel kısımları alınır:

$$S_{k_{m1}}^{|G_m|} = \text{Re} \left\{ S_{k_{m1}}^G \right\} = \frac{k_m}{1 - k_m^2} \cdot (\cos\theta - k_m) \quad (4.10.a)$$

$$S_{k_{m2}}^{|G_m|} = \text{Re} \left\{ S_{k_{m2}}^G \right\} = \frac{-k_m}{1 - k_m^2} \cdot (\cos\theta - k_m) \quad (4.10.b)$$

(4.10) eşitlikleri incelenirse her ikisinin de 1'den küçük olduğu görülür ki, bu da duyarlık açısından oldukça iyi bir sonuçtur.

4.1. Gerçeklenen Devrelere İlişkin Duyarlıklar

Bu alt bölümde, 3. Bölümde gerçekleştirilen devreler, devre parametreleri olan kapasitelere göre, duyarlıkları açısından incelenmiştir. Bu incelemelerde, ilgili devrenin transfer fonksiyonu ve tasarım eşitlikleri kullanılmıştır.

Şekil 3.23'teki devre için duyarlık hesabı için (3.26)'daki transfer fonksiyonu ve verilen tasarım eşitlikleri kullanılırsa şu sonuçlar elde edilir.

$$\begin{aligned} S_{C_1}^{G_m} &= 1 & , & & S_{C_6}^{G_m} &= -1 \\ S_{C_7}^{G_m} &= 0 & , & & S_{C_8}^{G_m} &= 0 \end{aligned}$$

$$S_{C_2}^{G_m} = \frac{-k_m}{1 - k_m^2} \cdot (G_m - k_m)$$

$$S_{C_9}^{G_m} = \frac{k_m}{1 - k_m^2} \cdot \left(\frac{1}{G_m} - k_m \right)$$

$$S_{C_4}^{G_m} = \frac{1}{1 - k_m^2} \cdot \left(1 - \frac{k_m}{G_m} \right)$$

$$S_{C_5}^{G_m} = \frac{(G_m \cdot k_m - 1)}{1 - k_m^2}$$

Şekil 3.25'teki devre için (3.27.a) eşitliği ve ilgili işaret akış grafi kullanılarak bulunan kapasite değerleri kullanılırsa, G_m 'in kapasitelere olan duyarlıkları bulunabilir:

$$S_{C_1}^{G_m} = \frac{k_m}{1 - k_m^2} \cdot \left(\frac{1 - G_m}{G_m} \right)$$

$$S_{C_4}^{G_m} = \frac{k_m}{1 - k_m^2} \cdot \left(\frac{1 - G_m^2}{G_m} \right)$$

$$S_{C_2}^{G_m} = -S_{C_6}^{G_m} = \frac{k_m}{1 - k_m^2} \cdot (G_m - k_m) \cdot \left(\frac{1 - G_m}{G_m} \right)$$

$$S_{C_3}^{G_m} = S_{C_5}^{G_m} = \frac{k_m}{(1 - k_m^2)^2} \cdot \frac{(G_m - k_m)^2 - 1}{G_m}$$

$$S_{C_7}^G = S_{C_{15}}^G = \frac{1}{1 - k_m^2} \cdot \left(\frac{k_m}{G_m} - 1 \right) \cdot \left(1 - G_m \cdot k_m \right)$$

$$S_{C_8}^G = \frac{1}{1 - k_m} \cdot \left(\frac{1}{G_m} - k_m \right) , \quad S_{C_p}^G = -1$$

$$S_{C_{10}}^G = \frac{k_m}{1 - k_m} \cdot \left(\frac{G_m + 1}{G_m} \right)$$

$$S_{C_{11}}^G = \frac{k_m}{1 + k_m} \cdot \left(1 - \frac{k_m}{G_m} \right)$$

$$S_{C_{12}}^G = z^{-1} \cdot S_{C_7}^G$$

$$S_{C_{13}}^G = (1 - z^{-1}) \cdot S_{C_7}^G$$

$$S_{C_{14}}^G = S_{C_{16}}^G = \frac{-1}{1 - k_m^2} \cdot \left(\frac{(G_m - k_m)^2}{G_m} \right)$$

Şekil 3.26'daki devrenin transfer fonksiyonu (3.29)'da verilmiştir. Bu eşitlikten parametrelere göre duyarlıklar hesaplanırsa şu sonuçlar bulunur.

$$S_{C_1}^G = S_{C_3}^G = \frac{C_1 C_3}{C_2 C_5} \cdot \frac{k_m}{1 - k_m^2} \cdot \left(1 - \frac{k_m}{G_m} \right)$$

$$S_{C_2}^G = \frac{k_m}{G_m} , \quad S_{C_4}^G = \frac{-k_m}{1 - k_m^2} \cdot \frac{1}{G_m} \cdot \left(\frac{G_m - k_m}{1 - k_m \cdot G_m} \right)^2$$

$$S_{C_5}^G = S_{C_p}^G = \frac{1}{1 - k_m^2} \cdot \left(\frac{k_m}{G_m} - 1 \right) \cdot \left(1 - G_m \cdot k_m \right)$$

$$S_{C_6}^G = \frac{k_m}{1 - k_m^2} \cdot \left(1 - \frac{k_m}{G_m} \right) , \quad S_{C_7}^G = 1$$

$$S_{C_{10}}^G = \frac{1}{1-k_m^2} \cdot \frac{\left(1 - \frac{k_m}{G_m}\right)}{(1 - k_m \cdot G_m)}, \quad S_{C_8}^G = -1$$

Şekil 3.27'deki devre için aynı işlemler yapılırsa,

$$S_{C_1}^G = 1, \quad S_{C_4}^G = 0, \quad S_{C_7}^G = -1$$

$$S_{C_2}^G = \frac{-k_m}{1 - k_m^2} \cdot (G_m - k_m)$$

$$S_{C_3}^G = \frac{(G_m \cdot k_m - 1)}{1 - k_m^2}$$

$$S_{C_5}^G = \frac{k_m}{1 - k_m^2} \cdot \left(\frac{1}{G_m} - k_m\right)$$

$$S_{C_6}^G = \frac{1}{1 - k_m^2} \cdot \left(1 - \frac{k_m}{G_m}\right)$$

$$S_{C_9}^G = 0, \quad S_{C_{10}}^G = 0, \quad S_{C_{11}}^G = 0$$

elde edilir.

Yukarıdaki hesaplamalardan da görüldüğü gibi, bazı duyarlıklar dışında ki onların değerleri 1'dir, transfer fonksiyonunun kapasitelere olan duyarlıkları birden küçüktür. Bu, $G_m(e^{j\Omega}) = e^{j\theta(\Omega)}$ konarak gösterilebilir.

Duyarlık açısından devreler karşılaştırıldığında, Şekil 3.23 ve Şekil 3.27'deki devreler diğer devrelere göre daha iyi bir davranış göstermektedirler. Çünkü, transfer fonksiyonunun bazı kapasitelere göre duyarlılığı sıfırdır ki, bu da duyarlık açısından oldukça iyi bir sonuçtur. Ayrıca

diğer devrelerde (Şekil 3.25 ve Şekil 3.26) bazı duyarlıklar doğrudan (tasarım eşitlikleri kullanılmasına rağmen) kapasite değerlerine bağlıdır. Bu nedenle duyarlık hakkındaki kesin bir yorum yapılamaz. Fakat Şekil 3.23 ve 3.27'deki devrelerdeki duyarlıklar tasarım eşitlikleri kullanıldıktan sonra, devrenin gerçekleşmesi için bu eşitlikler sağlanmalıdır, duyarlıklar parametrelere bağlı kalmamaktadır. Dolayısıyla bu devrelerde duyarlıklar hakkında eleman değerlerine bağlı olmaksızın bir yorum yapılabilir.



BÖLÜM 5. UYGULAMALAR

Bu bölümde, incelenen yöntemin daha iyi anlaşılması amacıyla, ikinci dereceden genel katsayılı tüm-geçiren bir fonksiyon ve üçüncü dereceden nümerik değerli bir fonksiyon üzerinde gerçeklemeler yapılmıştır.

5.1. Genel Katsayılı Fonksiyonlar

Burada ikinci dereceden genel katsayılı tüm-geçiren fonksiyonların gerçeklemeleri, daha önceki bölümlerde incelenen devreler kullanılarak yapılmıştır. Bunlara ek olarak da üçüncü dereceden genel katsayılı bir fonksiyonun gerçekleştirilmesine ilişkin çarpım katsayıları (k_m , $m=3,2,1$) verilmiştir.

İkinci dereceden genel katsayılı bir fonksiyon (5.1) eşitliğindeki gibi gösterilebilir.

$$G_2(z) = \frac{a_2 + a_1 \cdot z^{-1} + z^{-2}}{1 + a_1 \cdot z^{-1} + a_2 \cdot z^{-2}} \quad (5.1)$$

(2.15) ve (2.17) ifadeleri kullanılarak temel kafes hücrelerdeki çarpım katsayıları (k_m katsayıları) ile $G_1(z)$ ve $G_0(z)$ fonksiyonları hesaplanırsa aşağıdaki sonuçlar bulunur.

$$k_2 = G_2(\omega) = a_2$$

$$G_1(z) = z \cdot \frac{\frac{z^{-2} + a_1 \cdot z^{-1} + a_2}{a_2 \cdot z^{-2} + a_1 \cdot z^{-1} + 1} - a_2}{1 - a_2 \cdot \frac{z^{-2} + a_1 \cdot z^{-1} + a_2}{a_2 \cdot z^{-2} + a_1 \cdot z^{-1} + 1}} = \frac{\frac{a_1}{1+a_2} + z^{-1}}{1 + \frac{a_1}{1+a_2} z^{-1}}$$

$$k_1 = G_1(\infty) = \frac{a_1}{1+a_2}$$

$$G_0(z) = z \cdot \frac{G_1(z) - k_1}{1 - k_1 \cdot G_1(z)} = 1$$

Şekil 5.1'de ikinci dereceden genel katsayılı fonksiyonun, üçüncü bölümde incelenen devrelerle gerçekleştirilmesi gösterilmiştir.

Üçüncü dereceden genel katsayılı tüm-geçiren filtre fonksiyonu aşağıdaki biçimde gösterilebilir.

$$G_3(z) = \frac{b_3 + b_2 \cdot z^{-1} + b_1 \cdot z^{-2} + z^{-3}}{1 + b_1 \cdot z^{-1} + b_2 \cdot z^{-2} + b_3 \cdot z^{-3}} \quad (5.2)$$

(2.15) ve (2.17) ifadeleri yardımıyla k_m , $m=3,2,1$ katsayıları ile $G_2(z)$, $G_1(z)$ ve $G_0(z)$ fonksiyonları hesaplanabilir :

$$k_3 = G_3(\infty) = b_3$$

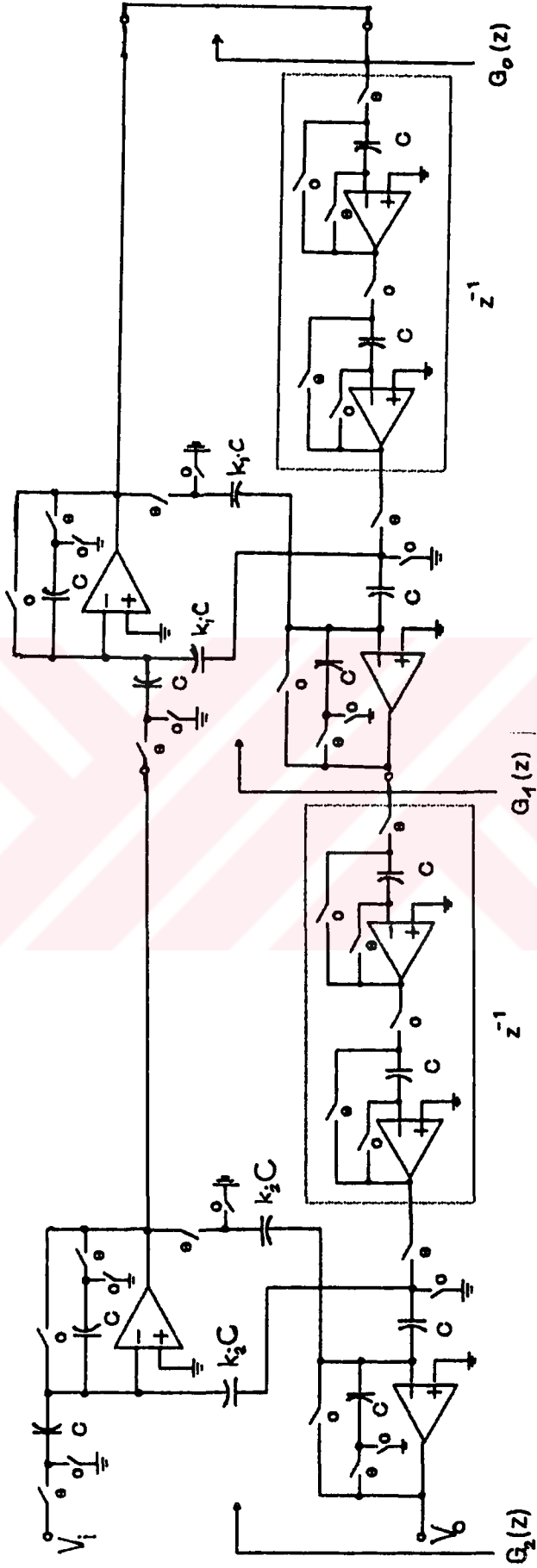
$$G_2(z) = \frac{\frac{b_2 - b_1 b_3}{(1-b_3)^2} + \frac{b_1 - b_2 b_3}{(1-b_3)^2} \cdot z^{-1} + z^{-2}}{1 + \frac{b_1 - b_2 b_3}{(1-b_3)^2} \cdot z^{-1} + \frac{b_2 - b_1 b_3}{(1-b_3)^2} \cdot z^{-2}}$$

$$k_2 = G_2(\infty) = \frac{b_2 - b_1 b_3}{(1-b_3)^2}$$

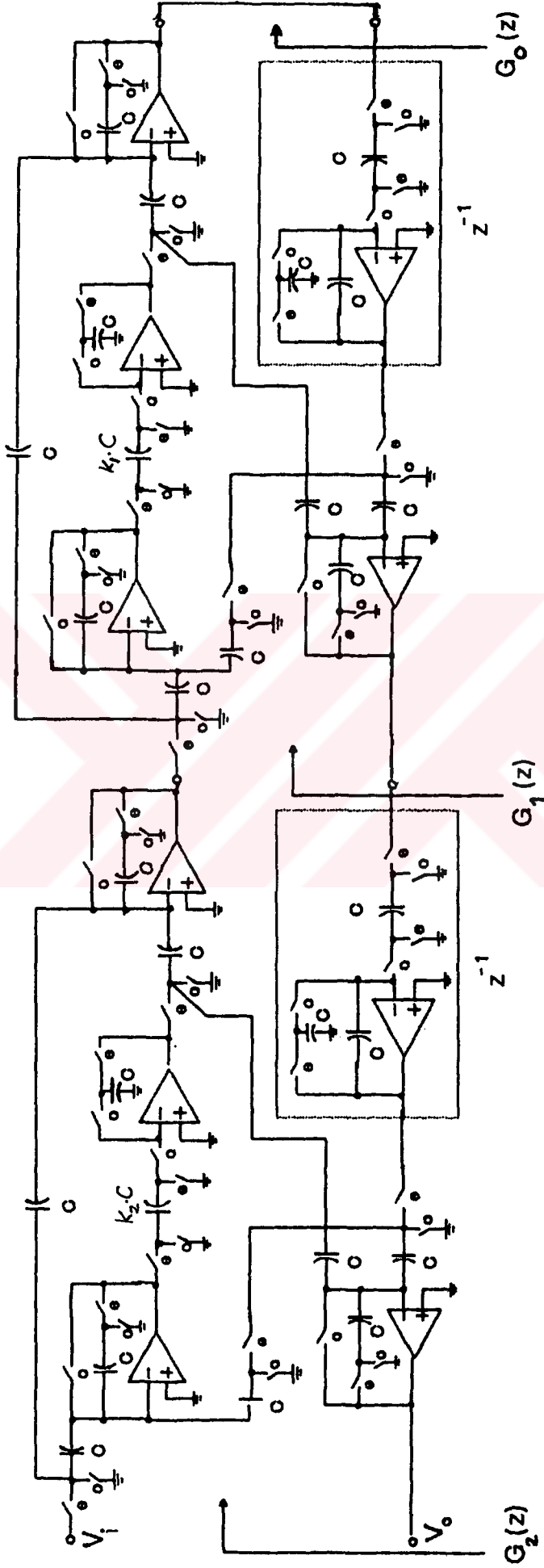
$$G_1(z) = \frac{\frac{b_1 - b_2 b_3}{(1-b_3)^2 + b_2 - b_1 b_3} + z^{-1}}{1 + \frac{b_1 - b_2 b_3}{(1-b_3)^2 + b_2 - b_1 b_3} \cdot z^{-1}} \quad \text{dir.}$$

$$k_1 = G_1(\infty) = \frac{b_1 - b_2 b_3}{(1-b_3)^2 + b_2 - b_1 b_3} \quad G_0(z) = 1$$

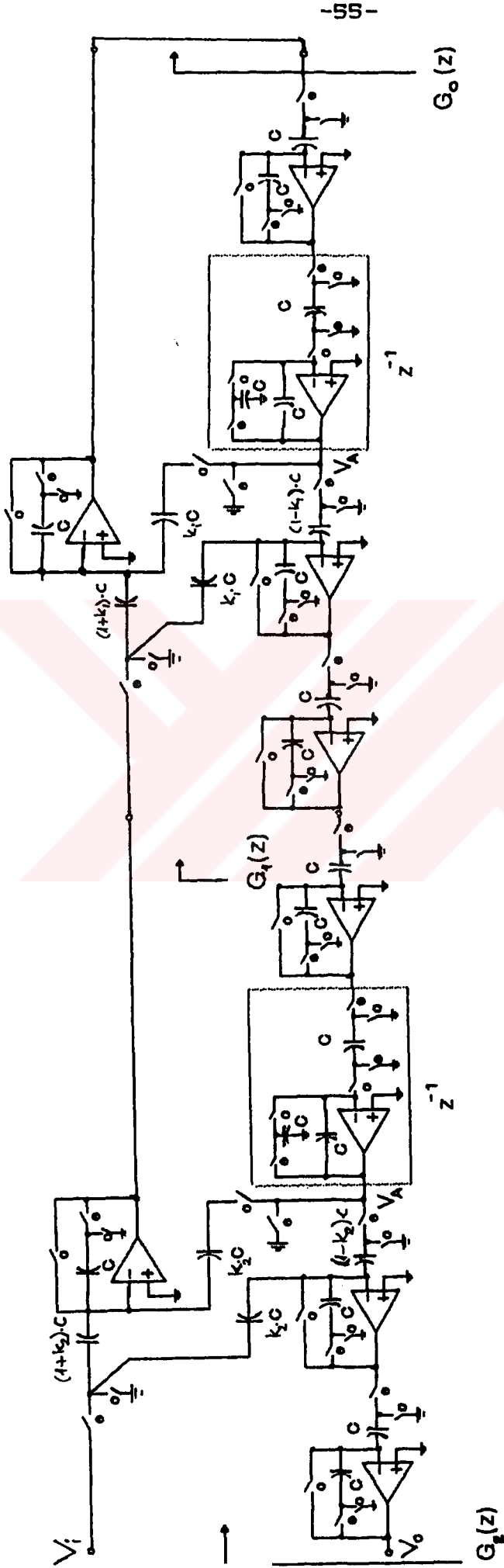
Üçüncü dereceden fonksiyona ilişkin gerçekleştirme sonraki bölümde verilen nümerik örnek üzerinde yapılacaktır.



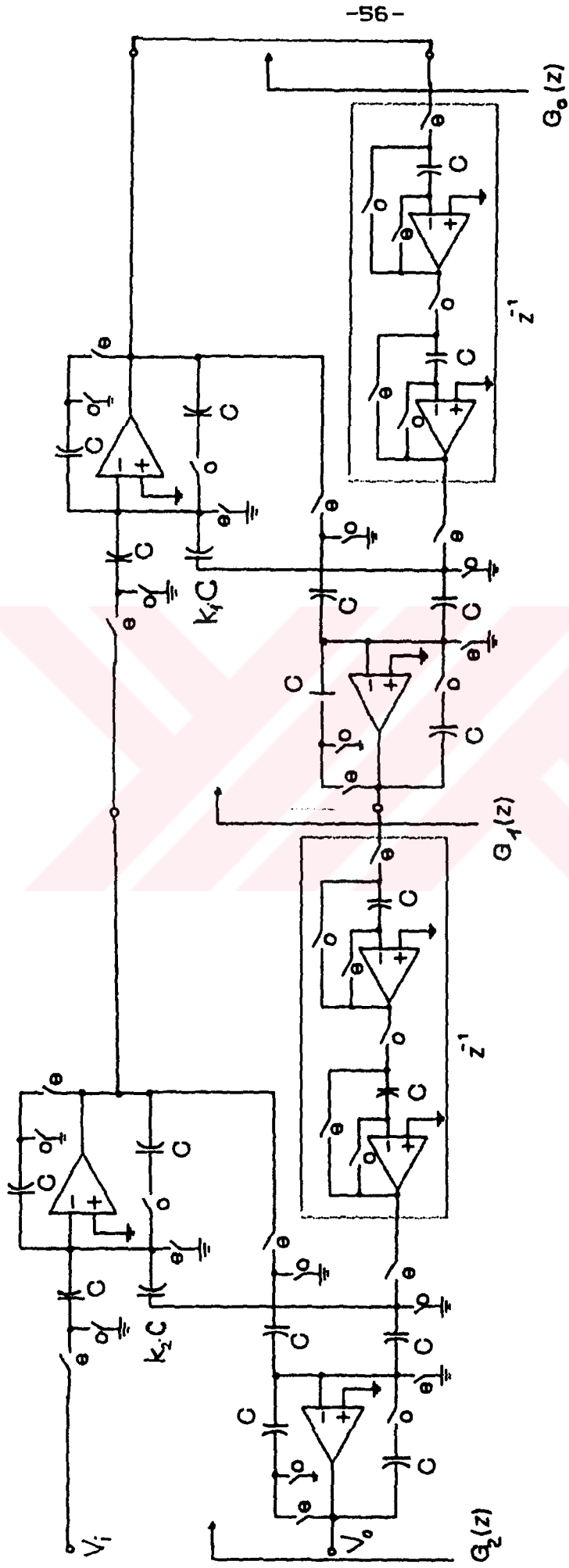
Şekil 5.1.a. $G_2(z)$ fonksiyonunu, şekil 3.23'teki temel kafes hücre kullanılarak, gerçekleyen devre.



Şekil 5.1.1.b. $G_2(z)$ fonksiyonunu, şekil 3.25'teki temel kafes hücre kullanarak, gerçekleyen devre.



Şekil 5.1.c. $G_2(z)$ fonksiyonunu, şekil 3.26'daki temel kafes hücre kullanılarak, gerçekleyen devre.



Sekil 5.1.1.d. $G_2(z)$ fonksiyonunu, şekil 3.27'deki temel kafes hücre kullanarak, gerçekleyen devre.

5.2. Nümerik Bir Örnek Üzerinde Uygulamalar

Bu bölümde, üçüncü dereceden nümerik bir tüm-geçiren filtre fonksiyonunun gerçekleştirilmesi yapılmıştır. Üçüncü dereceden genel katsayılı fonksiyonun gerçekleştirilmesine ilişkin çarpım katsayıları bir önceki bölümde verilmişti. Burada ise fonksiyon, eleman sayısı, duyarlık, eleman dağılımı, dinamiklik gibi yönlerden diğer temel kafes hücre gerçeklemelerine göre avantajlı olan Şekil 3.23'teki temel kafes hücre kullanılarak yapılacaktır. Benzer şekilde, aynı fonksiyonun gerçeklemeleri üçüncü bölümde verilen diğer temel kafes hücreler kullanılarak yapılabilir. Gerçeklemedeki eleman değerleri normalize edilmiş değerlerdir.

Gerçeklenecek olan tüm-geçiren fonksiyon,

$$G_3(z) = \frac{0,156 + 0,1094.z^{-1} + 0,3024.z^{-2} + z^{-3}}{1 + 0,3024.z^{-1} + 0,1094.z^{-2} + 0,156.z^{-3}}$$

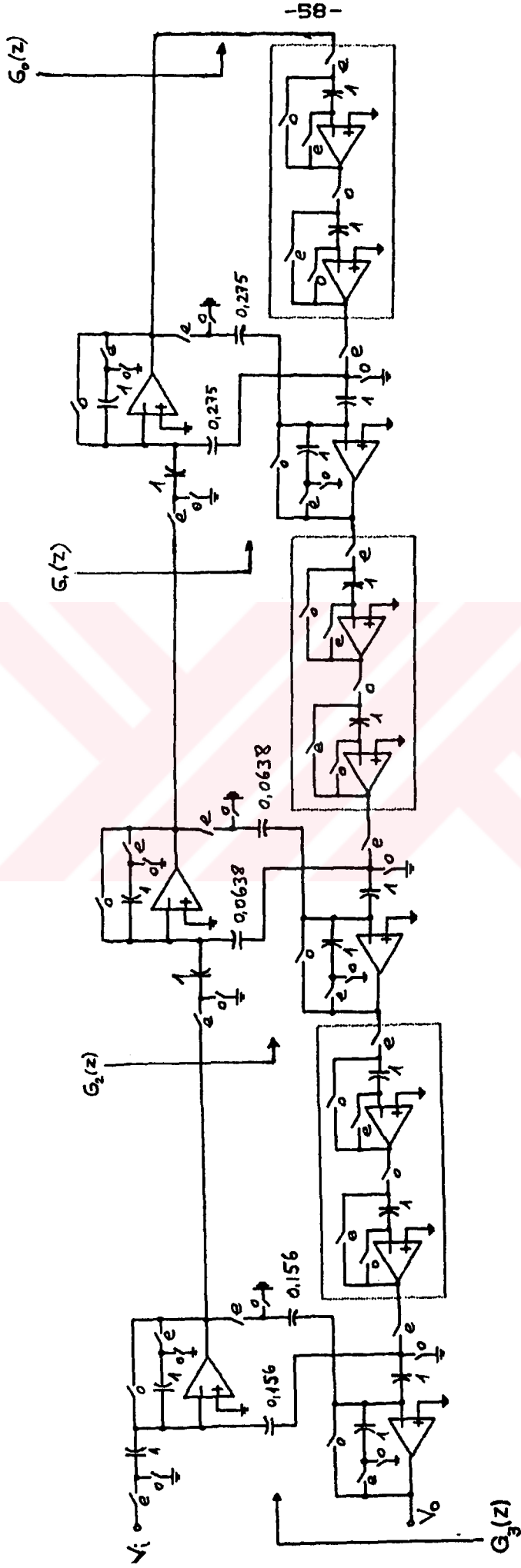
olsun. Buna göre k_m , $m=3,2,1$ ve $G_n(z)$, $n=2,1$ hesaplanırsa,

$$k_3 = 0,156 \quad G_2(z) = \frac{0,0638 + 0,2925.z^{-1} + z^{-2}}{1 + 0,2925.z^{-1} + 0,0638.z^{-2}}$$

$$k_2 = 0,0638 \quad G_1(z) = \frac{0,275 + z^{-1}}{1 + 0,275.z^{-1}}$$

$$k_1 = 0,275 \quad G_0(z) = 1 \quad \text{sonuçları elde edilir.}$$

Fonksiyonu gerçekleyen filtre devresi Şekil 5.2'de verilmiştir.



Şekil 5.2. Üçüncü dereceden tüm-geçiren nümerik filtre
fonksiyonunu gerçekleyen devre

5.3. Bant-Geçiren ve Bant-Söndüren Filtrelerin Gerçeklenmesi

Bu alt bölümde, sayısal tüm-geçiren filtreler kullanılarak, bant-geçiren ve bant-söndüren filtre gerçeklemeleri yapılmıştır. Bu gerçeklemelerin en önemli özelliği, geçirme yada söndürme frekanslarının ve 3-dB bant genişliklerinin çarpım katsayıları ile değiştirilebilir olmasıdır [3].

$G(z)$ tüm-geçiren fonksiyon olmak üzere bant-söndüren filtre fonksiyonu aşağıdaki gibi verilebilir.

$$H_{BS}(z) = \frac{1}{2} \cdot \left[1 + G(z) \right] \quad (5.3)$$

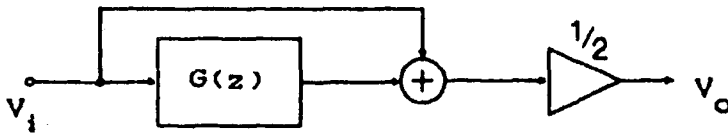
Benzer şekilde bant-geçiren filtre fonksiyonu da,

$$H_{BG}(z) = \frac{1}{2} \cdot \left[1 - G(z) \right] \quad (5.4)$$

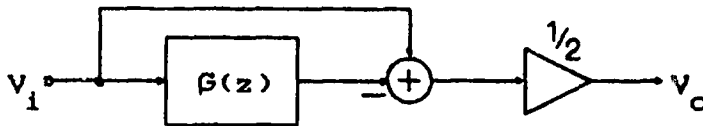
olarak ifade edilebilir [3]. Buna göre, bant-geçiren ve bant-söndüren filtrelere ilişkin blok diyagramları Şekil 5.3'te verilmiştir. Şekil 5.4'te ise bu blok diyagramlarını gerçekleyen anahtarlı kapasite devreleri verilmiştir. Şekil 5.4.b'deki devrenin istenen fonksiyonu sağlayabilmesi için giriş işaretinin,

$$V_i^e = z^{-1/2} \cdot V_i^o \quad (5.5)$$

koşulunu sağlaması gerekmektedir.

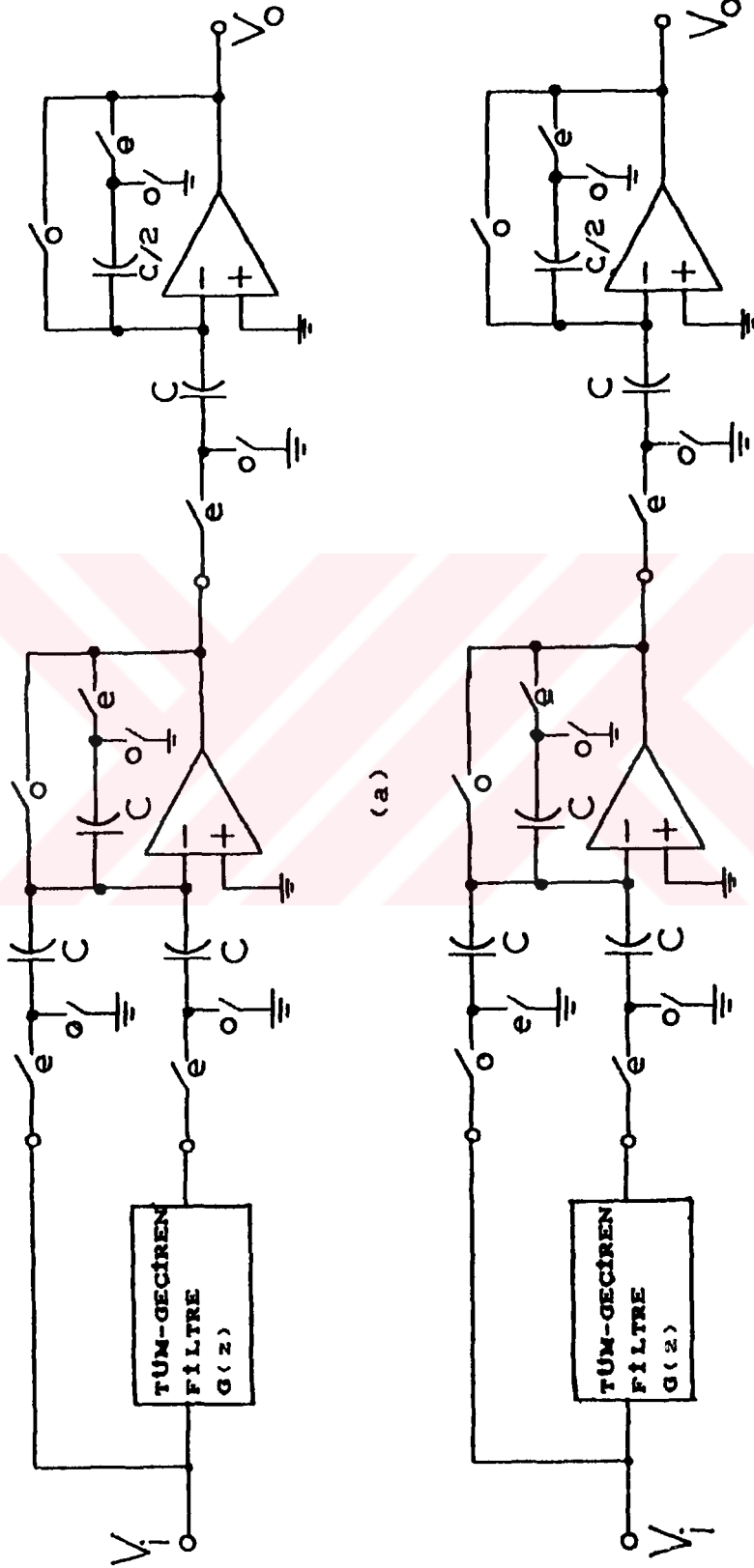


(a)



(b)

Şekil 5.3.a) Bant-söndüren filtreye ilişkin blok diyagramı
b) Bant-geçiren filtreye ilişkin blok diyagramı



Şekil 5.4.a) Bant-söndüren filtreyi gerçekleyen devre
b) Bant-geçiren filtreyi gerçekleyen devre

SONUÇLAR VE ÖNERİLER

Bu çalışmada, tüm-geçiren sayısal filtre fonksiyonlarına ilişkin bir sentez yönteminden yararlanarak, bu tür filtrelerin aktif anahtarlı kapasite devreleriyle gerçekleştirilmesi konusunda yeni bir yol incelenmiştir. Sayısal filtrelere ilişkin transfer fonksiyonlarının gerçekleştirilmesinde, sentez yönteminde önerilen, temel kafes hücrelere ilişkin işaret akış graflarından yararlanılmıştır.

Önerilen yöntemle göre gerçekleştirilen temel kafes hücre oldukça basit yapılıdır ve tümdevre teknolojisi ile üretimi elverişlidir. Temel kafes hücrelerdeki çarpma elemanlarının değerleri dışında, tüm-geçiren filtre fonksiyonunu gerçekleyen devre, birbiriyle tamamen eş yapıda katlardan meydana gelmektedir. Temel kafes hücreler kullanılarak yapılan gerçeklemelerin en önemli özelliği ise, hücrelerdeki çarpım katsayılarının tüm-geçiren filtre fonksiyonunun genliğini etkilememesi yani genliğin çarpım katsayılarına göre duyarlılığının sıfır olmasıdır. Gerçeklemenin sakınca olarak değerlendirilebilecek bir yönü ise, çok sayıda aktif eleman içermesidir. Bu nedenle uygulamalarda, temel kafes hücre en az sayıda eleman bulunduran devreler kullanılmıştır. Ayrıca, tümdevre teknolojisine uygunluğu açısından hücrelerin modüler yapılardan oluşması için, temel kafes hücrelerin tasarımında kullanılan alt aktif anahtarlı kapasite devrelerinin birbirleriyle aynı yapıda olmasına dikkat edilmiştir ve bu amaçla, sayısal filtreyi gerçekleyen devreye ilişkin işaret akış grafiğinde, grafin yapısını bozmadan bazı değişiklikler yapılmıştır. Buna istisna olarak Şekil 3.6.d'deki işaret akış grafiği gösterilebilir. Ancak bu yapı da, iki ve tek çarpıcılı temel kafes hücreye ek olarak, tüm-geçiren filtre fonksiyonunu aynı sentez yöntemini kullanarak gerçekleyen diğer bir yapıdır.

Buna benzer şekilde işaret akış grafi, her hücrede derece düşürmeye yönelik transfer fonksiyonu (2.17) değişmeyecek biçimde, düzenlenerek yeni yapılar oluşturulabilir. Gerçeklenen devrelerin diğer bir özelliği de, anahtarlı kapasite devrelerinin istenen transfer fonksiyonunu sağlayabilmesi için giriş işaretlerinin, (3.10) yada (3.12) eşitlikleri gibi, özel koşulları sağlamasına gerek olmamasıdır.

Temel kafes hücreleri gerçekleyen devrelerin tasarım aşamasında, aktif anahtarlı kapasite devrelerinin gerçekleştirilecek işaret akış grafini sağlaması için, anahtarlı kapasite devrelerinin analizindeki yaklaşıklık dışında herhangi bir yol izlenmeyerek doğrudan gerçekleştirme yapılmıştır. Gerçeklemeler diğer yaklaşıklık metodları kullanılarak da yapılabilir. Bunlardan bir tanesi de bilineer dönüşümdür. Bu yöntemde, z-domeninde verilen transfer fonksiyonu bilineer dönüşüm yardımıyla s-domeninde tanımlanır ve elde edilen fonksiyon Aktif-RC devreleri kullanılarak gerçekleştirir [16]. Yapılan gerçeklemede direnç elemanları yerine bilineer anahtarlı kapasite direnç eşdeğeri [17] konarak istenen fonksiyonun aktif anahtarlı kapasite devreleriyle gerçekleştirilmesi yapılmış olur.

Tezin üçüncü bölümünde yapılan gerçeklemelerde, kapasitelerin eleman değerleri belirlenirken, işaret akış grafindeki dal kazançları kullanılmıştır. Bu çözüm, eleman değerleri için tek çözüm değildir. Buradan bulunan eleman değerleri devrelerin duyarlık, eleman dağılımı ve dinamiklik yönlerinden incelenmesinde de kullanılmıştır. Devrelerin bu yönlerden daha da iyileştirilmesi amacıyla, eleman değerleri için, tasarım eşitlikleri de kullanılarak daha iyi çözümler bulunabilir. Bu amaçla işaret akış graflarındaki dal kazançları, grafi gerçekleyecek devredeki eleman sayısı değiştirilmeden, nümerik bir değer yada çarpım katsayısı (k_m) olarak bırakılmayıp, parametrik hale getirilebilir. Bu işlem sırasında dikkat edilecek bir husus, gerçekleştirilen transfer fonksiyonunun genliğinin her zaman için "1" ($|G_m(z)|=1$) olarak kalmasıdır. Elde edilen yeni

işaret akış grafiğindeki dal kazançları kullanılarak eleman değeri belirlenir ve bu grafiğın transfer fonksiyonunun elemanlara göre duyarlılıkları, eleman dağılımı ve dinamiklik parametrelere bağılı olarak tekrar hesaplanır. Bulunan bu sonuçlar yardımıyla, istenen filtre performansı sağlanacak şekilde parametreler ve dolayısıyla eleman değeri belirlenir.

Tüm-geçiren filtrelerin sağladığı bir kolaylık da, bu yapılar kullanılarak bant-geçiren ve bant-söndüren filtregerçeklenebilmesi ve de filtrenin performasının (geçirme yada söndürme frekansı ve 3-dB bant genişliği) temel kafes hücrelere ilişkin çarpım katsayıları ile kontrol edilebilir.

Bir genelleştirme yapılacak olursa, olumlu özellikleri muhtemel sakıncalarına ağır basan ve tümleştirme yoluyla üretime uygunluk gösteren bir yöntem bu çalışma ile tanıtılmaya çalışılmıştır.

KAYNAKLAR

- [1] GRAY, A. H. , MARKEL, D. J. , "Digital Lattice and Ladder Filter Synthesis", IEEE Trans. Audio Electroacoust., vol. AU-21, pp. 491-500, 1973
- [2] MITRA, S. K. , KAMAT, P. S. , HUEY, D. C. , "Cascaded Lattice Realization of Digital Filters", Int. J. Circuit Theory Appl., vol. 5, pp. 3-11, 1977
- [3] REGALIA, P. A. , MITRA, S. K. , VAIDYANATHAN, P. P. , "The Digital All-pass Filter: A Versatile Signal Processing Building Block", Proc. IEEE, vol. 76, pp. 19-36, 1988
- [4] VAIDYANATHAN, P. P. , MITRA, S. K. , "A Unified Structural Interpretation of Some Well-Known Stability-Test Procedures for Linear Systems", Proc. IEEE, vol. 75, pp. 478-497, 1987
- [5] VAIDYANATHAN, P. P. , MITRA, S. K. , "Low Passband Sensitivity Digital Filters: A Generalized Viewpoint and Synthesis Procedures", Proc. IEEE, vol. 72, pp. 404-423, 1984
- [6] KAYRAN, A. H. , "Sayısal İşaret İşleme", İ.T.Ü. , 1990
- [7] GREGORIAN, R. , TEMES, G. C. , "Analog MOS Integrated Circuits for Signal Processing", Wiley, NY, 1986
- [8] GAUSHI, M. S. , LAKER, K. R. , "Modern Filter Design, Active-RC and Switched Capacitor", Prentice-Hall, Englewood Cliffs, NJ, 1981
- [9] CHURCHILL, R. V. , BROWN, J. W. , VERHE, R. F. , "Complex Variables and Applications", Mc Graw Hill, Tokyo, 1974
- [10] JURY, G. J. , "Theory and Applications of the z-Transform Method", Wiley, NY, 1974
- [11] DABROWSKI, A. , MENZI, U. , MOSCHYTZ, G. S. , "Offset Compensated Switched Capacitor Delay Circuit That is Insensitive to Stray Capacitance and Capacitor Mismatch", Electronics Letters, vol. 25, pp. 623-625, 1989

- [12] MARTIN,K. , SEDRA,A.S. , "Stray Insensitive Switched Capacitor Filters Based on Bilinear z-Transform", Electronics Letters, vol. 15, pp. 365-366, 1979
- [13] BERMUDEZ,J.C.M. , BHATTACHARYYA,B.B. , "A Systematic Procedure for Generation and Design of Parasitic Insensitive SC Biquads", IEEE Trans. on Circuits and Systems, vol. CAS-32, pp. 767-785, 1985
- [14] MILLMAN,J. , HALKIAS,C.C. , "Integrated Electronics", Mc Graw Hill, Singapore, 1972
- [15] TOROS,Z.M. , "PMOS Direnç", Bitirme Ödevi, İ.T.U. , 1988
- [16] TÜZÜN,A. , "Analog Aktif Tüm-Geçiren Filtrelerin Gerçeklenmesi", Yüksek Lisans Tezi, İ.T.U. , 1990
- [17] TEMES,G. ,C. , ORCHARD,H. ,J. , JAHANBEGLOO,M. , "Switched Capacitor Filter Design Using the Bilinear z-Transform", IEEE Trans. on Circuits and Systems, vol. CAS-25, pp. 1039-1044, 1978

ÖZGEÇMİŞ

Doğan Alkan (İstanbul, 1968) ilk ve orta öğrenimini Bandırma'da yapmış ve 1985 yılında Bandırma Şehit Mehmet Gönenc Lisesinden mezun olmuştur. 1985 yılında İ.T.Ü. Elektrik-Elektronik Fakültesi, Elektronik ve Haberleşme Mühendisliği bölümünde yüksek öğrenimine başlayarak, 1989 yılında bu bölümden mezun olmuş ve aynı yıl, bu bölümde yüksek lisans eğitimine başlamıştır.

Haziran-1990 tarihinde İ.T.Ü. Elektronik ve Haberleşme bölümü, Devreler ve Sistemler Ana Bilim Dalına Araştırma Görevlisi olarak girmiştir ve halen bu görevini sürdürmektedir.