

152138

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

**YÜKSEK BAŞARIMLI İŞLEMSEL KUVVETLENDİRİCİ
TASARIMI VE UYGULAMALARI**

**YÜKSEK LİSANS TEZİ
Müh. Gaye GÜNGÖR
(504011263)**

152138

Tezin Enstitüye Verildiği Tarih : 26 Nisan 2004

Tezin Savunulduğu Tarih : 20 Mayıs 2004 1997

Tez Danışmanı : Prof.Dr. Hakan KUNTMAN

Diğer Jüri Üyeleri Prof.Dr. Günhan DÜNDAR (B.Ü.)

Doç.Dr. Ali TOKER (İTÜ)

MAYIS 2004

ÖNSÖZ

Bu tez çalışmasında analog yapı bloklarının temelini oluşturan işlemsel kuvvetlendiricilerin performans özelliklerinin iyileştirilmesiyle oluşturulan yüksek başarılı işlemsel kuvvetlendirici devreleri ele alınmış, bu yüksek başarılı işlemsel kuvvetlendirici devreleriyle oluşturulan sadece aktif eleman içeren süzgeç yapıları incelenmiştir.

Bu tez çalışmasının hazırlanmasında bana her konuda yardımcı olan, değerli hocam Sayın Prof.Dr. Hakan Kuntman'a, tez çalışması süresince benden maddi ve manevi desteklerini esirgemeyen eşime, aileme ve bütün dostlarıma teşekkürü borç bilirim.

MAYIS 2004

Gaye GÜNGÖR

İÇİNDEKİLER

KISALTMALAR	v
TABLO LİSTESİ	vi
ŞEKİL LİSTESİ	vii
SEMBOL LİSTESİ	xii
ÖZET	xiii
SUMMARY	xiv
1. GİRİŞ	1
2. YÜKSEK BAŞARIMLI İŞLEMSEL KUVVETLENDİRİCİ	5
2.1. İşlemsel Kuvvetlendiricinin Performansını Karakterize Eden Temel Büyükölçekler	6
2.1.1. Giriş Dengesizlik Gerilimi	6
2.1.2. Giriş Kutuplama Akımı	6
2.1.3. Giriş Dengesizlik Akımı	7
2.1.4. Giriş Direnci	7
2.1.5. Çıkış Direnci	7
2.1.6. Açık Çevrim Kazancı	7
2.1.7. Birim Kazanç Band Genişliği	7
2.1.8. Yükselme Eğimi	8
2.1.9. Tamgüç Band Genişliği	8
2.1.10. Yerleşme Süresi	8
2.1.11. Ortak Giriş İşareti Değişim Aralığı	8
2.1.12. Ortak İşareti Bastırma Oranı	8
2.1.13. Besleme Gerilimini Bastırma Oranı	8
3. ÖNERİLEN YÜKSEK BAŞARIMLI İŞLEMSEL KUVVETLENDİRİCİ DEVRELERİ	9
3.1. Gerçeklenen Yüksek Başarımli İşlemsel Kuvvetlendirici Devreleri	9
3.1.1. Çıkış Katında Bipolar Transistör Kullanılarak Oluşturulmuş Devre	9
3.1.2. Sabit Geçiş İletkenliği Sağlamak İçin Giriş Katında Elektronik Zener Diyot Kullanılarak Oluşturulmuş Devre	11
3.1.3. Giriş Katında Elektronik Zener Diyot Kullanılarak, Çıkış Katında Akım Sürüşlü Ortak Kaynaklı Yapı Kullanılarak Oluşturulmuş Devre	14
3.1.4. Çıkış Katında Hata Kuvvetlendiricisi Kullanılarak Oluşturulmuş Devre	15
3.1.5. Katlanmış Aynalamalı Geçiş İletkenliği Kuvvetlendiricisi Giriş Katı İle Beslemekten Beslemeye Çıkış Katından Oluşan Devre	17

4. ÖNERİLEN DEVRELERİN PERFORMANS ANALİZLERİ	21
4.1. Benzetim Sonuçları İçin Uygulanan Yöntemler	21
4.2. İşlemsel Kuvvetlendirici Devrelerinin AC ve DC Başarımlarının İncelenmesi	22
4.2.1. Devre-1'in AC ve DC Karakteristik Eğrileri	22
4.2.2. Devre-2'in AC ve DC Karakteristik Eğrileri	27
4.2.3. Devre-3'ün AC ve DC Karakteristik Eğrileri	31
4.2.4. Devre-4'ün AC ve DC Karakteristik Eğrileri	35
4.2.5. Devre-5'in AC ve DC Karakteristik Eğrileri	39
4.3. Önerilen Yüksek Başarımli İşlemsel Kuvvetlendirici Devrelerinin Karşılaştırılması	44
5. İŞLEMSEL KUVVETLENDİRİCİ DEVRELERİN UYGULAMALARI	46
5.1. Kullanılan Uygulama Devreleri	46
5.1.1. Alçak Geçiren Süzgeç Yapısı	46
5.1.2. Çok İşlevli (Çıkışlı) Süzgeç Yapısı	48
5.2. Simulasyon Sonuçları	50
5.2.1. Alçak Geçiren Süzgeç	50
5.2.2. İkinci Dereceden Çok İşlevli Süzgeç	51
6. SONUÇ	54
KAYNAKLAR	55
EK A	57
EK B	58
EK C	64
EK D	69
ÖZGEÇMİŞ	82

KISALTMALAR

CMR	: Ortak Giriş İşareti Değişim Aralığı
CMRR	: Ortak İşareti Bastırma Oranı
GBW	: Kazanç Band Genişliği Çarpımı
OPAMP	: İşlemsel Kuvvetlendirici
OTA	: İşlemsel Geçiş İletkenliği Kuvvetlendiricisi
PSRR	: Besleme Gerilimi Bastırma Oranı
SR	: Yükselme Eğimi



TABLO LİSTESİ

Sayfa No

Tablo 4.1.	Önerilen Yüksek Başarımli İşlemsel Kuvvetlendiricilerin Devrelerin Performans Yönünden Karşılaştırılmaları	44
Tablo C-1	Devre 1 İçin Eleman Boyutları	64
Tablo C-2	Devre 2 İçin Eleman Boyutları	65
Tablo C-3	Devre 3 İçin Eleman Boyutları	66
Tablo C-4	Devre 4 İçin Eleman Boyutları	67
Tablo C-5	Devre 5 İçin Eleman Boyutları	68



ŞEKİL LİSTESİ

Sayfa No

Şekil 1-1	:İşlemsel kuvvetlendirici devre sembolü	1
Şekil 1-2	:İşlemsel kuvvetlendiricinin bağımlı gerilim kaynağı ve dirençlerden oluşmuş eşdeğeri	1
Şekil 3-1	:Çıkış katında bipolar transistör kullanılarak oluşturulmuş yüksek başarılı işlemsel kuvvetlendirici devresi	11
Şekil 3-2	:Giriş katında elektronik zener diyot kullanmak koşuluyla sabit geçiş iletkenliği sağlayarak oluşturulan yüksek başarılı işlemsel kuvvetlendirici devresi	14
Şekil 3-3	:Giriş katında elektronik zener diyot kullanılarak, çıkış katında akım sürüşlü ortak kaynaklı yapı kullanılarak oluşturulmuş yüksek başarılı işlemsel kuvvetlendirici devresi	15
Şekil 3-4	:AB sınıfı kaynak izleyici	16
Şekil 3-5	:Sözde kaynak izleyici	16
Şekil 3-6	:Çıkış katında hata kuvvetlendiricisi kullanılarak oluşturulmuş devre	17
Şekil 3-7	:Katlanmış aynalamalı farksal kat	19
Şekil 3-8	:Önerilen çıkış katı	20
Şekil 3-9	:Katlanmış aynalamalı geçiş iletkenliği kuvvetlendiricisi giriş katı ile beslemeden beslemeye çıkış katı kullanılarak oluşturulmuş yüksek başarılı işlemsel kuvvetlendirici devresi	20
Şekil 4-1	:Devre-1, yüksek başarılı işlemsel kuvvetlendirici yapısı için DC gerilim geçiş eğrisi	22
Şekil 4-2	:Devre-1, yüksek başarılı işlemsel kuvvetlendirici yapısı için kazanç eğrisi, ($C_L=50\text{pF}$)	23
Şekil 4-3	:Devre-1, yüksek başarılı işlemsel kuvvetlendirici yapısı için faz eğrisi, ($C_L=50\text{pF}$)	24

Şekil 4-4	:Devre-1, yüksek başarımli işlemsel kuvvetlendirici yapısı için kazanç eğrisi, ($C_L=0$)	24
Şekil 4-5	:Devre-1, yüksek başarımli işlemsel kuvvetlendirici yapısı için faz eğrisi, ($C_L=0$)	25
Şekil 4-6	:Devre-1, yüksek başarımli işlemsel kuvvetlendirici yapısı için basamak cevabı, ($C_L=50\text{pF}$)	26
Şekil 4-7	:Devre-1, yüksek başarımli işlemsel kuvvetlendirici yapısı için çıkış direncinin frekansla değişim eğrisi	26
Şekil 4-8	:Devre-2, yüksek başarımli işlemsel kuvvetlendirici yapısı için DC gerilim geçiş eğrisi	27
Şekil 4-9	:Devre-2, yüksek başarımli işlemsel kuvvetlendirici yapısı için kazanç eğrisi, ($C_L=50\text{pF}$)	28
Şekil 4-10	:Devre-2, yüksek başarımli işlemsel kuvvetlendirici yapısı için faz eğrisi, ($C_L=50\text{pF}$)	28
Şekil 4-11	:Devre-2, yüksek başarımli işlemsel kuvvetlendirici yapısı için kazanç eğrisi, ($C_L=0$)	29
Şekil 4-12	:Devre-2, yüksek başarımli işlemsel kuvvetlendirici yapısı için faz eğrisi, ($C_L=0$)	29
Şekil 4-13	:Devre-2, yüksek başarımli işlemsel kuvvetlendirici yapısı için basamak cevabı, ($C_L=50\text{pF}$)	30
Şekil 4-14	:Devre-2, yüksek başarımli işlemsel kuvvetlendirici yapısı için çıkış direncinin frekansla değişim eğrisi	31
Şekil 4-15	:Devre-3, yüksek başarımli işlemsel kuvvetlendirici yapısı için DC gerilim geçiş eğrisi	32
Şekil 4-16	:Devre-3, yüksek başarımli işlemsel kuvvetlendirici yapısı için kazanç eğrisi, ($C_L=50\text{pF}$)	32
Şekil 4-17	:Devre-3, yüksek başarımli işlemsel kuvvetlendirici yapısı için faz eğrisi, ($C_L=50\text{pF}$)	33
Şekil 4-18	:Devre-3, yüksek başarımli işlemsel kuvvetlendirici yapısı için kazanç eğrisi, ($C_L=0$)	33
Şekil 4-19	:Devre-3, yüksek başarımli işlemsel kuvvetlendirici yapısı için faz eğrisi, ($C_L=0$)	34

Şekil 4-20	:Devre-3, yüksek başarımlı işlemsel kuvvetlendirici yapısı için basamak cevabı, ($C_L=50\text{pF}$)	34
Şekil 4-21	:Devre-3, yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış direncinin frekansla değişim eğrisi	35
Şekil 4-22	:Devre-4, yüksek başarımlı işlemsel kuvvetlendirici yapısı için DC gerilim geçiş eğrisi	36
Şekil 4-23	:Devre-4, yüksek başarımlı işlemsel kuvvetlendirici yapısı için kazanç eğrisi, ($C_L=50\text{pF}$)	36
Şekil 4-24	:Devre-4, yüksek başarımlı işlemsel kuvvetlendirici yapısı için faz eğrisi, ($C_L=50\text{pF}$)	37
Şekil 4-25	:Devre-4, yüksek başarımlı işlemsel kuvvetlendirici yapısı için kazanç eğrisi, ($C_L=0$)	37
Şekil 4-26	:Devre-4, yüksek başarımlı işlemsel kuvvetlendirici yapısı için faz eğrisi, ($C_L=0$)	38
Şekil 4-27	:Devre-4, yüksek başarımlı işlemsel kuvvetlendirici yapısı için basamak cevabı, ($C_L=50\text{pF}$)	38
Şekil 4-28	:Devre-4, yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış direncinin frekansla değişim eğrisi	39
Şekil 4-29	:Devre-5, yüksek başarımlı işlemsel kuvvetlendirici yapısı için DC gerilim geçiş eğrisi	40
Şekil 4-30	:Devre-5, yüksek başarımlı işlemsel kuvvetlendirici yapısı için kazanç eğrisi, ($C_L=50\text{pF}$)	40
Şekil 4-31	:Devre-5, yüksek başarımlı işlemsel kuvvetlendirici yapısı için faz eğrisi, ($C_L=50\text{pF}$)	41
Şekil 4-32	:Devre-5, yüksek başarımlı işlemsel kuvvetlendirici yapısı için kazanç eğrisi, ($C_L=0$)	42
Şekil 4-33	:Devre-5, yüksek başarımlı işlemsel kuvvetlendirici yapısı için faz eğrisi, ($C_L=0$)	42
Şekil 4-34	:Devre-5, yüksek başarımlı işlemsel kuvvetlendirici yapısı için basamak cevabı, ($C_L=50\text{pF}$)	43
Şekil 4-35	:Devre-5, yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış direncinin frekansla değişim eğrisi	44

Şekil 5.1	:Alçak geçiren süzgeç yapısı	47
Şekil 5.2	:İkinci dereceden çok işlevli süzgeç yapısı	48
Şekil C-1	:Devre-1 ile gerçekleştirilen alçak geçiren süzgeç için kazanç eğrisi	69
Şekil C-2	:Devre-1 ile gerçekleştirilen alçak geçiren süzgeç için faz eğrisi	70
Şekil C-3	:Devre-1 ile gerçekleştirilen alçak geçiren süzgeç için %THD değişimi	70
Şekil C-4	:Devre-1 ile gerçekleştirilen çok işlevli süzgeç için kazanç eğrileri	71
Şekil C-5	:Devre-1 ile gerçekleştirilen band geçiren süzgeç için %THD değişimi	71
Şekil C-6	:Devre-2 ile gerçekleştirilen alçak geçiren süzgeç için kazanç eğrisi	72
Şekil C-7	:Devre-2 ile gerçekleştirilen alçak geçiren süzgeç için faz eğrisi	72
Şekil C-8	:Devre-2 ile gerçekleştirilen alçak geçiren süzgeç için %THD değişimi	73
Şekil C-9	:Devre-2 ile gerçekleştirilen çok işlevli süzgeç için kazanç eğrileri	73
Şekil C-10	:Devre-2 ile gerçekleştirilen band geçiren süzgeç için %THD değişimi	74
Şekil C-11	:Devre-3 ile gerçekleştirilen alçak geçiren süzgeç için kazanç eğrisi	74
Şekil C-12	:Devre-3 ile gerçekleştirilen alçak geçiren süzgeç için faz eğrisi	75
Şekil C-13	:Devre-3 ile gerçekleştirilen alçak geçiren süzgeç için %THD değişimi	75
Şekil C-14	:Devre-3 ile gerçekleştirilen çok işlevli süzgeç için kazanç eğrileri	76
Şekil C-15	:Devre-3 ile gerçekleştirilen band geçiren süzgeç için %THD değişimi	76
Şekil C-16	:Devre-4 ile gerçekleştirilen alçak geçiren süzgeç için kazanç eğrisi	77

Şekil C-17	:Devre-4 ile gerçekleştirilen alçak geçiren süzgeç için faz eğrisi	77
Şekil C-18	:Devre-4 ile gerçekleştirilen alçak geçiren süzgeç için %THD değişimi	78
Şekil C-19	:Devre-4 ile gerçekleştirilen çok işlevli süzgeç için kazanç eğrileri	78
Şekil C-20	:Devre-4 ile gerçekleştirilen band geçiren süzgeç için %THD değişimi	79
Şekil C-21	:Devre-5 ile gerçekleştirilen alçak geçiren süzgeç için kazanç eğrisi	79
Şekil C-22	:Devre-5 ile gerçekleştirilen alçak geçiren süzgeç için faz eğrisi	80
Şekil C-23	:Devre-5 ile gerçekleştirilen alçak geçiren süzgeç için %THD değişimi	80
Şekil C-24	:Devre-5 ile gerçekleştirilen çok işlevli süzgeç için kazanç eğrileri	81
Şekil C-25	:Devre-5 ile gerçekleştirilen band geçiren süzgeç için %THD değişimi	81

SEMBOL LİSTESİ

A_v	:Gerilim kazancı
β	:MOS transistörün eğim parametresi
β_F	:Bipolar transistörün akım kazancı
C_L	:Yük kapasitesi
C_{OX}	:Oksit kapasitesi
f_{3dB}	:3dB düşme frekansı
g_m	:MOS transistörün eğimi
I_D	:MOS transistörün savak akımı
I_O	:Çıkış akımı
I_{ref}	:Referans akımı
K	:MOS transistörün eğim parametresi
μ	:Taşıyıcıların hareket yeteneği
Q	:Değer katsayısı
r_{ds}	:MOS transistörün çıkış direnci
R_L	:Yük direnci
R_O	:Çıkış direnci
r_o	:Transistörün çıkış direnci
(W/L)	:Kanal genişliğinin kanal boyuna oranı
V_{DD}	:Pozitif besleme gerilimi
V_{SS}	:Negatif besleme gerilimi
V_N	:Faz döndüren girişe uygulanan gerilim
V_P	:Faz döndürmeyen girişe uygulanan gerilim
V_{TN}	:NMOS transistörün eşik gerilimi
V_{TP}	:PMOS transistörün eşik gerilimi

YÜKSEK BAŞARIMLI İŞLEMSEL KUVVETLENDİRİCİ TASARIMI VE UYGULAMALARI

ÖZET

Günümüzde her ne kadar sayısal devreler ön plana çıkmış olsa da analog yapılar da önemini sürdürmektedir. Bunun başlıca nedeni doğadaki işaretlerin analog olması ve analog devrelerin dış dünya ile sayısal devreler arasında bir köprü oluşturmalarıdır. Bu nedenle analog ve sayısal devreler birlikte kullanılarak günümüzün elektronik cihazları üretilmekte, yüksek başarımli sayısal devrelerle uyum sağlayabilecek analog devrelerin tasarımı büyük önem kazanmaktadır. Analog yapı bloklarının en önemlilerinden birisi olan işlemsel kuvvetlendiriciler geniş bir kullanım alanına sahiptir. Bu nedenle işlemsel kuvvetlendirici tasarımı oldukça önemlidir. Ancak klasik işlemsel kuvvetlendiricilerin beraberinde getirdiği bazı kısıtlamalar elektronik düzenlerin başarımlarını düşürmektedir. Bu sebeple yüksek başarımli işlemsel kuvvetlendiricilere ihtiyaç vardır. Yüksek başarımli işlemsel kuvvetlendiriciler, yüksek kazanç, yüksek değerde kazanç band genişliğı çarpımı, büyük yükselme eğimi elde etmek üzere gerçekleştirilen yapılardır.

Bu çalışmada büyük yükselme eğimine sahip, büyük kazanç band genişliğı çarpımı olan ve aynı zamanda büyük değeri kapasitif yükleri, düşük empedanslı yükleri sürebilen, büyük çıkış işaret salınım aralığı olan işlemsel kuvvetlendiriciler gerçekleştirilmiştir. Büyük değeri kapasitif yükleri, düşük empedanslı yükleri sürebilmek için işlemsel kuvvetlendiricinin çıkış direnci küçültülmüştür. Bu çalışmada önerilen işlemsel kuvvetlendirici yapıları SPICE benzetim programı yardımıyla simule edilmiştir. Benzetim sonuçları incelendiğinde hedeflenen sonuçlara ulaşıldığı gözlenmektedir. Ayrıca gerçekleştirilen işlemsel kuvvetlendirici devreleri düşük besleme gerilimleriyle çalıştığından güç tüketimi azalmıştır.

Oluşturulan iç yapıların başarımları süzgeç yapıları kullanılarak sunulmuştur. Elde edilen simülasyon sonuçlarına bakıldığında önerilen yapıların ideal yapılarla büyük bir uyum içinde olduğu görülmektedir.

HIGH PERFORMANCE OPERATIONAL AMPLIFIER DESIGN AND APPLICATIONS

SUMMARY

Nowadays although the digital networks become popular, the analog circuits are also maintain their importance. The main reason of this is, the signals in nature are analog. And analog circuits behaves as a bridge between digital networks and the world. Because of this, analog circuits and digital circuits utilizing together to form the recent technology products. So the analog circuits which is well-adjusted with digital networks become more popular. The OPAMP's in analog circuit design are very important and have wide application range. Hence the OPAMP design is very important. But the conventional operational amplifiers has lots of limitations and these limitations decreases the performance of electronic circuits.

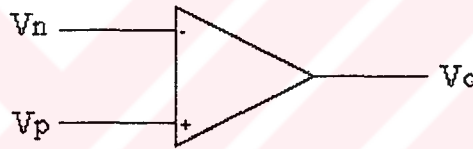
Because of this there is a need for high performance operational amplifiers. High performance operational amplifiers are the circuits that can provide high gain, high gain bandwidth , and high slew rates. To achieve this goal, the output impedance of the operational amplifier must be reduced.

In this work, a high performance operational amplifier is realized that has high slew rates, high gain bandwidth, large output signal range and this amplifier also can drive high capacitive loads and, low impedance loads. The proposed high performance operational amplifier is simulated with SPICE simulation program. As examine the simulation results we can easilly see taht the desired criteria is achieved.

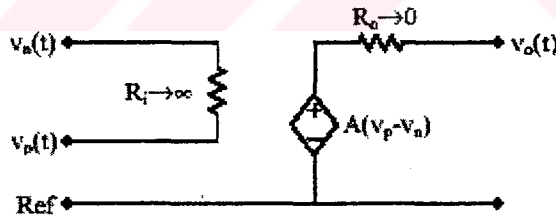
Moreover the proposed operational amplifiers are working with low supply voltages so the power dissipation is reduced. The performance of the realized circuits are examined with the filter circuits. As looking the simulation results we can easily see that the performance of the realized circuits are very similar with the ideal circuits.

1.GİRİŞ

İşlemsel kuvvetlendiriciler gerilim kontrollü gerilim kaynağı işlevini yerine getiren devre elemanlarıdır. İdeal bir işlemsel kuvvetlendirici gerilim kazancı sonsuz, giriş empedansı sonsuz, çıkış empedansı sıfır ve band genişliği sonsuz olan bir kuvvetlendiricidir. Pratikte ideal işlemsel kuvvetlendiriciyi gerçekleştirme olanağı bulunmayacağı açıktır. Ancak, ideal şartlara ne kadar yaklaşılsa, gerçekleştirilen işlemsel kuvvetlendiricinin de o derece iyi bir işlemsel kuvvetlendirici olacağı açıktır. Bir işlemsel kuvvetlendirici yapısının devre sembolü şekil1.1 de, küçük işaret eşdeğer devresi de şekil1.2 de verilmiştir.



Şekil 1-1 İşlemsel kuvvetlendirici devre sembolü



Şekil 1-2 İşlemsel kuvvetlendiricinin bağımlı gerilim kaynağı ve dirençlerden oluşmuş küçük işaret eşdeğeri

İdeal işlemsel kuvvetlendiricinin tanım bağıntıları

$$V_p = V_n \quad (1.1)$$

$$I_p = I_n = 0 \quad (1.2)$$

biçimindedir.

İşlemsel kuvvetlendiriciler hem açık çevrimde hem de kapalı çevrimde çalışabilirler. İşlemsel kuvvetlendiricinin kapalı çevrim ya da açık çevrimde çalışması işlemsel kuvvetlendiriciye geribesleme uygulanmasıyla alakalıdır. Geribesleme uygulanmadan çalışma açık çevrimde çalışmadır. Açık çevrimde çalışma sadece işlemsel kuvvetlendirici karşılaştırmacı olarak çalışıyorsa uygundur. Kuvvetlendirici olarak çalışmada açık çevrim çalışma çok uygun değildir çünkü işlemsel kuvvetlendiricinin çok büyük olan kazancı kararsızlık sorunları doğurur. Gürültü ve diğer istenmeyen işaretler açık çevrimde çalışmada çok fazla kuvvetleneceğinden bu şekilde çalışma pek istenmez, bu sebeple işlemsel kuvvetlendiriciler genelde geribesleme uygulanarak yani kapalı çevrimde çalıştırılırlar. İşlemsel kuvvetlendiriciler genelde negatif geribesleme ile çalıştırılırlar, negatif geribesleme kazancı düşürmesine karşılık devrenin kararlı kalmasını önemli ölçüde artırır. İşlemsel kuvvetlendirici iki giriş ve bir çıkış olmak üzere üç uçlu bir aktif elemandır. İdeal olmayan durumda işlemsel kuvvetlendiricinin çıkış gerilimi aşağıdaki gibi ifade edilir.

$$V_o = A_v (V_p - V_n) \quad (1.1)$$

A_v , açık çevrim fark gerilim kazancı, V_p ve V_n sırasıyla evirmeyen ve eviren uçlara uygulanan giriş gerilimleridir.

Basit iki kazanç katlı işlemsel kuvvetlendirici yapıları, daha çok sC süzgeci yapılarına uygun topolojilerdir. Yüksek frekanslı aktif süzgeç yapıları, yüksek doğruluklu ve hızlı D/A ve A/D çeviriciler gibi uygulamalar söz konusu olduğunda, bu tür basit yapılar yetersiz kalırlar. Standart iki katlı yapının en önemli sakıncası, bu tür yapılarda kazancın düşük olmasıdır. İşlemsel kuvvetlendirici kazancı kat kazançlarının çarpımı ile belirlenir. Yapıya ek katlar yerleştirilerek kazancın artırılması yoluna gidilmesi uygun bir çözüm değildir çünkü ek katlarla beraber beraber transfer fonksiyonunun kutup sayısı da artar ve frekans kompanzasyonu zorlaşır. Bu nedenle kazancın yükseltilmesi için yapıda bazı değişiklikler yapılması gerekli olur. Bunun yanı sıra, bazı uygulamalarda, band genişliğinin büyük olması da istenebilir.

Yüksek başarılı işlemsel kuvvetlendiriciler, yüksek değerde birim kazanç band genişliği (kazanç-band genişliği çarpımı) ve yükselme eğimi elde etmek üzere kullanılan yapılardır.

Bu tez çalışmasında önceki senelerde yapılmış olan yüksek başarılı işlemsel kuvvetlendirici yapılarının giriş, çıkış ve kazanç katlarından yararlanılarak farklı ve daha başarılı yüksek başarılı işlemsel kuvvetlendirici yapıları elde edilmiş ve bu yapıların sadece aktif eleman içeren süzgeç devrelerinde uygulamalarına yer verilerek devrelerin performans kriterleri gözlenmiştir.

İlk olarak Philip Allen tarafından çıkış katında bipolar transistör kullanılarak çıkış direncini düşürmeyi amaçlayan yüksek başarılı işlemsel kuvvetlendirici devresi ele alınarak yeni bir işlemsel kuvvetlendirici gerçekleştirilmiştir. [4]

1996 senesinde Hogenvorst R., Tero J.P., Huijsing J.H tarafından yayımlanan makaleden yola çıkılarak, giriş katında zener diyot kullanılarak sabit geçiş iletkenliği sağlayan beslemeden beslemeye bir işlemsel kuvvetlendirici devresi temel alınarak yüksek başarılı bir işlemsel kuvvetlendirici devresi ikinci devre olarak sunulmuştur. [5]

Gerçeklenen üçüncü devre yine 1996 senesinde Hogenvorst R., Tero J.P., Huijsing J.H tarafından yayımlanan makalenin giriş katı ile 1997'de Moldovan L., Harry H. tarafından yayınlanan makalenin çıkış katları birleştirilerek gerçekleştirilmiş bir yüksek başarılı işlemsel kuvvetlendirici devresidir. [6]

Dördüncü devre 1996 senesinde Saether T., Hung C.C., Qi Z., Ismail M., Aeserud O. tarafından yayımlanan makalenin çıkış katı ile basit bir işlemsel geçiş iletkenliği kuvvetlendiricisinin birleşiminden oluşan bir yüksek başarılı işlemsel kuvvetlendirici devresidir. Bu devrenin çıkış katında hata kuvvetlendiricisi temel alınarak oluşturulmuş bir topoloji görülmektedir. [8,9] Hata kuvvetlendiricisi ile oluşturulan yapılar yüksek başarılı işlemsel kuvvetlendirici gerçekleştirilmede yaygın olarak kullanılan metotlar arasında yer almaktadır zira 1985 senesinde Fisher J.H. ve 1999 senesinde Şekerkıran B.'nin yayımladıkları makalelerde de hata kuvvetlendiricisi topolojileri yer almaktadır. [10,11]

Son olarak 1999 senesinde Palmissino G., Palumbo G. Tarafından yayınlanan makale ele alınarak oluşturulmuş yüksek başarılı işlemsel kuvvetlendirici devresi görülmektedir. [12,13]

Tezin ikinci bölümünde, yüksek başarılı işlemsel kuvvetlendiricilerden ve performansı karakterize eden temel büyüklüklerden bahsedilecektir.

Üçüncü bölümde, ikinci bölümde bahsedilen özelliklere dayanılarak oluşturulmuş yüksek başarılı işlemsel kuvvetlendirici devreleri ve bu devrelere ilişkin ayrıntılı bilgi verilecektir.

Dördüncü bölümde, üçüncü bölümde oluşturulan devrelere ilişkin AC ve DC simülasyon sonuçları verilecektir. Ve devreler arası gerekli karşılaştırmalar yapılarak, elde edilen sonuçlar değerlendirilecektir.

Beşinci bölümde, dördüncü bölümde verilen yüksek başarılı işlemsel kuvvetlendirici yapıları, uygulama devrelerinde kullanılacak ve bu uygulama devrelerine ilişkin gerekli bilgi verilecektir. Daha sonra simülasyonlar yapıp sonuçlar değerlendirilecektir.

Altıncı bölümde, yapılan çalışmanın sonucunda ortaya çıkanlar hakkında kısa bir değerlendirme yapılacaktır.

2.YÜKSEK BAŞARIMLI İŞLEMSEL KUVVETLENDİRİCİ

Günümüz elektroniğinde her ne kadar sayısal uygulamalar ön plana çıkmış gibi gözüke de analog yapılar da önemini sürdürmektedir. Bunun başlıca nedeni doğadaki işaretlerin analog olması ve analog devrelerin dış dünya ile sayısal devreler arasında bir köprü oluşturmalarıdır. Bu nedenle analog ve sayısal devreler birlikte kullanılarak günümüzün elektronik cihazları üretilmekte, yüksek başarımlı sayısal devrelerle uyum sağlayabilecek analog devrelerin tasarımı büyük önem kazanmaktadır.

Teknoloji ilerledikçe elektronik devrelerin çeşitliliği artmaktadır, analog yapı bloklarının en önemlilerinden biri olan işlemsel kuvvetlendiriciler de geniş bir kullanım alanına sahiptir. Bu nedenle işlemsel kuvvetlendirici tasarımı analog devre tekniğinde önemli bir yer tutar.

Klasik işlemsel kuvvetlendiricilerin getirdikleri kısıtlamalar ve bunların gerçekleştirilen elektronik düzenlerin başarımlarını düşürmesi nedeniyle başka arayışlara gidilmiş, öte yandan CMOS teknolojisinde ortaya çıkan yeni gelişmeler aktif devre elemanlarının başarımlarını yükseltmekte, daha geniş bantlı ve yüksek doğruluklu eleman gerçekleştirilmesi mümkün olmaktadır.

İşlemsel kuvvetlendiriciler bilindiği gibi iki grupta incelenirler, ilki geçiş iletkenliği kuvvetlendiricisi olan işlemsel geçiş iletkenliği kuvvetlendiricisi (OTA)'lardır ki bu yapıların çıkış empedansları oldukça büyüktür bu sebeple bu tür kuvvetlendiricilere tamponlanmamış işlemsel kuvvetlendiriciler denir. Bir diğer grup ise çıkış empedansı düşük olan yani tamponlanmış işlemsel kuvvetlendiricilerdir. Çıkış direnci yüksek olan tamponlanmamış işlemsel kuvvetlendirici yapıları düşük empedanslı, büyük kapasitif değerli yükleri süremezler. Bu nedenle düşük empedanslı yükleri ve büyük kapasitif değerli yükleri sürmek için tamponlanmış işlemsel kuvvetlendirici yapılarına ihtiyaç vardır.

Bazı uygulamalarda düşük gürültülü işlemsel kuvvetlendiricilere gereksinme duyulabilir. Düşük gürültülü işlemsel kuvvetlendirici elde etmek üzere, kuvvetlendiricinin giriş katında PMOS transistörler kullanılır.

Sonuç olarak yüksek başarılı işlemsel kuvvetlendirici yapılarıyla düşük çıkış empedansı, geniş çıkış işaret salınımı, büyük yükselme eğimi, büyük kazanç-band genişliği çarpımı, düşük güç, düşük güç tüketimi ve/veya düşük giriş dengesizlik gerilimi değerlerine ulaşılmaya çalışılır. Daha önceden de belirtildiği gibi bu kriterlerin hepsine birden aynı anda ulaşmak mümkün değildir.

2.1 İşlemsel Kuvvetlendiricinin Performansını Karakterize Eden Temel Büyüklükler

İşlemsel kuvvetlendiricinin performansını karakterize eden bazı temel büyüklükler bulunmaktadır. Bu büyüklüklerin tanımları aşağıda verilmiştir. [1]

2.1.1 Giriş Dengesizlik Gerilimi

V_{OS} , V_O çıkış gerilimini sıfır yapabilmek için işlemsel kuvvetlendiricinin giriş uçları arasına uygulanması gereken gerilimdir . V_{OS} giriş dengesizlik geriliminin iki bileşeni bulunur. Bunlardan birincisi, uygun olmayan boyut ve kutuplama nedeniyle ortaya çıkan sistematik dengesizlik, ikincisi ise imalat toleranslarından kaynaklanan rastgele dengesizliktir. V_{OS} dengesizlik geriliminin sıcaklığa bağımlılığı ısı sürüklenme olarak adlandırılır. Sürüklenme V_{OS} geriliminin değeri ile artar, ancak V_{OS} gerilimi sıfıra gittiğinde sıfıra gitmez. Bipolar devreler için tipik değer V_{OS} geriliminde mV değişim başına $\pm 3 \mu V/^{\circ}C$ olur.

2.1.2 Giriş Kutuplama Akımı, I_B

Bipolar devrelerde giriş transistörlerinin bazlarından akan I_B değerli akımdır. Bu akımın değeri, giriş katının sükunet akımına ve giriş transistörlerinin β_F kazancına bağlıdır. Tipik değeri çoğu bipolar işlemsel kuvvetlendirici yapısı için 10 nA ile 100 nA arasında yer alır. npn transistörde akım içeriye doğru aktığından pozitif, pnp transistör için ise negatif değerlidir. JFET giriş katlarında giriş kutuplama akımı 1-10 pA arasındadır. Jonksiyon tıkama yönü doyma akımı şeklinde olduğundan, her $10^{\circ}C$ 'de değeri iki katına çıkar.

2.1.3 Giriş Dengesizlik Akımı, I_{OS}

İşlemsel kuvvetlendiricinin giriş uçlarından her birinden akan akımlar arasındaki dengesizlik olup,

$$I_{OS} = I_B^+ - I_B^- \quad (2.1)$$

şeklinde tanımlanır. Burada + ve – işaretleri, faz çevirmeyen ve faz çeviren girişleri belirtmektedir. β_F ve eleman dengesizlikleri I_{OS} değerinde %5-10 kadar I_B nominal değerinden sapmalara neden olur. Nominal akım

$$I_B = \frac{I_B^+ + I_B^-}{2} \quad (2.2)$$

bağıntısıyla tanımlanır.

2.1.4 Giriş Direnci, R_i

Giriş katı konfigürasyonunun ve β_F 'nin fonksiyonu olan giriş direnci, bipolar yapılarda tipik olarak 0.1-5 M Ω değerleri arasında olur. JFET girişli işlemsel kuvvetlendiricilerde ve MOS yapılarda ise $10^{10} - 10^{12} \Omega$ değerleri arasında yer alır.

2.1.5 Çıkış Direnci, R_o

Çıkış katının yapısına bağlıdır. Değeri 20-200 Ω arasında bulunur.

2.1.6 Açık Çevrim Kazancı

Açık çevrim kazancı, fark giriş gerilimindeki birim küçük işaret değişimi için çıkış işaretindeki küçük işaret değişimi olarak tanımlanır ve bu tanım geribeslemenin uygulanmadığı varsayılarak yapılır.

2.1.7 Birim Kazanç Band Genişliği

Kapalı çevrimde birim kazançlı çalışma için küçük işaret 3dB band genişliğidir.

2.1.8 Yükselme Eğimi

Basamak şeklinde bir giriş için çıkış geriliminin maksimum değişim hızıdır. Genelde işlemsel kuvvetlendiricilerde çıkış işaretinin sıfırdan geçişinden yararlanılarak ölçülür. Devrenin tasarımına bağlı olarak pozitif ve negatif yükselme eğimleri farklı değerler alabilirler. Yükselme eğimi mikrosaniye başına volt olarak belirlenir.

2.1.9 Tamgüç Band Genişliği

Sinüs biçimli bir giriş işareti için çıkışta en büyük gerilim dalgalanmasının elde edildiği band genişliğidir. Doğrudan doğruya yükselme eğimi ile orantılıdır.

2.1.10 Yerleşme Süresi

Giriş geriliminin basamak şeklinde değişmesi hali için çıkış işaretinin son değerinin ± 0.1 sınırları içerisine girmesi için gereken süredir.

2.1.11 Ortak Giriş İşareti Değişim Aralığı

İşlemsel kuvvetlendiricinin girişlerinin her ikisine birden uygulanabilecek giriş işaretinin değişim aralığıdır. CMR sembolü ile gösterilir.

2.1.12 Ortak İşareti Bastırma Oranı

Fark işaret açık çevrim kazancının ortak işaret açık çevrim kazancına oranıdır. Bu oran, aynı zamanda ortak işaret giriş gerilimindeki birim değişim başına V_{os} 'deki değişim olarak da tanımlanabilir ve CMRR sembolü ile gösterilir.

2.1.13 Besleme Gerilimini Bastırma Oranı

Besleme gerilimlerinden herhangi birinde ortaya çıkacak birim değişim başına V_{os} 'de ortaya çıkacak değişimdir. Besleme gerilimini bastırma oranı PSRR sembolü ile gösterilir.

3.ÖNERİLEN YÜKSEK BAŞARIMLI İŞLEMSEL KUVVETLENDİRİCİ DEVRELERİ

Bu bölümde, oluşturulmuş yüksek başarımli işlemsel kuvvetlendirici devrelerin şemaları verilmiştir. Bundan sonraki bölümde ise önerilen bu yapılara ilişkin simülasyon sonuçları ve AC-DC performansları verilmiştir.

3.1 Gerçeklenen Yüksek Başarımli İşlemsel Kuvvetlendirici Devreleri

Bu bölümde klasik işlemsel kuvvetlendiricilerin çıkış dirençleri küçültülerek oluşturulmuş, düşük empedanslı rezistif yükleri ve büyük değerli kapasitif yükleri sürmeye elverişli devreler verilmiştir.

3.1.1 Çıkış Katında Bipolar Transistör Kullanılarak Oluşturulmuş Devre

Çıkış katında bipolar transistör kullanılarak çıkış direncini düşürmeyi amaçlayan işlemsel kuvvetlendirici (Devre-1) yapısına ilişkin devre şeması Şekil 3.1'de verilmiştir [4].

Q1 ve M9 haricinde kalan devre standart iki katlı bir işlemsel kuvvetlendirici devresidir. Devrenin pozitif yükselme eğimi aşağıdaki gibidir.

$$SR^+ = \frac{I_{out}^+}{C_L} = \frac{(1 + \beta_F)I_7}{C_L} \quad (3.1)$$

Burada yükselme eğiminin C_L yük kapasitesine bağlı olduğu C_C kompanzasyon kapasitesine bağlı olmadığı kabul edilmiştir.

Negatif yükselme eğimi M9 transistörünün geçitinin $V_{DD} - 1$ volt gerilime ulaştığı kabulü altında aşağıdaki gibi verilmiştir.

$$SR^- = \frac{\beta_9 (V_{DD} - 1V + |V_{SS}| - V_{TO})^2}{2C_L} \quad (3.2)$$

Negatif yükselme eğimi pozitif yükselme eğiminden daha büyüktür bunun sebebi pozitif yöndeki akımın I_7 akımı ile sınırlanması, negatif yöndeki akımın böyle bir sınırlamaya maruz kalmamasındandır.

Devrede çıkış katında bipolar transistör kullanmanın asıl amacı küçük işaret çıkış direncini küçültmektir. Devrenin çıkış direnci aşağıdaki gibidir.

$$r_{out} = \frac{r_{\pi 8} + R_B}{1 + \beta_F} \quad (3.3a)$$

$$R_B = r_{o7} // r_{o6} \quad (3.3b)$$

$$r_{o7} = r_{ds7} = \left(\frac{1}{\lambda_P I_{D7}} \right) \quad (3.3c)$$

$$r_{o6} = r_{ds6} = \left(\frac{1}{\lambda_N I_{D6}} \right) \quad (3.3d)$$

Çıkış katında bipolar transistör kullanılarak çıkış direncinin küçültülmesi R_B 'nin küçük tutulmasıyla sağlanabilir.

Çıkış geriliminin alacağı en büyük değer iki şekilde hesaplanır.

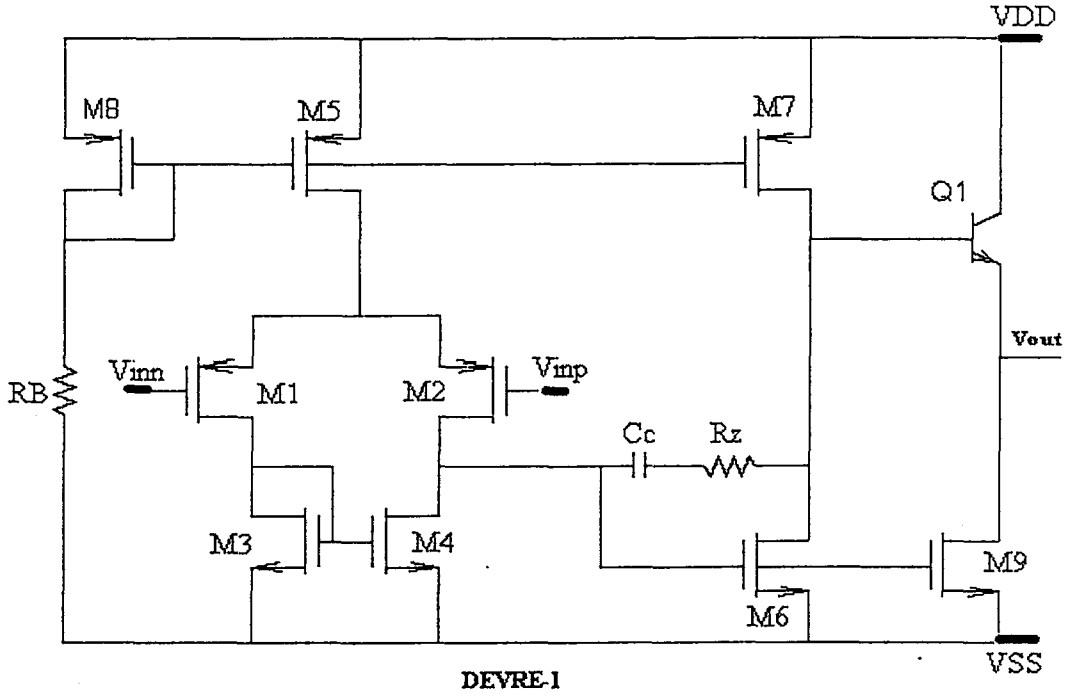
1.M9 tranzistoru kesimde iken yük direncine maksimum akımın aktarılmasıyla

$$V_{OUT(max)} \approx (1 + \beta_F) I_7 R_L \quad (3.4)$$

2.I7 ya da RL nin yeterince büyük olmasıyla

$$V_{OUT(max)} = V_{DD} - V_{SD7(sat)} - V_{BE1} = V_{DD} - \sqrt{\frac{2K_P'}{I_7(W/L)_7}} - V_T \ln \left(\frac{I_{C1}}{I_{S1}} \right) \quad (3.5)$$

Pozitif yönde maksimum çıkış gerilimi negatif yönde maksimum çıkış geriliminden daha fazla sınırlanmaktadır. Bunun sebebi M9'un emebileceği akımın bipolar transistörün verebileceği akımdan daha fazla olmasıdır.



Şekil 3-1 Çıkış katında bipolar transistör kullanarak oluşturulmuş yüksek başarımlı işlemsel kuvvetlendirici devresi

3.1.2 Sabit Geçiş İletkenliği Sağlamak İçin Giriş Katında Elektronik Zener Diyot Kullanılarak Oluşturulmuş Devre

Giriş katında elektronik zener diyot kullanarak sabit geçiş iletkenliği sağlayarak oluşturulan yüksek başarımlı işlemsel kuvvetlendirici (Devre-2) yapısına ilişkin devre şeması şekil 3.2’de verilmiştir. [5]

Önerilen işlemsel kuvvetlendiricinin giriş katında sabit geçiş iletkenlikli beslemeden beslemeye bir devre kullanılmıştır. Günümüzün düşük gerilim seviyelerinde çalışan işlemsel kuvvetlendiricilerinde beslemeden beslemeye giriş katları, maksimum giriş gerilimi salınım aralığı elde edilmesinde yeğlenen bir seçenek oluşturmaktadır. Sabit geçiş iletkenliği elde edebilmek için elektronik zener diyottan faydalanılmıştır.

Beslemeden beslemeye giriş katı gerçeklemek için n kanallı ve p kanallı farksal çiftler paralel bağlanmıştır. Bu şekilde oluşturulan devrelerin geçiş iletkenliğinin ortak işaret giriş aralığı boyunca sabit kalmaması gibi bir sorunu vardır ki bu frekans kompanzasyonunu güçleştirici bir etki yaratır. Frekans kompanzasyonunu etkili bir şekilde gerçeklemek için giriş katının geçiş iletkenliği (gm) sabit bir değerde tutulmalıdır.

Gerçekleştirilen devrede gm 'in sabit tutulması için elektronik zener diyottan faydalanılmıştır. Bu zener diyot, giriş katının geçit-kaynak gerilimleri toplamının sabit kalmasını sağlayarak gm değerini sabit tutmaktadır.

Devre gerçekleştirilirken $Kn=Kp$ koşulu ve $V_{tn}=V_{tp}$ koşulu göz önünde tutulmuştur. Giriş katının geçiş iletkenliği aşağıda gösterildiği gibidir.

$$g_{mt}=g_{mn}+g_{mp}=K_n(V_{gsn}-V_{tn})+K_p(V_{gsp}-V_{tp}) \quad (3.6)$$

gm in sabit kalabilmesi için $V_{gsn}+V_{gsp}$ nin sabit kalması gerekir.

Sabit gm sağlayabilmek için verilen zener gerilimi

$$V_{ref}=-V_{TP}+V_{TN}+2KV_{gs,ref} \quad (3.7a)$$

$$V_{gs,ref}=\sqrt{\frac{1}{K}I_{ref}} \quad (3.7b)$$

$V_{gs,ref}$, $4I_{ref}$ akımıyla kutuplanmış giriş transistörünün geçit-kaynak gerilimiyle eşik gerilimi V_T 'nin farkıdır. K giriş transistörleri için geçiş iletkenliği parametresidir.

$$K=\frac{1}{2}\mu C_{ox}\frac{W}{L}=\frac{1}{2}\mu_p C_{ox}\left(\frac{W}{L}\right)_p=\frac{1}{2}\mu_n C_{ox}\left(\frac{W}{L}\right)_n \quad (3.7c)$$

Bu çalışmada işlemsel kuvvetlendirici yapıları $0.5\mu m$ MIETEC CMOS model parametreleri kullanılarak gerçekleştirilmiştir. Bu teknolojiye göre NMOS transistörler için taşıyıcıların hareket yeteneği (μ_n), PMOS transistörler için taşıyıcıların hareket yeteneği (μ_p) değerinden yaklaşık olarak 4.6 kat daha büyüktür, bu aradaki farkı kompanze edebilmek için PMOS transistörlerin (W/L) boyutları NMOS transistörlerin (W/L) boyutlarının 4.6 katı kadar daha büyük seçilmelidir. Ancak şu unutulmamalıdır ki μ_n/μ_p değeri proses varyasyonlarına bağlı olarak da değişmektedir bu yüzden gm değerinin göstereceği değişimde bunun da büyük etkisi vardır.

Zener diyotla kurulmuş beslemeden beslemeye giriş katının çalışma prensibi en iyi ortak işaret giriş aralığının 3 bölümünü incelenerek anlaşılabilir.

▪Ortak işaret giriş aralığının negatif beslemeye (V_{ss}) yakın bölümünde sadece p kanallı giriş çiftleri aktiftir. Bu durumda giriş uçları arasındaki gerilim zener geriliminden daha küçük olacaktır. Bunun sonucu zenerden geçen akım sıfır ve p kanallı giriş çiftlerinin akımı $8I_{ref}$ olacaktır.

▪Ortak işaret giriş aralığının orta kısmında hem p kanallı hem de n kanallı çift akım akıtacaktır. Zener, giriş transistörlerinin V_{gs} gerilimleri toplamını zener gerilimine eşitleyecektir ve her iki kuyruk akımı kaynağından ve zener diyottan akım akacaktır. Kontrol transistörü olan M_{18} kuyruk akımının bir kısmını alarak M_{17} 'den akan akımın M_7 'den akan sabit akıma eşit olmasını sağlayacaktır.

▪Ortak işaret giriş aralığının pozitif beslemeye (V_{DD}) yakın bölümünde sadece n kanallı giriş çifti aktif olacaktır. Bu durumda giriş çiftinin uçları arasındaki gerilim zener geriliminden az olacaktır. Zenerden akan akım sıfır n kanallı giriş çiftinden akan akım $8I_{ref}$ olacaktır.

Sonuç olarak uygulanan ortak işaret giriş aralığı boyunca gm sabit kalacaktır.

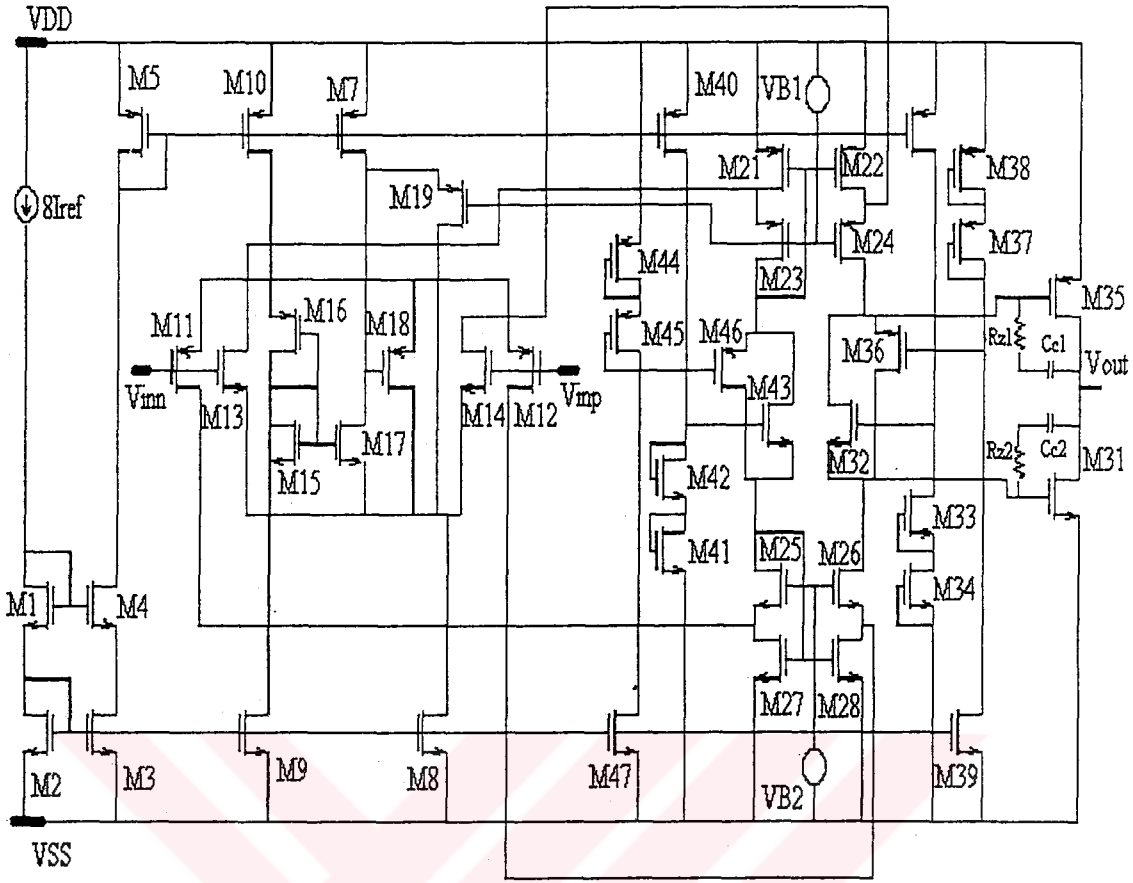
Şekil 3-2 de görülen işlemsel kuvvetlendirici devresinde elektronik zener diyot M_{15} - M_{18} ve M_7 , M_8 transistörlerinden oluşmaktadır. Zener gerilimi diyot bağlı M_{15} ve M_{16} transistörleri tarafından belirlenmektedir.

(3.7a) eşitliğiyle verilen zener gerilimini elde edebilmek için diyot bağlı M_{15} ve M_{16} transistörlerinin boyutları giriş transistörlerinin boyutlarıyla eşit seçilmelidir.

Kontrol transistörü olan M_{18} kuyruk akımının bir kısmını alarak M_{17} den akan akımın M_7 dan akan sabit akıma eşit olmasını sağlar.

M_{15} ve M_{17} 'nin (W/L) oranları eşit olduğundan diyot bağlı transistörlerden akan akım da bu sabit akıma eşittir. Sonuç olarak bu iki diyottaki gerilim ve buna bağlı olarak giriş transistörlerinin geçit kaynak gerilim toplamı sabit kalır.

İşlemsel kuvvetlendirici AB sınıfı çalışan ve beslemeden beslemeye bir çıkış katından (M_{31} - M_{38}), bir toplama devresinden (M_{21} - M_{28}) ve beslemeden beslemeye bir girişten (M_{11} - M_{14}) oluşur. M_{41} - M_{47} den oluşan yüzen akım kaynağı toplama devresini kutuplar.



DEVRE-2

Şekil 3-2 Giriş katında elektronik zener diyot kullanmak koşuluyla sabit geçiş iletkenliği sağlayarak oluşturulan yüksek başarımli işlemsel kuvvetlendirici devresi

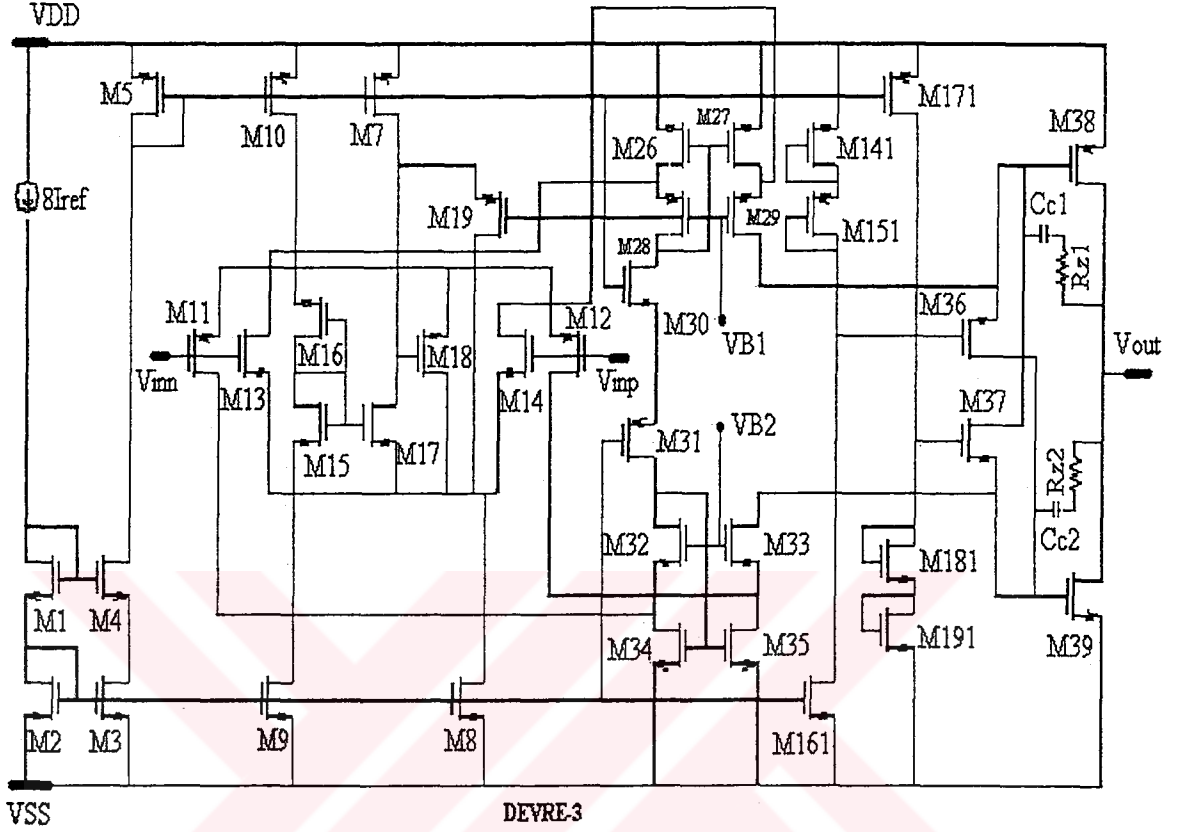
3.1.3 Giriş Katında Elektronik Zener Diyot Kullanılarak, Çıkış Katında Akım Sürüşlü Ortak Kaynaklı Yapı Kullanılarak Oluşturulmuş Devre

Bu işlemsel kuvvetlendiricinin giriş katı Şekil 3-2'deki devrenin giriş katıdır, çıkış katında farklı bir devre kullanılarak yeni bir işlemsel kuvvetlendirici gerçekleştirilmiştir.[5-7]

Devrede düşük empedanslı yükleri sürebilmek için akım sürüşlü, ortak kaynaklı çıkış katı kullanılmıştır. Bu kat büyük kapasitif yükleri sürerken aynı zamanda çıkış salınım aralığını kötüleştirmediği için avantajlıdır, ancak çıkış katında yüksek W/L oranlı transistörler kullanmak gibi bir sakıncası da bulunmaktadır.

Kaskod katın p bölümünü oluşturan (M26-M29) ve n bölümünü oluşturan (M32-M35) transistörleri giriş katından gelen akımların toplamını alırlar ve çıkış katını süren akım kaynağı gibi davranırlar.

Çıkış katı AB sınıfı olarak çalışmaktadır. M36 ve M37 transistörleri, çıkış transistörleri olan M38 ve M39'u ortak işaret giriş aralığının bir yarısında kutuplayarak güç tüketimini minimize ederler.



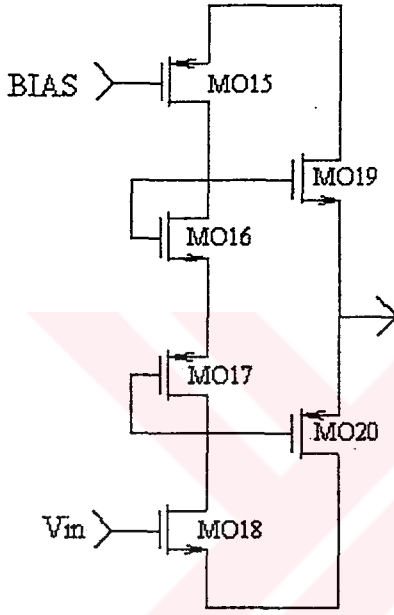
Şekil 3-3 Giriş katında elektronik zener diyot kullanılarak, çıkış katında akım sürüşlü ortak kaynaklı yapı kullanılarak oluşturulmuş yüksek başarılı işlemsel kuvvetlendirici devresi

3.1.4 Çıkış Katında Hata Kuvvetlendiricisi Kullanılarak Oluşturulmuş Devre

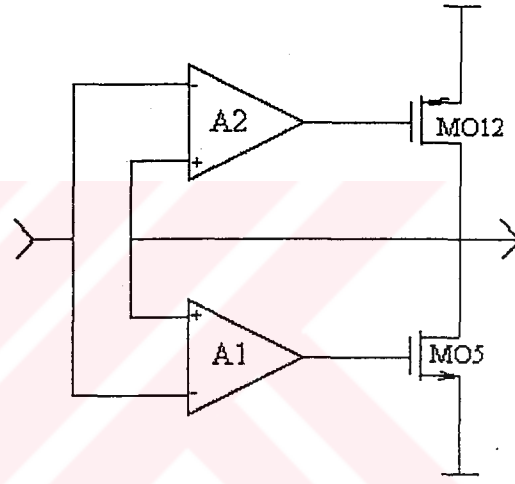
Bu işlemsel kuvvetlendiricinin giriş katı olarak bir işlemsel geçiş iletkenliği kuvvetlendiricisi (OTA) kullanılmıştır. Çıkış katı AB sınıfı tamamlayıcı kaynak izleyicisi (Şekil 3.4) ve sözde kaynak izleyici (Şekil 3.5) iki katın kombinasyonundan oluşmaktadır. [8-11]

Çıkış katı iki hata kuvvetlendiricisi ve iki transistör içeren (MO5-MO12) ortak kaynak devresi (sözde kaynak izleyici) tarafından sürülmektedir. Hata kuvvetlendiricileri arasında küçük bir ofset geriliminin oluşturulmasıyla, çıkış katı sükunette çalışırken çıkış taransistörleri olan MO5 ve MO12 kesime gider böylece MI11, MI12 ve MO15-MO20 transistörlerini kapsayan kaynak izleyici V_o düğümünü sürer.

Çıkış işaret salınım aralığı MO19 ve MO20 transistörlerinin geçit-kaynak gerilimleriyle sınırlanmaktadır. Bu sınırlama tamamlayıcı ortak kaynak devresinin varlığıyla iyileştirilmektedir. Hata kuvvetlendiricisinin doğal toprak özelliğinden dolayı MO17 ve MO20 transistörlerinin geçit-kaynak gerilimleri eşittir ve bu durum MO16 ve MO19 için de geçerlidir. Bu şekilde geçit-kaynak gerilimi daha iyi kontrol edilebilmektedir çünkü gerilim MO19 ve MO20 den akan ve etkili değişim gösteren büyük çıkış akımı yerine MO16 ve MO17 den akan akıma bağlıdır.

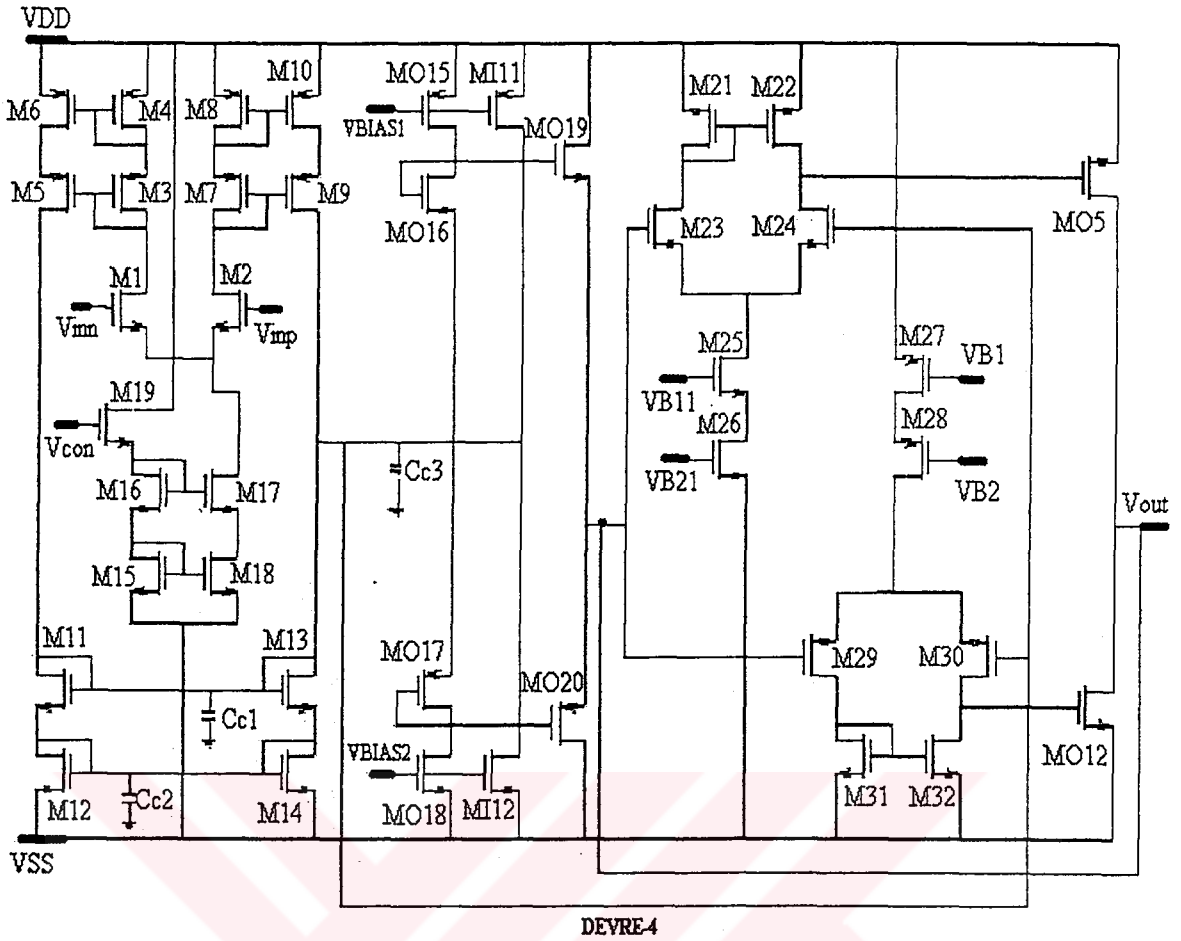


Şekil 3.4 AB sınıfı kaynak izleyicisi



Şekil 3.5 Sözcik sınıfı kaynak izleyicisi

V_{gs} düşümü transistör boyutlarını ayarlamak koşuluyla olabilecek en küçük şekilde ayarlanarak çıkış salınımının artırılması sağlanır. Ayrıca çıkış gerilimi V_O , V_{DD} ve V_{SS} beslemelerine MI11 ve MI12 transistörlerinin kullanılmasıyla ulaşabilmektedir. Sonuç olarak beslemeden beslemeye çıkış salınımı elde edilebilmektedir.



Şekil 3.6 Çıkış katında hata kuvvetlendiricisi kullanılarak oluşturulmuş devre

3.1.5 Katlanmış Aynalamalı Geçiş İletkenliği Kuvvetlendiricisi Giriş Katı ile Beslemeden Beslemeye Çıkış Katından Oluşan Devre

Gerçeklenen bu devre katlanmış aynalamalı geçiş iletkenliği kuvvetlendiricisi olan bir giriş katı ile beslemeden beslemeye çıkış gerilim salınımı olan ve büyük çıkış akımlı AB sınıfı bir çıkış katından oluşmaktadır. Çıkış katının özel topolojisinden dolayı bu kuvvetlendirici devresi NMOS ve PMOS transistörlerin eşik gerilimleri toplamından daha küçük bir besleme gerilimiyle çalışmak zorundadır. [12,13]

Bilindiği gibi düşük besleme gerilimli CMOS işlemsel kuvvetlendirici devresi için çıkış katı en kritik bölümü oluşturmaktadır. Tamamlayıcı ortak kaynak transistörlerinin kullanılmasıyla çıkış salınımının garanti edilmesine rağmen kutuplama akımının doğru bir şekilde kontrol edilmesi standart teknolojiyle oldukça zordur. Önerilen çıkış katı şekil 3.8 de görülmektedir. Çıkış katı basit bir evirici katın sürüş tekniğini sağlamaktadır ve basit ve yüksek doğruluklu bir akım kontrolü sağlamaktadır.

Çıkış katı giriş ve çıkış bölümleri olmak üzere iki kısımda incelenebilir. Giriş bölümü M1A-M4A transistörleriyle $IB1$ ve $IB2$ akım kaynaklarından oluşmaktadır. M1A ve M2A transistörlerinin boyutları eş seçilmiştir ve bu transistörler sırasıyla diyot bağlı M3A ve M4A transistörlerini sürmektedirler. Çıkış bölümü ise M5A-M6A ve M7A-M8A transistörlerinden oluşan ve çıkışları ortak olan iki eviriciden oluşmaktadır. Her iki eviricide de bir transistör doymada (M5A-M8A) , bir transistör (M6A-M7A) kesimdedir. M5A'nın savak akımı I_{D5A} ve M8A'nın savak akımı I_{D8A} M3A ve M4A transistörlerinden aynalanmaktadır. Düşük giriş seviyelerinde M6A ve M7A kesimdedir ve devre A sınıfı olarak çalışır. Giriş gerilim seviyesinin pozitif yönde artmasıyla M1A'nın savak akımı I_{D1A} , $IB1$ akımına eşit hale gelir ve M3A ile M5A transistörleri kesime gider böylece yüksek empedans düğümü olan A düğümü V_{SS} 'ye kadar sürülür. M6A akım akıtmaya başlar ve çıkış yüküne büyük bir akım iletir. M7A kesimde kalmaya devam eder ve M8A'daki akım haliyle artar ancak değeri B düğümündeki düşük empedansla sınırlanmaktadır bu yüzden çıkıştaki akımın çoğu sükunet halinde kesimde olan M6A transistörü tarafından sağlanır. Benzer davranış büyük negatif giriş seviyeleri için de geçerlidir. Bu durumda M4A kesime gider, B düğümü yüksek empedans düğümü haline gelir ve V_{DD} 'ye kadar sürülür ve tekrar çıkış akımının çoğu sükunette kesimde olan M7A tarafından sağlanır.

M5A ve M8A düşük DC güç tüketimi için küçük boyutlarda gerçekleşir. Sükunet durumunda kesimde olan M6A ve M7A transistörleri büyük giriş seviyelerinde yüksek sürüş tekniği sağlayabilmek için büyük boyutlarda gerçekleşir.

Akım kontrolü şu şekilde yapılır;

Sükunet halinde çıkış akımı i_o sıfır olacak ve I_{D5} akımı I_{D8} akımına eşit olmaya zorlanacaktır.

$$\frac{\left(\frac{W}{L}\right)_5}{\left(\frac{W}{L}\right)_3} = \frac{\left(\frac{W}{L}\right)_8}{\left(\frac{W}{L}\right)_4} \quad (3.8)$$

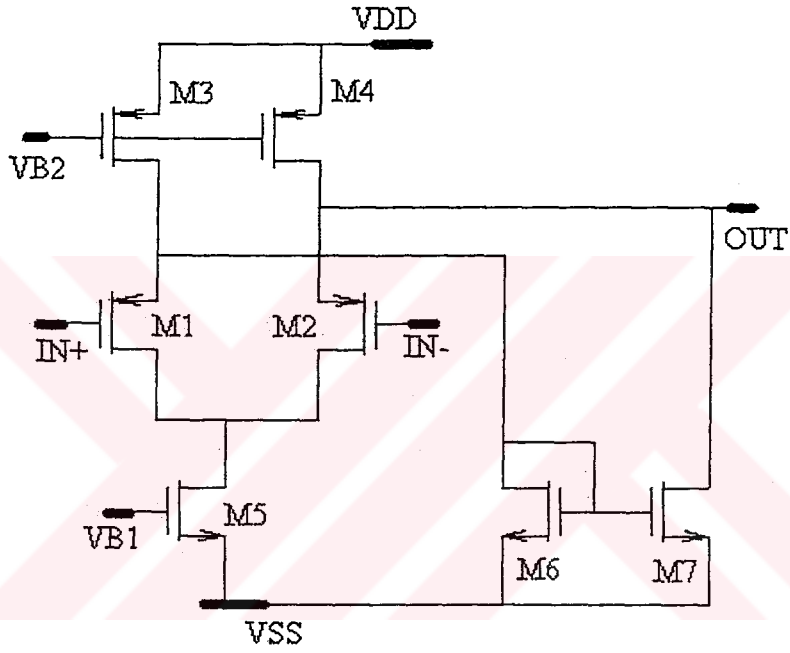
seçilmesiyle I_{D3} akımı I_{D4} akımına eşit olacaktır. Başka bir ifadeyle;

$$IB1 - I_{D1A} = I_{D2A} - IB2 \quad (3.9)$$

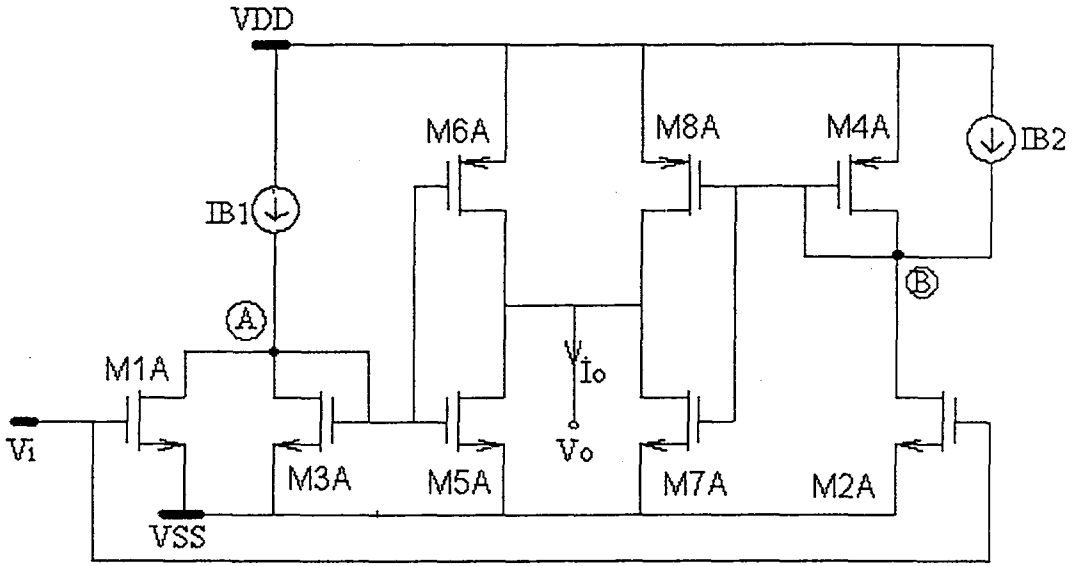
$$I_{D1A} = I_{D2A} = I_{D1,2} \quad (3.10)$$

$$I_{D1,2} = \frac{IB1 + IB2}{2} \quad (3.11)$$

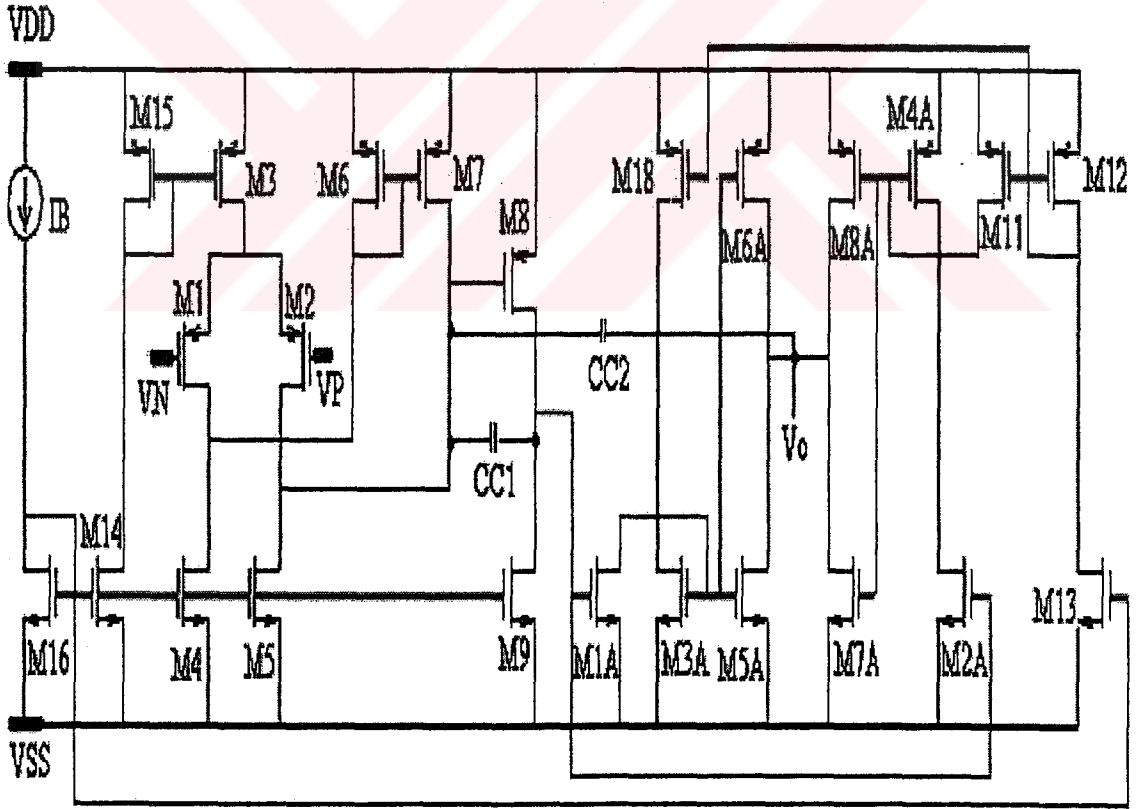
Böylece $I_{D1,2}$ akımı ve buna bağlı olarak M5A ve M8A'daki akımlar $IB1$ ve $IB2$ akım kaynakları ile kontrol edileceklerdir.



Şekil 3-7 Katlanmış aynalamalı farksal kat



Şekil 3-8 Önerilen çıkış katı



DEVRE-5

Şekil 3.9 Katlanmış aynalamalı geçiş iletkenliği kuvvetlendiricisi giriş katı ile beslemeden beslemeye çıkış katı kullanılarak oluşturulmuş yüksek başarılı işlemsel kuvvetlendirici devresi

4.ÖNERİLEN DEVRELERİN PERFORMANS ANALİZLERİ

Bu bölümde, önerilmiş olan yüksek başarımlı işlemsel kuvvetlendirici iç yapılarının SPICE programı kullanılarak gerçekleştirilen AC ve DC analiz sonuçları verilecektir. Ayrıca elde edilen sonuçların yardımıyla önerilen devrelerin birbirlerine karşın üstünlükleri de incelenecektir. Önerilen iç yapıların analizinde kullanılan, MOS ve bipolar transistörlere ait parametre bilgileri EK-A da, SPICE programında yapılacak olan simülasyonlar için oluşturulan devre dosyaları EK-B de, önerilen devrelerde kullanılan transistörlere ilişkin boyutlar da EK-C de verilmiştir.

Herbir devre için, devrelerin AC ve DC karakteristiklerini ortaya koymak amacıyla, 7 benzetim sonucu verilecektir. Bu karakteristikler DC gerilim geçiş eğrisi, çıkışta 50pF lık yük kapasitesi var iken AC kazanç ve faz eğrisi, çıkış yüksüz durumdayken AC kazanç ve faz eğrileri, girişin basamak cevabına ilişkin eğri ve çıkış direncine ilişkin eğrilerdir. Aşağıda ilk olarak benzetim sonuçlarını elde etmek için uygulanan yöntemlerden kısaca bahsedilecek ve daha sonra herbir devre için elde edilen sonuçlar ayrı ayrı verilecektir.

4.1 Benzetim Sonuçları için Uygulanan Yöntemler

Bu bölümde yukarıda belirttiğimiz eğrileri elde etmek için devreler üzerinde yaptığımız değişikliklerden bahsedeceğiz.

Oluşturulan iç yapılara ilişkin DC gerilim geçiş eğrisini elde etmek amacıyla işlemsel kuvvetlendirici elemanın eviren giriş ucu toprağa çekilir ve evirmeyen giriş ucundan V_{DD} ile V_{SS} arasını tarayacak şekilde V_i gerilimi uygulanır.

Oluşturulan iç yapılara ilişkin AC kazanç ve faz eğrilerini elde etmek amacıyla işlemsel kuvvetlendirici elemanın eviren giriş ucu toprağa çekilir, evirmeyen giriş ucuna AC 1V' luk bir gerilim kaynağı DC giriş dengesizlik gerilimi V_{OS} ilave edilerek bağlanır.

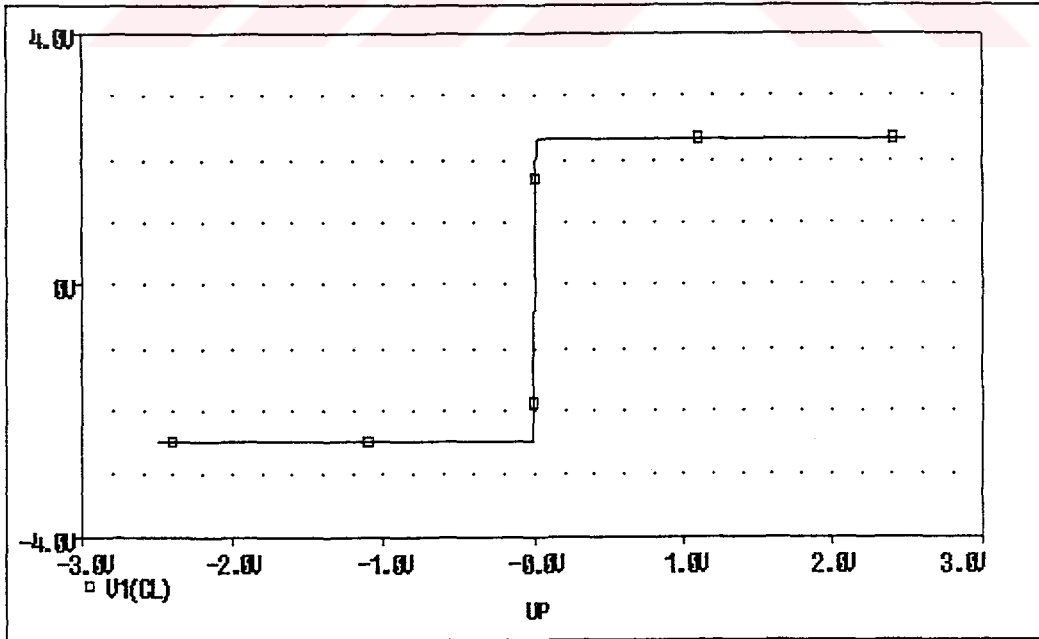
Oluşturulan iç yapılara ait basamak cevabını elde etmek amacıyla işlemsel kuvvetlendirici elemanının eviren ucu çıkışa bağlanır, çıkışta 50pF lık yük kapasitesi varken evirmeyen girişe kare dalga uygulanır.

Oluşturulan iç yapılara ilişkin çıkış direncine ait eğriyi elde etmek amacıyla, işlemsel kuvvetlendirici elemanının eviren girişi toprağa çekilir evirmeyen girişine giriş dengesizlik gerilimi V_{os} kadar gerilim kaynağı bağlanır ve çıkışa AC 1V luk gerilim kaynağı uygulanır.

4.2 İşlemsel Kuvvetlendirici Devrelerinin AC ve DC Başarımlarının İncelenmesi

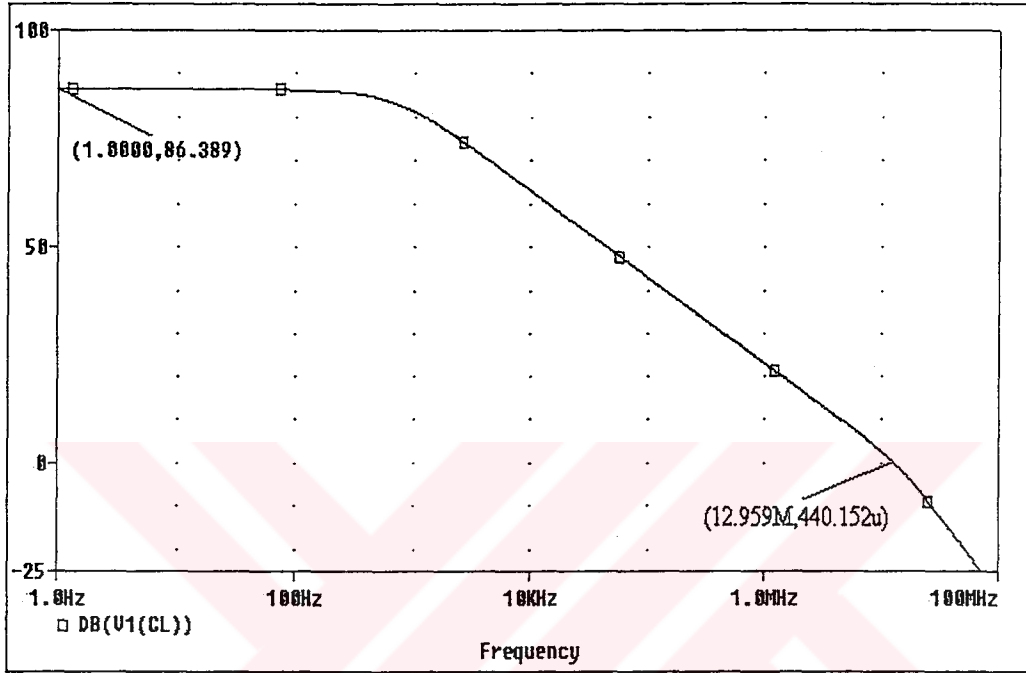
4.2.1 Devre-1'in AC ve DC Karakteristik Eğrileri

Şekil 3.1 de verilen yüksek başarımlı işlemsel kuvvetlendirici yapısı için besleme gerilimleri $V_{DD}=2.5V$ ve $V_{SS}=-2.5V$ olarak seçilmiştir. Şekil 4.1 de işlemsel kuvvetlendirici devresinin DC gerilim geçiş eğrisi verilmiştir. Burada işlemsel kuvvetlendirici'nin evirmeyen ucundan (-2.5V,+2.5V) aralığında bir gerilim taraması yapılmıştır ve çıkıştaki gerilimin kırılma limitleri $V_{o(max)}=2.3421$ ve $V_{o(min)}=-2.5V$ olarak belirlenmiştir. işlemsel kuvvetlendirici'nin giriş dengesizlik gerilimi değeri V_{os} 1.025mV olarak belirlenmiştir.



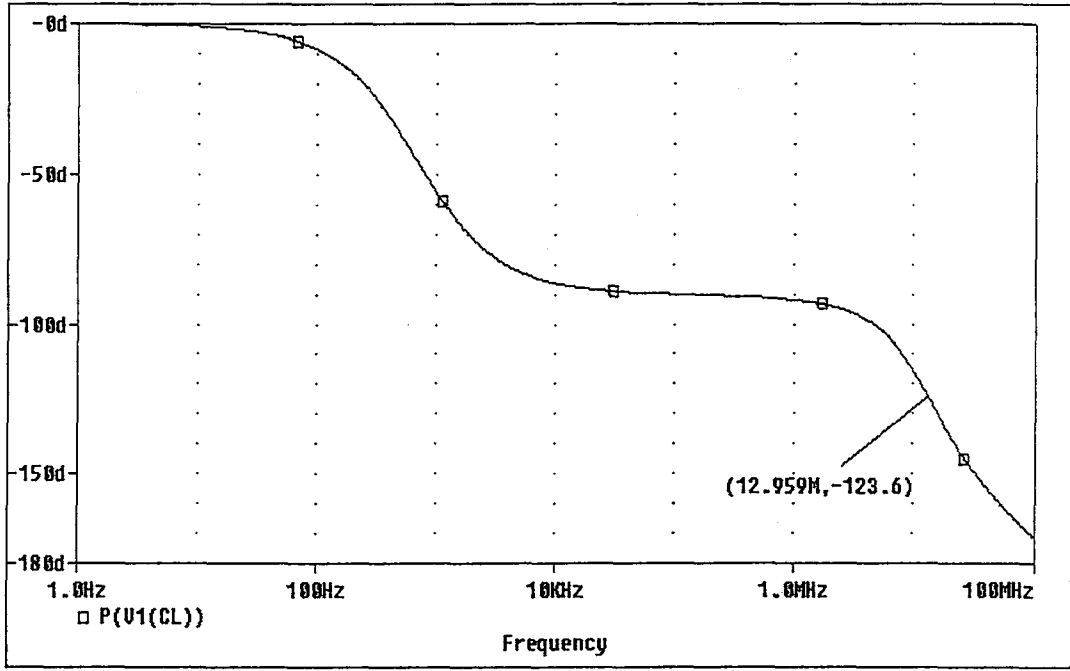
Şekil 4-1 Devre-1 , yüksek başarımlı işlemsel kuvvetlendirici yapısı için DC gerilim geçiş eğrisi

Şekil 4-2 de devre 1 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük kapasitesi varken, kompanzasyon kapasitesi C_c 0.95pF ve sıfırlama direnci R_z 22.2k Ω iken AC kazanç eğrisi verilmiştir. İşlemsel kuvvetlendirici devresinin açık çevrim kazancı 86dB olarak, kazanç band genişliği çarpımı 12.959MHz, 3dB kesim frekansı 667 kHz olarak ölçülmüştür.



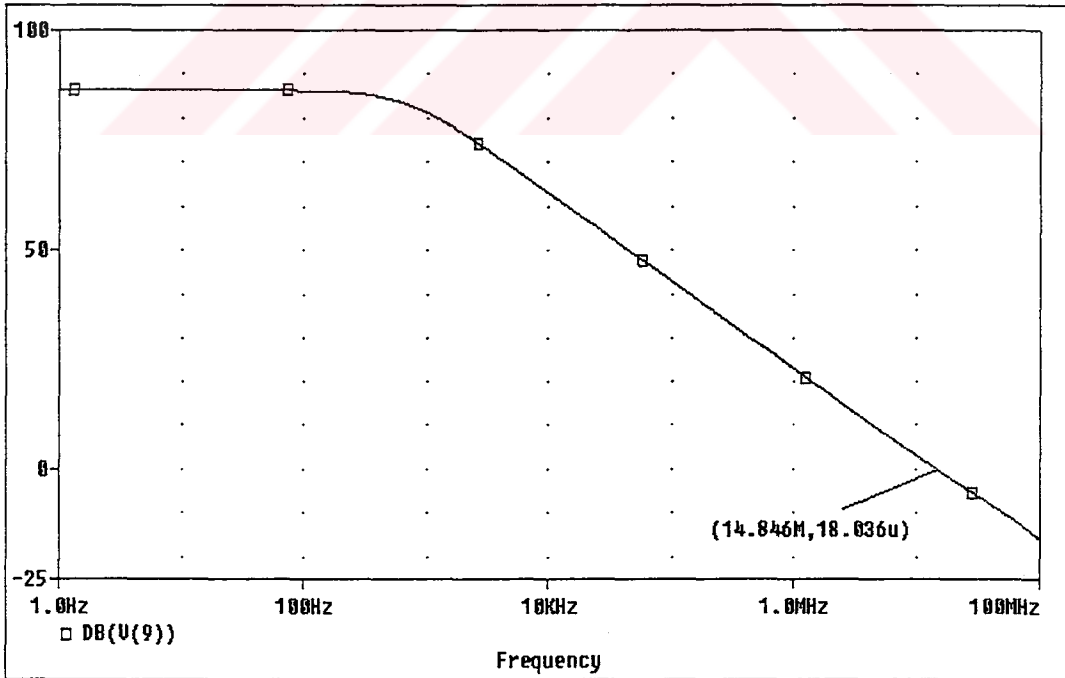
Şekil 4-2 Devre-1 ,yüksek başarımlı işlemsel kuvvetlendirici devresi için kazanç eğrisi ($C_L=50$ pF)

Şekil 4.3 de devre1 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük varken faz karakteristiği görülmektedir. Faz payı 56.4° olarak ölçülmüştür.



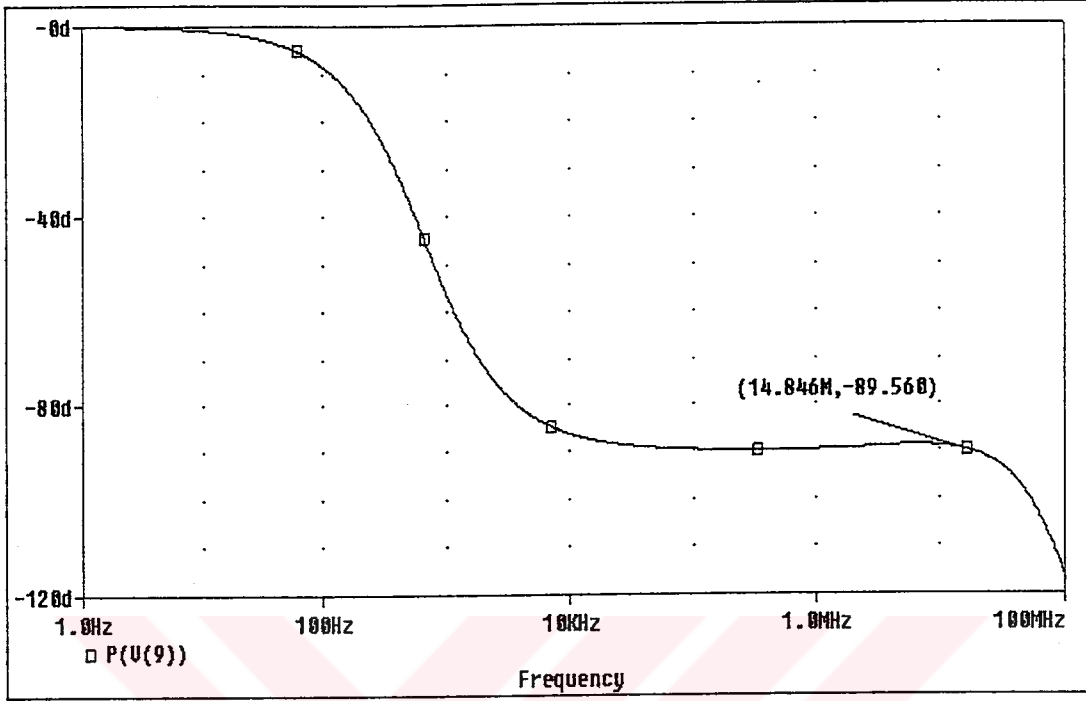
Şekil 4-3 Devre-1 ,yüksek başarılı işlemsel kuvvetlendirici devresi için faz eğrisi ($C_L=50\text{pF}$)

Şekil 4-4 de devre 1 yüksek başarılı işlemsel kuvvetlendirici yapısı için çıkış açık devre iken AC kazanç eğrisi verilmiştir. Bu durumda işlemsel kuvvetlendirici devresinin, kazanç band genişliği çarpımı 14,846MHz olarak ölçülmüştür.



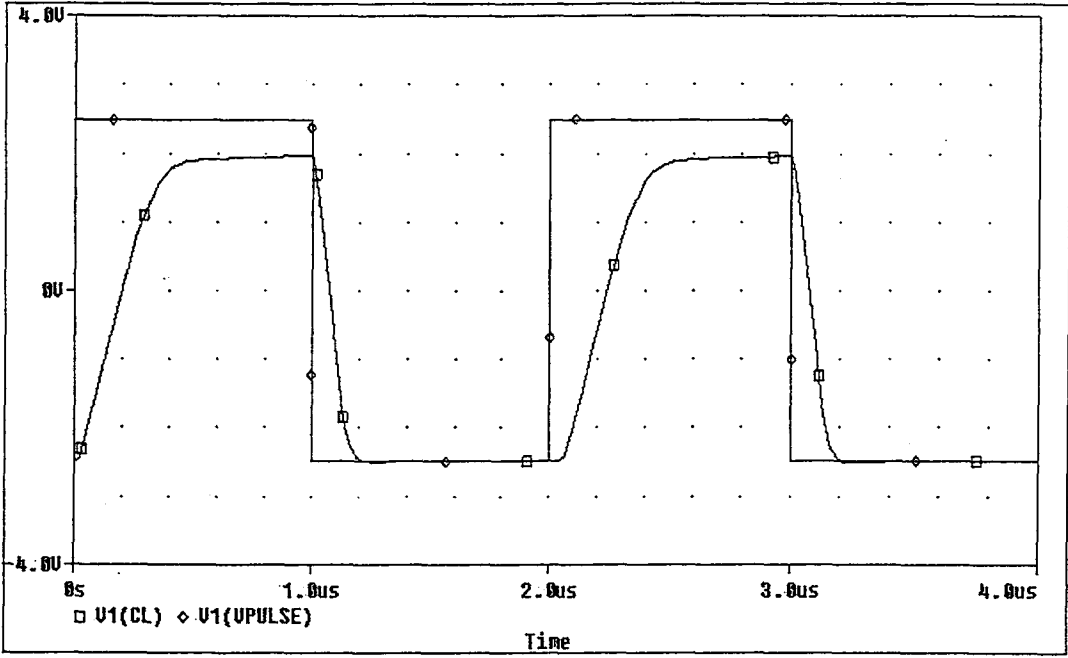
Şekil 4-4 Devre-1 ,yüksek başarılı işlemsel kuvvetlendirici devresi için kazanç eğrisi ($C_L=0$)

Şekil 4.5 de devre1 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış açık devre iken faz karakteristiği görülmektedir. Faz payı 90.44° olarak ölçülmüştür.



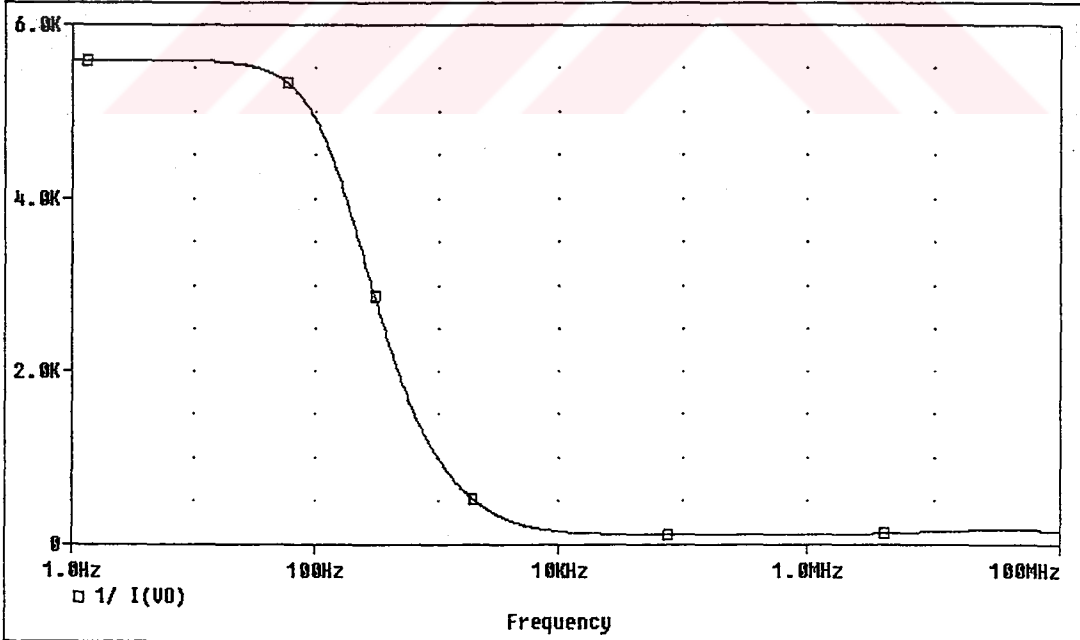
Şekil 4-5 Devre-1 ,yüksek başarımlı işlemsel kuvvetlendirici devresi için faz eğrisi ($C_L=0$)

Şekil 4.6 da devre1 yüksek başarımlı OPAMP yapısı için çıkışta 50pF lık yük kapasitesi varken devrenin basamak cevabı görülmektedir. $V_{o(max)}=1.957V$, $V_{o(min)}=-2.5V$ olarak ölçülmüştür.



Şekil 4-6 Devre-1 , yüksek başarılı işlemsel kuvvetlendirici devresi için basamak cevabı ($C_L=50\text{pF}$)

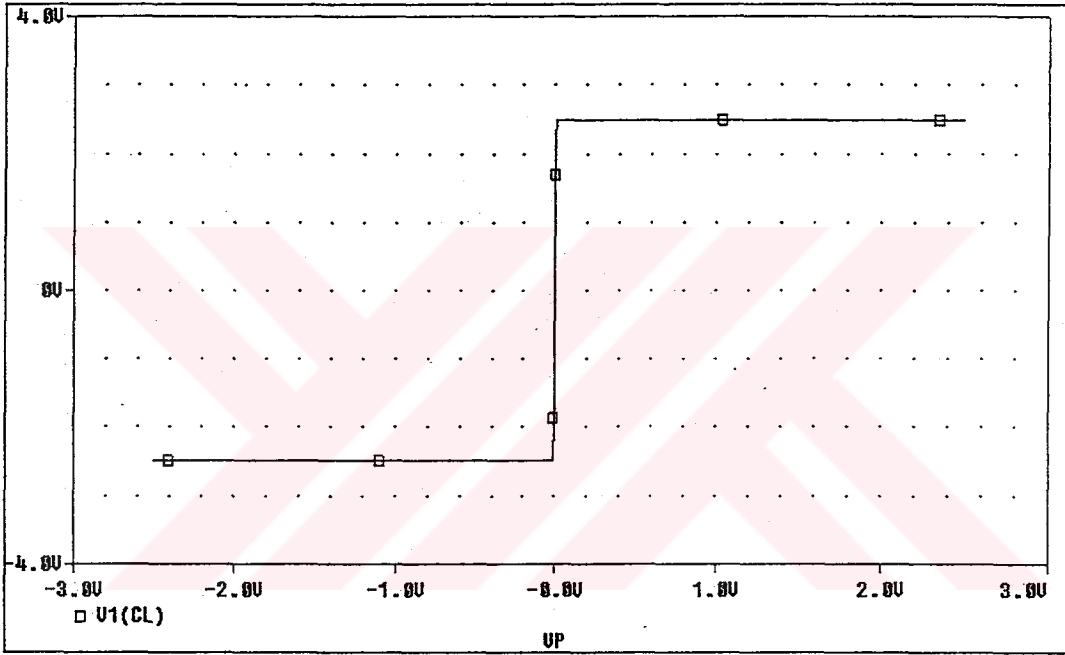
Şekil 4.7 de devre 1 , yüksek başarılı işlemsel kuvvetlendirici yapısı için çıkış direncinin frekansla değişim eğrisi görülmektedir. Çıkış direnci $R_o=5.59\text{k}\Omega$ olarak ölçülmüştür.



Şekil 4-7 Devre-1 , yüksek başarılı işlemsel kuvvetlendirici devresi için çıkış direncinin frekansla değişim eğrisi

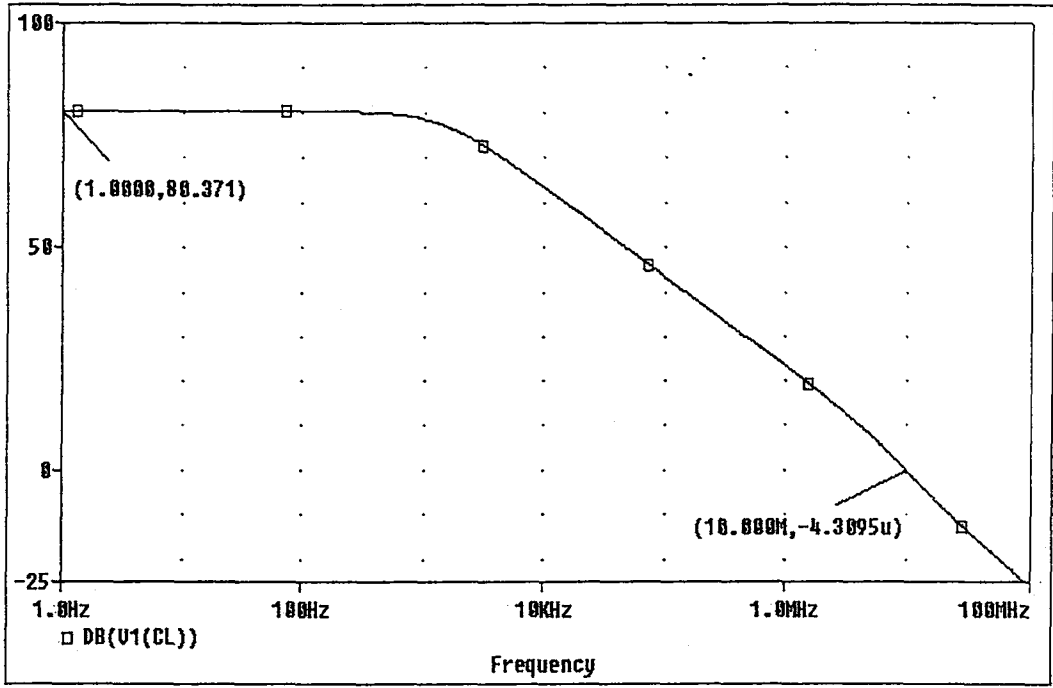
4.2.2 Devre-2'nin AC ve DC Karakteristik Eğrileri

Şekil 3.2 de verilen yüksek başarımlı işlemsel kuvvetlendirici yapısı için besleme gerilimleri $V_{DD}=2.5V$ ve $V_{SS}=-2.5V$ olarak seçilmiştir. Şekil 4.8'de işlemsel kuvvetlendirici devresinin DC gerilim geçiş eğrisi verilmiştir. Burada işlemsel kuvvetlendirici'nin evirmeyen ucundan $(-2.5V, +2.5V)$ aralığında bir gerilim taraması yapılmıştır ve çıkıştaki gerilimin kırılma limitleri $V_{o(max)}=2.5$ ve $V_{o(min)}=-2.5V$ olarak belirlenmiştir. İşlemsel kuvvetlendirici'nin giriş dengesizlik gerilimi V_{OS} değeri $1.25mV$ olarak belirlenmiştir.



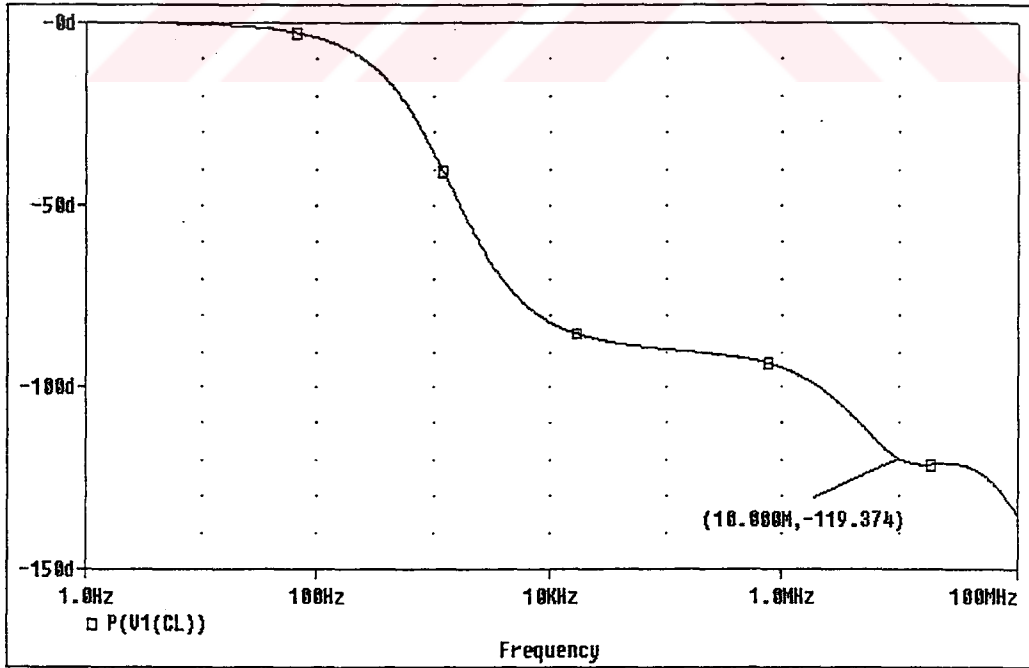
Şekil 4-8 Devre-2 , yüksek başarımlı işlemsel kuvvetlendirici yapısı için DC gerilim geçiş eğrisi

Şekil 4-9 da devre 2 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkışta $50pF$ lık yük kapasitesi varken, kompanzasyon kapasiteleri $C_{C1}=0.7pF$, $C_{C2}=0.7pF$, sıfırlama dirençleri $R_{Z1}=15k\Omega$, $R_{Z2}=15k\Omega$ iken AC kazanç eğrisi verilmiştir. İşlemsel kuvvetlendirici devresinin açık çevrim kazancı $80dB$ olarak, kazanç band genişliği çarpımı $10MHz$, $3dB$ kesim frekansı $1.417 kHz$ olarak ölçülmüştür.



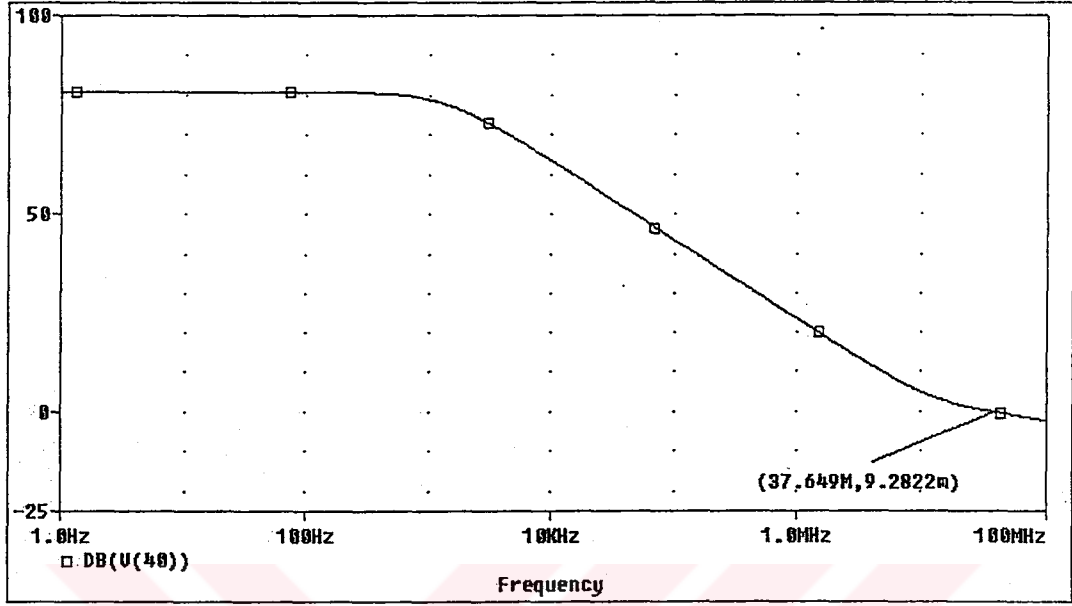
Şekil 4-9 Devre-2 ,yüksek başarımli işlemsel kuvvetlendirici devresi için kazanç eğrisi ($C_L=50\text{pF}$)

Şekil 4.10 da devre2 yüksek başarımli işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük varken faz karakteristiği görülmektedir. Faz payı 60.6° olarak ölçülmüştür.



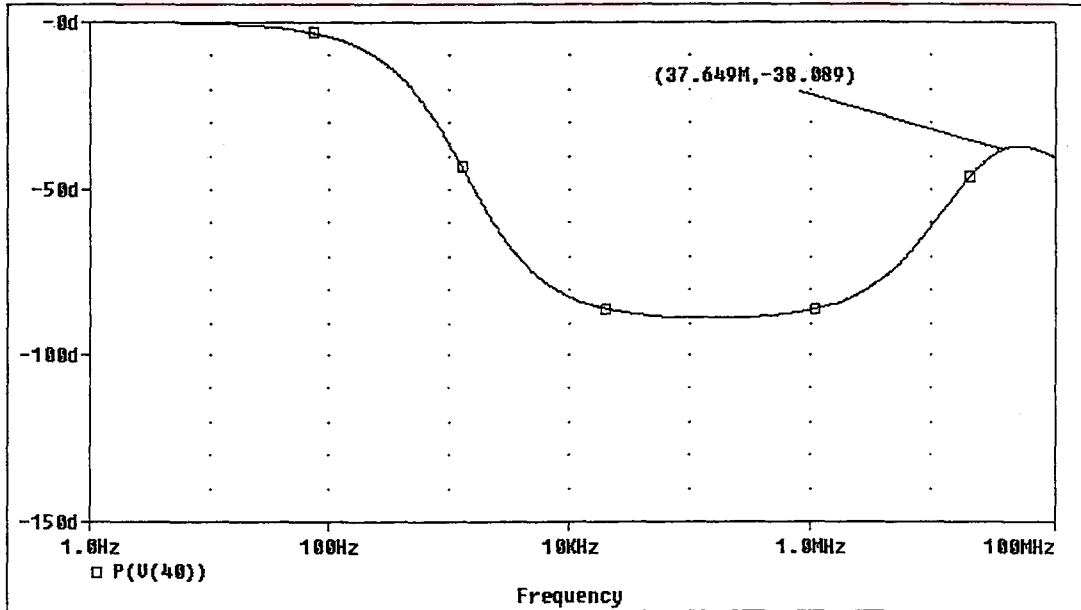
Şekil 4-10 Devre-2 ,yüksek başarımli işlemsel kuvvetlendirici devresi için faz eğrisi ($C_L=50\text{pF}$)

Şekil 4-11 de devre 2, yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış açık devre iken AC kazanç eğrisi verilmiştir. Bu durumda işlemsel kuvvetlendirici devresinin, kazanç band genişliği çarpımı 37.649MHz olarak ölçülmüştür.



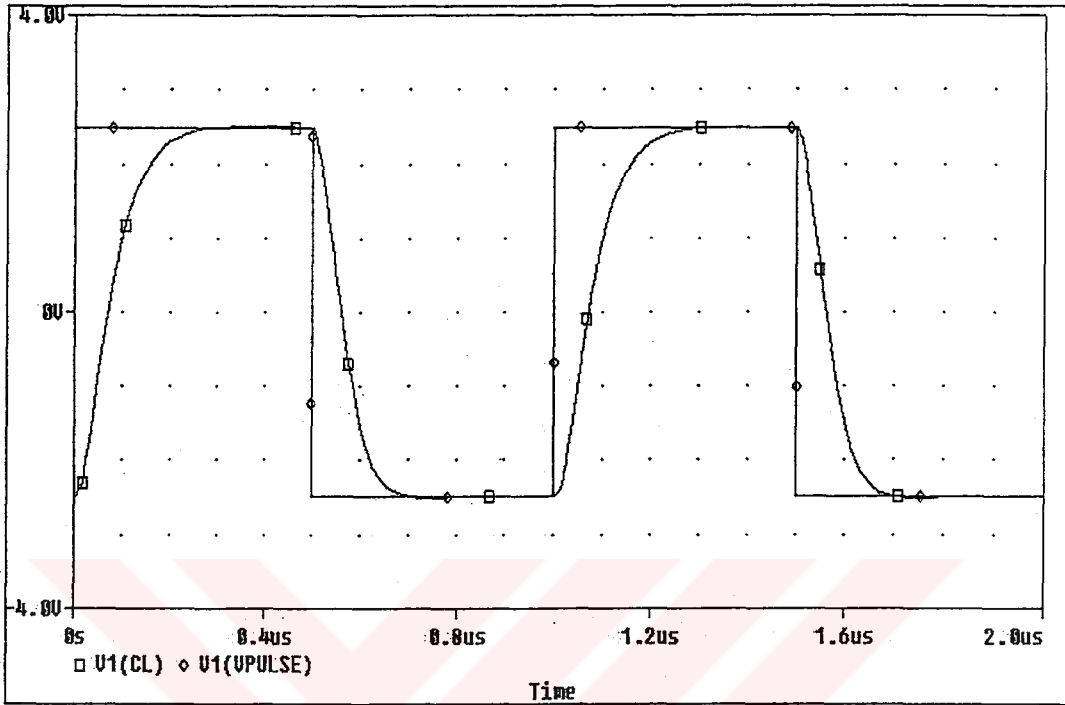
Şekil 4-11 Devre-2 ,yüksek başarımlı işlemsel kuvvetlendirici devresi için kazanç eğrisi ($C_L=0$)

Şekil 4.12 de devre 2 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış açık devre iken faz karakteristiği görülmektedir. Faz payı 142° olarak ölçülmüştür.



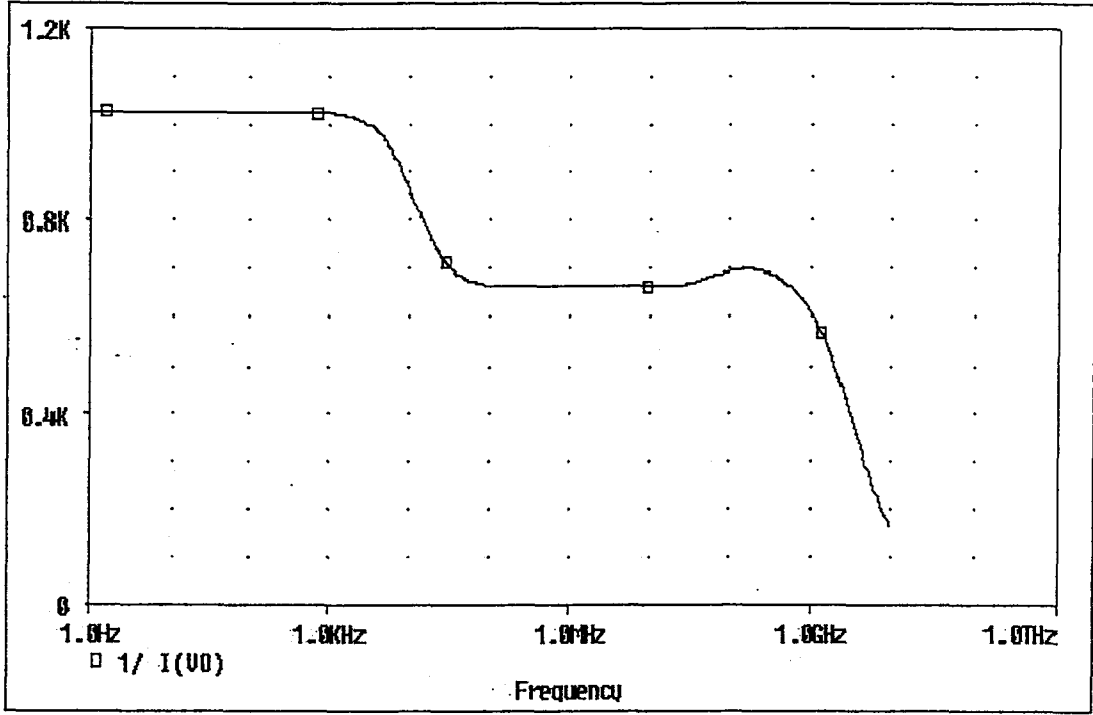
Şekil 4-12 Devre-2 ,yüksek başarımlı işlemsel kuvvetlendirici devresi için faz eğrisi ($C_L=0$)

Şekil 4.13 de devre 2 yüksek başarılı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük kapasitesi varken devrenin basamak cevabı görülmektedir. $V_{o(max)}=2.5V$, $V_{o(min)}=-2.5V$ olarak ölçülmüştür.



Şekil 4-13 Devre-2 , yüksek başarılı işlemsel kuvvetlendirici devresi için basamak cevabı ($C_L=50pF$)

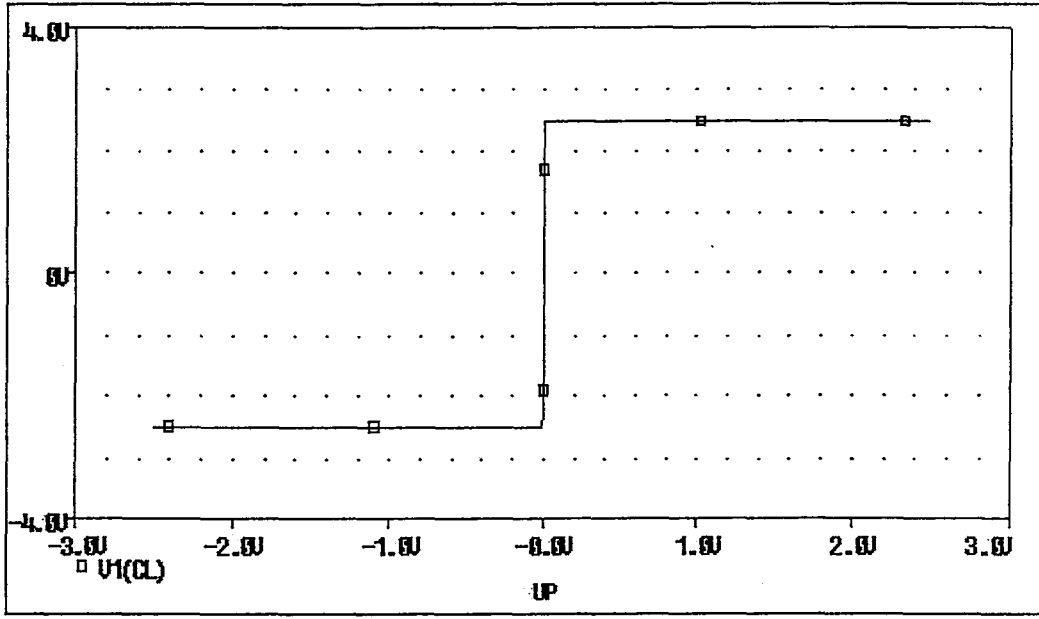
Şekil 4.14 de devre2, yüksek başarılı işlemsel kuvvetlendirici yapısı için çıkış direncinin frekansla değişim eğrisi görülmektedir. Çıkış direnci $R_o=1.025k\Omega$ olarak ölçülmüştür.



Şekil 4-14 Devre-2 , yüksek başarılı işlemsel kuvvetlendirici devresi için çıkış direncinin frekansla değişim eğrisi

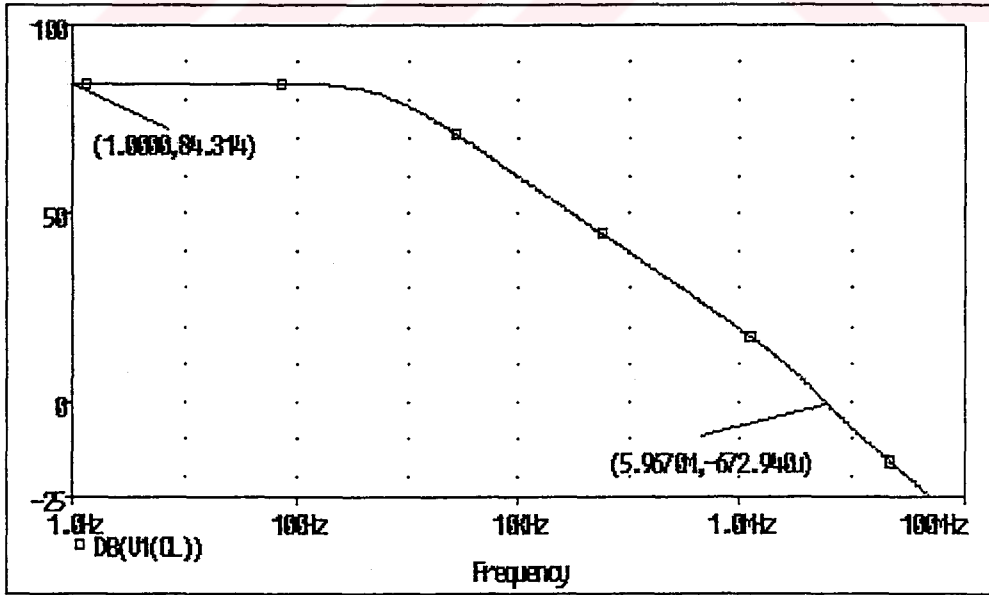
4.2.3 Devre-3'ün AC ve DC Karakteristik Eğrileri

Şekil 3.3'de verilen yüksek başarılı işlemsel kuvvetlendirici yapısı için besleme gerilimleri $V_{DD}=2.5V$ ve $V_{SS}=-2.5V$ olarak seçilmiştir. Şekil 4.15 de işlemsel kuvvetlendirici devresinin DC gerilim geçiş eğrisi verilmiştir. Burada işlemsel kuvvetlendirici'nin evirmeyen ucundan $(-2.5V,+2.5V)$ aralığında bir gerilim taraması yapılmıştır ve çıkıştaki gerilimin kırılma limitleri $V_{o(max)}=2.5$ ve $V_{o(min)}=-2.5V$ olarak belirlenmiştir. İşlemsel kuvvetlendirici'nin giriş dengesizlik gerilimi V_{OS} değeri $-0.879mV$ olarak belirlenmiştir.



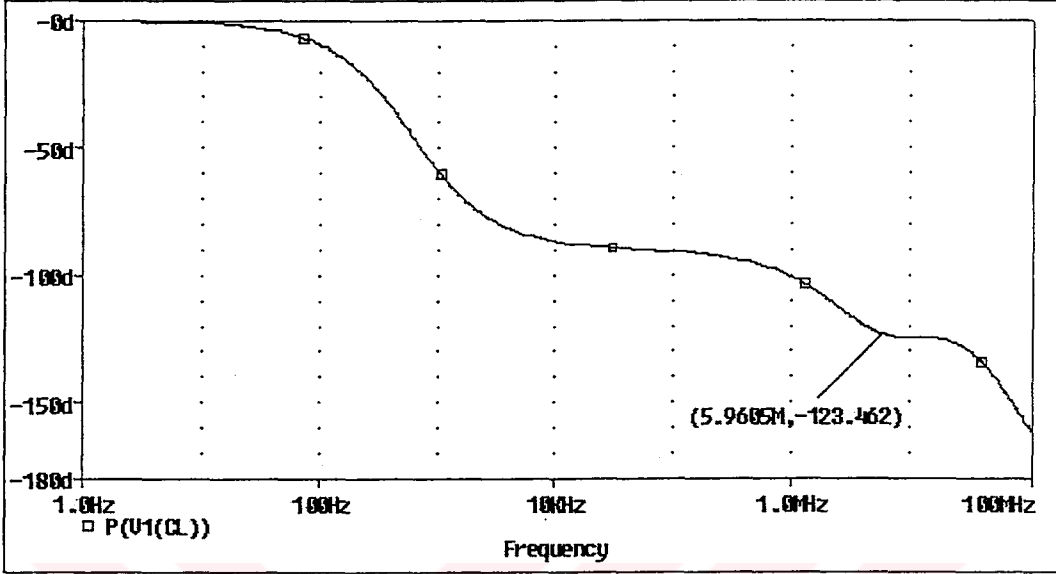
Şekil 4-15 Devre-3 , yüksek başarımli işlemsel kuvvetlendirici yapısı için DC gerilim geçiş eğrisi

Şekil 4-16 da devre 3 yüksek başarımli işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük kapasitesi varken, kompanzasyon kapasiteleri $C_{C1}=1.5\text{pF}$, $C_{C2}=1.5\text{pF}$, sıfırlama dirençleri $R_{Z1}=12\text{k}\Omega$, $R_{Z2}=12\text{k}\Omega$ iken AC kazanç eğrisi verilmiştir. İşlemsel kuvvetlendirici devresinin açık çevrim kazancı 84dB olarak, kazanç band genişliği çarpımı 5.96MHz, 3dB kesim frekansı 580Hz olarak ölçülmüştür.



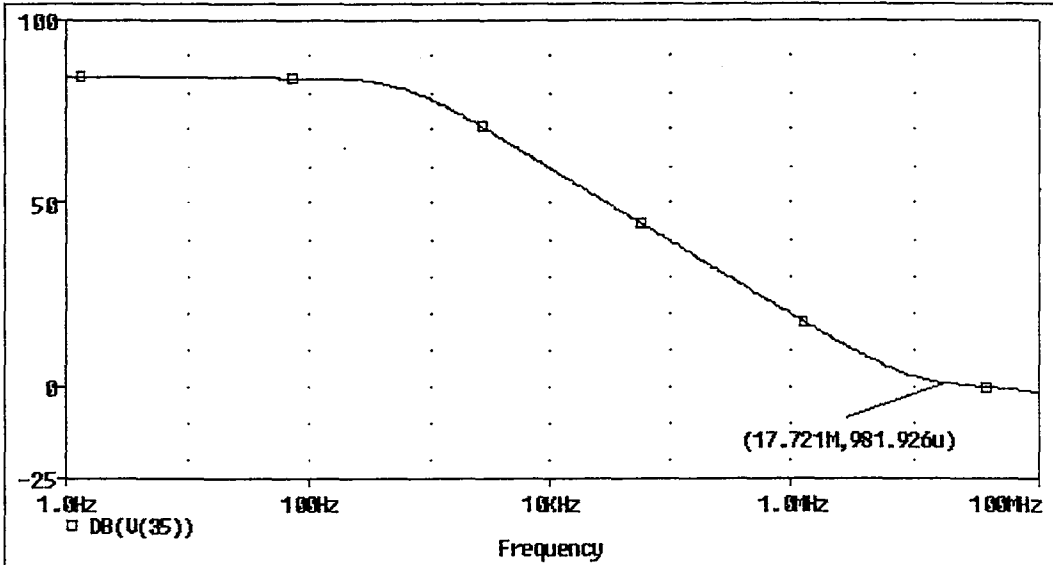
Şekil 4-16 Devre-3 ,yüksek başarımli işlemsel kuvvetlendirici devresi için kazanç eğrisi ($C_L=50\text{pF}$)

Şekil 4.17 de devre3 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük varken faz karakteristiği görülmektedir. Faz payı 56.6° olarak ölçülmüştür.



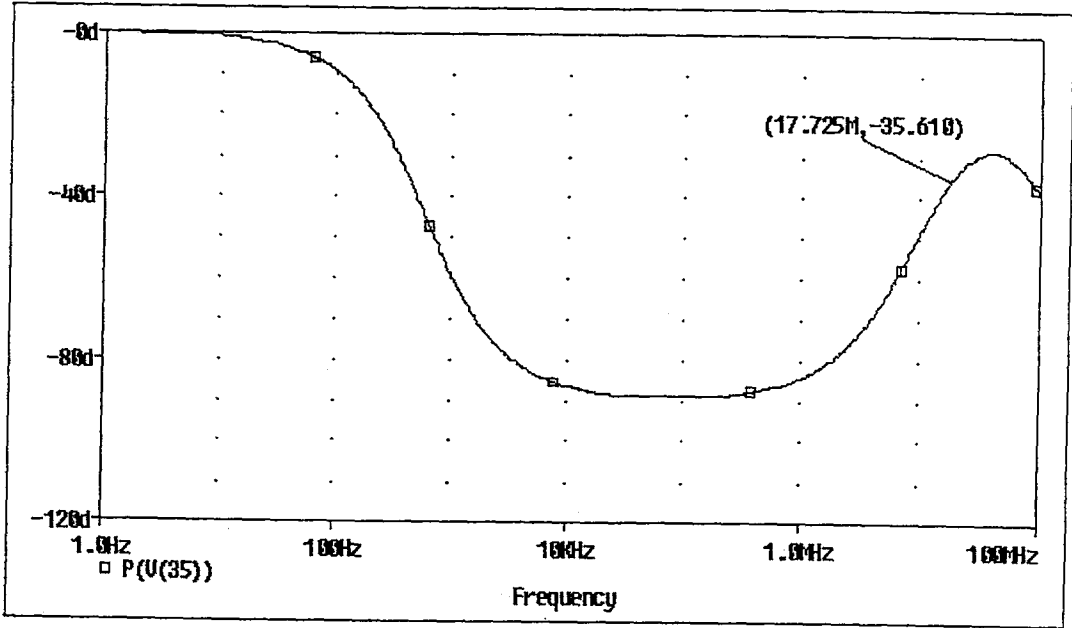
Şekil 4-17 Devre-3 ,yüksek başarımlı işlemsel kuvvetlendirici devresi için faz eğrisi ($C_L=50\text{pF}$)

Şekil 4-18 de devre 3, yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış açık devre iken AC kazanç eğrisi verilmiştir. Bu durumda işlemsel kuvvetlendirici devresinin, kazanç band genişliği çarpımı 17.649MHz olarak ölçülmüştür.



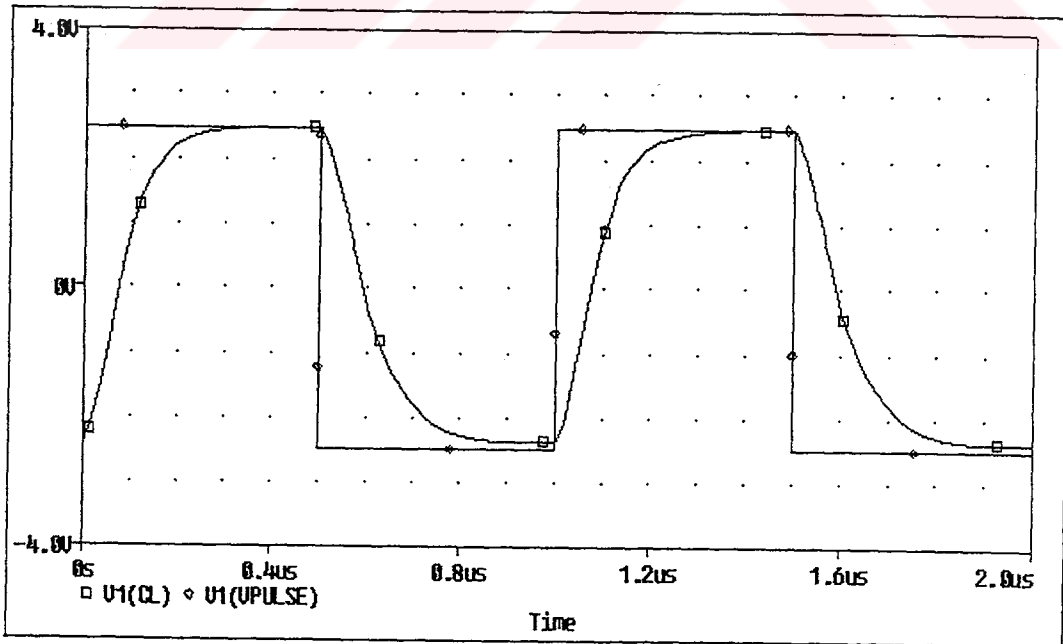
Şekil 4-18 Devre-3 ,yüksek başarımlı işlemsel kuvvetlendirici devresi için kazanç eğrisi ($C_L=0$)

Şekil 4.19 da devre3 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış açık devre iken faz karakteristiği görülmektedir. Faz payı 144.4° olarak ölçülmüştür.



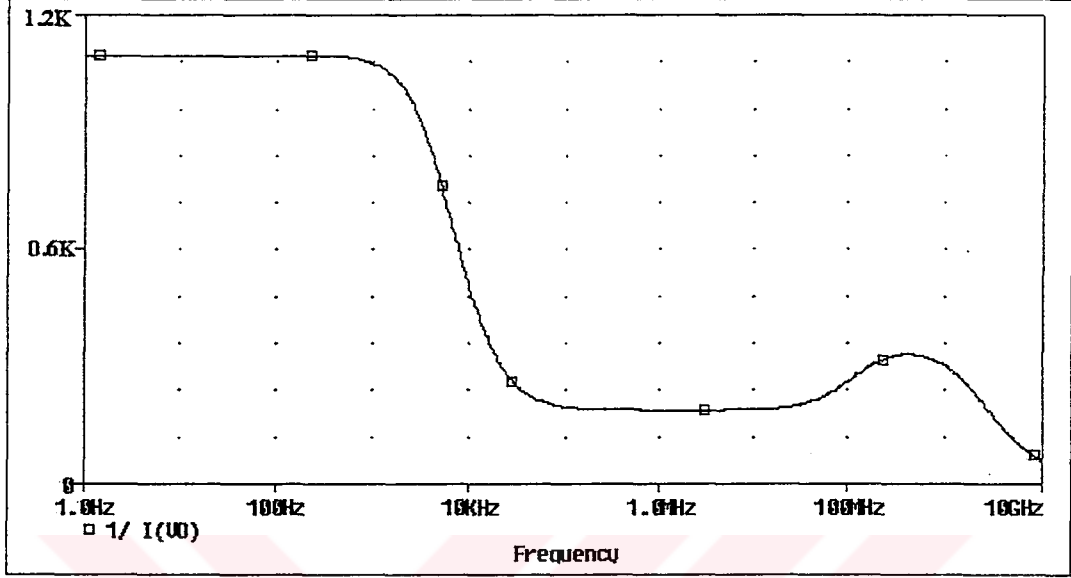
Şekil 4-19 Devre-3 ,yüksek başarımlı işlemsel kuvvetlendirici devresi için faz eğrisi ($C_L=0$)

Şekil 4.20 de devre3 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük kapasitesi varken devrenin basamak cevabı görülmektedir. $V_{o(max)}=2.48V$, $V_{o(min)}=-2.36V$ olarak ölçülmüştür.



Şekil 4-20 Devre-3, yüksek başarımlı işlemsel kuvvetlendirici devresi için basamak cevabı ($C_L=50pF$)

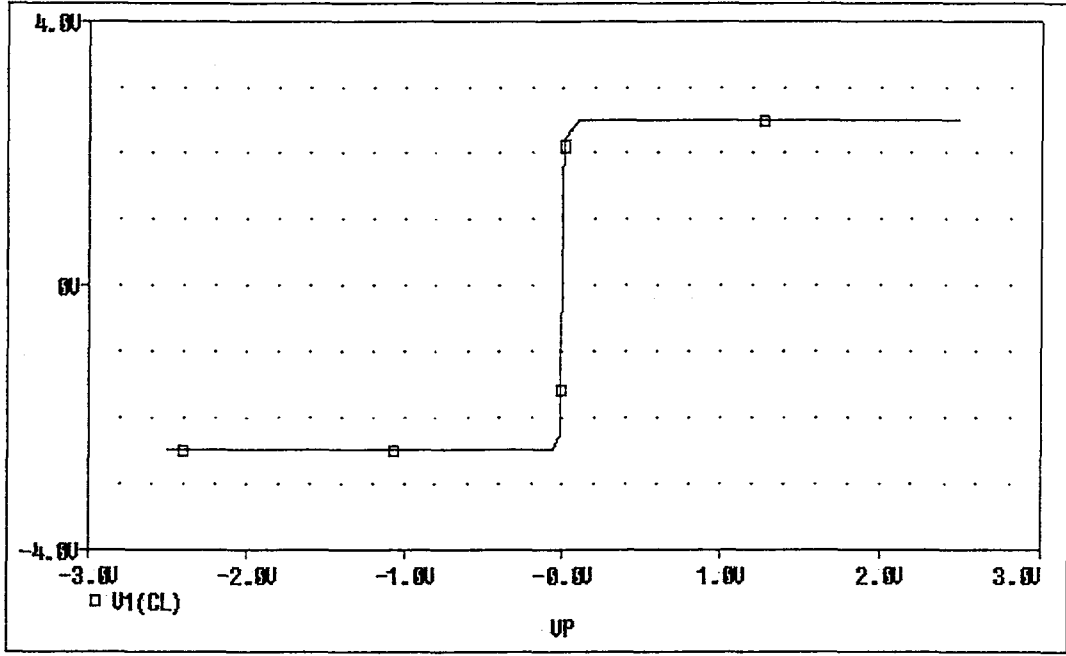
Şekil 4.21 de devre3, yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış direncinin frekansla değişim eğrisi görülmektedir. Çıkış direnci $R_o = 1.098k\Omega$ olarak ölçülmüştür.



Şekil 4-21 Devre-3 , yüksek başarımlı işlemsel kuvvetlendirici devresi için çıkış direncinin frekansla değişim eğrisi

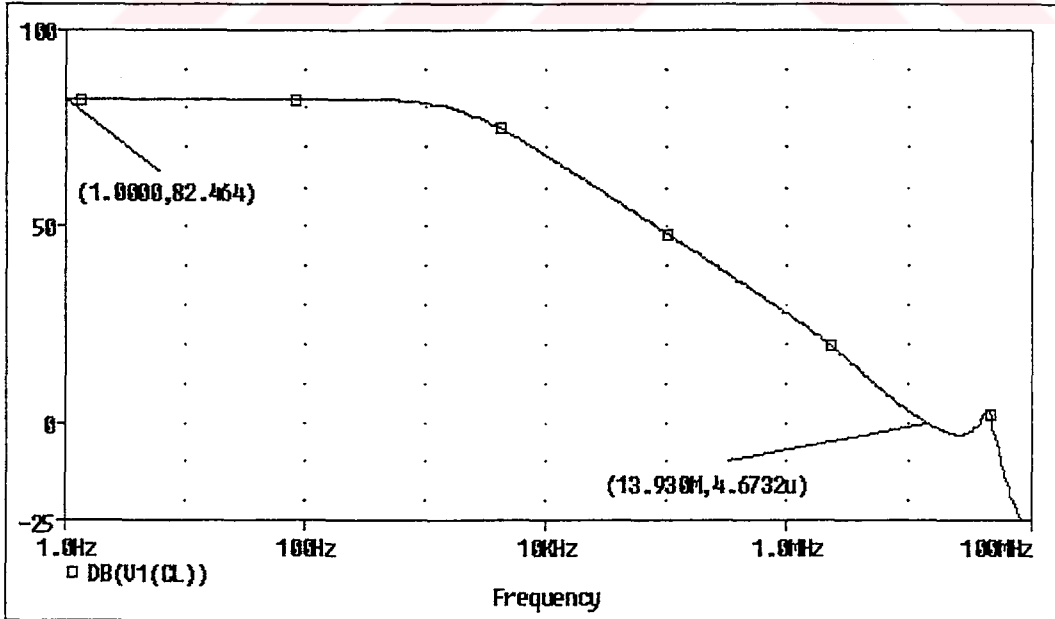
4.2.4 Devre-4'ün AC ve DC Karakteristik Eğrileri

Şekil 3.6 da verilen yüksek başarımlı işlemsel kuvvetlendirici yapısı için besleme gerilimleri $V_{DD} = 2.5V$ ve $V_{SS} = -2.5V$ olarak seçilmiştir. Şekil 4.22'de işlemsel kuvvetlendirici devresinin DC gerilim geçiş eğrisi verilmiştir. Burada işlemsel kuvvetlendirici'nin evirmeyen ucundan $(-2.5V, +2.5V)$ aralığında bir gerilim taraması yapılmıştır ve çıkıştaki gerilimin kırpılma limitleri $V_{o(max)} = 2.5$ ve $V_{o(min)} = -2.5V$ olarak belirlenmiştir. İşlemsel kuvvetlendirici'nin giriş dengesizlik gerilimi V_{OS} değeri $-18.79 \mu V$ olarak belirlenmiştir.



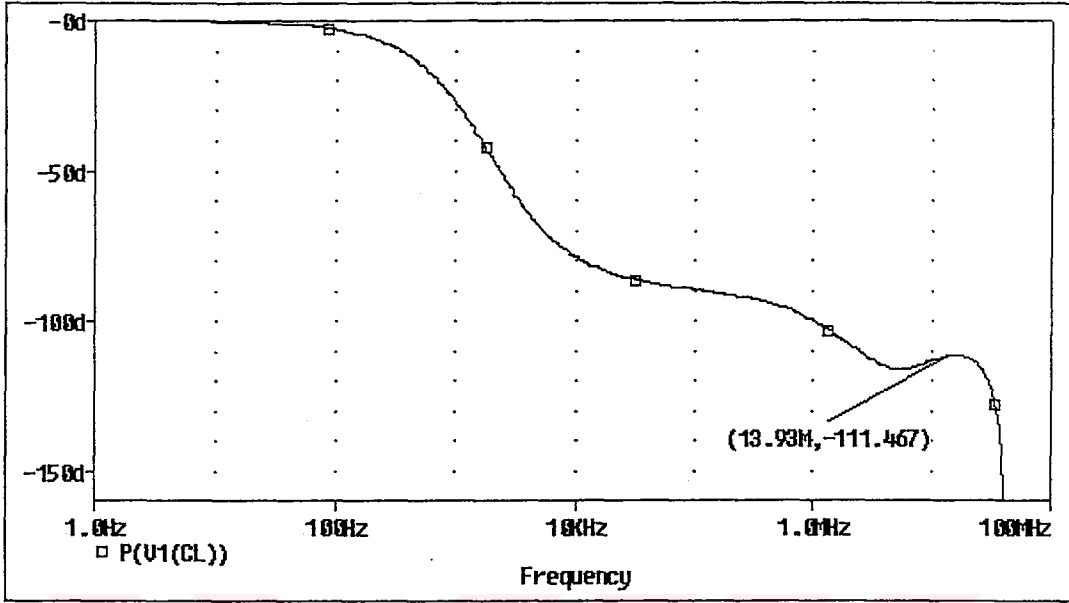
Şekil 4-22 Devre-4 , yüksek başarılı işlemsel kuvvetlendirici yapısı için DC gerilim geçiş eğrisi

Şekil 4-23 da devre 4 yüksek başarılı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük kapasitesi varken kompanzasyon kapasiteleri $C_{C1}=2\text{pF}$, $C_{C2}=1.5\text{pF}$, $C_{C3}=1.5\text{pF}$ iken AC kazanç eğrisi verilmiştir. İşlemsel kuvvetlendirici devresinin açık çevrim kazancı 82dB olarak, kazanç band genişliği çarpımı 13.93MHz, 3dB kesim frekansı 1.96kHz olarak ölçülmüştür.



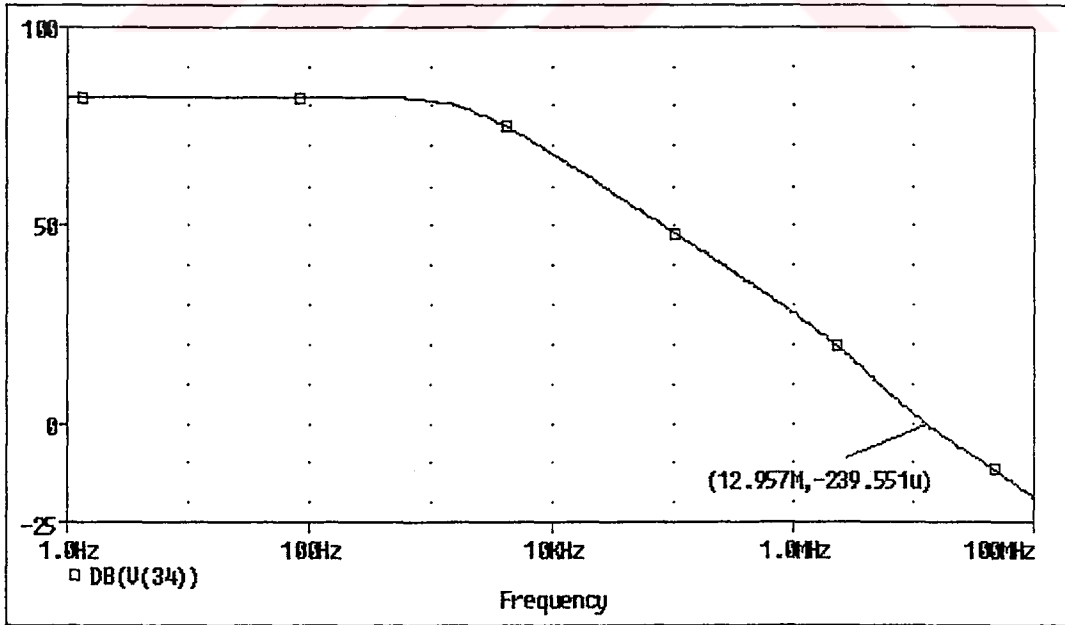
Şekil 4-23 Devre-4 ,yüksek başarılı işlemsel kuvvetlendirici devresi için kazanç eğrisi ($C_L=50\text{pF}$)

Şekil 4.24 de devre4 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük varken faz karakteristiği görülmektedir. Faz payı 69° olarak ölçülmüştür.



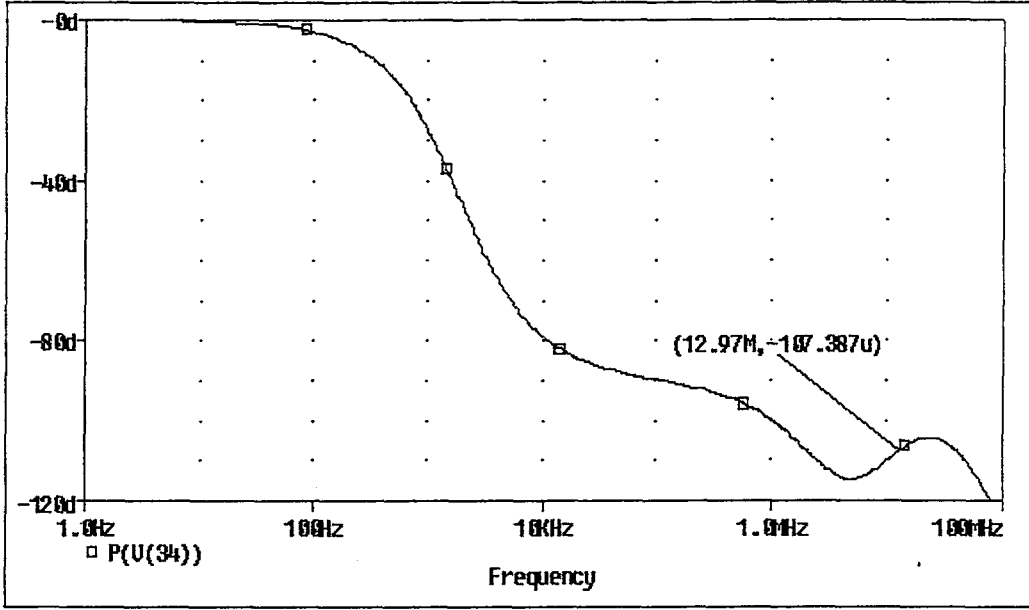
Şekil 4-24 Devre-4, yüksek başarımlı işlemsel kuvvetlendirici devresi için faz eğrisi ($C_L=50\text{pF}$)

Şekil 4-25 de devre 4 , yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış açık devre iken AC kazanç eğrisi verilmiştir. Bu durumda işlemsel kuvvetlendirici devresinin, kazanç band genişliği çarpımı 12.957MHz olarak ölçülmüştür.



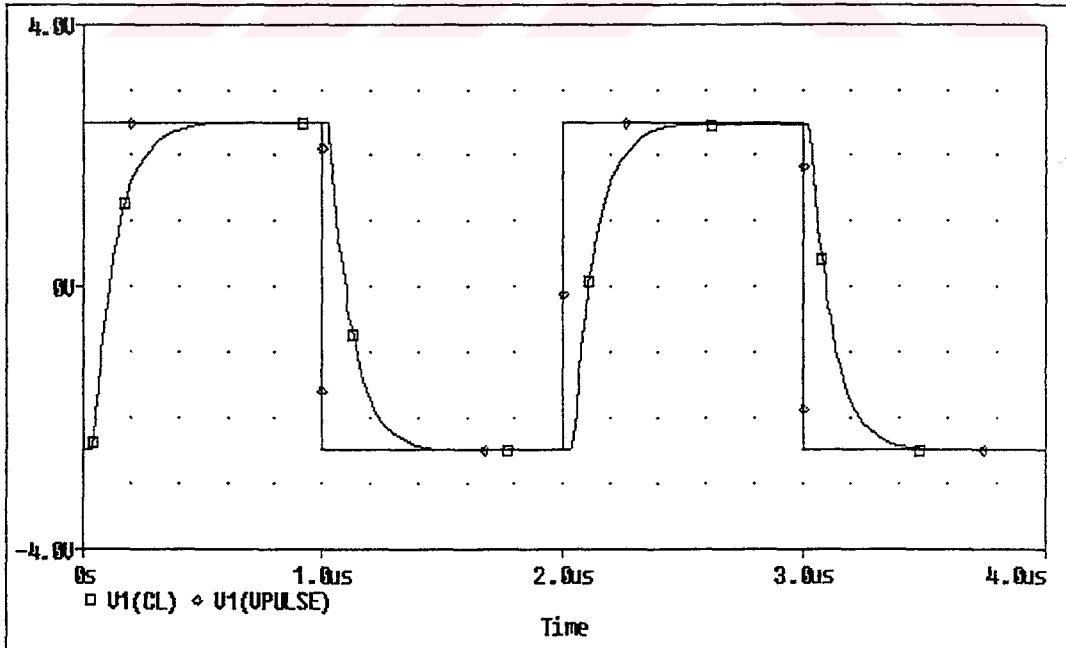
Şekil 4-25 Devre-4 ,yüksek başarımlı işlemsel kuvvetlendirici devresi için kazanç eğrisi ($C_L=0$)

Şekil 4.26 da devre 4 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış açık devre iken faz karakteristiği görülmektedir. Faz payı 73° olarak ölçülmüştür.



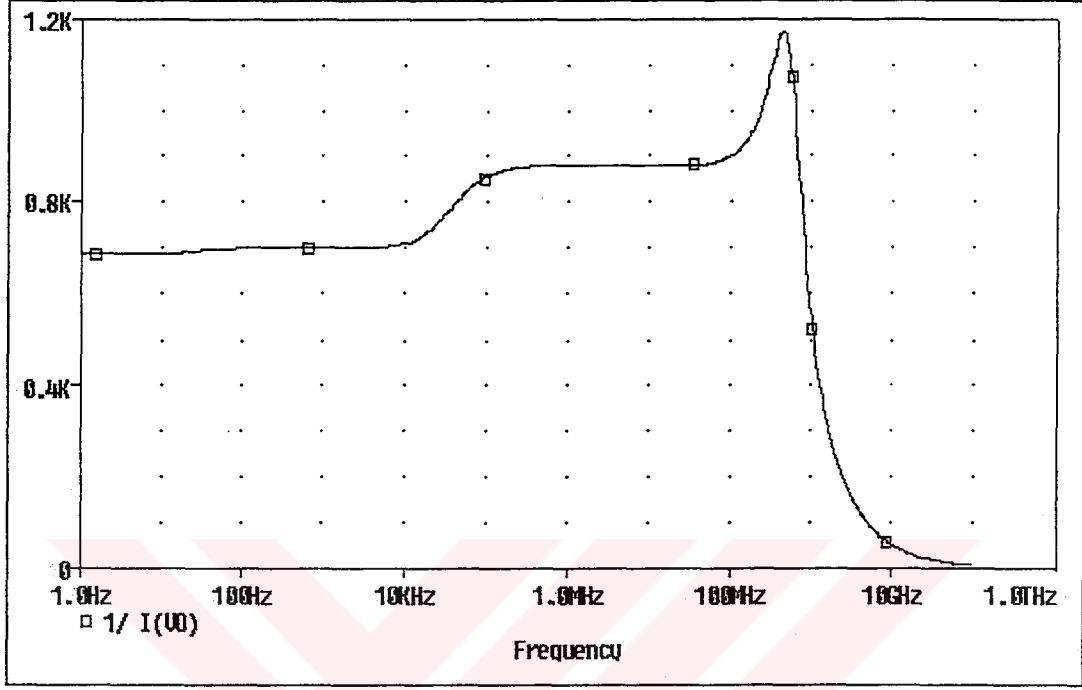
Şekil 4-26 Devre-4, yüksek başarımlı işlemsel kuvvetlendirici devresi için faz eğrisi ($C_L=0$)

Şekil 4.27 de devre 4 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük kapasitesi varken devrenin basamak cevabı görülmektedir. $V_{o(max)}=2.49V$, $V_{o(min)}=-2.5V$ olarak ölçülmüştür.



Şekil 4-27 Devre-4, yüksek başarımlı işlemsel kuvvetlendirici devresi için basamak cevabı ($C_L=50pF$)

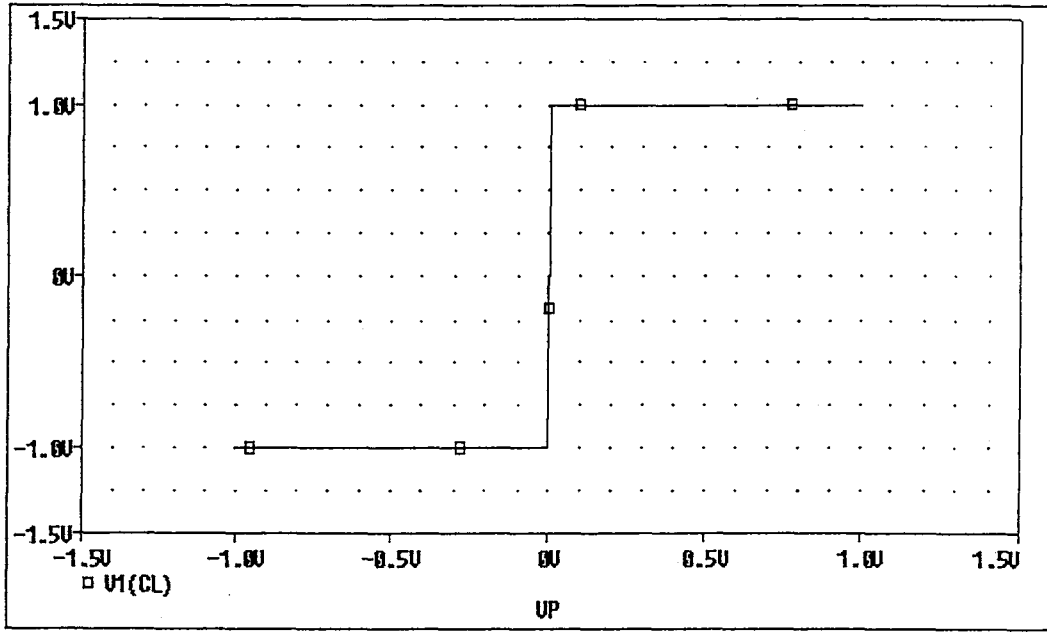
Şekil 4.28 de devre 4, yüksek başarılı işlemsel kuvvetlendirici yapısı için çıkış direncinin frekansla değişim eğrisi görülmektedir. Çıkış direnci $R_o = 0.685k\Omega$ olarak ölçülmüştür.



Şekil 4-28 Devre-4 , yüksek başarılı işlemsel kuvvetlendirici devresi için çıkış direncinin frekansla değişim eğrisi

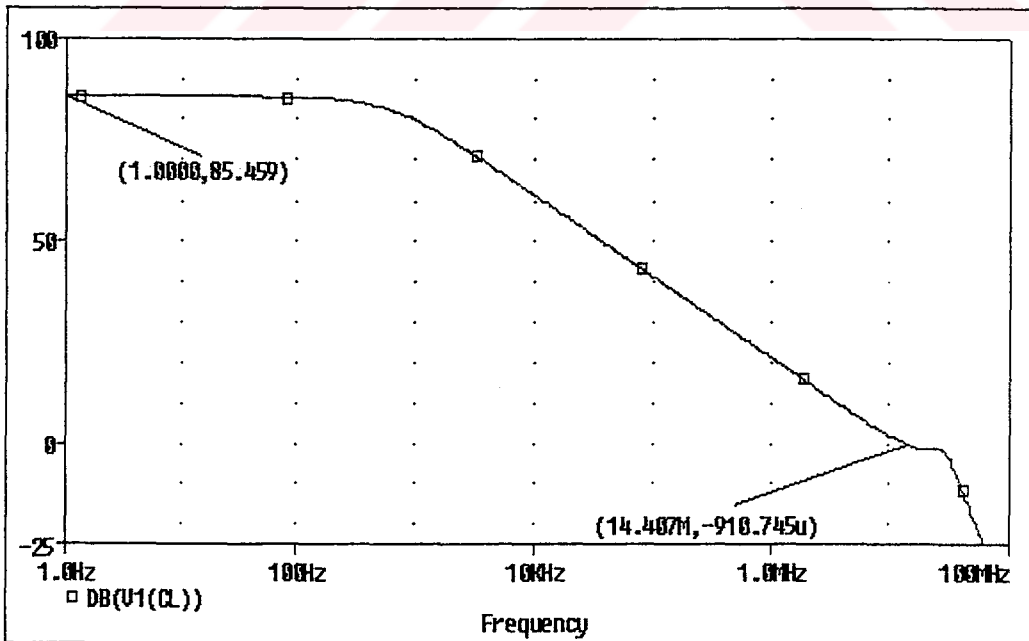
4.2.5 Devre-5'in AC ve DC Karakteristik Eğrileri

Şekil 3.9'da verilen yüksek başarılı işlemsel kuvvetlendirici yapısı için besleme gerilimleri $V_{DD} = 1V$ ve $V_{SS} = -1V$ olarak seçilmiştir. Şekil 4.29 da işlemsel kuvvetlendirici devresinin DC gerilim geçiş eğrisi verilmiştir. Burada işlemsel kuvvetlendirici'nin evirmeyen ucundan $(-1V, +1V)$ aralığında bir gerilim taraması yapılmıştır ve çıkıştaki gerilimin kırılma limitleri $V_{o(max)} = 1$ ve $V_{o(min)} = -0.9974V$ olarak belirlenmiştir. İşlemsel kuvvetlendirici'nin giriş dengesizlik gerilimi V_{os} değeri $2.082mV$ olarak belirlenmiştir.



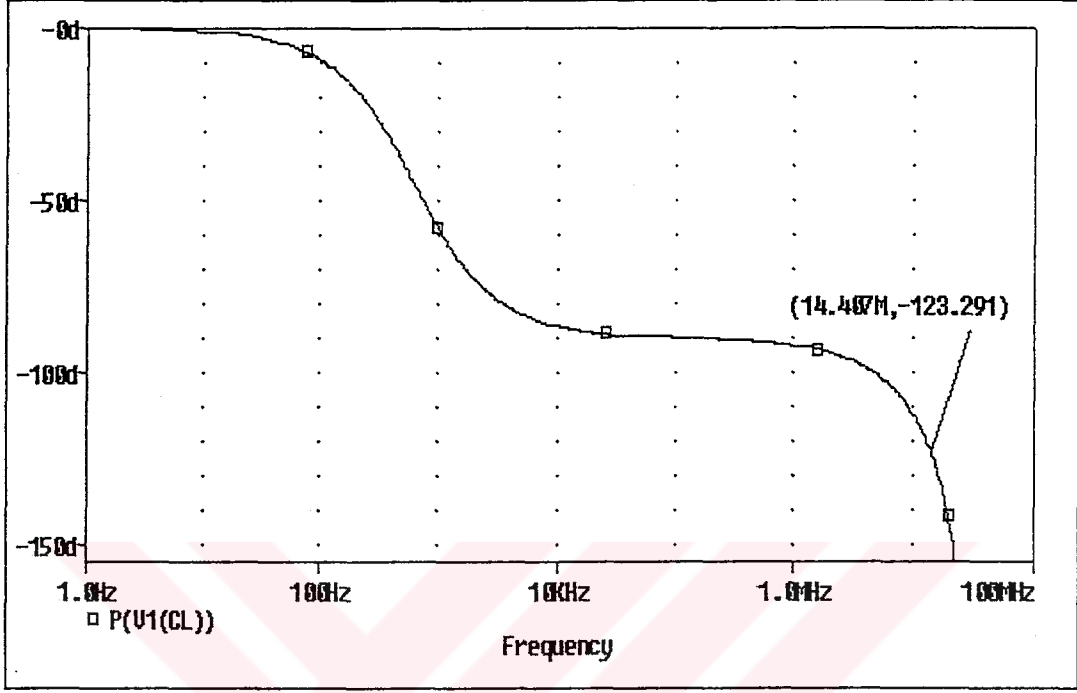
Şekil 4-29 Devre-5 ,yüksek başarılı işlemsel kuvvetlendirici yapısı için DC gerilim geçiş eğrisi

Şekil 4-30 da devre 5 yüksek başarılı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük kapasitesi varken kompanzasyon kapasiteleri $C_{C1}=0.5\text{pF}$, $C_{C2}=10.5\text{pF}$ iken AC kazanç eğrisi verilmiştir. İşlemsel kuvvetlendirici devresinin açık çevrim kazancı 85dB olarak, kazanç band genişliği çarpımı 14.4MHz, 3dB kesim frekansı 613Hz olarak ölçülmüştür.



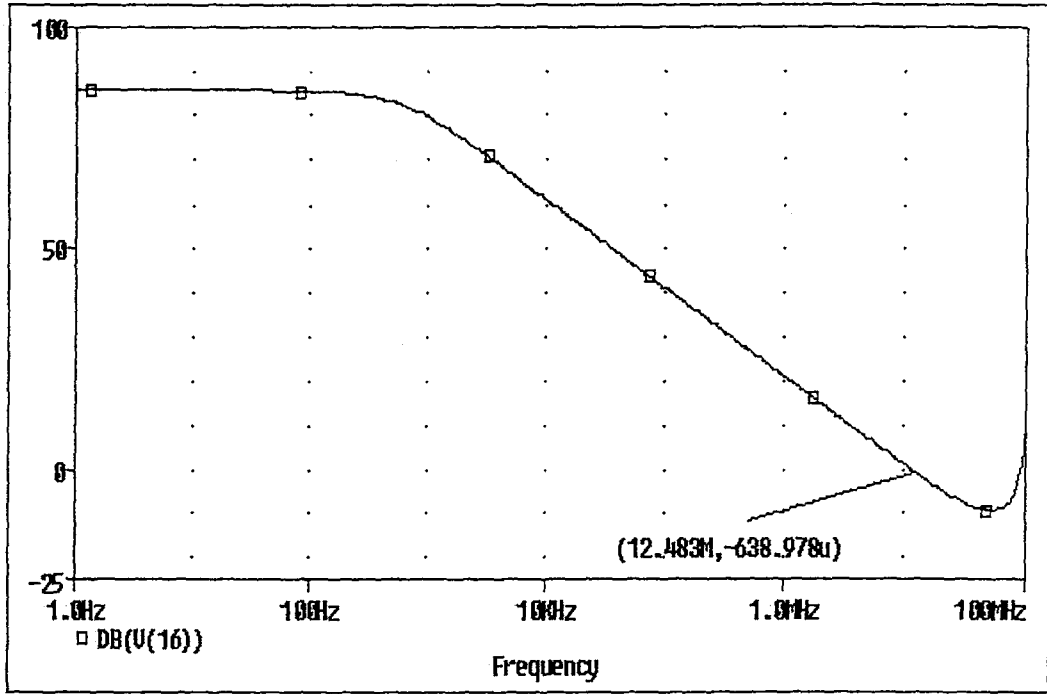
Şekil 4-30 Devre-5 ,yüksek başarılı işlemsel kuvvetlendirici devresi için kazanç eğrisi ($C_L=50\text{pF}$)

Şekil 4.31 de devre 5 yüksek başarılı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük varken faz karakteristiği görülmektedir. Faz payı 57° olarak ölçülmüştür.



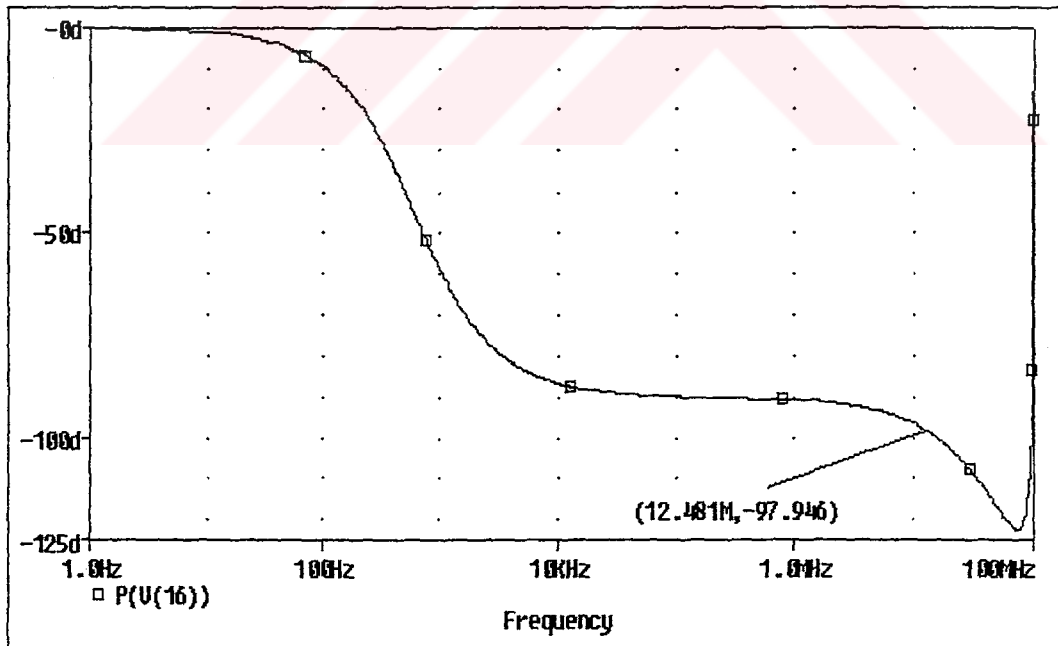
Şekil 4-31 Devre-5, yüksek başarılı işlemsel kuvvetlendirici devresi için faz eğrisi ($C_L=50\text{pF}$)

Şekil 4-32 de devre 5, yüksek başarılı işlemsel kuvvetlendirici yapısı için çıkış açık devre iken AC kazanç eğrisi verilmiştir. Bu durumda işlemsel kuvvetlendirici devresinin, kazanç band genişliği çarpımı 12.483MHz olarak ölçülmüştür.



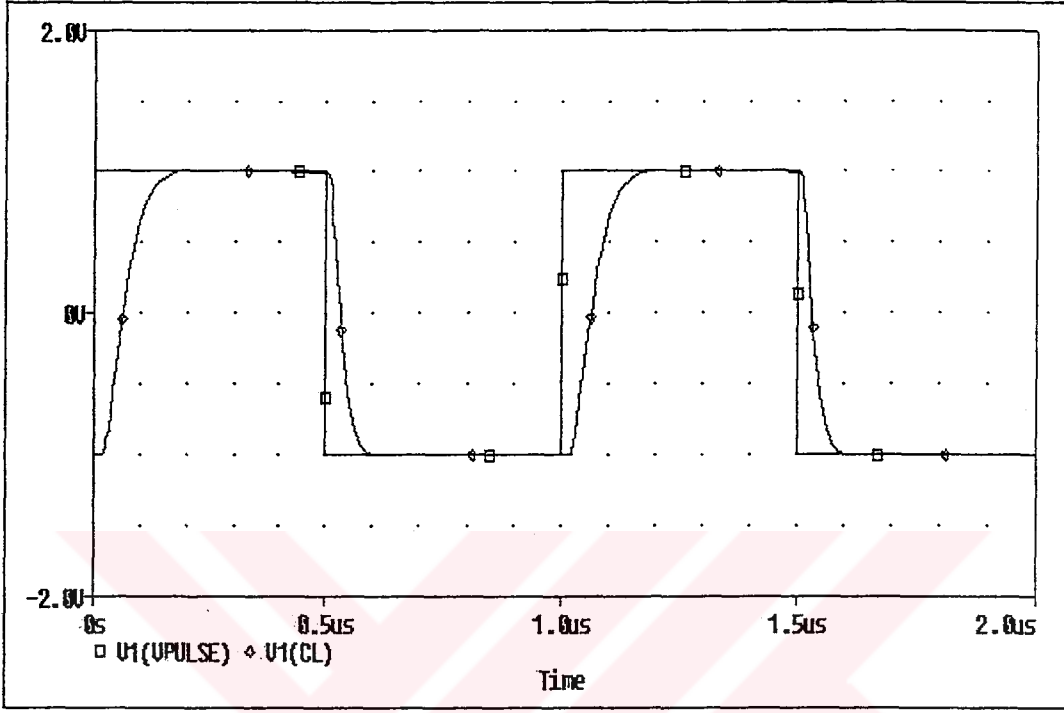
Şekil 4-32 Devre-5, yüksek başarımlı işlemsel kuvvetlendirici devresi için kazanç eğrisi ($C_L=0$)

Şekil 4.33 da devre 5 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış açık devre iken faz karakteristiği görülmektedir. Faz payı 83° olarak ölçülmüştür.



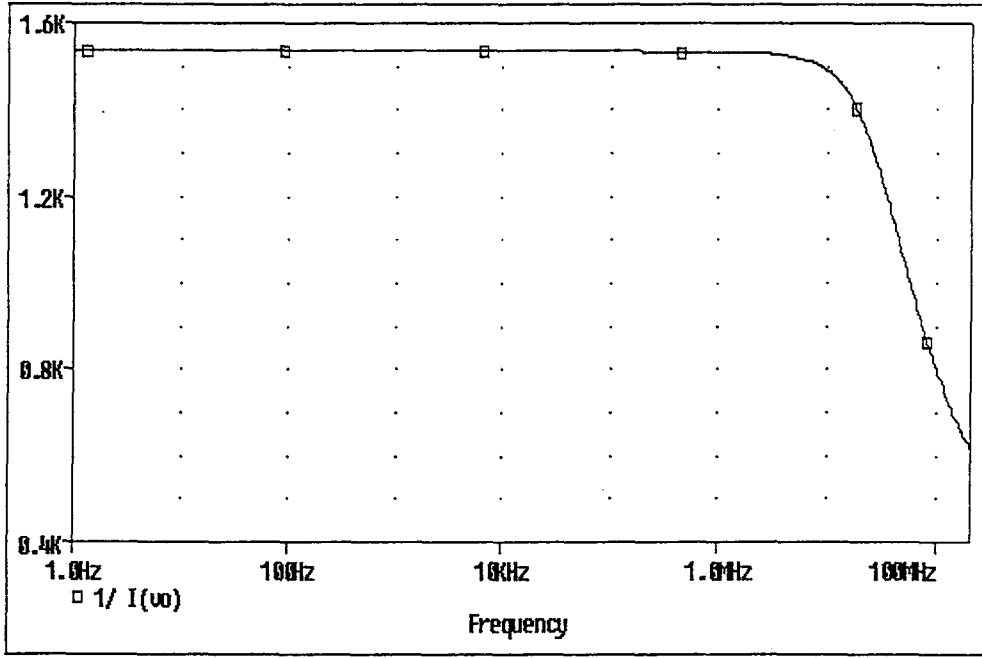
Şekil 4-33 Devre-5 ,yüksek başarımlı işlemsel kuvvetlendirici devresi için faz eğrisi ($C_L=0$)

Şekil 4.34 de devre5 yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkışta 50pF lık yük kapasitesi varken devrenin basamak cevabı görülmektedir. $V_{o(max)} = 1V$, $V_{o(min)} = -1V$ olarak ölçülmüştür.



Şekil 4-34 Devre-5 , yüksek başarımlı işlemsel kuvvetlendirici devresi için basamak cevabı ($C_L = 50pF$)

Şekil 4.35 de devre 5, yüksek başarımlı işlemsel kuvvetlendirici yapısı için çıkış direncinin frekansla değişim eğrisi görülmektedir. Çıkış direnci $R_o = 1.53k\Omega$ olarak ölçülmüştür.



Şekil 4-35 Devre-5 , yüksek başarımlı işlemsel kuvvetlendirici devresi için çıkış direncinin frekansla değişim eğrisi.

4.3 Önerilen Yüksek başarımlı işlemsel kuvvetlendirici Devrelerinin Karşılaştırılması

Tablo 4.1 de önerilen yüksek başarımlı işlemsel kuvvetlendirici devrelerinin kazanç (A_v), kazanç band genişliği çarpımı (GBW), pozitif ve negatif yönde yükselme eğimleri ($SR+$ ve $SR-$), çıkış işaret salınım aralığı yönünden karşılaştırılmaları verilmiştir.

Tablo 4.1:Önerilen Yüksek Başarımlı işlemsel kuvvetlendirici Devrelerinin Performans yönünden Karşılaştırılmaları

	Devre 1	Devre 2	Devre 3	Devre 4	Devre 5
$A_v(\text{dB})$	86	80	84	82	85
GBW(MHz)	12.959	10	5.96	13.93	14.4
$SR+(V/\mu s)$	15.2	40.8	35.2	24.3	23.5
$SR-(V/\mu s)$	33.0	41.2	32.3	23.8	39.2
Faz Payı ($^\circ$)	56.4	60.6	56.6	69	57
Çıkış Salınım Aralığı	-2.5...1.957	-0.25...2.5	-2.36...2.48	-2.49...2.5	-1.....1

Tablo 4.1 incelendiğinde devre-1 in kazancının diğer yapılardan daha yüksek olduğunu görüyoruz buna rağmen devre-1'in pozitif yönde yükselme eğiminin ve pozitif yönde çıkış geriliminin diğer devrelere göre kötü olduğunu görüyoruz. Devre-2'nin kazancının düşük olmasına rağmen kazanç band genişliği çarpımı, yükselme eğimi, çıkış geriliminin salınım aralığı değerlerinin hepsinin oldukça iyi olduğunu görüyoruz.Devre-3'ün kazanç band genişliği çarpımının diğer devrelere göre bir hayli kötü olmasına karşılık kazanç ve yükselme eğimi konusunda bir hayli iyi olduğunu gözlemliyoruz.



5. İŞLEMSEL KUVVETLENDİRİCİ DEVRELERİNİN UYGULAMALARI

Bu bölümde önceki bölümlerde bahsedilen yüksek başarımlı işlemsel kuvvetlendirici iç yapılarının çeşitli uygulama devrelerindeki performanslarından bahsedilecektir. Belirli frekanslardaki işaret bileşenlerini geçiren diğerlerini ise olabildiğince zayıflatan devreler süzgeç olarak isimlendirilir. Geçmişte pasif olarak gerçekleştirilen süzgeç yapıları günümüzde entegre devre teknolojisinde meydana gelen gelişmelerle birlikte aktif olarak çip üzerinde gerçekleştirilebilmektedir. Bu amaçla, gerçekleştirilen işlemsel kuvvetlendirici devreleri sadece aktif elemanlar kullanılarak oluşturulmuş alçak geçiren süzgeç ve yine sadece aktif elemanlar kullanılarak oluşturulmuş çok amaçlı süzgeç yapılarında kullanılacaktır. [14]

5.1 Kullanılan Uygulama Devreleri

Bilindiği gibi birçok süzgeç yapısı mevcuttur. Bu yapılar kullanılma yeri ve amaçlarına göre farklı fonksiyonlar gerçekleştirmektedir. Bu bölümde çeşitli süzgeç yapıları üzerinde durulacaktır.

5.1.1 Alçak Geçiren Süzgeç Yapısı

Alçak geçiren süzgeçler süzgecin kesim frekansına kadar olan işaretleri geçiren , kesim frekansından yüksek frekanstaki işaretleri olabildiğince zayıflatan devrelerdir. Girişi ve çıkışı gerilim olan gerilim modlu ikinci dereceden alçak geçiren süzgeç yapısı şekil 5.1 de görülmektedir. [15]

Şekil 5.2'deki ikinci dereceden çok işlevli süzgeç devresine ilişkin transfer fonksiyonları

$$T_{AG}(S) = \frac{I_{AG}}{I_{in}} = \frac{gm_4}{gm_1} \frac{B_1 B_2}{\Delta} \quad (5.6)$$

$$T_{BG}(S) = \frac{I_{BG}}{I_{in}} = \frac{gm_5}{gm_1} \frac{B_1 S}{\Delta} \quad (5.7)$$

$$T_{YG}(S) = \frac{I_{YG}}{I_{in}} = \frac{gm_3}{gm_1} \frac{S^2}{\Delta} \quad (5.8)$$

$$T_{BS}(S) = \frac{I_{BS}}{I_{in}} = \frac{gm_2}{gm_1} \frac{S^2 + B_1 B_2}{\Delta} \quad (5.9)$$

$$\Delta = S^2 + B_1 S + B_1 B_2 \quad (5.10)$$

Yukarıdaki ifadelerde yer alan B_1 ve B_2 büyüklükleri işlemsel kuvvetlendiricinin kazanç band genişliği çarpımını, gm_1 , gm_2 , gm_3 , gm_4 ve gm_5 büyüklükleri de süzgeç yapısında kullanılan geçiş iletkenliği kuvvetlendiricisi (OTA) yapılarının geçiş iletkenliklerini göstermektedir. Yukarıdaki ifadeden süzgecin açısıl kesim frekansı W_o ve kalite faktörü Q aşağıdaki gibi bulunur.

$$W_o = \sqrt{B_1 B_2} \quad (5.11)$$

$$\frac{W_o}{Q} = B_1 \quad (5.12)$$

$$Q = \sqrt{\frac{B_2}{B_1}} \quad (5.13)$$

Süzgeç yapısında bütün geçiş iletkenliği kuvvetlendiricilerin gm değerleri ve bütün işlemsel kuvvetlendiricilerin B değerleri eş seçilerek

$$W_o=B \quad (5.14)$$

$$Q=1 \quad (5.15)$$

gerçeklenen bütün süzgeç yapılarının kazançları 1 olarak bulunur.

İşlemsel kuvvetlendiricinin kompanzasyon kapasitesi aracılığı ile kazanç-band genişliği çarpımı değiştirilebilmekte, bu değişim sayesinde her bir süzgecin kesim frekansı ayarlanabilmektedir.

5.2 Simülasyon Sonuçları

5.2.1 Alçak Geçiren Süzgeç

Şekil 5.1’de verilmiş olan süzgeç devresi, daha önceden gerçekleştirilen işlemsel kuvvetlendirici iç yapıları kullanılarak gerçekleştirilmiştir. Benzetimler sonucunda elde edilen eğriler EK-D’de verilmiştir. Önerilen işlemsel kuvvetlendirici devreleri ile yapılan benzetim sonuçları, ideal işlemsel kuvvetlendirici elmanı kullanılarak elde edilen benzetim sonuçları ile aynı ekseninde çizilmiştir.

Devre-1 kullanılarak oluşturulan süzgeç yapısında işlemsel kuvvetlendiricinin kompanzasyon kapasitesi değiştirilerek süzgeç kesim frekansı istenilen değere ayarlanmıştır. İşlemsel kuvvetlendirici için $C_c=10\text{pF}$ ve $R_z=2.5\text{k}\Omega$ seçilerek, işlemsel kuvvetlendiricinin B değeri 1.34MHz olarak belirlenmiştir.(5.2) bağıntısı kullanılarak yapılan teorik hesaplama sonucunda $f_o=1.89\text{MHz}$ olarak elde edilmiştir.Yapılan benzetim sonucunda ise $f_o=2.01\text{MHz}$ olarak bulunmuştur.

Devre-2 kullanılarak oluşturulan süzgeç yapısında işlemsel kuvvetlendiricinin kompanzasyon kapasitesi değiştirilerek süzgeç kesim frekansı istenilen değere ayarlanmıştır. İşlemsel kuvvetlendirici için $C_{c1}=7\text{pF}$, $C_{c2}=7\text{pF}$, $R_{z1}=5\text{k}\Omega$, $R_{z2}=5\text{k}\Omega$ ve $C_L=30\text{pF}$ seçilerek, işlemsel kuvvetlendiricinin B değeri 1.86MHz olarak elde edilmiştir. (5.2) bağıntısı kullanılarak yapılan teorik hesaplama sonucunda $f_o=2.63\text{MHz}$ olarak elde edilmiştir. Yapılan benzetim sonucunda ise $f_o=2.39\text{MHz}$ olarak bulunmuştur.

Devre-3 kullanılarak oluşturulan süzgeç yapısında işlemsel kuvvetlendiricinin kompanzasyon kapasitesi değiştirilerek süzgeç kesim frekansı istenilen değere

ayarlanmıştır. İşlemsel kuvvetlendirici için $C_{c1}=7.3\text{pF}$, $C_{c2}=7.3\text{pF}$, $R_{z1}=4.5\text{k}\Omega$, $R_{z2}=4.5\text{k}\Omega$ ve $C_L=30\text{pF}$ seçilerek, işlemsel kuvvetlendiricinin B değeri 2MHz olarak elde edilmiştir. (5.2) bağıntısı kullanılarak yapılan teorik hesaplama sonucunda $f_0=2.82\text{MHz}$ olarak elde edilmiştir. Yapılan benzetim sonucunda ise $f_0=3.11\text{MHz}$ olarak bulunmuştur.

Devre-4 kullanılarak oluşturulan süzgeç yapısında işlemsel kuvvetlendiricinin kompanzasyon kapasitesi değiştirilerek süzgeç kesim frekansı istenilen değere ayarlanmıştır. İşlemsel kuvvetlendirici için $C_{c1}=0.5\text{pF}$, $C_{c2}=0.5\text{pF}$ ve $C_{c3}=20\text{pF}$ seçilerek, işlemsel kuvvetlendiricinin B değeri 1.98MHz olarak elde edilmiştir. (5.2) bağıntısı kullanılarak yapılan teorik hesaplama sonucunda $f_0=2.8\text{MHz}$ olarak elde edilmiştir. Yapılan benzetim sonucunda ise $f_0=3.42\text{MHz}$ olarak bulunmuştur.

Devre-5 kullanılarak oluşturulan süzgeç yapısında işlemsel kuvvetlendiricinin kompanzasyon kapasitesi değiştirilerek süzgeç kesim frekansı istenilen değere ayarlanmıştır. İşlemsel kuvvetlendirici için $C_{c1}=0.5\text{pF}$ ve $C_{c2}=10.5\text{pF}$ seçilerek, işlemsel kuvvetlendiricinin B değeri 2.03MHz olarak elde edilmiştir. (5.2) bağıntısı kullanılarak yapılan teorik hesaplama sonucunda $f_0=2.87\text{MHz}$ olarak elde edilmiştir. Yapılan benzetim sonucunda ise $f_0=3.01\text{MHz}$ olarak bulunmuştur.

5.2.2 İkinci Dereceden Çok İşlevli Süzgeç

Şekil 5.2’de verilmiş olan süzgeç devresi, daha önceden gerçekleştirilen işlemsel kuvvetlendirici iç yapıları kullanılarak gerçekleştirilmiştir. Benzetimler sonucunda elde edilen eğriler EK-D’de verilmiştir. Önerilen işlemsel kuvvetlendirici devreleri ile yapılan benzetim sonuçları, ideal işlemsel kuvvetlendirici elmanı kullanılarak elde edilen benzetim sonuçları ile aynı ekseninde çizilmiştir.

Devre-1 kullanılarak oluşturulan süzgeç yapısında işlemsel kuvvetlendiricinin kompanzasyon kapasitesi değiştirilerek süzgeç kesim frekansı istenilen değere ayarlanmıştır. İşlemsel kuvvetlendirici için $C_c=10\text{pF}$ ve $R_z=2.5\text{k}\Omega$ seçilerek, işlemsel kuvvetlendiricinin B değeri 1.34MHz olarak belirlenmiştir. (5.11) bağıntısı kullanılarak yapılan teorik hesaplama sonucunda $f_{0\ AG}, f_{0\ YG}, f_{0\ BG}, f_{0\ BS}=1.34\text{MHz}$

olarak elde edilmiştir.Yapılan benzetim sonucunda ise $f_{0\ AG}=1.77\text{MHz}$, $f_{0\ YG}=1.05\text{MHz}$, $f_{0\ BG}=1.37\text{MHz}$, $f_{0\ BS}=1.35\text{MHz}$ olarak bulunmuştur.

Devre-2 kullanılarak oluşturulan süzgeç yapısında işlemsel kuvvetlendiricinin kompanzasyon kapasitesi değiştirilerek süzgeç kesim frekansı istenilen değere ayarlanmıştır. İşlemsel kuvvetlendirici için $C_{C1}=7\text{pF}$, $C_{C2}=7\text{pF}$, $R_{Z1}=5\text{k}\Omega$, $R_{Z2}=5\text{k}\Omega$ ve $C_L=30\text{pF}$ seçilerek, işlemsel kuvvetlendiricinin B değeri 1.86MHz olarak elde edilmiştir. (5.11) bağıntısı kullanılarak yapılan teorik hesaplama sonucunda $f_{0\ AG}$, $f_{0\ YG}$, $f_{0\ BG}$, $f_{0\ BS}=1.86\text{MHz}$ olarak elde edilmiştir. Yapılan benzetim sonucunda ise $f_{0\ AG}=2.17\text{MHz}$, $f_{0\ YG}=1.38\text{MHz}$, $f_{0\ BG}=1.74\text{MHz}$, $f_{0\ BS}=1.74\text{MHz}$ olarak bulunmuştur.

Devre-3 kullanılarak oluşturulan süzgeç yapısında işlemsel kuvvetlendiricinin kompanzasyon kapasitesi değiştirilerek süzgeç kesim frekansı istenilen değere ayarlanmıştır. İşlemsel kuvvetlendirici için $C_{C1}=7.3\text{pF}$, $C_{C2}=7.3\text{pF}$, $R_{Z1}=4.5\text{k}\Omega$, $R_{Z2}=4.5\text{k}\Omega$ ve $C_L=30\text{pF}$ seçilerek, işlemsel kuvvetlendiricinin B değeri 2MHz olarak elde edilmiştir. (5.11) bağıntısı kullanılarak yapılan teorik hesaplama sonucunda $f_{0\ AG}$, $f_{0\ YG}$, $f_{0\ BG}$, $f_{0\ BS}=2\text{MHz}$ olarak elde edilmiştir. Yapılan benzetim sonucunda ise $f_{0\ AG}=2.7\text{MHz}$, $f_{0\ YG}=1.59\text{MHz}$, $f_{0\ BG}=2.1\text{MHz}$, $f_{0\ BS}=2.06\text{MHz}$ olarak bulunmuştur.

Devre-4 kullanılarak oluşturulan süzgeç yapısında işlemsel kuvvetlendiricinin kompanzasyon kapasitesi değiştirilerek süzgeç kesim frekansı istenilen değere ayarlanmıştır. İşlemsel kuvvetlendirici için $C_{C1}=0.5\text{pF}$, $C_{C2}=0.5\text{pF}$ ve $C_{C3}=20\text{pF}$ seçilerek, işlemsel kuvvetlendiricinin B değeri 1.98MHz olarak elde edilmiştir.(5.11) bağıntısı kullanılarak yapılan teorik hesaplama sonucunda $f_{0\ AG}$, $f_{0\ YG}$, $f_{0\ BG}$, $f_{0\ BS}=1.98\text{MHz}$ olarak elde edilmiştir.Yapılan benzetim sonucunda ise $f_{0\ AG}=2.8\text{MHz}$, $f_{0\ YG}=1.45\text{MHz}$, $f_{0\ BG}=2.06\text{MHz}$, $f_{0\ BS}=1.96\text{MHz}$ olarak bulunmuştur.

Devre-5 kullanılarak oluşturulan süzgeç yapısında işlemsel kuvvetlendiricinin kompanzasyon kapasitesi değiştirilerek süzgeç kesim frekansı istenilen değere ayarlanmıştır. İşlemsel kuvvetlendirici için $C_{C1}=0.5\text{pF}$ ve $C_{C2}=10.5\text{pF}$ seçilerek,

işlemsel kuvvetlendiricinin B değeri 2.03MHz olarak elde edilmiştir. (5.11) bağıntısı kullanılarak yapılan teorik hesaplama sonucunda $f_{0\ AG}$, $f_{0\ YG}$, $f_{0\ BG}$, $f_{0\ BS}=2.03\text{MHz}$ olarak elde edilmiştir. Yapılan benzetim sonucunda ise $f_{0\ AG}=2.68\text{MHz}$, $f_{0\ YG}=1.65\text{MHz}$, $f_{0\ BG}=2.1\text{MHz}$, $f_{0\ BS}=2.1\text{MHz}$ olarak bulunmuştur.



6. SONUÇ

Bu çalışmada, yüksek başarılı işlemsel kuvvetlendirici devreleri ortaya konmuştur. Büyük açık çevrim kazancı, büyük yükselme eğimi, büyük çıkış işaret salınım aralığı, büyük kazanç band genişliği çarpımına sahip işlemsel kuvvetlendirici devreleri elde edilmesi hedeflenmiştir. Ayrıca düşük empedanslı, büyük değerli kapasitif yükleri sürebilmeyi sağlamak amacıyla oluşturulan devrelerin çıkış dirençlerinin küçük tutulması amaçlanmıştır. Basit iki kazanç katlı işlemsel kuvvetlendirici yapıları, daha çok sC süzgeci yapılarına uygun topolojilerdir. Yüksek frekanslı aktif süzgeç yapıları, yüksek doğruluklu ve hızlı D/A ve A/D çeviriciler gibi uygulamalar söz konusu olduğunda, bu tür basit yapılar yetersiz kalırlar. Bu yüzden yüksek başarılı işlemsel kuvvetlendirici yapılarına ihtiyaç duyulur. Yüksek başarılı işlemsel kuvvetlendiriciler, yüksek değerde birim kazanç band genişliği (kazanç-band genişliği çarpımı) ve yükselme eğimi elde etmek üzere kullanılan yapılardır. Bu çalışmada da amaçlanan, devre tasarımcılarına büyük yükselme eğimli, büyük kazanç band genişliği çarpımına sahip ve büyük kazançlı yapılar sunmaktır. Ayrıca yapılarda besleme gerilimlerinin küçük tutulmasıyla güç tüketimi de düşmektedir.

Oluşturulan iç yapıların başarımları uygulama devreleri kullanılarak sunulmuştur. Elde edilen simülasyon sonuçlarına bakıldığında, önerilen yapıların ideal yapılarla büyük bir uyum içinde olduğu görülmektedir.

Tez çalışmasına başlarken; büyük kazançlı, büyük kazanç band genişliği çarpımı olan, büyük yükselme eğimine sahip, büyük çıkış işaret salınım aralığı olan, büyük kapasitif ve düşük empedanslı yükleri sürebilme yeteneğine sahip ve düşük güç tüketimi sağlayan işlemsel kuvvetlendirici yapılarının oluşturulması şeklinde ortaya konulan hedefler elde edilmiştir.

KAYNAKLAR

- [1] Kuntman H., 1992, Analog Tümdevre Tasarımı, Sistem Yayıncılık.
- [2] Kuntman H., 1997, Analog MOS Tümdevre Tekniği, *İTÜ Elektrik-Elektronik Fakültesi, Ofset Baskı Atölyesi*, İstanbul.
- [3] Uygur A., Kuntman H., 2003, A High Performance CMOS Opamp and A LP Filter Design Example for Video Applications, *WSEAS Transactions on Circuits and Systems*, Issue 2, Vol 2.
- [4] Allen P.E., Douglas R.H., 1987, CMOS Analog Circuit Design, Oxford University Press.
- [5] Hogenvorst R., Tero J.P., Huijsing J.H., 1996, Compact CMOS Constant-gm Rail to Rail Input Stage with gm-Control by an Electronic Zener Diode, *IEEE Journal of Solid State Circuits*, Vol. 31, No. 7, 1035-1040.
- [6] Moldovan L., Harry H., 1997, A Rail to Rail Constant Gain Buffered Op-Amp for Real Time Video Applications, *IEEE Journal of Solid State Circuits*, Vol. 32, No. 2, 169-176.
- [7] Wu W.C.S., Helms W.J., Kuhn A.J., Byrkett E.B., 1994, Digital Compatible High Performance Operational Amplifier with Rail-to Rail Input and Output Ranges, *IEEE Journal of Solid State Circuits*, Vol. 29, No. 1, 63-66.
- [8] Saether T., Hung C.C., Qi Z., Ismail M., Aeserud O., 1996, High Speed High Linearity CMOS Buffer Amplifier, *IEEE Journal of Solid State Circuits*, Vol. 31, No. 2, 255-258.
- [9] Çiftçioğlu S., Kuntman H., Tarım N., Çiçekoğlu O., 2003, *Elektrik-Elektronik-Bilgisayar Mühendisliği 10. Ulusal Kongresi*, 283-286, İstanbul.
- [10] Fisher J.H., 1985, A High Performance CMOS Power Amplifier, *IEEE Journal of Solid State Circuits*, Vol. SC-20, No. 6, 1200-1205.
- [11] Şekerkıran B., 1999, A Compact Rail-to-Rail Output Stage for CMOS Operational Amplifiers, *IEEE Journal of Solid State Circuits*, Vol. 34, No. 1, 107-110.
- [12] Palmissino G., Palumbo G., 1995, Very Efficient CMOS Low-Voltage Output Stage, *Electronics Letters*, Vol. 31, No. 21, 1830-1831.
- [13] Palmissino G., Palumbo G., 1999, A 1.5-V High Drive Capability CMOS Op-Amp, *IEEE Journal of Solid State Circuits*, Vol. 34, No. 2, 248-252.
- [14] Schaumann R., Ghausi M.S., Laker K.R., 1990, Design of Analog Filters, Prentice Hall, New Jersey.

- [15] Tarım N., Çiçekoğlu O., Kuntman H., 2001, Active Lowpass Filters without External Passive Components Realized with OTA and OP Amps, *Proceedings of the 44rd IEEE Midwest Symposium on Circuits and Systems*, MWCAS 2001, 192-195.
- [16] Minaei S., Çiçekoğlu O., Kuntman H., Dündar G., Cerid Ö., 2003, New Realization of Current-Mode and Voltage-Mode Multifunction Filters without External Passive Elements, *International Journal of Electronics and Communications*, Vol. 57, No. 1, 63-69.



EK A

KULLANILAN TRANSİSTÖR PARAMETRELERİ

MOS transistörler için kullanılan parametreler:

.MODEL MN NMOS (LEVEL=3 UO=460.5 TOX=1.0E-8 TPG=1 VTO=0.62
+JS=1.8E-6 XJ=0.15E-6 RS=417 RSH=2.73 LD=0.04E-6 ETA=0 VMAX=130E+3
+NSUB=1.71E+17 PB=0.761 PHI=0.905 THETA=0.129 GAMMA=0.69
+KAPPA=0.1 AF=1 WD=0.11E-6 CJ=76.4E-5 MJ=0.357 CJSW=5.68E-10
+MJSW=0.302 CGSO=1.38E-10 CGDO=1.38E-10 CGBO=3.45E-10 KF=3.07E-28
+DELTA=0.42 NFS=1.2E+11)

.MODEL MP PMOS (LEVEL=3 UO=100 TOX=1E-8 TPG=1 VTO=-0.58
+JS=0.38E-6 XJ=0.1E-6 RS=886 RSH=1.81 LD=0.03E-6 ETA=0 VMAX=113E+3
+NSUB=2.08E+17 PB=0.911 PHI=0.905 THETA=0.120 GAMMA=0.76 KAPPA=2
+AF=1 WD=0.14E-6 CJ=85E-5 MJ=0.429 CJSW=4.67E-10 MJSW=0.631
+CGSO=1.38E-10 CGDO=1.38E-10 CGBO=3.45E-10 KF=1.08E-29 DELTA=0.81
+NFS=0.52E+11)

Bipolar transistörler için kullanılan parametreler:

.MODEL NPN NPN (IS=1E-15 BF=100 NF=1 VAF=200 IKF=0.01 ISE=1E-13
+NE=2 BR=0.1 NR=1 VAR=200 IKR=0.01 ISC=1E-13 NC=1.5 RB=100 IRB=0.1
+RBM=10 RE=1 RC=10 CJE=2P VJE=0.6 MJE=0.33 TF=0.1N CJC=2P VJC=0.5
+MJC=0.5 TR=10)

EK B

KULLANILAN SPICE DEVRE DOSYALARI

*****DEVRE-1*****

VDD 1 0 2.5
VSS 10 0 -2.5
CC 7 18 0.95p
RZ 8 18 22.2K
RBIAS 10 2 50K
M1 6 4 3 1 MP W=6U L=1U
M2 7 5 3 1 MP W=6U L=1U
M3 6 6 10 10 MN W=14U L=1U
M4 7 6 10 10 MN W=14U L=1U
M6 8 7 10 10 MN W=30U L=1U
M8 2 2 1 1 MP W=3U L=1U
M5 3 2 1 1 MP W=3U L=1U
M7 8 2 1 1 MP W=10U L=1U
M9 9 7 10 10 MN W=56U L=1U
Q1 1 8 9 NPN 2

*****DEVRE-2*****

VDD 1 0 DC 2.5V
VSS 3 0 DC -2.5V
IB 1 2 DC 150UA
VB1 1 15 DC 1.5V
VB2 29 3 DC 1.5V
CM2 23 50 0.7P
RZ1 50 40 15K
CM1 40 60 0.7P
RZ2 60 30 15K
M1 2 2 5 5 MN W=10U L=1U
M2 5 5 3 3 MN W=10U L=1U
M3 6 5 3 3 MN W=10U L=1U
M4 4 2 6 6 MN W=10U L=1U
M5 4 4 1 1 MP W=10U L=1U
M7 14 4 1 1 MP W=2U L=1U
M8 11 5 3 3 MN W=2U L=1U
M9 11 5 3 3 MN W=16U L=1U
M10 10 4 1 1 MP W=16U L=1U
M11 9 7 10 10 MP W=23U L=1U
M12 19 8 10 10 MP W=23U L=1U
M13 12 7 11 11 MN W=5U L=1U
M14 22 8 11 11 MN W=5U L=1U

M15 13 13 11 11 MN W=5U L=1U
 M16 13 13 10 10 MP W=23U L=1U
 M17 14 13 11 11 MN W=5U L=1U
 M18 11 14 10 10 MP W=23U L=1U
 M19 11 15 14 14 MP W=23U L=1U
 M21 12 16 1 1 MP W=10U L=1U
 M22 22 16 1 1 MP W=10U L=1U
 M23 16 15 12 12 MP W=10U L=1U
 M24 23 15 22 22 MP W=10U L=1U
 M25 28 29 9 9 MN W=10U L=1U
 M26 30 29 19 19 MN W=10U L=1U
 M27 9 28 3 3 MN W=10U L=1U
 M28 19 28 3 3 MN W=10U L=1U
 M30 24 4 1 1 MP W=10U L=1U
 M32 23 24 30 30 MN W=10U L=1U
 M33 24 24 25 25 MN W=10U L=1U
 M34 25 25 3 3 MN W=10U L=1U
 M37 26 26 27 27 MP W=10U L=1U
 M38 27 27 1 1 MP W=10U L=1U
 M39 26 5 3 3 MN W=10U L=1U
 M36 30 26 23 23 MP W=10U L=1U
 M31 40 30 3 3 MN W=20U L=1U
 M35 40 23 1 1 MP W=90U L=1U
 M40 17 4 1 1 MP W=10U L=1U
 M41 18 18 3 3 MN W=10U L=1U
 M42 17 17 18 18 MN W=10U L=1U
 M43 16 17 28 28 MN W=10U L=1U
 M44 20 20 1 1 MP W=10U L=1U
 M45 21 21 20 20 MP W=10U L=1U
 M46 28 21 16 16 MP W=10U L=1U
 M47 21 5 3 3 MN W=10U L=1U

*******DEVRE-3*******

VDD 1 0 DC 2.5V
 VSS 3 0 DC -2.5V
 IO 1 2 DC 100UA
 VB1 15 0 DC 1.6V
 VB2 29 0 DC 1.6V
 CC1 26 45 1.5P
 CC2 30 55 1.5P
 RZ1 45 35 12k
 RZ2 55 35 12k
 M1 2 2 5 5 MN W=10U L=1U
 M2 5 5 3 3 MN W=10U L=1U
 M3 6 5 3 3 MN W=10U L=1U
 M4 4 2 6 6 MN W=10U L=1U
 M5 4 4 1 1 MP W=10U L=1U
 M7 14 4 1 1 MP W=2U L=1U
 M8 11 5 3 3 MN W=2U L=1U

M9 11 5 3 3 MN W=16U L=1U
 M10 10 4 1 1 MP W=16U L=1U
 M11 9 7 10 1 MP W=23U L=1U
 M12 19 8 10 1 MP W=23U L=1U
 M13 12 7 11 11 MN W=5U L=1U
 M14 22 8 11 11 MN W=5U L=1U
 M15 13 13 11 11 MN W=5U L=1U
 M16 13 13 10 1 MP W=23U L=1U
 M17 14 13 11 11 MN W=5U L=1U
 M18 11 14 10 1 MP W=23U L=1U
 M19 11 15 14 1 MP W=40U L=1U
 M26 12 25 1 1 MP W=20U L=1U
 M27 22 25 1 1 MP W=20U L=1U
 M28 25 15 12 1 MP W=40U L=1U
 M29 26 15 22 1 MP W=40U L=1U
 M30 25 4 27 27 MN W=10U L=1U
 M31 28 5 27 1 MP W=46U L=1U
 M32 28 29 9 9 MN W=30U L=1U
 M33 30 29 19 19 MN W=30U L=1U
 M34 9 28 3 3 MN W=7.5U L=1U
 M35 19 28 3 3 MN W=7.5U L=1U
 M141 32 32 1 1 MP W=24U L=1U
 M151 31 31 32 1 MP W=9U L=1U
 M161 31 5 3 3 MN W=3.5U L=1U
 M171 33 4 1 1 MP W=3.5U L=1U
 M181 33 33 34 34 MN W=3U L=1U
 M191 34 34 3 3 MN W=8U L=1U
 M36 30 31 26 1 MP W=23U L=1U
 M37 26 33 30 30 MN W=5U L=1U
 M38 35 26 1 1 MP W=100U L=1U
 M39 35 30 3 3 MN W=25U L=1U

*****DEVRE-4*****

VDD 1 0 DC 2.5V
 VSS 2 0 DC -2.5V
 VBIAS1 22 0 DC 2.1V
 VBIAS2 20 0 DC -2.1V
 VB11 25 0 DC -1.21
 VB21 26 0 DC -0.67
 VB1 45 0 DC 1.21
 VB2 46 0 DC 0.7
 CC1 5 0 0.5P
 CC2 6 0 0.5P
 CC3 18 0 20P
 M1 4 7 10 10 MN W=15U L=1U
 M2 14 8 10 10 MN W=15U L=1U
 M3 4 4 3 3 MP W=13U L=1U
 M4 3 3 1 1 MP W=13U L=1U
 M7 14 14 15 15 MP W=13U L=1U

M8 15 15 1 1 MP W=13U L=1U
 M5 5 4 19 1 MP W=13U L=1U
 M6 19 3 1 1 MP W=13U L=1U
 M9 18 14 16 16 MP W=13U L=1U
 M10 16 15 1 1 MP W=13U L=1U
 M11 5 5 6 6 MN W=2.5U L=1U
 M12 6 6 2 2 MN W=2.5U L=1U
 M13 18 5 17 17 MN W=2.5U L=1U
 M14 17 6 2 2 MN W=2.5U L=1U
 M15 12 12 2 2 MN W=2.5U L=1U
 M16 11 11 12 12 MN W=2.5U L=1U
 M17 10 11 13 13 MN W=2.5U L=1U
 M18 13 12 2 2 MN W=2.5U L=1U
 M19 1 9 11 11 MN W=2.5U L=1U
 MO15 23 22 1 1 MP W=10U L=1U
 MI11 18 22 1 1 MP W=10U L=1U
 MO16 23 23 18 18 MN W=185U L=1U
 MO19 1 23 34 34 MN W=185U L=1U
 MO17 24 24 18 18 MP W=250U L=1U
 MO20 2 24 34 34 MP W=250U L=1U
 MO18 24 20 2 2 MN W=15U L=1U
 MI12 18 20 2 2 MN W=15U L=1U
 M21 29 29 1 1 MP W=23U L=1U
 M22 30 29 1 1 MP W=23U L=1U
 M23 29 34 28 28 MN W=5U L=1U
 M24 30 18 28 28 MN W=5U L=1U
 M25 28 26 27 27 MN W=15U L=1U
 M26 27 25 2 2 MN W=15U L=1U
 M27 35 45 1 1 MP W=40U L=1U
 M28 31 46 35 35 MP W=40U L=1U
 M29 32 34 31 31 MP W=23U L=1U
 M30 33 18 31 31 MP W=23U L=1U
 M31 32 32 2 2 MN W=5U L=1U
 M32 33 32 2 2 MN W=5U L=1U
 MO5 34 33 2 2 MN W=10U L=1U
 MO12 34 30 1 1 MP W=46U L=1U

*****DEVRE-5*****

VDD 1 0 DC 1
 VSS 2 0 DC -1
 IB 1 7 DC 150U
 CC1 9 12 0.5P
 CC2 9 16 10.5P
 M1 8 5 4 1 MP W=23U L=1U
 M2 9 6 4 1 MP W=23U L=1U
 M3 4 3 1 1 MP W=23U L=1U
 M4 8 7 2 2 MN W=5U L=1U
 M5 9 7 2 2 MN W=5U L=1U
 M6 8 8 1 1 MP W=18U L=1U

M7 9 8 1 1 MP W=18U L=1U
 M8 12 9 1 1 MP W=90U L=1U
 M9 12 7 2 2 MN W=20U L=1U
 M14 3 7 2 2 MN W=10U L=1U
 M15 3 3 1 1 MP W=46U L=1U
 M16 7 7 2 2 MN W=10U L=1U
 M1A 14 12 2 2 MN W=60U L=1U
 M2A 17 12 2 2 MN W=60U L=1U
 M3A 14 14 2 2 MN W=15U L=1U
 M5A 16 14 2 2 MN W=30U L=1U
 M4A 17 17 1 1 MP W=69U L=1U
 M8A 16 17 1 1 MP W=138U L=1U
 M6A 16 14 1 1 MP W=360U L=1U
 M7A 16 17 2 2 MN W=120U L=1U
 M11 17 13 1 1 MP W=10U L=1U
 M18 14 13 1 1 MP W=69U L=1U
 M12 13 13 1 1 MP W=10U L=1U
 M13 13 7 2 2 MN W=10U L=1U

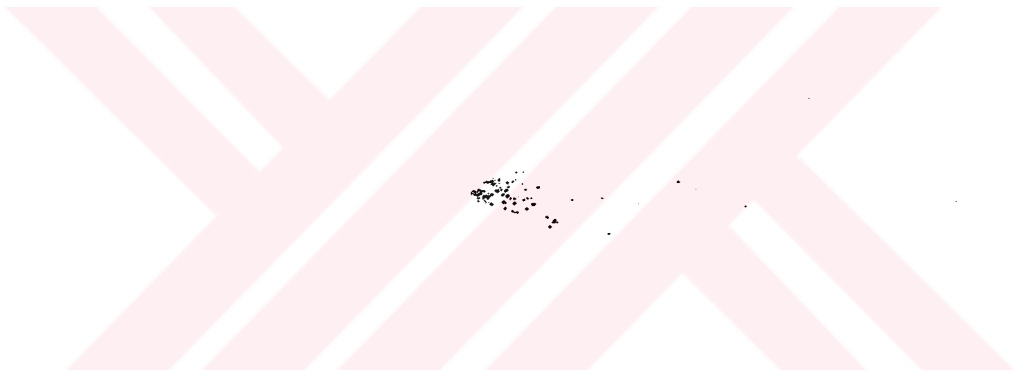
*******Devre(1-4) ile oluşturulmuş süzgeç devrelerinde kullanılan OTA *******

VDD 1 0 DC 2.5
 VSS 2 0 DC -2.5
 Vcon 9 0 DC 0.5
 M1 4 7 10 10 MN W=15U L=1U
 M2 14 8 10 10 MN W=15U L=1U
 M3 4 4 3 1 MP W=13U L=1U
 M4 3 3 1 1 MP W=13U L=1U
 M7 14 14 15 1 MP W=13U L=1U
 M8 15 15 1 1 MP W=13U L=1U
 M5 5 4 19 1 MP W=13U L=1U
 M6 19 3 1 1 MP W=13U L=1U
 M9 18 14 16 1 MP W=13U L=1U
 M10 16 15 1 1 MP W=13U L=1U
 M11 5 5 6 6 MN W=2.5U L=1U
 M12 6 6 2 2 MN W=2.5U L=1U
 M13 18 5 17 17 MN W=2.5U L=1U
 M14 17 6 2 2 MN W=2.5U L=1U
 M15 12 12 2 2 MN W=2.5U L=1U
 M16 11 11 12 12 MN W=2.5U L=1U
 M17 10 11 13 13 MN W=2.5U L=1U
 M18 13 12 2 2 MN W=2.5U L=1U
 M19 1 9 11 11 MN W=2.5U L=1U

*******Devre-5 ile oluşturulan süzgeç devresinde kullanılan OTA*******

VDD 1 0 DC 1
 VSS 2 0 DC -1
 Vcon 10 0 -0.32
 M1 3 7 5 5 MN W=10U L=1U
 M2 3 3 1 1 MP W=4U L=1U
 M3 6 8 5 5 MN W=10U L=1U

M4 6 6 1 1 MP W=4U L=1U
M5 4 4 2 2 MN W=2.6U L=1U
M6 4 3 1 1 MP W=12U L=1U
M7 9 4 2 2 MN W=2.6U L=1U
M8 9 6 1 1 MP W=12U L=1U
M9 5 10 2 2 MN W=4.5U L=1U



EK C

Önerilen Devrelerde Kullanılan Elemanların Boyutları

Devre 1 için Kullanılan Eleman Boyutları

Tablo C-1:Devre 1 için eleman boyutları

Transistörler	W(μ m)	L(μ m)
M1	6	1
M2	6	1
M3	14	1
M4	14	1
M5	3	1
M6	30	1
M7	10	1
M8	3	1
M9	56	1

Devre 2 için Kullanılan Eleman Boyutları

Tablo C-2:Devre 2 için eleman boyutları

	W(μ m)	L(μ m)		W(μ m)	L(μ m)
M1	10	1	M25	10	1
M2	10	1	M26	10	1
M3	10	1	M27	10	1
M4	10	1	M28	10	1
M5	10	1	M30	10	1
M7	2	1	M31	20	1
M8	2	1	M32	10	1
M9	16	1	M33	10	1
M10	16	1	M34	10	1
M11	23	1	M35	90	1
M12	23	1	M36	10	1
M13	5	1	M37	10	1
M14	5	1	M38	10	1
M15	5	1	M39	10	1
M16	23	1	M40	10	1
M17	5	1	M41	10	1
M18	23	1	M42	10	1
M19	23	1	M43	10	1
M21	10	1	M44	10	1
M22	10	1	M45	10	1
M23	10	1	M46	10	1
M24	10	1	M47	10	1

Devre 3 için Kullanılan Eleman Boyutları

Tablo C-3:Devre 3 için eleman boyutları

	W(μ m)	L(μ m)		W(μ m)	L(μ m)
M1	10	1	M27	20	1
M2	10	1	M28	40	1
M3	10	1	M29	40	1
M4	10	1	M30	10	1
M5	10	1	M31	46	1
M7	2	1	M32	30	1
M8	2	1	M33	30	1
M9	16	1	M34	7.5	1
M10	16	1	M35	7.5	1
M11	23	1	M36	23	1
M12	23	1	M37	5	1
M13	5	1	M38	100	1
M14	5	1	M39	25	1
M15	5	1	M141	24	1
M16	23	1	M151	9	1
M17	5	1	M161	3.5	1
M18	23	1	M171	3.5	1
M19	40	1	M181	3	1
M26	20	1	M191	8	1

Devre 4 için Kullanılan Eleman Boyutları

Tablo C-4:Devre 4 için eleman boyutları

	W(μ m)	L(μ m)		W(μ m)	L(μ m)
M1	15	1	M23	5	1
M2	15	1	M24	5	1
M3	13	1	M25	15	1
M4	13	1	M26	15	1
M5	13	1	M27	40	1
M6	13	1	M28	40	1
M7	13	1	M29	23	1
M8	13	1	M30	23	1
M9	13	1	M31	5	1
M10	13	1	M32	5	1
M11	2.5	1	MO15	10	1
M12	2.5	1	MO16	185	1
M13	2.5	1	MO17	250	1
M14	2.5	1	MO18	15	1
M15	2.5	1	MO19	185	1
M16	2.5	1	MO20	250	1
M17	2.5	1	MI11	10	1
M18	2.5	1	MI12	15	1
M19	2.5	1	MO5	10	1
M21	23	1	MO12	46	1
M22	23	1			

Devre 5 için Kullanılan Eleman Boyutları

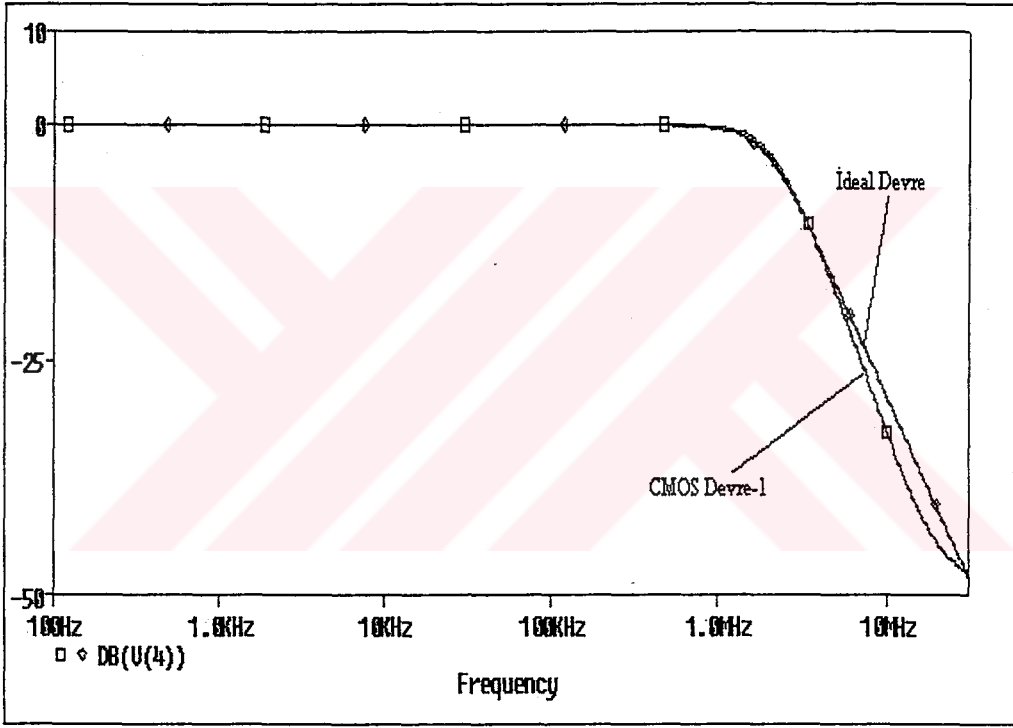
Tablo C-5:Devre 5 için eleman boyutları

	W(μ m)	L(μ m)
M1	23	1
M2	23	1
M3	23	1
M4	5	1
M5	5	1
M6	18	1
M7	18	1
M8	90	1
M9	20	1
M11	10	1
M12	10	1
M13	10	1
M14	10	1
M15	46	1
M16	10	1
M18	69	1
M1A	60	1
M2A	60	1
M3A	15	1
M4A	69	1
M5A	30	1
M6A	360	1
M7A	120	1
M8A	138	1

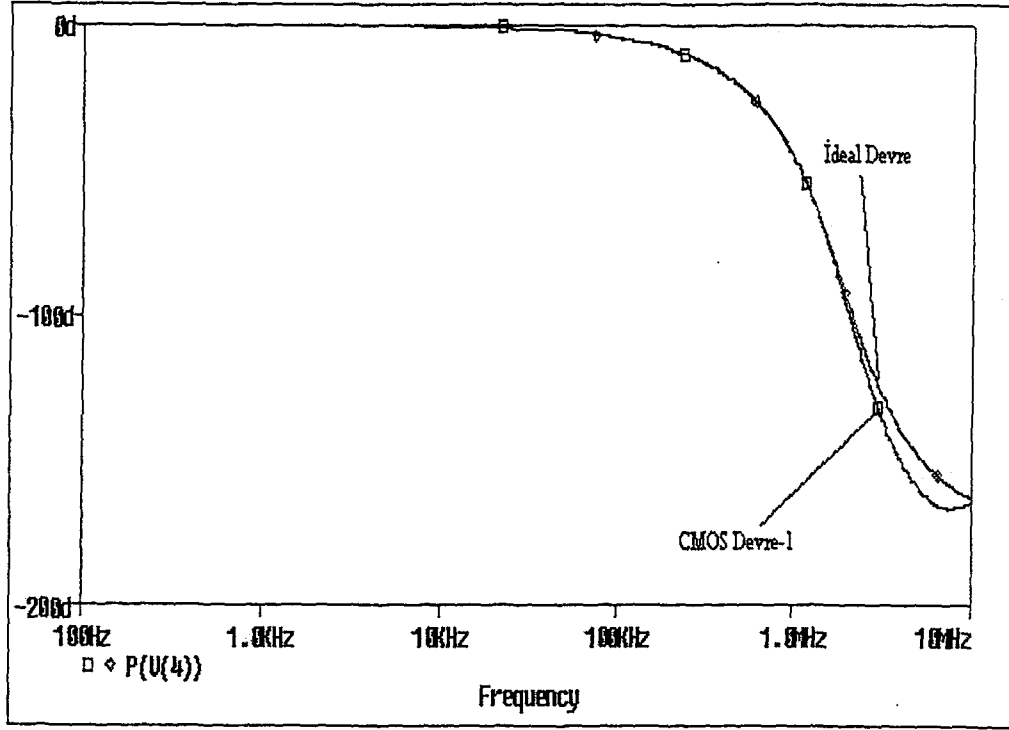
EK D

UYGULAMA SONUÇLARI

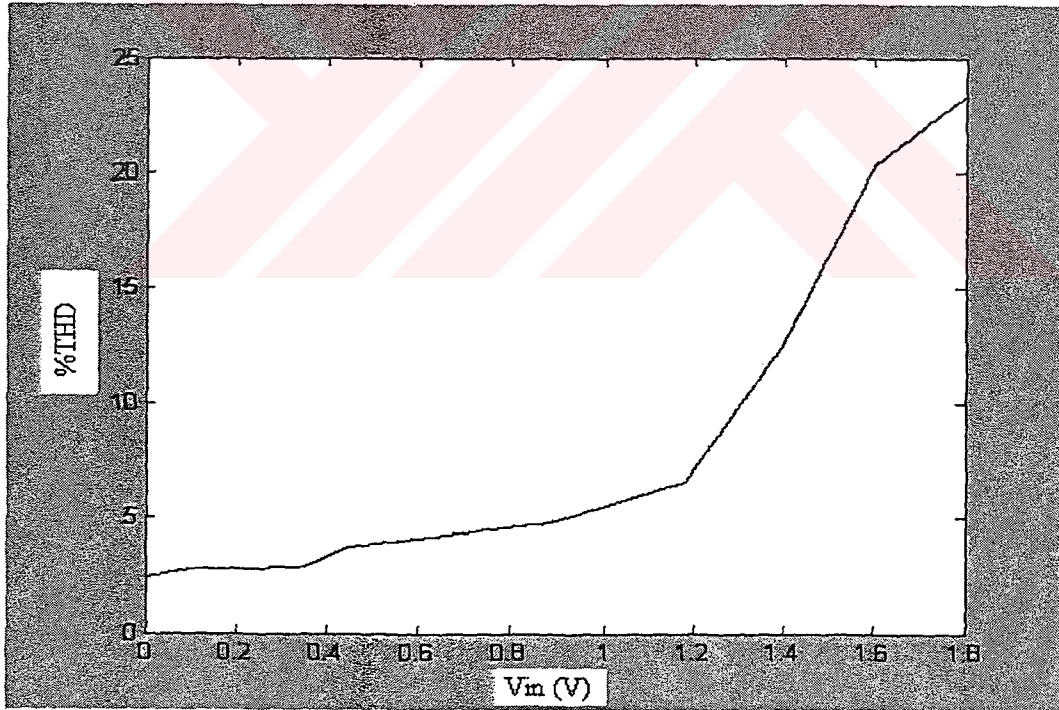
Önerilen OPAMP iç yapıları kullanılarak oluşturulan uygulama devreleri için elde edilen benzetim sonuçları bu bölümde verilmiştir. Aşağıdaki şekillerde: “CMOS DEVRE” kavramıyla adlandırılan eğriler önerilen iç yapılar kullanılarak, “İdeal Devre” kavramıyla adlandırılmış olan eğriler ise ideal OPAMP elemanı kullanılarak elde edilmiş olan benzetim sonuçlarını göstermektedir.



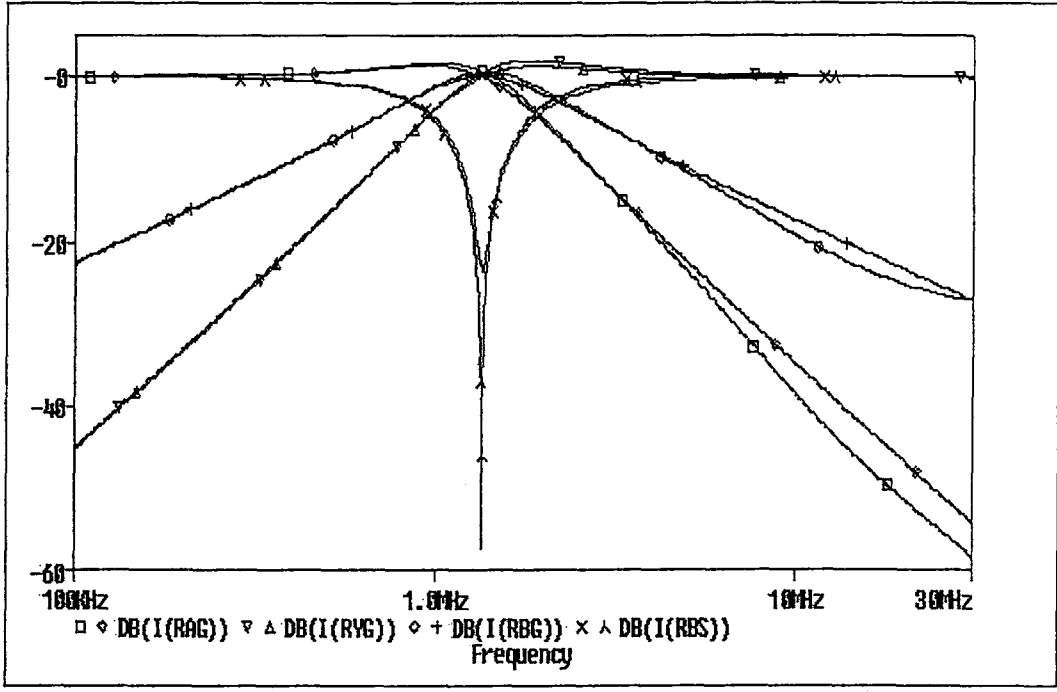
Şekil C-1 Devre-1 ile gerçekleştirilen alçak geçiren süzgeç için kazanç eğrisi



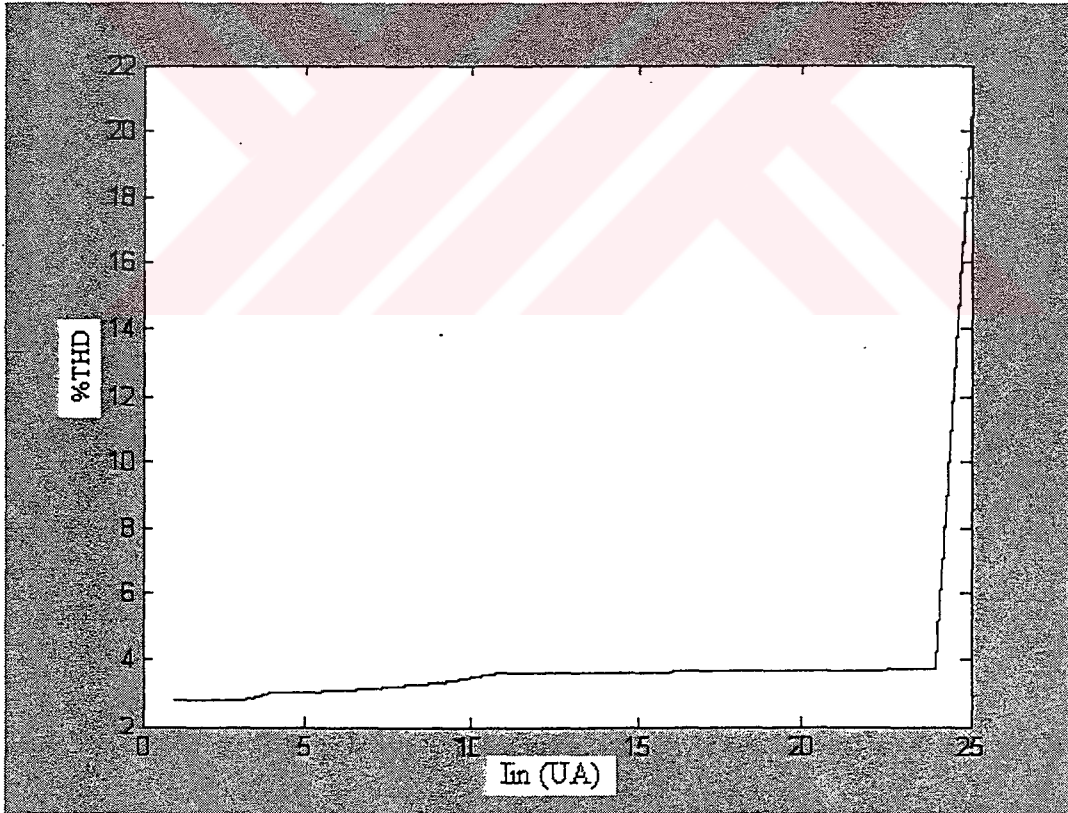
Şekil C-2 Devre-1 ile gerçekleştirilen alçak geçiren süzgeç için faz eğrisi



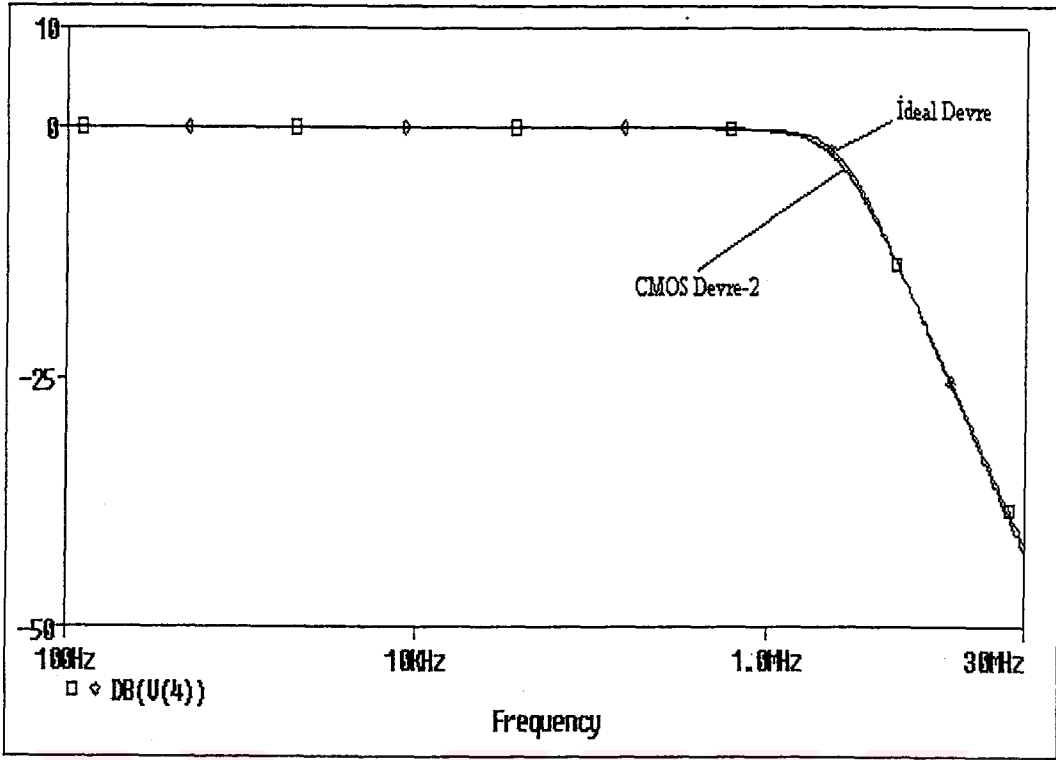
Şekil C-3 Devre-1 ile gerçekleştirilen alçak geçiren süzgeç için %THD değişimi



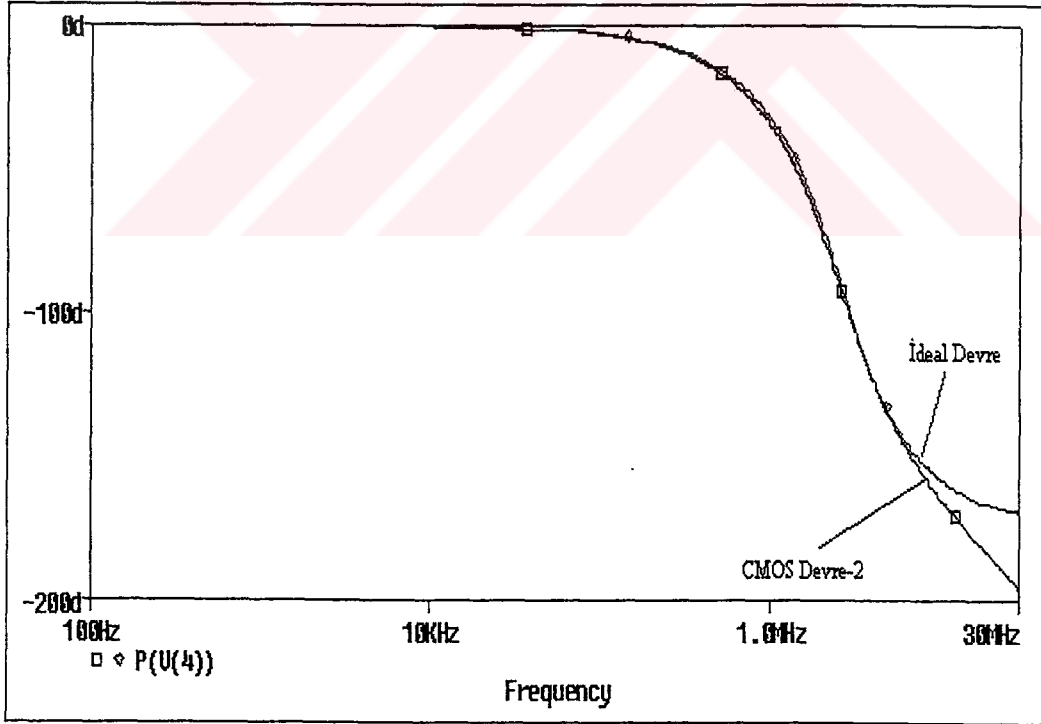
Şekil C-4 Devre-1 ile gerçekleştirilen çok işlevli süzgeç için kazanç eğrileri



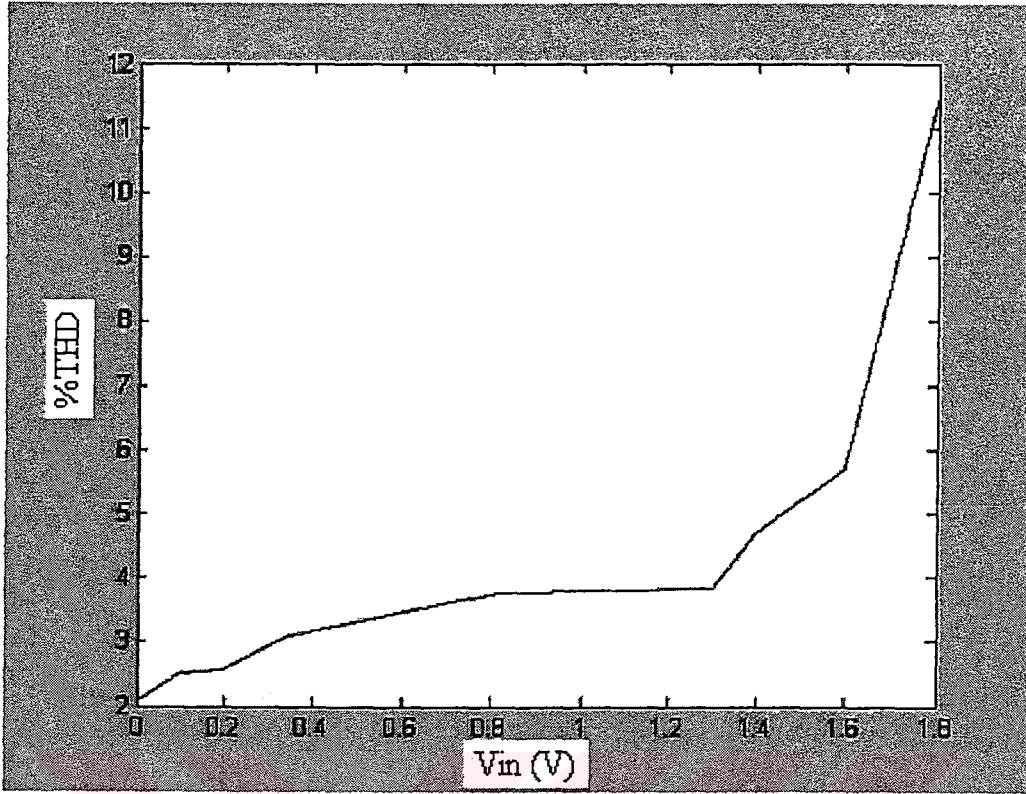
Şekil C-5 Devre-1 ile gerçekleştirilen band geçiren süzgeç için %THD değişimi



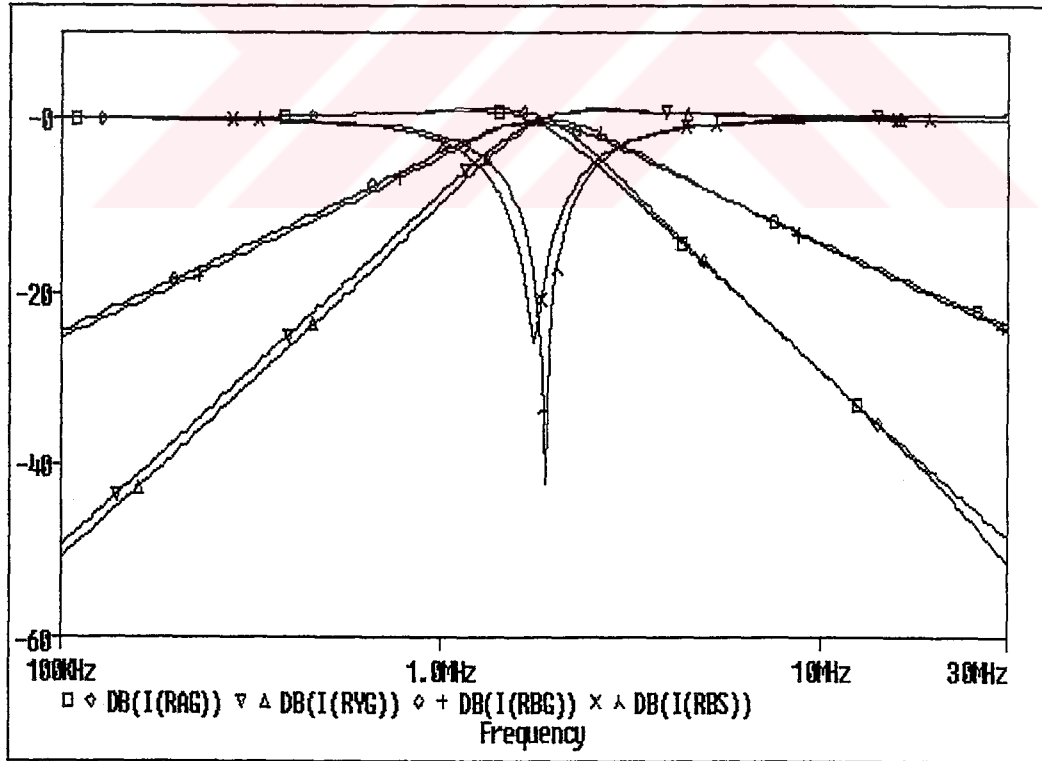
Şekil C-6 Devre-2 ile gerçekleştirilen alçak geçiren süzgeç için kazanç eğrisi



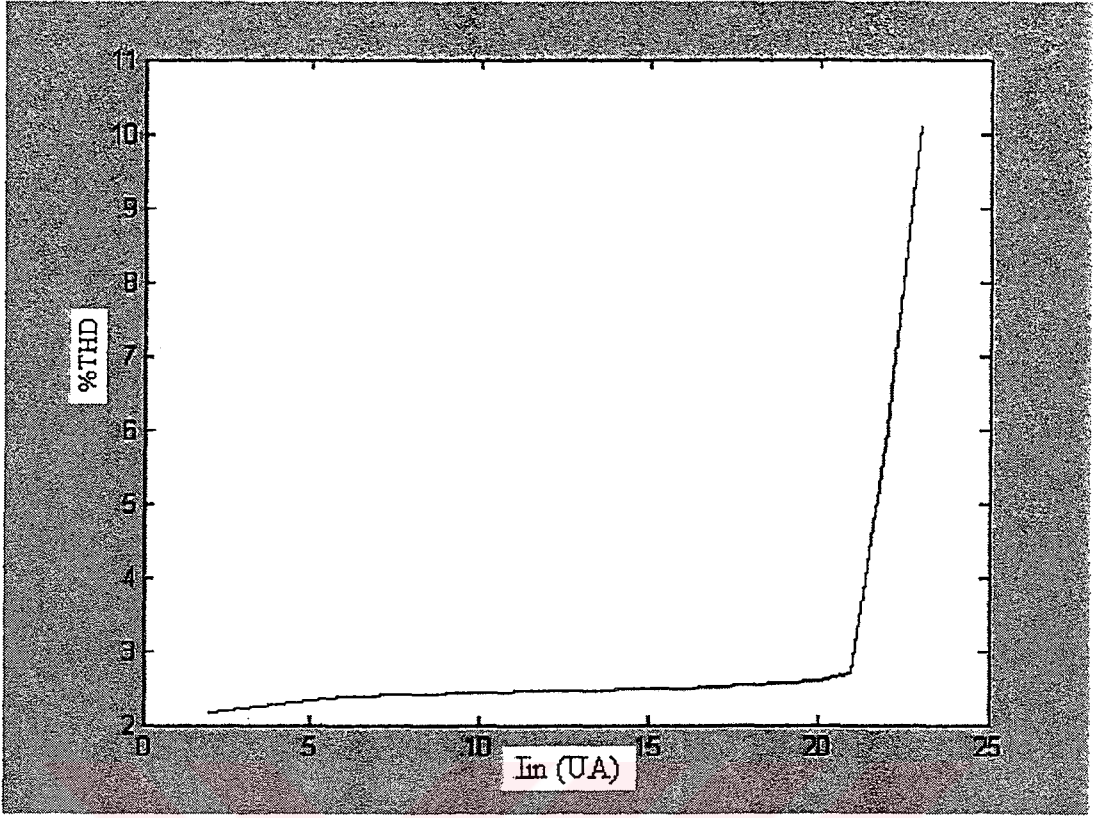
Şekil C-7 Devre-2 ile gerçekleştirilen alçak geçiren süzgeç için faz eğrisi



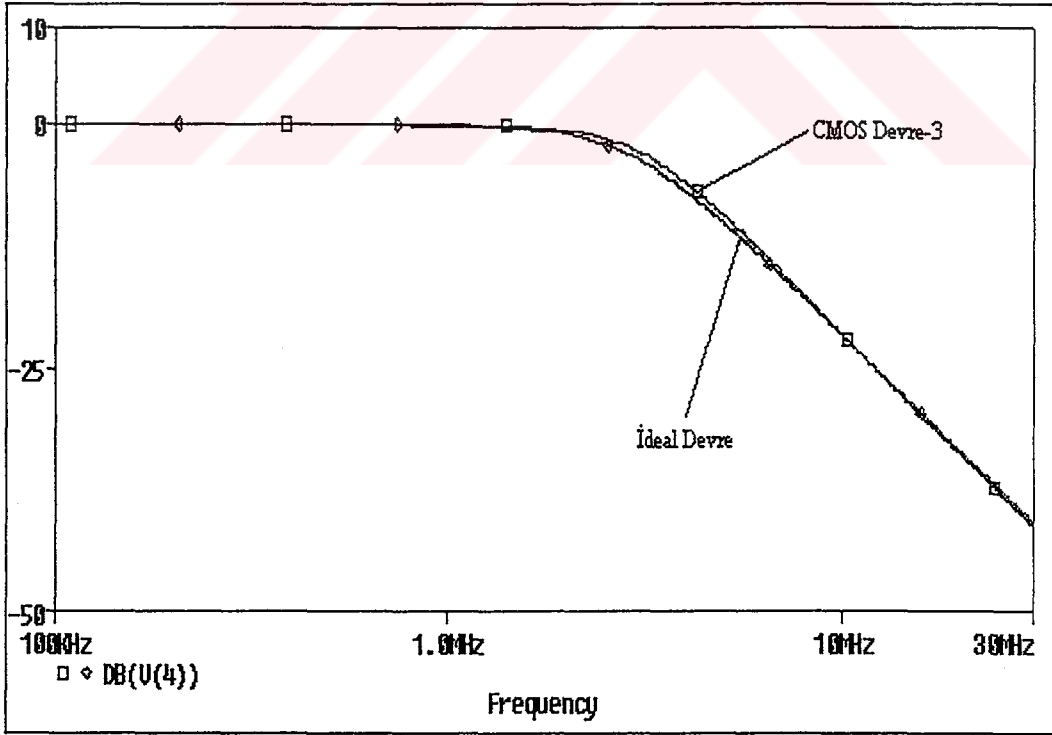
Şekil C-8 Devre-2 ile gerçekleştirilen alçak geçiren süzgeç için %THD değişimi



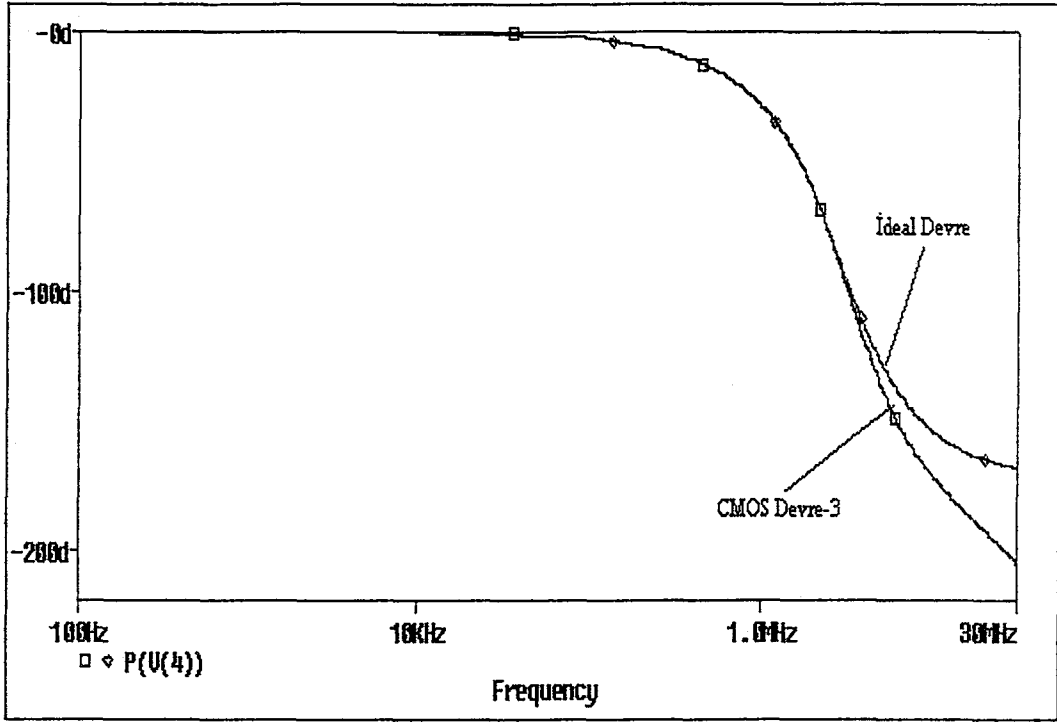
Şekil C-9 Devre-2 ile gerçekleştirilen çok işlevli süzgeç için kazanç eğrileri



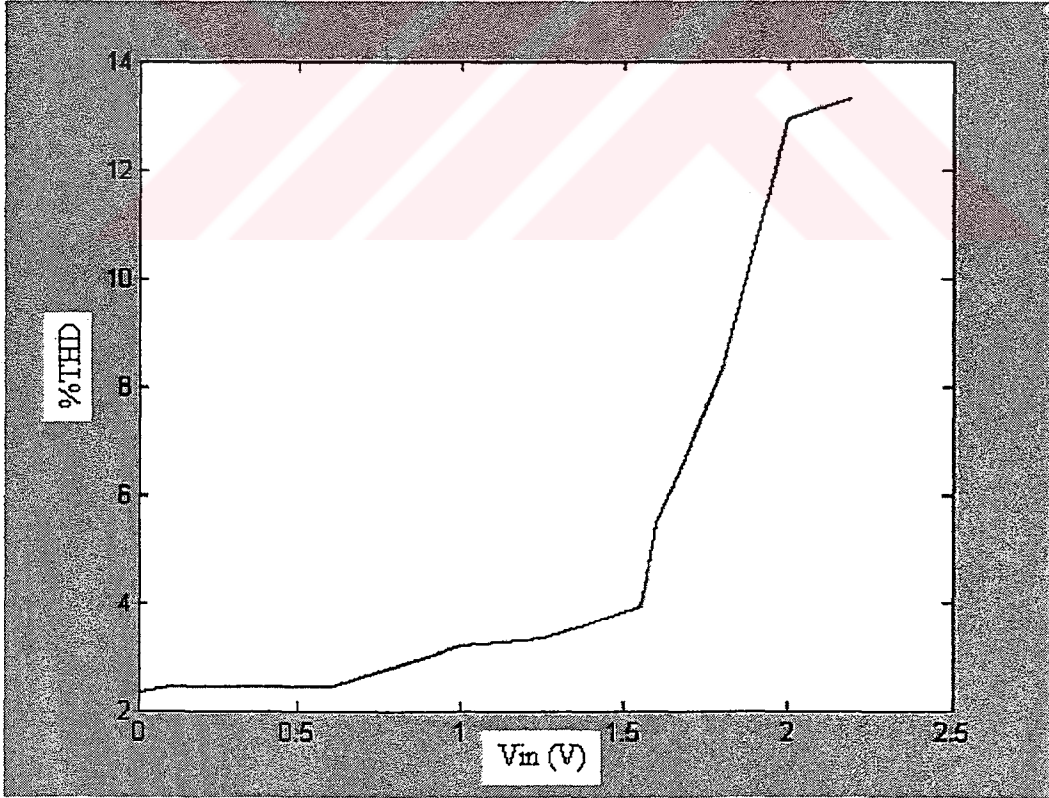
Şekil C-10 Devre-2 ile gerçekleştirilen band geçiren süzgeç için %THD değişimi



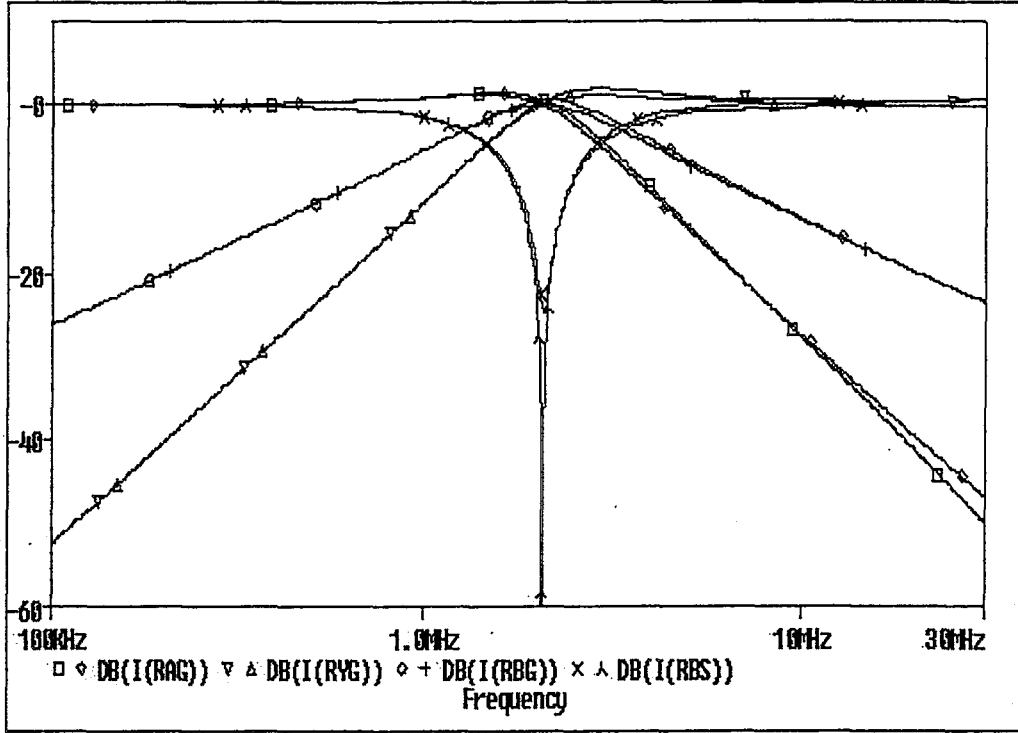
Şekil C-11 Devre-3 ile gerçekleştirilen alçak geçiren süzgeç için kazanç eğrisi



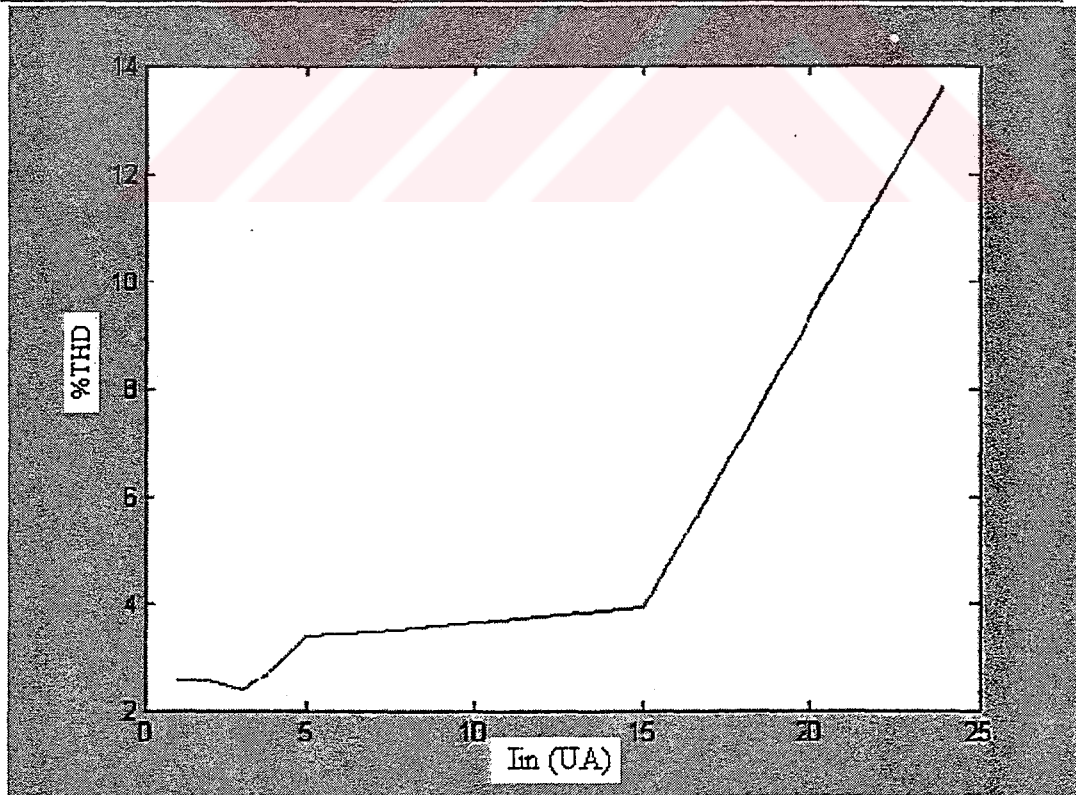
Şekil C-12 Devre-3 ile gerçekleştirilen alçak geçiren süzgeç için faz eğrisi



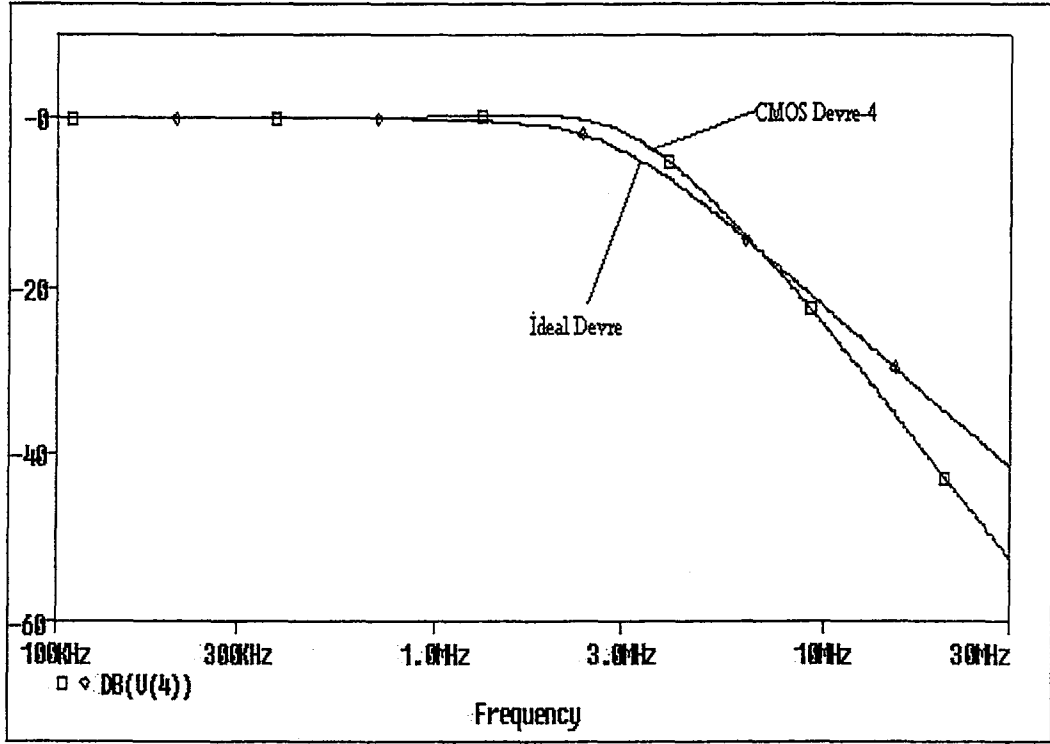
Şekil C-13 Devre-3 ile gerçekleştirilen alçak geçiren süzgeç için %THD değişimi



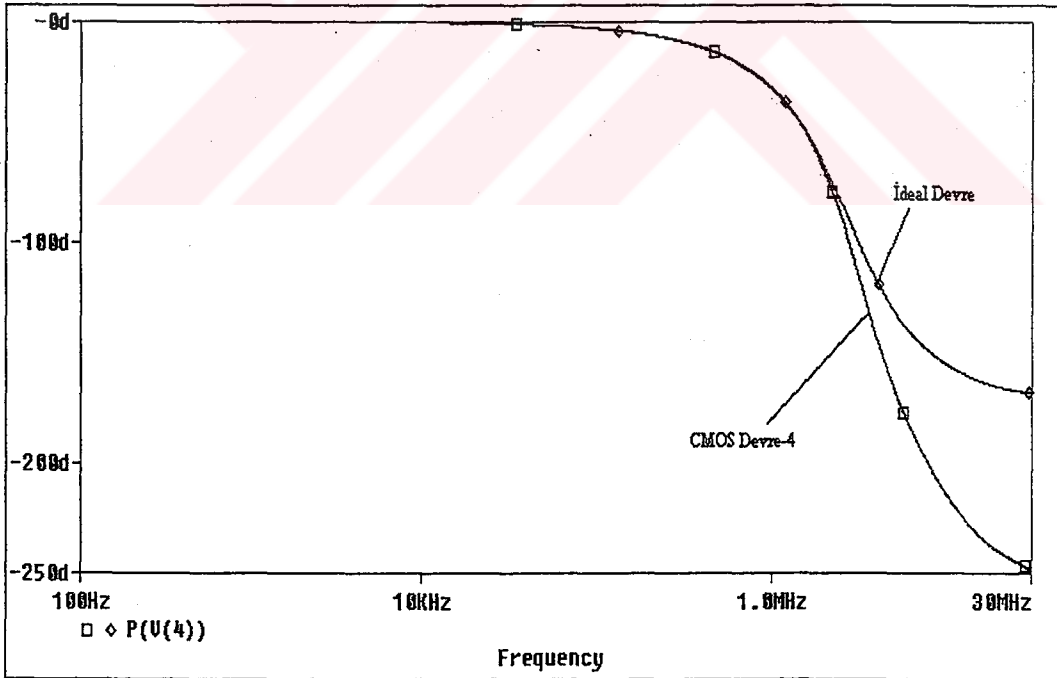
Şekil C-14 Devre-3 ile gerçekleştirilen çok işlevli süzgeç için kazanç eğrileri



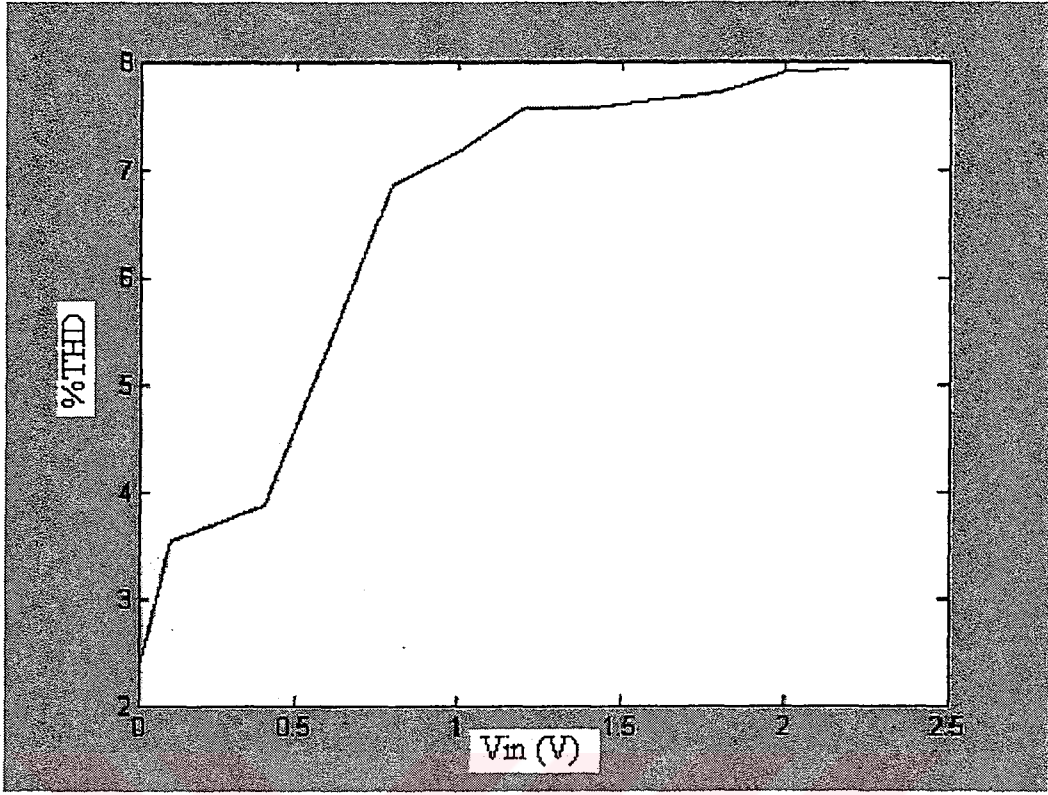
Şekil C-15 Devre-3 ile gerçekleştirilen band geçiren süzgeç için %THD değişimi



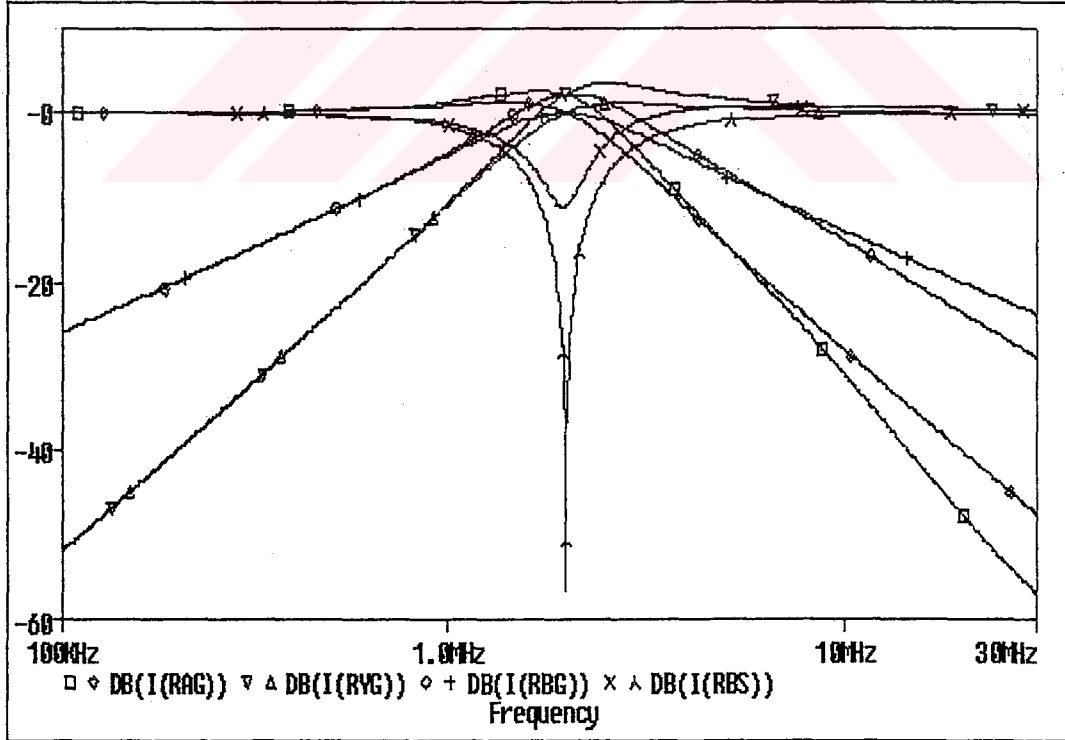
Şekil C-16 Devre-4 ile gerçekleştirilen alçak geçiren süzgeç için kazanç eğrisi



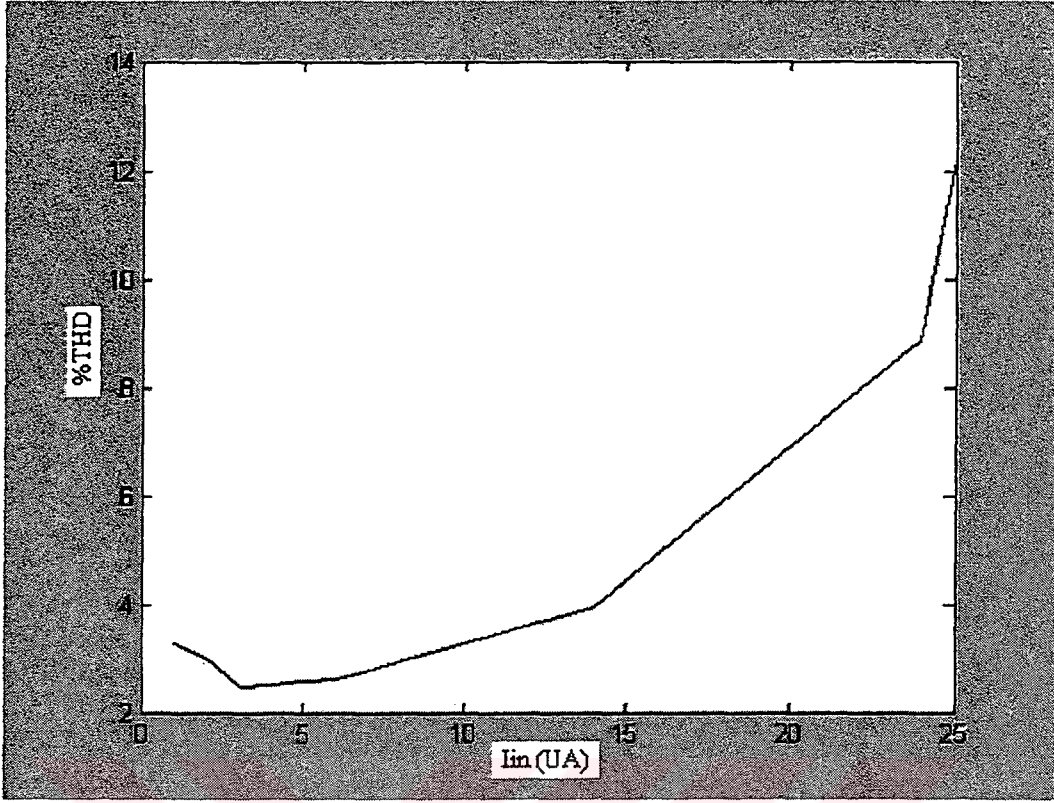
Şekil C-17 Devre-4 ile gerçekleştirilen alçak geçiren süzgeç için faz eğrisi



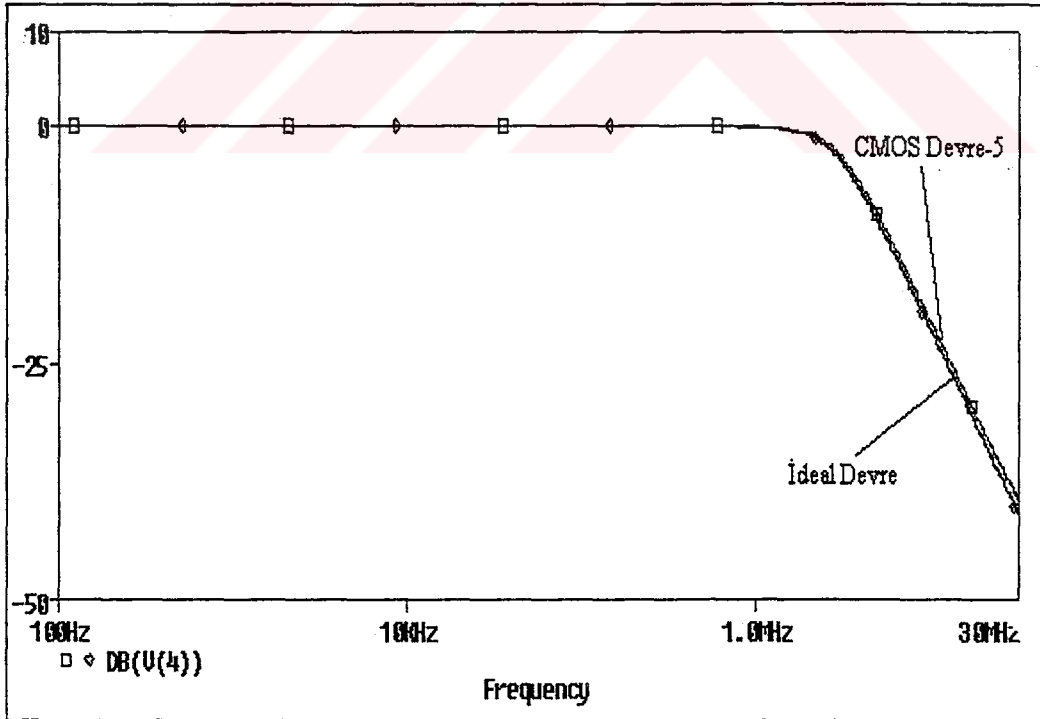
Şekil C-18 Devre-4 ile gerçekleştirilen alçak geçiren süzgeç için %THD değişimi



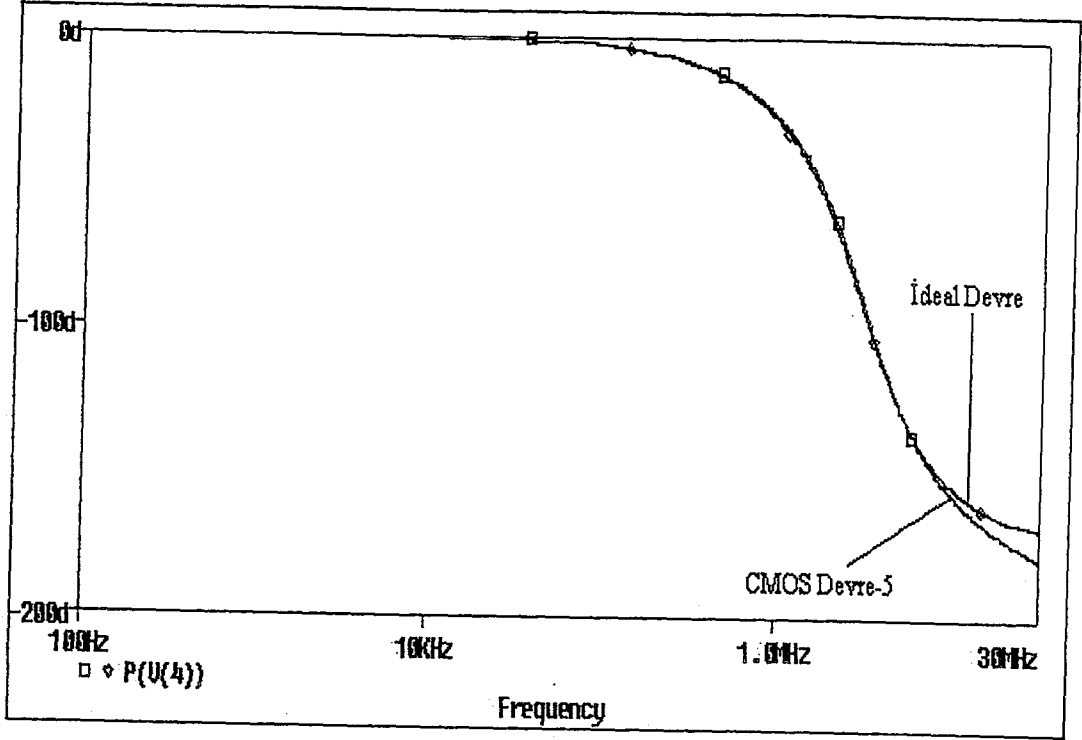
Şekil C-19 Devre-4 ile gerçekleştirilen çok işlevli süzgeç için kazanç eğrileri



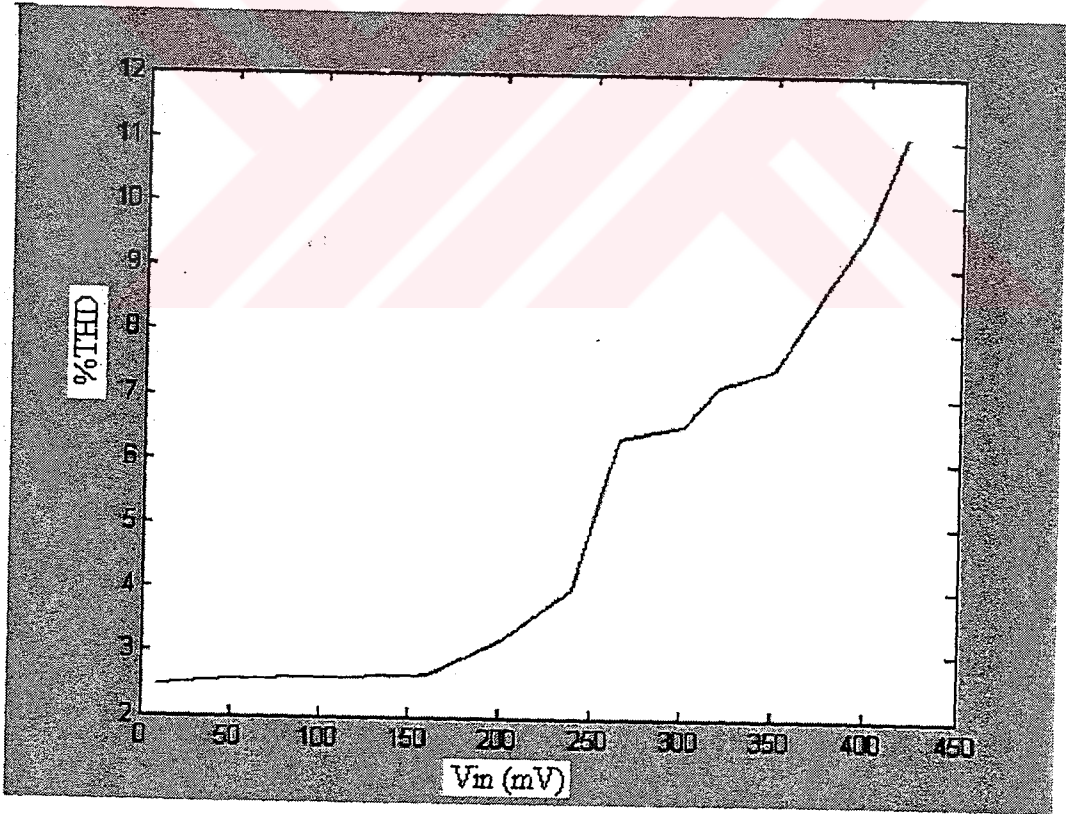
Şekil C-20 Devre-4 ile gerçekleştirilen band geçiren süzgeç için %THD değişimi



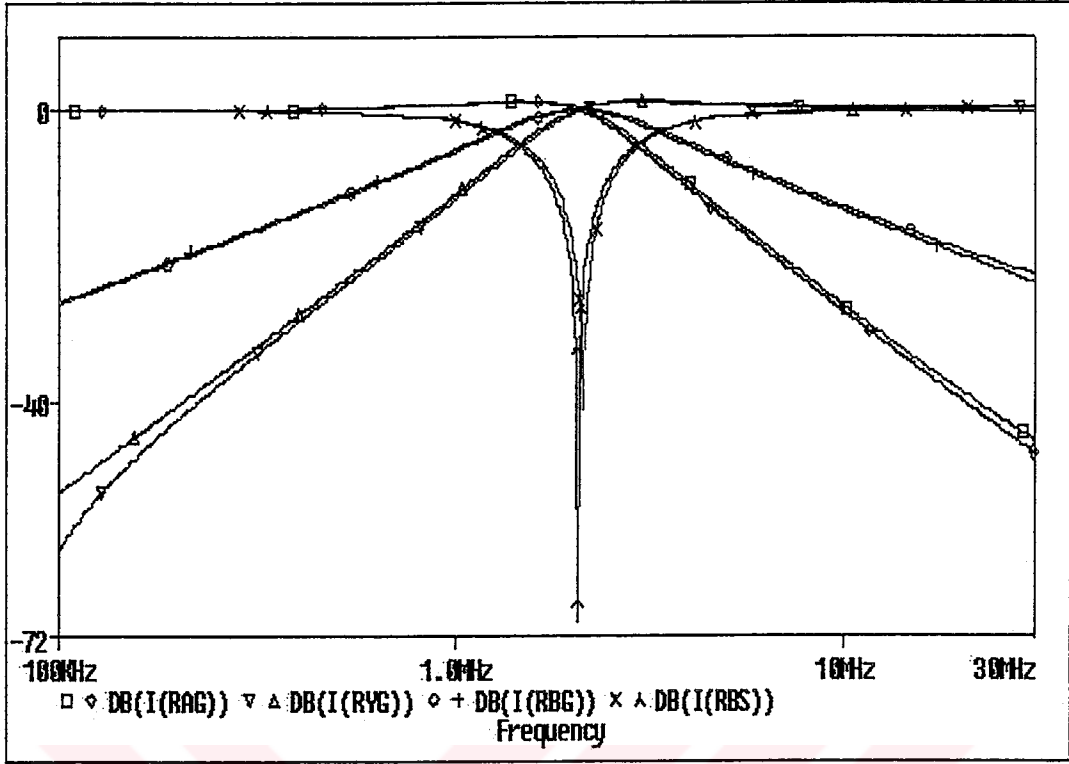
Şekil C-21 Devre-5 ile gerçekleştirilen alçak geçiren süzgeç için kazanç eğrisi



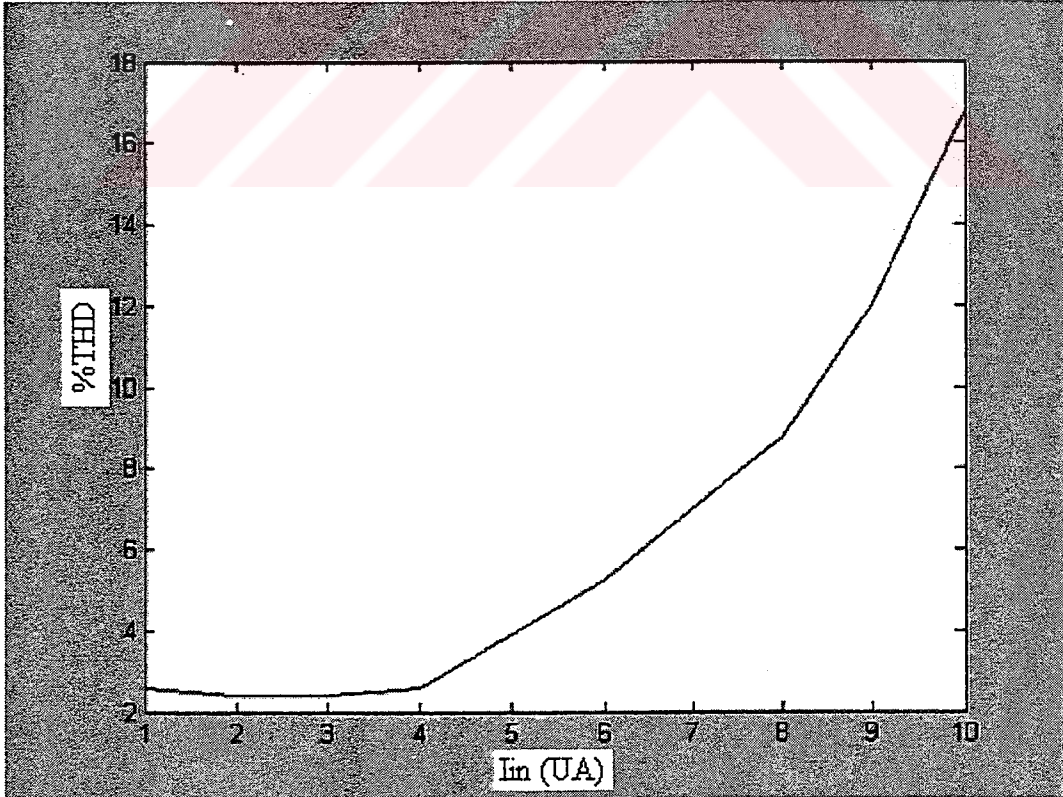
Şekil C-22 Devre-5 ile gerçekleştirilen alçak geçiren süzgeç için faz eğrisi



Şekil C-23 Devre-5 ile gerçekleştirilen alçak geçiren süzgeç için %THD değişimi



Şekil C-24 Devre-5 ile gerçekleştirilen çok işlevli süzgeç için kazanç eğrileri



Şekil C-25 Devre-5 ile gerçekleştirilen band geçiren süzgeç için %THD değişimi

ÖZGEÇMİŞ

Gaye G ng r 1978 yılında Aksaray’da doędu. Orta  ęrenimini 1996 yılında Hazım Kulak Anadolu Lisesinde tamamladı, 1997 yılında Yıldız Teknik  niversitesi Elektronik ve Haberleşme M hendisliğinde  ęrenim g rmeye başladı.2001 yılında burdan mezun oldu aynı yıl İT  Elektronik ve Haberleşme M hendisliğinde Y ksek Lisans programına kabul edildi halen İT ’de y ksek lisans  ęrenimini s rd rmektedir.

