

39104

İSTANBUL TEKNİK ÜNİVERSİTESİ * FEN BİLİMLERİ ENSTİTÜSÜ

MİKROİŞLEMCİ KONTROLLU ADAPTİF

DENGELEYİCİ

YÜKSEK LİSANS TEZİ

Müh. Ender Ergünler

Tezin Enstitüye Verildiği Tarih: 21 Haziran 1993

Tezin Savunulduğu Tarih : 9 Temmuz 1993

Tez Danışmanı : Y. Doç. Sait TÜRKÖZ

Diğer Jüri Üyeleri : Doç. Dr. Bülent ÖRENCİK

Y. Doç. Sadri ÖZCAN

TEMMUZ 1993

**T.C. YÜKSEKÖĞRETİM KURULU
DOKÜMANTASYON MERKEZİ**

ÖNSÖZ

Bu çalışmada, konser ve konferans salonlarında, kayıt stüdyolarında, ortamın akustiği ile bozulmuş olan ses üzerinde, çeşitli ayarlamalar yaparak, müzik aletlerinden elde edilen doğal sesi, dinleyicilere aynen aktarabilen bir adaptif dengeleyici tasarlanması amaçlanmıştır. Bu tasarım gerçekleştirilirken, dengeleyicinin kendi kendini kontrol edebilmesi amacıyla, Intel MCS-51 mikrodenetleyici ailesine ait 8051 mikrodenetleyicisi kullanılmıştır.

Bu çalışmam sırasında değerli bilgi ve yardımlarını esirgemeyen Sayın Yrd. Doç. Dr.Sait Türköz'e ve Sayın Y. Müh. Hüseyin Özboyacı'ya teşekkür ederim.

İÇİNDEKİLER

ÖZET.....	IV
SUMMARY.....	V
BÖLÜM 1. GİRİŞ.....	1
BÖLÜM 2. MİKRODENETLEYİCİ ÖZELLİKLERİ.....	5
2.1. Giriş.....	5
2.2. Temel Özellikler.....	5
2.3. Mikrodenetleyicinin İç Yapısı.....	6
2.3.1. Bellek Yapısı.....	7
2.3.2. Program Hafızası.....	9
2.3.3. Veri Hafızası.....	10
2.3.4. Osilatör Devresi.....	12
2.3.5. 80C51BH Port Yapısı Ve Çalışması...	14
2.3.6. Sayıcı-Zamanlayıcı Alt Ünitesi.....	15
2.3.7. Seri Haberleşme Arabirimi.....	16
2.3.8. 80C51BH Kesme Yapısı.....	17
2.4. 80C51BH Çalışma Şartları.....	18
2.5. EV80C51 Geliştirme Kartı.....	18
BÖLÜM 3. CİHAZIN DONANIM YAPISI.....	20
3.1. Beyaz Gürültü Üretici.....	22
3.2. Band Geçiren Filtreler.....	24
3.3. Sayısal Kontrollü Kuvvetlendiriciler.....	28
3.4. Sayısal Kontrollü Giriş Kuvvetlendiricisi	30
3.5. Doğrultucular Ve Alçak Geçiren Filtreler.	31
3.6. 10A1 Dağıtıcı Sistemi.....	32
3.7. Analog/Sayısal Çevirici.....	33
BÖLÜM 4. CİHAZIN YAZILIM YAPISI.....	37
BÖLÜM 5. SONUÇ VE ÖNERİLER.....	48
KAYNAKLAR.....	51
EK -A ASSEMBLER PROGRAMI.....	52
EK -B HAZIRLANAN BASKILI DEVRELER.....	76
ÖZGEÇMİŞ.....	80

ÖZET

Bu çalışmada, herhangi bir ortamda kurulu bulunan mevcut ses düzenine eklenerek, ortamın akustiğinden veya kullanılan hoparlörlerden kaynaklanan işaret bozulmalarını otomatik olarak giderecek, mikrodenetleyici kontrollü bir dengeleyici tasarlanmış ve gerçekleştirilmiştir.

Yapılan cihazda referans sinyal üretici olarak bir beyaz gürültü üretici kullanılmakta olup, bu üretici, sistemdeki kuvvetlendiricinin girişine bağlanır. Dinleyicilerin bulunduğu noktaya bir mikrofon yerleştirilerek, ortamdaki ses işareti elektriksel işarete dönüştürülür. Daha sonra elde edilen işaret kazancı, otomatik olarak ayarlanan bir kuvvetlendiriciden geçirilir. İstenen seviyeye getirilen işaret, kazançları ± 20 dB aralığında sayısal olarak kontrol edilebilen 10 adet BGF'nin girişlerine uygulanır. Bu filtrelerin çıkışlarından, ortamın hangi frekans bileşenlerini zayıflattığı, hangilerini ise kuvvetlendirdiği belirlenir ve zayıflayan kısımlar kuvvetlendirilir, kuvvetli gelen kısımlar ise zayıflatılır.

Son olarakta, filtrelerin çıkışlarından elde edilen işaretler, bir toplayıcı kuvvetlendirici üzerinden sistemin girişine bağlanır. Böylece ses sisteminin girişine uygulanan işaret, adaptif dengeleyici yardımıyla, ortamın akustiğinden etkilenmeden, dinleyicilerin bulunduğu noktada elde edilmiş olur.

SUMMARY

MICROCONTROLLER CONTROLLED ADAPTIVE EQUALIZER

Nowadays, a lot of sound system can produce very quality and noiseless signals in 20Hz - 20kHz frequency range. But, because of the limited loudspeaker's frequency range, only a limited part of the produced signals can be transmitted to the room. In addition, because of the reasons which effect the room's acoustics, (geometry, echo and sound rejection of the room furniture's and loudspeaker's situation in the room v.b.) noisely and distorted sound signals are obtained at the listener's place.

In this design, a microcontroller controlled adaptive equalizer which connects to the present system was designed and realized. The designed equalizer automatically improves the transmitted sound signal and listeners, listen more quality and noiseless music sound.

Until todays, in the measurement systems, an equalizer and a real-time analyzer was being used for improving the Hifi device's sound quality or linearizing the room's acoustics. An equalizer which is used in the manual system is an adjusment device which increases or decreases the gain of frequency components in the transmitted sound signal. Namely, an equalizer is electronically linearize the room's acoustics. But a real-time analyzer is a measurement device which shows the which frequencies strongly or weakly received.

In the measurement system, when adjustment and measurement operations are realizing, real-time analyzer is put the listener's place. A white noise generator which is used as a referance signal source and an equalizer which is adjusted manually are connected to the input of the system's power amplifier. After this,

white noise signal is transmitted to the room from the loudspeakers of the system. Real-time analyzer which has a microphone receive the transmitted sound signal and using this microphone, received sound signal is converted to the electrical signal. Then, obtained electrical signal is amplified by the amplifier of real-time analyzer and this signal is separated to frequency components by the band pass filters. This signals which are obtained from the band pass filter's outputs show the levels of frequency components. In addition these levels are indicated on the indicators of real-time analyzer. In this way strongly or weakly received frequency components are obtained by the real-time analyzer. Then after, using equalizer, gain of weakly received frequency components are increased and gain of strongly received frequency components are decreased. At the final, a flat frequency characteristic or white noise is again obtained at the listener's place.

An adaptive equalizer which is designed in this study is an automatic measurement and correction device which connects the real-time analyzer and equalizer. But in the adaptive equalizer, measurement and correction procedure of the sound signal are automatically realized.

In the measurement and correction system which realized with the adaptive equalizer, a white noise generator is used as a reference signal source. In the adjustment procedure, the white noise generator is connected to the system's power amplifier input and white noise is transmitted to the room with the loudspeakers. Because of the room's acoustics, level of some frequency components in the white noise increase and some of them decrease. This distorted white noise is received with a microphone which is placed at the listener's place. Received sound signal is converted to the electrical signal by this microphone. Then, distorted signal level is increased for the level of need to be adjustment procedure by an input amplifier. The gain of this input amplifier is positive and digitally controlled by the system's microcontroller.

Output of the input amplifier is connected to the inputs of 10 Band Pass Filters. These filters are

second order, Butterworth type, band pass filters. Their center frequencies are 30Hz, 60Hz, 125Hz, 250Hz, 500Hz, 1kHz, 2kHz, 4kHz, 8kHz, 16kHz and value of filter's Q factor is equal to 1.23. These band pass filters are used for separate the frequency components of the distorted signal. Outputs of these filters are connected to the digitally controlled amplifiers. These amplifiers are increase or decrease the band pass filter's gain and levels of the frequency components is adjusted by these amplifiers. The gain of these amplifiers can be controlled in the ± 20 dB range. These amplifier's outputs are connected to the an adder amplifier which has ten input. This adder amplifier's gain is one and levels adjusted frequency components are added in this amplifier. The adder amplifier's output is the adaptive equalizer's output and the original sound is obtained at this output.

Output of the adder amplifier or namely, output of the adaptive equalizer is connected to the inputs of 10 band pass filters. The center frequencies of these filters are same as the other band pass filters. These filters are used to separate the frequency components of original signal which obtained from adaptive equalizer's output. Outputs of 10 band pass filters are connected to the 10 active half-wave rectifier and 10 passive low pass filters. 10 rectifiers and filters are produce DC voltage which is proportional to the levels of frequency components. These DC voltages show to the microcontroller, which frequencies low level received and which frequencies high level received. Then, these analog DC voltages is converted to the digital signal by an 8 bit analog to digital converter and 10 to 1 analog demultiplexer system. 10 to 1 analog demultiplexer system is used for reduce the number of analog to digital converter. This demultiplexer system and analog to digital converter are controlled by the system's microcontroller.

At the last, microcontroller looks the digital signals and then increases the gain of weakly received frequencies and decreases the gain of strongly received frequencies. In this way at the listeners place, the original sound signal is obtained by the microcontroller controlled adaptive equalizer.

In this study, 80C51BH CMOS microcontroller is used for controlling the band pass filters gain. This microcontroller is a member of Intel MCS51 8 bit microcontroller family. This CMOS version require less power than the NMOS version and it's operating speed is higher than the NMOS version. Instruction tables are same with each other but pin configurations are different from each other. The features of CMOS microcontrollers are same as the NMOS microcontrollers and the major 8051 Family features are:

- * 8-Bit CPU optimized for control applications
- * 4K bytes of on-chip Program Memory
- * 128 Bytes of on-chip Data Memory
- * Two 16-bit Timer/Counters
- * Full duplex UART
- * 5-source interrupt structure with two priority levels
- * On-chip oscillator
- * Boolean Processor
- * Bit-addressable RAM
- * 64K Program Memory Space
- * 64K Data Memory Space

The 80C51BH has two different power saving mod, idle and power-down mod. In idle mod, the CPU is turned off while the RAM and other on-chip peripherals continue to operate. In this mode, current draw is typically 15% of fully active current draw. In the power-down mode, all on-chip activities are suspended while RAM holds its data. In this mode, current draw is typically less than 10 uA.

The 80C51BH microcontroller has separate address spaces for program memory and data memory. The Program Memory can be up to 64K bytes long. The Data Memory can consist of up to 64K bytes of off-chip RAM, in addition to which it includes 128 bytes of on-chip RAM, plus a number of Special Function Registers. (Accumulator, Program Status Word, Stack Pointer, Data Pointer, Power Control etc.). The 80C31BH and 87C51 are also member of the 8051 family. But 80C31BH contains no on-chip ROM and the 87C51 is the EPROM version of the 80C51BH.

In this design, using instruction table of 80C51BH microcontroller, an assembler program was written for controlling the band pass filters gain. This program was developed on the EV80C51 evaluation board. EV80C51 evaluation board is a design equipment which is used for developing software and hardware of 80C51 microcontroller. This evaluation board communicate with an IBM PC XT/AT via the RS232 serial interface. When the software developments are made on the EV80C51 evaluation board, the assembler program was written on the IBM PC editor. Then, this program is compiled and converted to the instruction codes of 80C51BH. After the compiling procedure, this codes are transmitted to the evaluation board by using the IRISM51 program. The IRISM51 is a software program which is prepared for providing the communications of the IBM PC XT/AT and evaluation board.

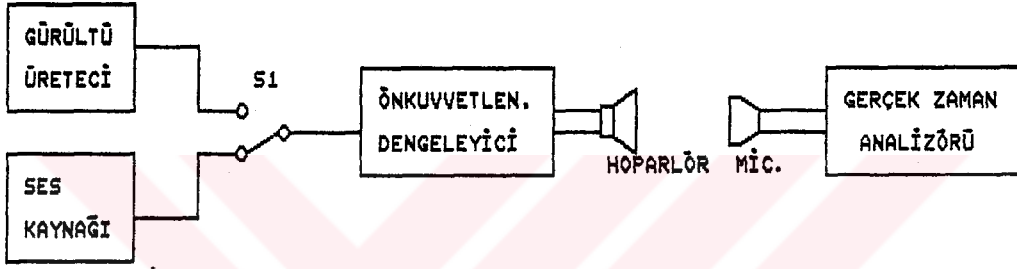
BÖLÜM 1. GİRİŞ

Günümüzdeki ses sistemlerinin bir çoğunda duyulabilir ses frekans bandını içeren kaliteli, gürültüsüz işaretler rahatlıkla elde edilebilmektedir. Fakat elde edilen işareti ortama aktaran hoparlörlerin frekans bandlarının, sınırlı ve düzgün olmaması nedeniyle, sadece sınırlı bir kısmı ortama aktarılabilir. Ayrıca ortamın akustiğini etkileyen çeşitli nedenler (ortamın geometrisi, yansıma, yankı, ses yutma özelliği, mobilyaların ve kolonların yerleşim düzenleri v.b.) yüzünden, elde edilen işaret, dinleyicinin bulunduğu noktaya bozulmuş olarak ulaşmaktadır.

Bu çalışmada ise, kurulu bulunan sisteme ilave edilecek ve dinleyicinin bulunduğu ortamda, ortamın bozucu etkilerini azaltarak, daha kaliteli bir ses elde edilmesini sağlayacak, kendi kendini kontrol eden, adaptif bir dengeleyici yapılması amaçlanmıştır.

Bugüne kadar ortamın akustiğini lineerleştirmek veya Hifi aygıtlarının dinleme ortamlarındaki ses veriş kalitelerini arttırmak amacı ile, dengeleyiciler ile birlikte gerçek zaman analizörü adı verilen ölçme cihazları da kullanılıyordu. Dengeleyiciler, ortamın boyutları, mobilyaların yerleşimi, odanın ses yutan maddelerle döşenmesi ve hoparlörlerin yerleşimi gibi nedenlerle meydana gelen ton değişimlerini, belirli frekansları

yükselterek veya düşürerek gideren, yani ortamın akustik-
gini, elektronik yolla lineerleştiren cihazlardır. Gerçek zaman analizörleri ise, üzerlerinde bulunan bir
mikrofon yardımıyla, ortamdaki ses işaretini algılayıp
değerlendirerek, hangi frekans bileşenlerinin kuvvetli
hangilerinin zayıf geldiğini, gerçek zamanda gösterebilen
ölçü cihazlarıdır.

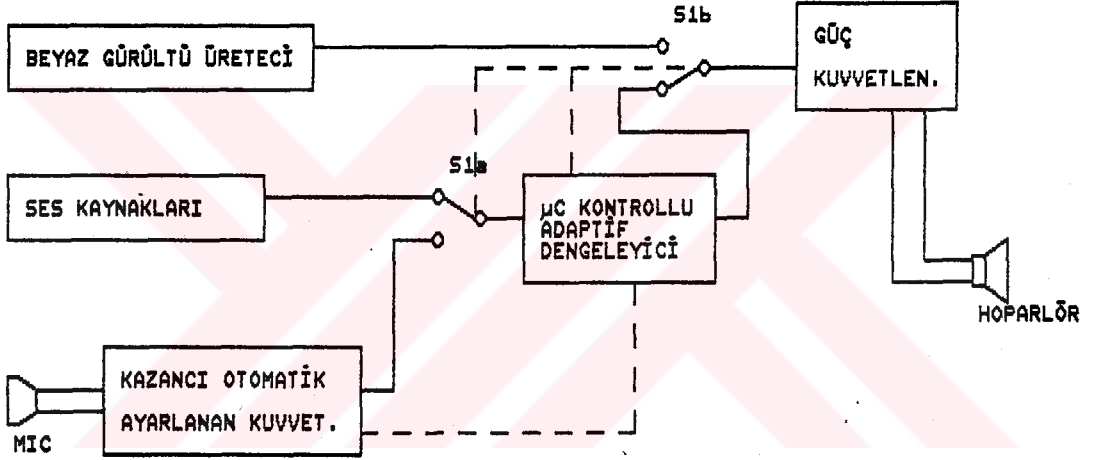


Şekil 1.1. Gerçek Zaman Analizörlü Ölçme Düzeni

Dengeleyici ve gerçek zaman analizörü kullanı-
larak kurulan ölçme düzeni Şekil 1.1 'de gösterilmiştir.
Bu ölçme düzeninde, gerçek zaman analizörü dinleyicilerin
bulunduğu noktaya yerleştirilir. Referans gürültü
üretecinde üretilen beyaz gürültü ise, dengeleyiciden
ve sistemin güç kuvvetlendiricisinden geçtikten sonra
ortama verilir. Gerçek zaman analizörünün üzerinden
hangi frekansların kuvvetli alındığı, hangi frekansların
zayıf alındığı izlenerek, dengeleyici yardımıyla, zayıf
gelen frekans bileşenleri kuvvetlendirilir, kuvvetli

gelenler ise zayıflatılır. Bu şekilde dinleyicilerin bulunduğu noktada düz bir frekans karakteristiği elde edilmeye çalışılır. [11]

Yapılan bu çalışmada ise dengeleyici ile gerçek zaman analizörü adı verilen cihaz birleştirilerek, otomatik bir ölçme ve düzeltme sistemi geliştirilmiştir. Sistemin blok şeması Şekil 1.2'de gösterilmiştir.



Şekil 1.2. Adaptif Dengeleyicili Ölçme Düzeni

Blok şemadan görüldüğü gibi sistemde ayar yapılacağı zaman S1 anahtarı çektilir. Böylece dengeleyicinin girişi, ortamda yerleştirilmiş mikrofona, sistemdeki güç kuvvetlendiricisinin girişi ise Beyaz Gürültü Üretecine bağlanır ve ayar işlemi başlar. Ayar işleminde, sistemin kuvvetlendiricisi üzerinden ortama

beyaz gürültü verilir. Ortamın etkisiyle beyaz gürültü içindeki bazı frekanslar zayıflar, bazıları ise kuvvetlenir. Dinleyicinin bulunduğu noktaya yerleştirilmiş bir mikrofon üzerinden, bozulmuş beyaz gürültü algılanır ve kazancı sayısal olarak ayarlanabilen bir kuvvetlendiriciden geçirilerek ayar işlemi için gerekli olan seviyeye getirilir. Mikrofon kuvvetlendiricisinin çıkışı adaptif dengeleyiciye bağlanır. Adaptif dengeleyicide bulunan mikrodenetleyici yardımıyla, hangi frekans bileşenlerinin ne oranda zayıfladığı, hangilerinin ise ne oranda kuvvetlendiği belirlenir ve kuvvetli gelen frekanslara ait Band Geçiren Filtrelerin (BGF) kazançları azaltılır, zayıf gelen frekanslara ait BGF lerin kazançları ise arttırılır. Böylece dengeleyicinin çıkışında, belirli bir tolerans içerisinde düz bir frekans eğrisi elde edilmiş olur.

BÖLÜM 2. MİKRODENETLEYİCİ ÖZELLİKLERİ

2.1. GİRİŞ

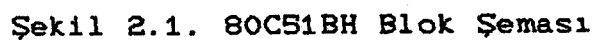
Bu çalışmada, gerekli olan kontrol fonksiyonlarını gerçekleyebilmek amacı ile, Intel MCS51 mikrodene-
tleyici ailesine ait 80C51BH mikrodene-
tleyicisi kullanılmıştır. 80C51BH mikrodene-
tleyicisi CMOS olup, NMOS
versiyonuna göre %80 daha az güç harcamakta ve daha
yüksek hızlara ulaşabilmektedir. Komut tablosu NMOS
versiyonu ile aynı olmasına rağmen, bacak bağlantıları
farklılık gösterir.

2.2. TEMEL ÖZELLİKLER

80C51BH'nin temel özellikleri aşağıda sıralan-
mıştır.

- Kontrol uygulamaları için geliştirilmiş 8 bit CPU
- Entegre üzerinde 128 byte'lık veri hafızası
- 32 adet GİRİŞ-ÇIKIŞ kapısı
- 2 adet 16 bit'lik SAYICI-ZAMANLAYICI
- Seri haberleşme kapısı (UART)
- 2 öncelik seviyeli 5 adet kesme kaynağı
- Entegre üzerinde osilatör
- Boole Cebri işlemcisi
- Bit-bit adreslenebilir RAM bölgesi

Blok gösterilimi Şekil 2.1'de verilen 80C51BH mikrodenetleyicisi genel olarak şu bölümlerden oluşur.



- Aritmetik Mantık Birimi (ALU)
- 128 Byte'lık RAM ve 20 adet Özel Fonksiyon Kütüğü
- İç Program Belleği (4 Kbyte'lık)
- Saat İşareti Üretici (Osilatör)
- 2 adet Programlanabilir Sayıcı-Zamanlayıcı
- 4 adet 8 Bitlik Programlanabilir Giriş-Çıkış Kapısı
- 1 adet Programlanabilir Seri Giriş-Çıkış Kapısı [2]

2.3.1. BELLEK YAPISI

80C51BH mikrodenetleyicisinin veri - program hafızası birbirlerinden farklı olup, 64 Kbyte 'lık bir program hafızasını ve 64 Kbyte'lık bir veri hafızasını adresleyebilir. Entegrenin içerisinde, 64 Kbyte'lık program hafızasının ilk 4 Kbyte'ını içeren bir ROM ve 64 Kbyte 'lık veri hafızasına ek olarak 128 Byte'lık bir RAM alanı yer alır. RAM'ın içinde yer alan ve bazı fonksiyonları yerine getiren özel işlem kütükleri şunlardır:

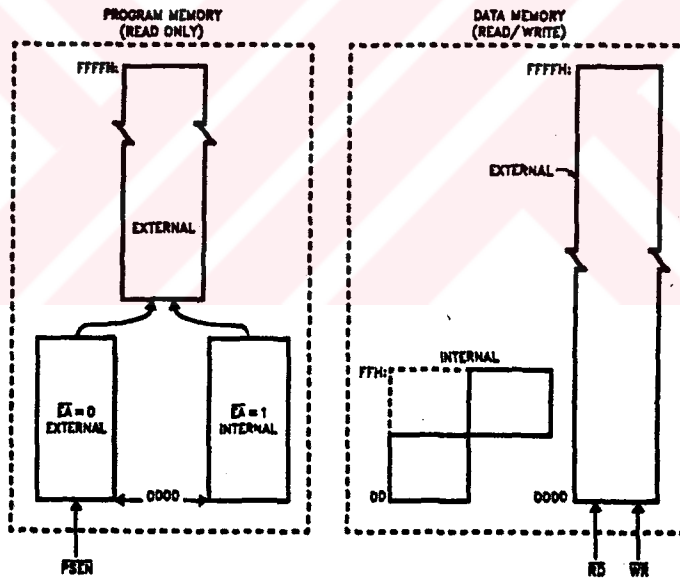
- A (Accumulator): Üzerinde her türlü aritmetik ve lojik işlemler ile veri aktarma işlemlerinin yapıldığı kütüktür
- B Kütüğü: Aritmetik ve lojik işlemlerde A kütüğü ile birlikte kullanılan kütüktür.
- PSW (Program Status Word): Programın işleyişi hakkında bilgi veren kütüktür.
- SP (Stack Pointer): 8 Bit lik bir kütük olup yığının başlangıcını gösterir. SP entegre içindeki RAM 'in herhangi bir yerine yerleştirilebilir. Fakat reset işlemi yapıldıktan sonra 07H değerini alır.
- DPTR (Data Pointer): 16 Bitlik veri işlemlerinde, verinin adresini göstermek amacı ile kullanılır.

- P0,P1,P2,P3 (Port Registers): 80C51BH üzerindeki 8 bitlik kapıların o anki bilgilerini içeren kütüklerdir.
- SBUF (Serial Data Buffer): Seri haberleşme sırasında alma ve gönderme işlemlerinde 2 ayrı kütük olarak çalışır. Eğer veri SBUF 'a yazılırsa gönderme kütüğü olarak, veri SBUF'tan okunursa alma kütüğü olarak çalışır.
- TH0,TL0,TH1,TL1: Zamanlayıcı-Sayıcı alt birimine ait 8'er bitlik kütüklerdir.
- IP (Interrupt Priority): Kesme önceliğini belirler.
- IE (Interrupt Enable): Hangi kesmenin aktif duruma getirileceğini belirleyen kütüktür.
- TMOD (Timer Mod): Zamanlayıcı-Sayıcı ünitesinin hangi modda kullanılacağını gösteren kütüktür.
- TCON (Timer Control): Zamanlayıcı-Sayıcı ünitesini kontrol eden kütüktür.
- SCON : Seri haberleşmeyi kontrol eden kütüktür.
- PCON : Mikrodenetleyicinin boşa çalışma modunu belirleyen kütüktür. [2]

Mikrodenetleyicinin lojik olarak birbirlerinden ayrılmış veri ve program hafızasının yapısı Şekil 2.2 'de gösterilmiştir. Veri ve program hafızası bu şekilde birbirlerinden ayrı olarak tasarlandığı için 8 bit adresler kullanılarak yapılan veri depolama ve hesap işlemleri daha kısa sürede gerçekleştirilmektedir. [2]

2.3.2. PROGRAM HAFIZASI

Program hafızası en fazla 64 Kbyte uzunluğunda olup sadece okunabilir bir hafızadır. Şekil 2.3'de program hafızasının ilk bölümü de gösterilmiştir. Şekildende görüldüğü gibi program hafızasının başında her bir kesme alt programı için farklı bir bölge ayrılmıştır. Kesme oluştuğu zaman CPU ilgili kesmenin bölgesine dallanır ve bu bölgedeki işlemleri gerçekleştirir. Her bir kesme için ayrılmış bölge 8 byte uzunluğundadır. Eğer program içerisinde kesmeler kullanılmıyorsa, bu bölgeler program hafızası olarak da kullanılabilir. [2]

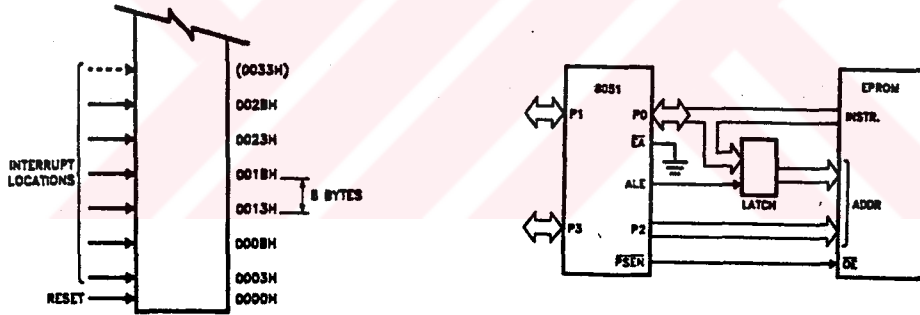


Şekil 2.2. 80C51BH Hafıza Yapısı

Mikrodenetleyici RESET yapıldıktan sonra 0000H adresinden itibaren işleme başlar. Bu yüzden eğer kesme hizmet programları kullanılacaksa, 0000H adresine bir

dallanma komutu yerleştirilerek, CPU'nun, programın başlangıç adresine gitmesi sağlanmalıdır.

Dışarıdan bağlanacak bir EPROM için gerekli olan bağlantılar Şekil 2.3'te gösterilmiştir. Programın entegre içindeki ROM'dan mı yoksa dışarıdan bağlanacak EPROM'dan mı okunacağı, şekilde gösterilen EA bacağına uygulanacak lojik seviye ile belirlenir. Eğer EA bacağı Vcc 'ye bağlanırsa, 0000H-0FFFH adresleri arasındaki program ROM 'dan, 1000H-0FFFFH adresleri arasındaki program ise dış ROM'dan okunur. EA bacağı Vss'ye bağlanırsa da tüm program dış ROM'dan okunur. Ayrıca şekilde gösterilen PSEN çıkışıda, program okunurken lojik 0 değerini alır. [2]

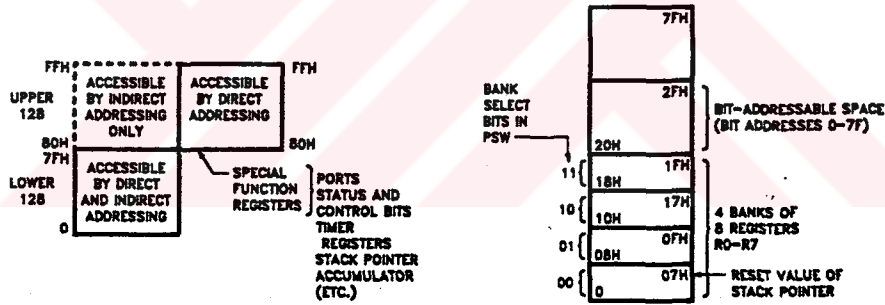


Şekil 2.3. Program Hafızası Ve Eprom Bağlantısı

2.3.3. VERİ HAFIZASI

80C51BH'nin veri hafızasında 64 Kbyte uzunluğunda olup, Şekil 2.4 'te blok diyagramı gösterilmiştir. Şekil 2.4'ten görüldüğü gibi iç hafızanın ilk 32 byte'lık

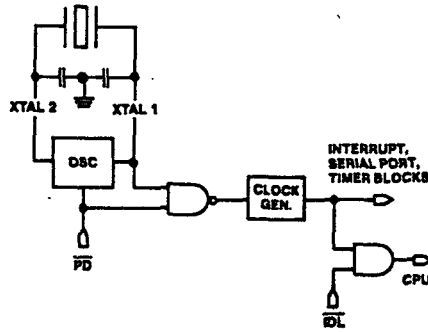
kısmı R0-R7 adı verilen kütüklerden oluşmuş 4 bölüme ayrılır. Bu kısımdaki kütükler kullanılarak yapılan işlemlerin süresi, direk adresleme ile yapılan işlemlerin sürelerinden daha kısadır. Bu kısımdan sonraki 16 Byte lık alan (20H-2FH) bit-bit adreslenebilir bir hafıza alanıdır. Bu alandaki bitlerin adresleri 00H-7FH aralığında olup, bit-bit işlem yapabilen komutlar ile tek tek adreslenebilirler. Bundan sonraki (30H-7FH) arasında kalan alan ise byte-byte hem direk hemde dolaylı olarak adreslenebilen RAM bölgesidir. Özel İşlem Kütükleri (SFR'ler) ise 80H adresinden itibaren yerleştirilmiş olup sadece direk olarak adreslenebilirler. SFR alanı içindeki 0H veya 8H ile biten adreslere sahip 16 byte, hem bit-bit hemde byte olarak adreslenebilen SFR'lerdir. [2]



Şekil 2.4. 80C51BH Veri Hafızası

Şekil 2.5 'te ise 2 Kbyte 'lık bir RAM 'ın mikrodenetleyiciye bağlanması için gerekli olan bağlantılar gösterilmiştir. [2]

Mikrodenetleyicinin CMOS versiyonunda bulunan diğer bir özelliğide, osilatörün yazılım ile kontrol edilerek, güç harcamasını azaltacak 2 farklı modda çalıştırılabilmesidir. Bunlardan birincisi boшта çalışma modudur (Idle Mod). Bu modda CPU'ya giden saat işareti kesilip çalışması durdurulur. Fakat kesme, zamanlama, sayma ve seri haberleşme blokları çalışır durumda kalır. Ayrıca CPU'nun kütüklerindeki (PC,PSW,SP v.b.) bilgiler aynen muhafaza edilir. Bu moddan çıkmak için ya donanımsal bir reset 'in yapılması yada çalışmakta olan bölümlerin birinden kesme isteğinin gelmesi gerekir. İkinci mod ise osilatörün tamamen kapatıldığı moddur (Power-Down Mod). Bu modda bütün fonksiyonlar durdurulur. Sadece entegre üzerindeki RAM 'in bilgileri ve özel fonksiyon kütüklerindeki değerler saklı tutulur. Bu moddan kurtulmanın tek yolu ise donanımsal bir reset yapılmasıdır. Boшта çalışma ve güç azalması modunun donanım yapısı Şekil 2.7'de gösterilmiştir. [2]



Şekil 2.7. Boшта Çalışma Modlarının Donanım Yapısı

Her iki modda da entegrenin çektiği akım büyük oranda azalmaktadır. Entegrenin 12-MHz çalışma frekansı için çektiği akım 16 mA iken, boşta çalışma modunda çektiği akım 3.7 mA, power-down modunda çektiği akım ise 50 uA'dır. Modların her ikisinde 87H adresinde bulunan PCON özel fonksiyon kütüğü ile kontrol edilmektedir.

2.3.5. 80C51BH PORT YAPISI VE ÇALIŞMASI

80C51BH üzerindeki bütün portlar yönsüz olup, her port bir adet latch, bir adet çıkış sürücüsü ve bir adette giriş kapısı içerir. Port 0 ile Port 2'nin çıkış sürücüleri ve Port 0'ın giriş kapıları, dış hafıza (RAM, ROM) ile ilgili işlemlerde kullanılırlar. Bu uygulamada Port 0, dış hafıza adresinin ilk byte'ı ile yazılan veya okunan veri byte'nı zaman çoğullamalı olarak iletir. Port 2 ise adres 16 bit uzunluğunda olduğu zaman adresin 2. byte'nı çıkarır. Diğer durumlarda Port 0 ve Port 2, özel fonksiyon kütüklerinin içeriğini iletir. Port 3 ise normalde giriş veya çıkış olarak kullanılabildiği gibi aşağıda gösterilen fonksiyonları da yerine getirirler.

- P3.0 : RXD (Seri Giriş Kapısı)
- P3.1 : TXD (Seri Çıkış Kapısı)
- P3.2 : INT0 (Dış Kesme Girişi 1)
- P3.3 : INT1 (Dış Kesme Girişi 2)
- P3.4 : T0 (Sayıcı-Zamanlayıcı 1'in Girişi)
- P3.5 : T1 (Sayıcı-Zamanlayıcı 2'nin Girişi)
- P3.6 : WR (Dış Veri Hafızası Yazma Girişi)
- P3.7 : RD (Dış Veri Hafızası Okuma Girişi)

Port 0'ın çıkışları open-drain olmasına rağmen, Port 1-2-3 'ün çıkışları, entegre içerisinden pull-up dirençleri ile Vcc 'ye bağlıdırlar. Bütün portların bacakları, ayrı ayrı, giriş veya çıkış olarak kullanılabilir. Fakat Port 1-2-3'ün bacakları giriş olarak kullanılacağı zaman, önceden o porta mutlaka lojik 1 değeri yazılmış olmalıdır. Reset yapıldıktan sonra bütün portlara lojik 1 değeri yazılır. Port 1-2-3 'ün çıkış sürücülerinden herbiri, 4 adet LS TTL , Port 0'ın çıkış sürücülerini ise 8 adet LS TTL girişi sürebilirler. [2]

2.3.6. SAYICI-ZAMANLAYICI ALT ÜNİTESİ

80C51BH 2 adet 16 bitlik sayıcı-zamanlayıcı kütüğü içerir (Timer0 ve Timer1). Her iki kütükde zamanlayıcı veya olay sayıcı olarak programlanabilir. Zamanlayıcı konumunda, ilgili kütük, her makina çevriminde (12 osilatör periyodu = 1 makina çevrimi) bir arttırılır. Yani sayma frekansı, osilatör periyodunun 1:12 'sidir. Sayıcı konumunda ise ilgili kütüğün değeri, dış giriş bacağına (T0 veya T1) 1 'den 0 'a geçişi sırasında 1 arttırılır. Sayıcının Max. sayma hızı ise osilatör frekansının 1:24'ü kadardır. Herbir sayıcı-zamanlayıcı kütüğü de 4 ayrı modda programlanabilir.

- MOD 0: Bu modda sayıcı-zamanlayıcı kütüğü 13 bitlik bir kütük olarak programlanır ve kütüğün içindeki bütün bitler 1'den 0'a geçtiği zaman bir kesme üretilir.

- MOD 1: MOD 0 ile çalışması aynıdır. Yalnızca sayıcı-zamanlayıcı kütüğü 16 bit olarak programlanır.

- MOD 2: Bu modda ise sayıcı-zamanlayıcı kütüğü 8 bit otomatik yüklemeli bir sayıcı olarak çalışır. Sayıcı taşıdığı zaman bir kesme üretir, başlangıç değerini tekrar yükler ve saymaya devam eder.

- MOD 3: Bu modda da zamanlayıcılardan biri 2 adet 8 bitlik sayıcı olarak çalışır. Diğer zamanlayıcı ise 8 bitlik ayrı bir sayıcı olarak çalışabilir. Fakat sayıcılar taşıdığı zaman kesme üretilmez. 3. sayıcı genellikle seri haberleşme için baud hızı üretici olarak kullanılır. [2]

2.3.7. SERİ HABERLEŞME ARABİRİMİ

80C51BH içerisinde yer alan seri arabirim aynı anda hem verici olarak hemde alıcı olarak kullanılabilir. Ayrıca alıcı tamponundan bir byte okunmadan ikinci byte'ı almaya başlayabilir. Fakat ikinci byte tamamlandığında 1. byte hala okunmamışsa byte'lardan biri kaybolacaktır. Seri arabirimin alıcı ve verici kütükleri SBUF kütüğü üzerinden işlem yaptığından, SBUF kütüğü veri gönderileceği zaman verici kütüğü olarak, veri okunacağı zamanda alıcı kütüğü olarak çalışır.

Seri arabirimin 4 farklı çalışma modu vardır.

- MOD 0: Bu modda 8 bitlik veri alınıp-gönderilir. Baud hızı, osilatör frekansının 1:12 'si kadardır ve sabittir.

- MOD 1: Bu modda 10 bitlik veri alınıp-gönderilir. 10 bitlik verinin formatı, bir başla biti, 8 veri biti, bir dur biti şeklindedir. Baud hızı ise ayarlanabilir.

- MOD 2: Bu modda 11 bitlik veri alınıp-gönderilir. Verinin formatı, bir başla biti, 8 veri biti, bir programlanabilir bit, bir dur biti şeklindedir. Baud hızı ise osilatör frekansının 1:32'si ile 1:64 'ü olarak programlanabilir.

- MOD 3: Bu modun veri formatı MOD 2 ile aynıdır. Sadece baud hızı sabit olmayıp değiştirilebilir. [2]

2.3.8. 80C51BH KESME YAPISI

80C51BH'nin içerisinde 5 adet kesme kaynağı bulunur. Bu kaynaklar 2 adet dış kesme, 1 adet seri porttan gelen kesme, 2 adette sayıcı-zamanlayıcı ünitelerinin taşması sonucunda oluşan kesmedir. Dış kesme kaynaklarından gelen kesmeler INTO ve INT1 olup, kesmenin seviye değişimindemi yoksa ilgili girişin 0 'dan 1'e geçişindemi üretileceği yazılım ile programlanabilir. Donanım ile oluşturulan bütün kesmeler aynı zamanda yazılımla da oluşturulabilirler. Kesmelerden hangisine izin verileceğini IE kütüğü belirlerken, kesmelerin aynı anda oluşması halinde hangisinin önce değerlendirileceğini IP kütüğü belirler. Eğer bütün kesmeler aynı önceliğe sahipse, birden fazla kesmenin aynı anda oluşması durumunda, kesme öncelik sırası şu şekildedir:

1.Öncelik: 1. Dış Kesme İsteği

2.Öncelik: Sayıcı-Zamanlayıcı 1'in kesme isteği

3.Öncelik: 2. Dış Kesme İsteği

4.Öncelik: Sayıcı-Zamanlayıcı 2'nin kesme isteği

5.Öncelik: Seri Portun kesme isteği [2]

2.4. 80C51BH ÇALIŞMA ŞARTLARI

80C51BH'in gerektirdiği çalışma şartları ve doğru gerilim karakteristikleri aşağıda sıralanmıştır:[2]

- Besleme Gerilimi : +4 V - +5 V
- Çalışma Sıcaklığı : 0 - 70 C
- Osilatör Frekansı : 0.1 MHz - 20 MHz
- Beslemeden Çektiği Akım (12 MHz için) : 16 mA
- Boşta Çalışma Modunda Çektiği Akım : 3.7 mA
- Power-Down Modunda Çektiği Akım : 50 uA
- Güç Harcaması : 200 mW
- Lojik 0 Giriş Gerilimi : -0.5 V - +0.9 V
- Lojik 1 Giriş Gerilimi : 1.9 V - 5.5 V
- Lojik 0 Çıkış Gerilimi : 0.45 V
- Lojik 1 Çıkış Gerilimi : 0.75 Vcc
- Bacakların Kapasiteleri (F=1MHz,Ta=25C) : 10 pF

2.5. EV80C51 GELİŞTİRME KARTI

EV80C51 geliştirme kartı, yazılım ve donanım geliştirme çalışmalarında kullanılabilecek bir tasarım cihazıdır. Kartın üzerinde bir 80C51BH mikrodenetleyici,

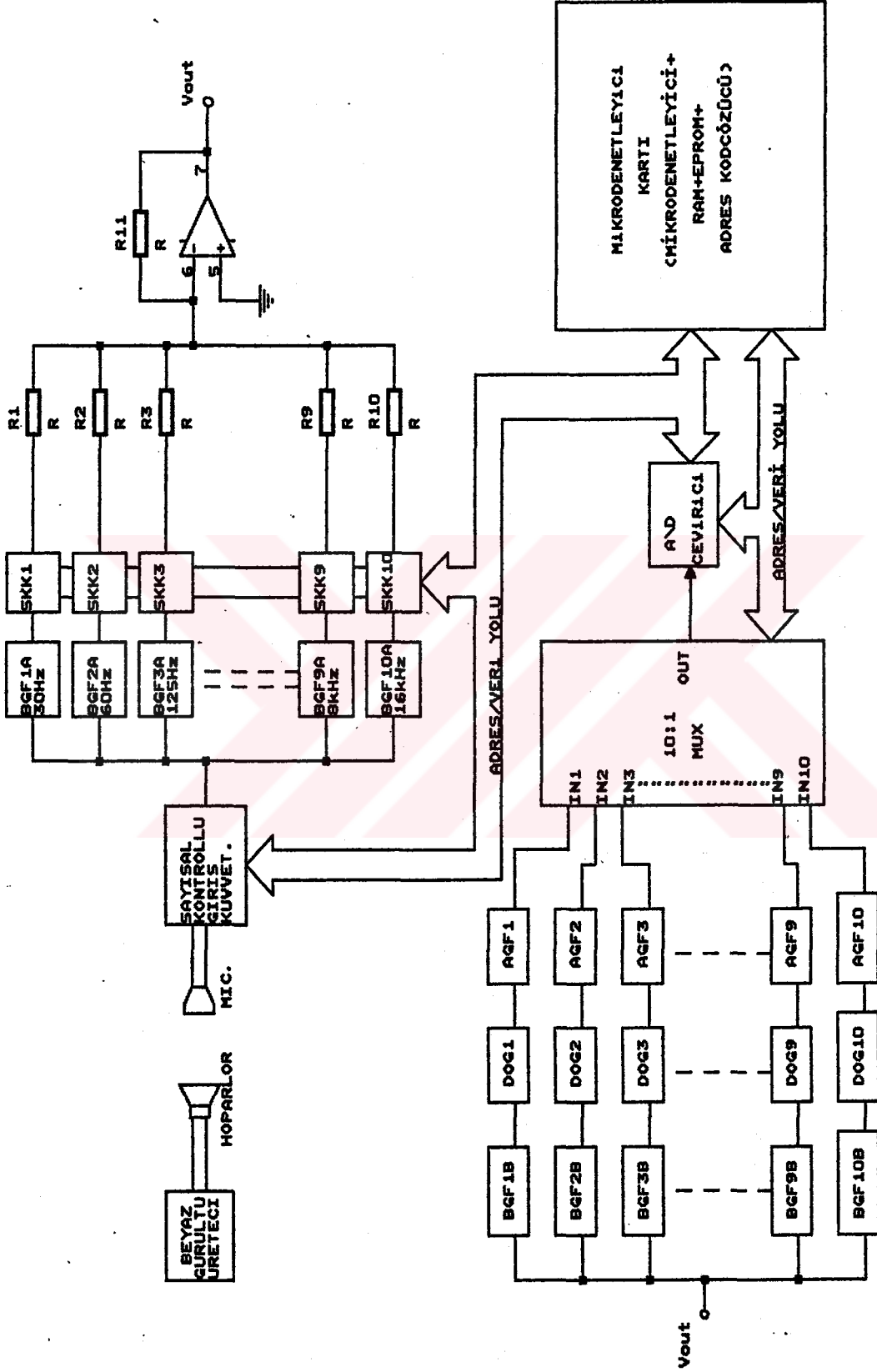
8K*8'lik bir RAM, üzerinde monitör programının yazılı olduğu 8K*8'lik bir EPROM, bir seri iletişim arabirimi (UART) ve adres kodçözücü bir PLD bulunur. EV80C51 kartı, üzerinde bulunan bir seri iletişim arabirimi yardımıyla veya mikrodenetleyicinin içinde bulunan seri port yardımıyla, RS 232 tamponları üzerinden, bir IBM PC XT/AT ile haberleşebilir. PC için hazırlanan IRISMS1 yazılımı yardımıyla da şu fonksiyonlar yerine getirilebilir:

- Herhangi bir editörde yazılmış ve derlenmiş programı karta aktarmak,
- Programı adım adım çalıştırmak,
- 16 adet bekleme noktası koymak,
- Satır satır makina dilinde program yazmak,
- Yazılan programı makina dilinde görmek
- Program çalışırken mikrodenetleyiciye ait değişkenlerin içeriklerini bit, byte, word veya dword olarak görmek.

Donanım olarakta kart üzerinde 60 bacaklı bir hafıza genişletme konnektörü, 26 bacaklı bir giriş/çıkış genişletme konnektörü, 1 adette güç kaynağı bağlantısını sağlayan konnektör bulunur. Geliştirme kartı, RS232 arabirimi için +/- 12 V dC 10 mA ' lik bir kaynağa ve mikrodenetleyici ile çevre birimleri için de +5 V dC 225 mA'lık bir kaynağa ihtiyaç gösterir. [3],[4]

BÖLÜM 3. CİHAZIN DONANIM YAPISI

Bu çalışmada gerçekleştirilen mikrodeneşleyici kontrollu adaptif dengeleyicinin blok şeması, Şekil 3.1'de verilmiştir. Blok şemadan görüldüğü gibi sistem başlıca 9 bölümden oluşmuştur. Birinci bölümde beyaz gürültü üretici anlatılmakta olup, bu üretici sistemde referans gürültü kaynağı olarak kullanılmaktadır. İkinci bölüm bir mikrofon ve sayısal kontrollu giriş kuvvetlendiricisinden oluşmuştur. Bu bölümde ortamdan bozulmuş olarak elde edilen ses işareti, elektriksel işarete çevirilerek, mikrodeneşleyici ile kontrol edilen kuvvetlendirici yardımıyla, ayar işlemi için gerekli olan seviyeye yükseltilir. Üçüncü bölüm, merkez frekansları 30Hz, 60Hz, 125Hz, 250Hz, 500Hz, 1kHz, 2kHz, 4kHz, 8kHz, 16kHz olan 10 adet Band Geçiren Filtreyi (BGF) içerir ve elde edilen işaretin frekans bileşenlerine ayrılmasını sağlar. Dördüncü bölüm, BGF lerin çıkışlarına bağlanan ve kazançları mikrodeneşleyici tarafından kontrol edilen 10 adet sayısal kontrollu kuvvetlendiriciyi içerir. Bu kuvvetlendiriciler yardımıyla herbir BGF nin kazancı +20dB ile -20dB arasında kontrol edilebilir. Beşinci bölüm kazancı 1 olan 10 girişli bir toplayıcı kuvvetlendiriciden oluşur ve seviyeleri ayarlanmış frekans bileşenleri, bu kuvvetlendiricide toplanarak, dengeleyicinin çıkışını oluştururlar. Altıncı bölüm de, 10 adet Band Geçiren Filtre içerir ve BGF lerin merkez frekansları üçüncü bölümdeki BGF lerin merkez frekansları ile aynıdır. Bu bölümde ise dengeleyicinin çıkışından elde edilen işaret, mikrodeneşleyici tarafından değerlendirilmek



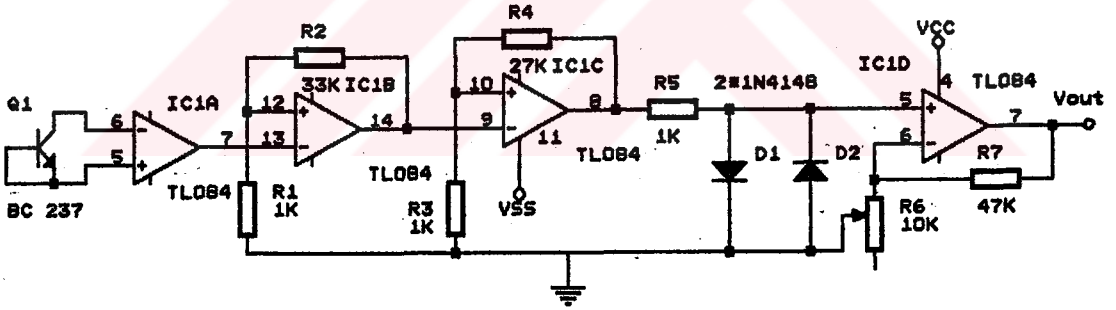
Şekil 3.1. Cihazın Blok Şeması

üzere tekrar frekans bileşenlerine ayrılır. Yedinci bölüm frekans bileşenlerinin seviyeleri ile orantılı DC gerilim üreten, 10 adet doğrultucuyu ve 10 adet Alçak Geçiren Filtre(AGF) içerir. Sekizinci bölüm, mikrodnetleyici tarafından kontrol edilen 10a1 dağıtıcı sistemi ile 1 adet analog-sayısal çevirici içerir. Bu bölümde frekans bileşenlerinin DC seviyeleri, mikrodnetleyicinin değerlendirebileceği sayısal değerlere dönüştürülür. Dokuzuncu bölüm, mikrodnetleyici kartından oluşmuş olup içerisinde mikrodnetleyiciye ek olarak RAM,EPR0M gibi hafıza entegreleri ile adres kod çözücü entegreleri yer alır. Bu bölümde ise frekans bileşenlerinin DC seviyelerine göre, hangi bileşenin ne oranda kuvvetlendirilmesi veya zayıflatılması gerektiği hesaplanır ve hesaplanan değerler sayısal kontrollu kuvvetlendiricilere gönderilir.

3.1. BEYAZ GÜRÜLTÜ ÜRETECİ

Beyaz gürültü, iletken ortamlarda yüklü parçacıkların (genellikle elektronlar) rastgele hareket etmelerinden doğar ve özellikle sıcaklık ile çalışma noktasından etkilenir. Teorik ve pratik olarak gösterilebilirki beyaz gürültünün ses frekansı bölgesinde frekans spektrumu uniformdur. Yani, herbir frekans bileşeninin gücü istatistiksel açıdan birbirlerine eşittir.

Gerçekleştirilen beyaz gürültü üreticinin açık devre şeması Şekil 3.2'de gösterilmiştir. Beyaz gürültü üreticinde, gürültü gerilimi kaynağı olarak T1 tranzistörünün kollektör-baz jonksiyonu kullanılmıştır. Jonksiyon içerisinde, istatistiksel iletkenlik değişimlerine bağlı olarak oluşan gerilim dalgalanmaları, IC1a, IC1b ve IC1c işlemsel kuvvetlendiricileri ile gerekli olan seviyeye yükseltilir. IC1c'nin çıkışına, bağlanan çift yönlü bir kırpıcı devresi yardımıyla, oluşan gerilim dalgalanmaları sınırlandırılmış ve frekans karakteristiği belirli olan bir gürültü işareti elde edilmiştir. Daha sonra elde edilen bu işaret, kazancı ayarlanabilir bir kuvvetlendiriciden ve basit bir dengeleyiciden geçirilerek beyaz gürültü işareti elde edilmiştir. [5]

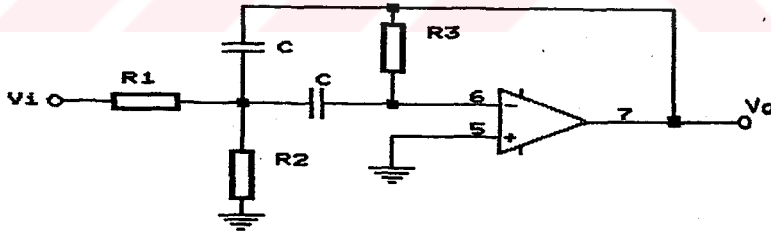


Şekil 3.2. Beyaz Gürültü Üretici

3.2. BAND GEÇİREN FİLTRELER

Dengeleyicilerde girişe uygulanan ses işaretini frekans bileşenlerine ayırabilmek için, farklı merkez frekanslarına ayarlanmış band geçiren filtreler bulunur. Bu çalışmada tasarlanan dengeleyicide, merkez frekansları 30Hz, 60Hz, 125Hz, 250Hz, 500Hz, 1kHz, 2kHz, 4kHz, 8kHz, 16kHz olan 10 adet ikinci dereceden, Butterworth tipi, band geçiren filtreler kullanılmıştır.

İkinci dereceden Butterworth tipi bir BGF 'nin devre şeması Şekil 3.3'de gösterilmiştir. [6]



Şekil 3.3. İkinci Dereceden Band Geçiren Filtre

İkinci dereceden BGF'lerin transfer fonksiyonları, merkez frekansı(W_o) ve değer katsayısı(Q) cinsinden ifadesi;

$$A_v(s) = \frac{(W_o/Q) * A_o * s}{s^2 + (W_o/Q) * s + W_o^2} \quad (3.1)$$

şeklindedir. Burada A_o bütün frekanslar için sabit olan kuvvetlendirici kazancını göstermektedir. Şekil 3.3'de gösterilen devrenin transfer fonksiyonu ise;

$$A_v(s) = \frac{V_o(s)}{V_i(s)} = \frac{-s / R_1 C}{s^2 + (2/R_3 C) s + 1/R_p R_3 C^2} \quad (3.2)$$

$$R_p = \frac{R_1 R_2}{R_1 + R_2} \quad (3.3)$$

(3.1) ve (3.2) denklemlerini birbirlerine eşitlersek;

$$C R_1 = \frac{Q}{-A_o W_o}, \quad \frac{R_3 C}{2} = \frac{Q}{W_o} \quad (3.4)$$

$$R_p R_3 C^2 = \frac{1}{W_o^2}, \quad 2 R_p C = \frac{1}{W_o Q}$$

(3.4) formüllerindende görüldüğü gibi A_o , C , W_o , ve Q değişkenleri belirlenirse filtrenin tasarlanması için gereken R_1 , R_2 , R_3 değerleri aşağıdaki (3.5) formüllerinden hesaplanabilir. [6]

$$\begin{aligned} R1 &= \frac{Q}{-A_o W_o C} , & R3 &= \frac{2 Q}{W_o C} \\ R_p &= \frac{1}{2 C W_o Q} , & R2 &= \frac{R1 R_p}{R1 - R_p} \end{aligned} \quad (3.5)$$

Tasarımın ilk aşamasında band geçiren filtrelerin parametrelerinden biri olan Q katsayısı belirlenmiştir. Q katsayısı belirlenirken, dengeleyicinin toplam kazanç-frekans eğrisindeki dalgalanmaların, +/- 1dB aralığında kalması istenmiştir. Bunun için ilk önce, herbir BGF'nin transfer fonksiyonunun modülü hesaplanmıştır. Modüller hesaplanırken (3.1) formülünde $s=jw$ yazılmış ve kompleks sayılardaki gibi modül hesaplanarak (3.7) formülü elde edilmiştir. [6]

$$|A_v(f)| = \frac{1}{\left[1 + Q^2 \left(\frac{f}{f_o} - \frac{f_o}{f} \right)^2 \right]} \quad (3.7)$$

f_o : Merkez Frekansı

(3.7) formülünde f_o yerine 30Hz, 60Hz, 125Hz, 250Hz, 500Hz, 1kHz, 2kHz, 4kHz, 8kHz, 16kHz koyularak 10 adet modül hesaplanmış ve elde edilen modüller toplanarak, dengeleyicinin kazanç-frekans eğrisinin Q ve f değişkenlerine bağlı formülü elde edilmiştir. Daha sonra bu formül bilgisayara aktarılmış ve farklı Q değerleri için 20Hz-20kHz frekans aralığında, dengeleyicinin kazanç-frekans eğrisi hesaplanmıştır.

Bilgisayar programı yardımıyla hesaplanan Q katsayısı, $Q=1.23$ olarak bulunmuştur. Ayrıca A_o ile gösterilen ve bütün frekanslar için sabit olan kuvvetlendirici kazancıda $|A_o|=1$ olarak seçilmiştir. Tasarımın daha sonraki aşamasında da, herbir merkez frekansı için uygun bir C değeri seçerek, (3.5) formüllerinden BGF lerin diğer elemanları hesaplanmıştır. Hesaplanan R_1 , R_2 , R_3 direnç değerleri ve seçilen C kondansatör değerleri, merkez frekansları ile birlikte, Tablo 3-1 de verilmiştir.

Tablo 3-1 f_o ve C değerlerine göre R_1 , R_2 , R_3 değerleri

f_o Mer. Fre.	C Değeri	R_1 Değeri	R_2 Değeri	R_3 Değeri
30Hz	315nF	20.70K	10.22K	41.43K
60Hz	220nF	14.83K	7.32K	29.66K
125Hz	56nF	27.97K	13.80K	55.93K
250Hz	39nF	20.08K	9.91K	40.20K
500Hz	18nF	21.75K	10.73K	43.50K
1kHz	10nF	19.57K	9.67K	39.10K
2kHz	4.7nF	20.82K	10.28K	41.65K
4kHz	2.2nF	22.25K	10.98K	44.50K
8kHz	1.2nF	20.05K	9.90K	40.10K
16kHz	560pF	21.85K	10.78K	43.69K

3.3. SAYISAL KONTROLLU KUVVETLENDİRİCİLER

Sayısal kontrollu kuvvetlendiriciler, herbir band geçiren filtrenin çıkışına bağlanmış olup, BGF'lerin kazançlarını ± 20 dB aralığında kontrol etmek amacıyla kullanılırlar. Bu kuvvetlendiricilerin kazançları tamamı ile mikrodenetleyici tarafından sayısal olarak kontrol edilmektedir.

Sayısal kontrollu kuvvetlendiricinin açık devre şeması Şekil 3.4'te gösterilmiştir. Şekilden görüldüğü gibi kuvvetlendiricinin girişinde, direk olarak mikrodenetleyicinin veri yoluna bağlanan 8 bitlik bir hafıza bulunmaktadır. Kuvvetlendiriciye ait, mikrodenetleyici tarafından gönderilen bütün sayısal bilgiler, bu hafıza içerisinde depolanmaktadır. Hafızanın çıkışına seviye çevirici tamponlar bağlanmıştır. Bu tamponlar, mikrodenetleyiciden gelen 0-(+5V) lojik seviyeyi, 0-(+12V) lojik seviyeye çevirmek için kullanılmıştır. Tamponların çıkışlarına lojik olarak kontrol edilen analog anahtarlar bağlanmıştır. Bu analog anahtarlarla farklı direnç kombinasyonları devreye sokularak IC6 işlemsel kuvvetlendiricisinin kazancı değiştirilmektedir. IC5 çoğullayıcısı yardımıyla da gelen sayısal bilgiye göre, kazanç dB olarak, negatif(-) veya pozitif(+) seçilebilmektedir. Yani kazanç değerinin kaç dB olacağı analog anahtarlar ile belirlenirken, kazancın işareti, IC5 çoğullayıcısı tarafından belirlenmektedir. Analog anahtarların çıkışlarına bağlanan direnç değerleri ve işlemsel kuvvetlendiricinin geribesleme direncinin değeri

+/- 20 dB aralığında 1 dB 'lık adımlarla ayar yapılabilecek şekilde hesaplanmıştır. [7],[8]

3.4. SAYISAL KONTROLLU GİRİŞ KUVVETLENDİRİCİSİ

Sayısal kontrollu giriş kuvvetlendiricisi, mikrofonun çıkışına bağlanmış olup, mikrofondan elde edilen elektriksel işaretlerin seviyelerini, ayar işlemi için gerekli olan seviyeye getirir. Bu kuvvetlendiricinin kazancı, gelen işaretin kuvvetli veya zayıf olmasına göre, mikrodenetleyici tarafından, otomatik olarak değiştirilmektedir.

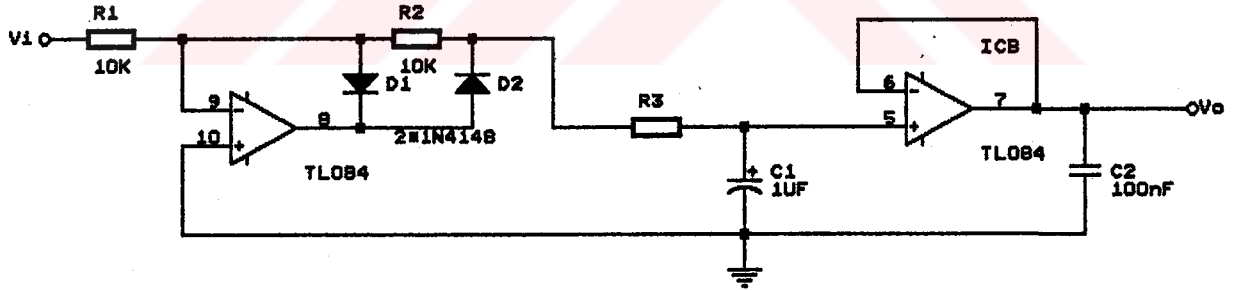
Mikrofonun çıkışına değişken kazançlı kuvvetlendirici yerine sabit kazançlı kuvvetlendirici de bağlanabilirdi. Fakat gelen işaret seviyesinin çok düşük veya çok yüksek olması durumlarında, BGF'ler yeterince sürülemediğinden veya aşırı derecede sürüleceğinden, ayar işleminin yapılması imkansız hale gelecekti. Bunu önlemek amacıyla kazancı otomatik olarak değiştirilebilen bir kuvvetlendiriciye gerek duyulmuştur.

Sayısal kontrollu giriş kuvvetlendiricisinin açık devre şeması, yaklaşık olarak bir önceki bölümde anlatılan kuvvetlendirici ile aynıdır. Aralarındaki fark giriş kuvvetlendiricisinin kazancının, daima pozitif(+) ve +20 dB'den daha yüksek olduğudur.

3.5. DOĞRULTUCULAR VE ALÇAK GEÇİREN FİLTRELER

Doğrultucu ve alçak geçiren filtre bölümü, BGF'lerin çıkışlarındaki frekans bileşenlerinin seviyeleri ile orantılı, DC gerilim üretir. Üretilen bu gerilim, bir sonraki bölümde sayısala çevirilerek, mikrodenetleyiciye, ilgili filtrenin çıkış seviyesi hakkında bilgi sağlar.

Kullanılan doğrultucu ve alçak geçiren filtrelerin açık devre şeması Şekil 3.5 'de gösterilmiştir.



Şekil 3.5. Doğrultucu Ve Alçak Geçiren Filtre

Şekilde gösterilen doğrultucu IC1 etrafında kurulmuş aktif bir doğrultucudur ve çalışması şu şekildedir. V_i girişi negatife gittiği zaman, D1 diyodu iletimde, D2 diyodu kesimde olur ve devre, kazancı $V_o/V_i = -R_2/R_1$ olan bir kuvvetlendirici gibi çalışır. Eğer V_i pozitif giderse D1 diyodu kesime, D2 diyodu iletime geçer ve D2 diodunun bir ucu görünürde toprak olduğundan giriş gerilimi $V_i = 0$ olur. Bu konumda işlemsel kuvvetlendirici, gerilim izleyici gibi çalışır ve çıkış gerilimi, $V_o = V_i = 0$ olur. Giriş gerilimi sinüsoidal olduğu zamanda, giriş geriliminin pozitif giden kısımları kesilerek, yarım dalga bir doğrultucu elde edilir. [6]

Doğrultucunun çıkışına pasif, birinci dereceden alçak geçiren bir filtre bağlanmıştır. Böylece doğrultucunun çıkışındaki işaretin ortalaması alınmış ve giriş işaretinin seviyesi ile orantılı bir DC gerilim elde edilmiş olur.

3.6. 10A1 DAĞITICI SİSTEMİ

10A1 Dağıtıcı bölümü, doğrultucu ve alçak geçiren filtrelerin çıkışlarından elde edilen DC gerilimleri, mikrodenetleyicinin değerlendirebileceği sayısal değerlere dönüştürür. Kullanılan A/D çevirici sayısını azaltmak amacıyla, 10a1 dağıtıcı sistemi oluşturulmuştur. Böylece her bir BGF için ayrı ayrı A/D çevirici kullanmak yerine, 1 adet A/D çevirici kullanarak sayısala çevirme işlemi gerçekleştirilmiştir.

10A1 Dağıtıcı sisteminin açık devre şeması Şekil 3.6'da gösterilmiştir. Şekildende görüldüğü gibi, 10A1 analog dağıtım işlemi, 2 adet 8e1 analog dağıtıcı entegre (CD4051) kullanılarak gerçekleştirilmiştir. Ayrıca mikrodenetleyicinin veri yoluna bağlanan ve seçilen kanalın adresini saklayan bir hafıza ile (74LS373) 0-(+5V) lojik seviyeyi 0-(+12V) lojik seviyesine çıkaran bir seviye çeviricide (74LS07) bulunmaktadır. [7],[8]

3.7. ANALOG/SAYISAL ÇEVİRİCİ

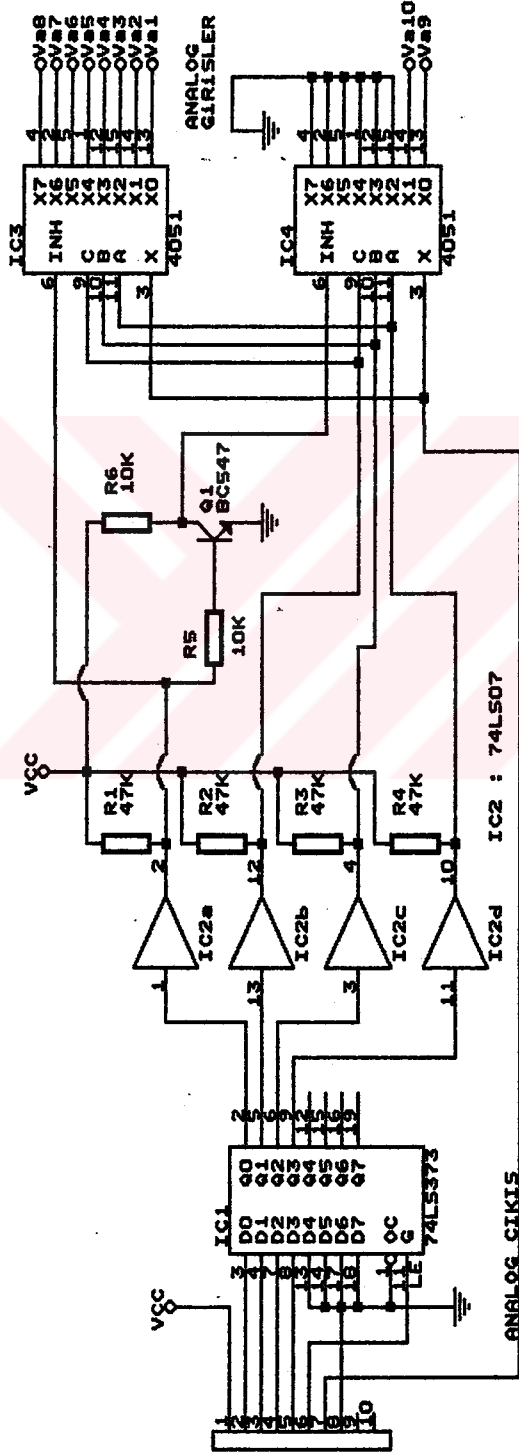
Doğrultucuların çıkışlarından elde edilen analog DC gerilim değerlerini sayısala çevirmek amacı ile 8 bitlik CMOS ADC0804 entegresi kullanılmıştır. Bu entegre ardışık yaklaşımlar ilkesine göre çalışan bir çevirici olup entegrenin teknik özellikleri aşağıda sıralanmıştır.

- Çevirme süresi 640 kHz osilatör frekansı için 100 us'den az
- Diferansiyel girişe sahip olduğu için çok küçük değişim aralığındaki gerilimler bile 8 bit ayıricılıkla sayısala çevirilebilirler.
- Analog giriş gerilimi 0V ile 5V aralığındadır.
- Besleme gerilimi Max. 6.5 V'tur.
- Besleme kaynağından çektiği akım 1.3 mA'dir.
- Osilatör frekansı 100 kHz - 800 kHz aralığındadır
- Bir çevirme işlemi için gerekli olan saat periyodu 62 ile 73 arasındadır.
- Toplam hata miktarı +/- 1 LSB'dir.

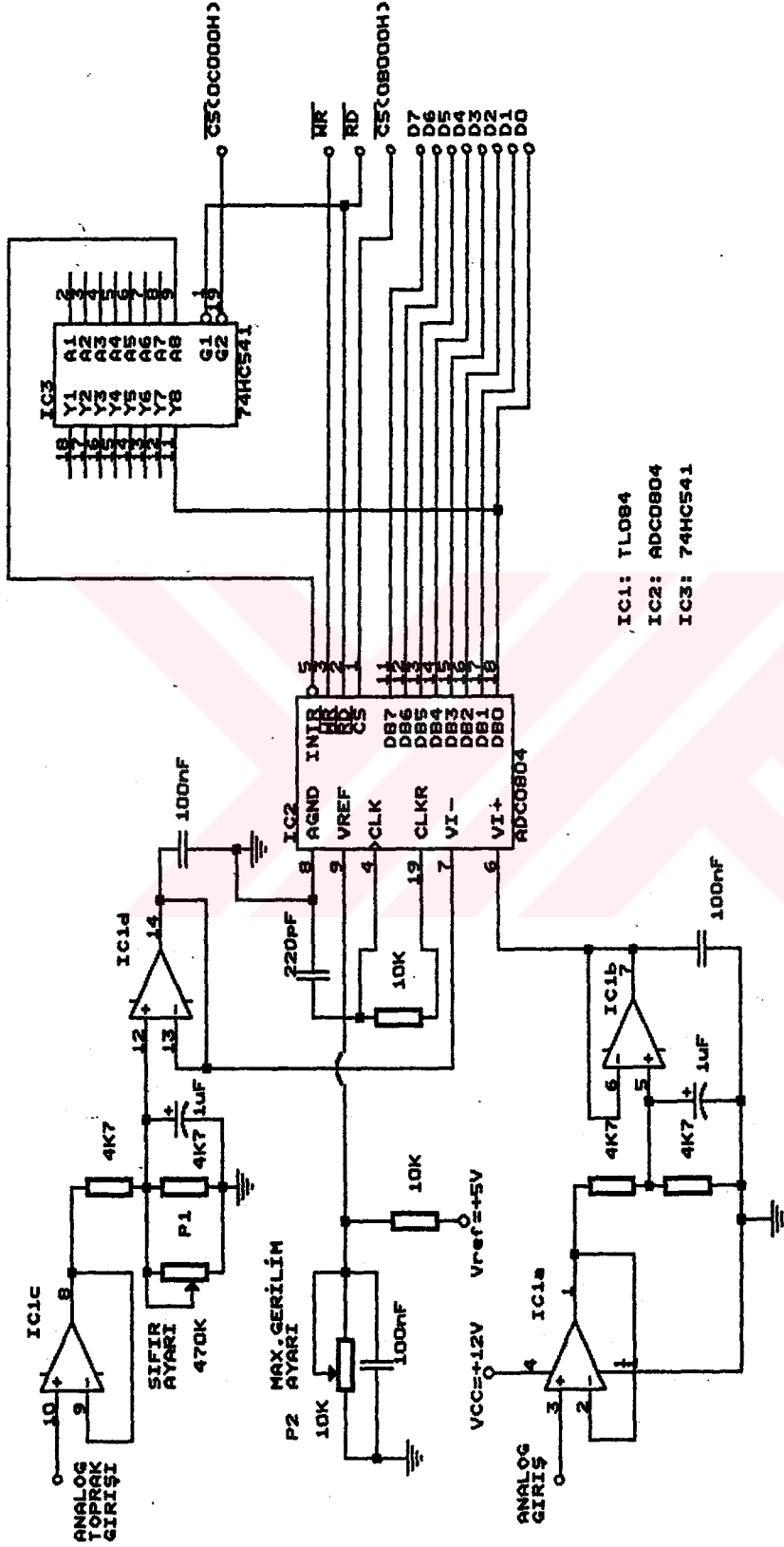
- Analog giriş direnci 1.3 kohm'dur.
- Sayısal giriş ve çıkışlar TTL uyumludur.
- Lojik kontrol girişlerinin kapasitesi 5 pF'tır.
- Çalışma sıcaklığı 0C - 70C arasındadır. [9]

Gerçekleştirilen A/D çeviricinin şeması Şekil 3.7'de verilmiş olup çalışması şu şekildedir. CS ve WR bacaklarının aynı anda lojik 0 'a çekilmesi ile çevirme işlemi başlatılır. Çevirme işlemi tamamlandığında INTR çıkışı lojik1'den lojik 0'a düşer. Daha sonrada sayısal bilgi, RD ve CS bacakları lojik 0 yapılarak çıkışlardan okunur. Çevirme işleminin mikrodenetleyici tarafından yapılması ise şu şekildedir. Mikrodenetleyici önce ADC'nin 0B000H adresine ACC 'nin içeriğini yazar. Daha sonra INTR çıkışının, 0C000H 'a yerleştirilmiş bir tampon üzerinden lojik 0 olup olmadığını sürekli olarak kontrol eder. INTR çıkışı lojik 0'a düştüğü zamanda yine 0B000H adresinden sayısal bilgiyi okur.

Şekil 3.7'de gösterilen P2 çok turlu potansiyometresi ile ADC 'nin çevireceği Max. gerilim değeri ayarlanır. P1 çok turlu potansiyometresi ile de ADC 'nin çevireceği Min. gerilim değerinin ayarı yapılır. Devrede kullanılan diğer elemanlarda esas giriş gerilimi olan 6 V 8 V gerilim aralığını, ADC'nin çevirebileceği 3 V - 4 V gerilim aralığına dönüştürürler. Şemadaki R1, C1 elemanları ile de ADC'nin saat frekansı belirlenir. R1=10 Kohm C1=220 pF için saat frekansı yaklaşık 410 kHz'dir.



Şekil 3.6. 10A1 Dağıtıcı Sistemi



Şekil 3.7. A/D Çeviricinin Devre Şeması

BÖLÜM 4. CİHAZIN YAZILIM YAPISI

Yapılan cihazda, dengeleyicinin kendi kendisini kontrol edebilmesi amacıyla 8 bitlik 80C51BH CMOS mikrodenetleyicisi kullanılmıştır. 80C51BH'nin komut tablosu kullanılarak makina dilinde yazılan ve Band Geçiren Filtre (BGF)'lerin kazanç değerlerini otomatik olarak belirleyen programın akış şeması Şekil 4.1'de verilmiştir. Akış şemasına göre, cihaz ilk önce bütün BGF'lerin kazançlarını 1 değerine getirir. Bir süre bekleyip çıkış değerleri kararlı olduktan sonra 1.filtrenin ayar işlemine geçilir. Ayar işleminde önce, filtrenin kazancı 1 iken, çıkış seviyesinin referans seviyeden büyük veya küçük olduğu tespit edilir. Çıkış seviyesi küçük ise kazancın arttırılacağı, büyük ise kazancın azaltılacağı bölüme dallanılır. Çıkış seviyesinin mikrodenetleyici tarafından anlaşılabilmesi için de, önce 1.filtrenin DC çıkışı, 10A1 dağıtıcı sisteminin tamponuna 0 değeri yazılarak seçilir. Daha sonra ADCEV alt programına dallanılarak 1.filtrenin DC çıkışı sayısala çevrilir ve bundan sonraki değerlendirme işlemlerinde bu sayısal değer kullanılır.

Band Geçiren Filtrelerin kazancını arttıran programın akış şeması Şekil 4.2 'de gösterilmiştir. Bu bölümde biryandan filtre çıkışının referans seviyeye gelip gelmediği kontrol edilirken diğer yandanda kazanç değerinin Max. değere ulaşp ulaşmadığı kontrol edilir. Kazancın değeri Max. değere ulaşırsa veya filtre çıkışından referans seviye elde edilirse ayar işlemi bitirilir,

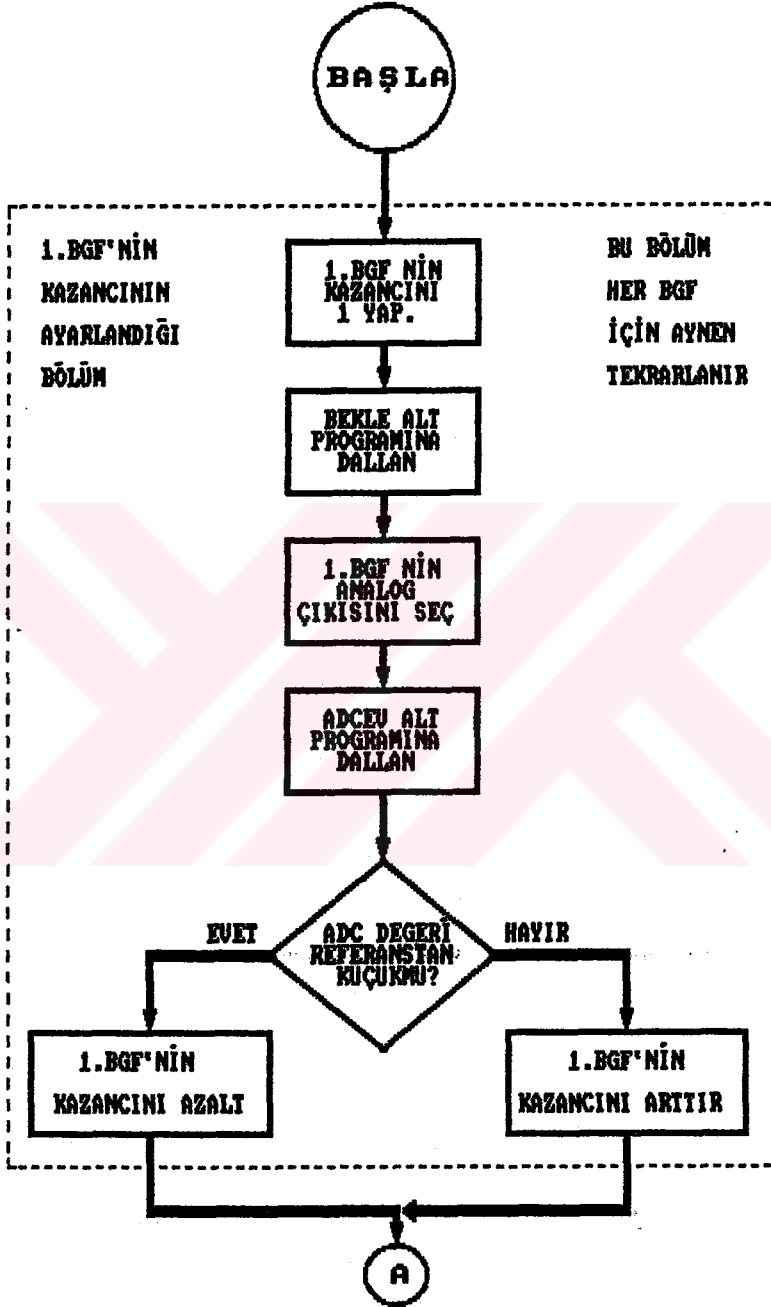
en son kazanç değeri filtreye yazılır ve ikinci filtrenin ayar işlemine geçilir. Ayar işlemi sırasında kazancın her arttırılışından sonra çıkış seviyesinin kararlı hale gelebilmesi için BEKLE çevrimleri kullanılmış ve sayısala çevirme işlemi daha sonra gerçekleştirilmiştir.

Filtrenin kazancını azaltan programın akış şeması ise Şekil 4.3 'te gösterilmiştir. Bu bölümdede filtre çıkışının referans seviyeye gelip gelmediği kontrol edilirken, kazancın Min. değere ulaşp ulaşmadığı da kontrol edilir. Ayar işleminin bitirilebilmesi için 2 yol vardır. Birincisi kazanç değerinin Min. değere ulaşması, ikincisi ise referans seviyenin filtre çıkışından elde edilmesidir. Ayar işlemi bitirilince en son kazanç değeri filtreye yazılır ve ikinci filtrenin ayar işlemine geçilir. Bu bölümde de çıkışın kararlı hale gelebilmesi için BEKLE çevrimleri kullanılmıştır.

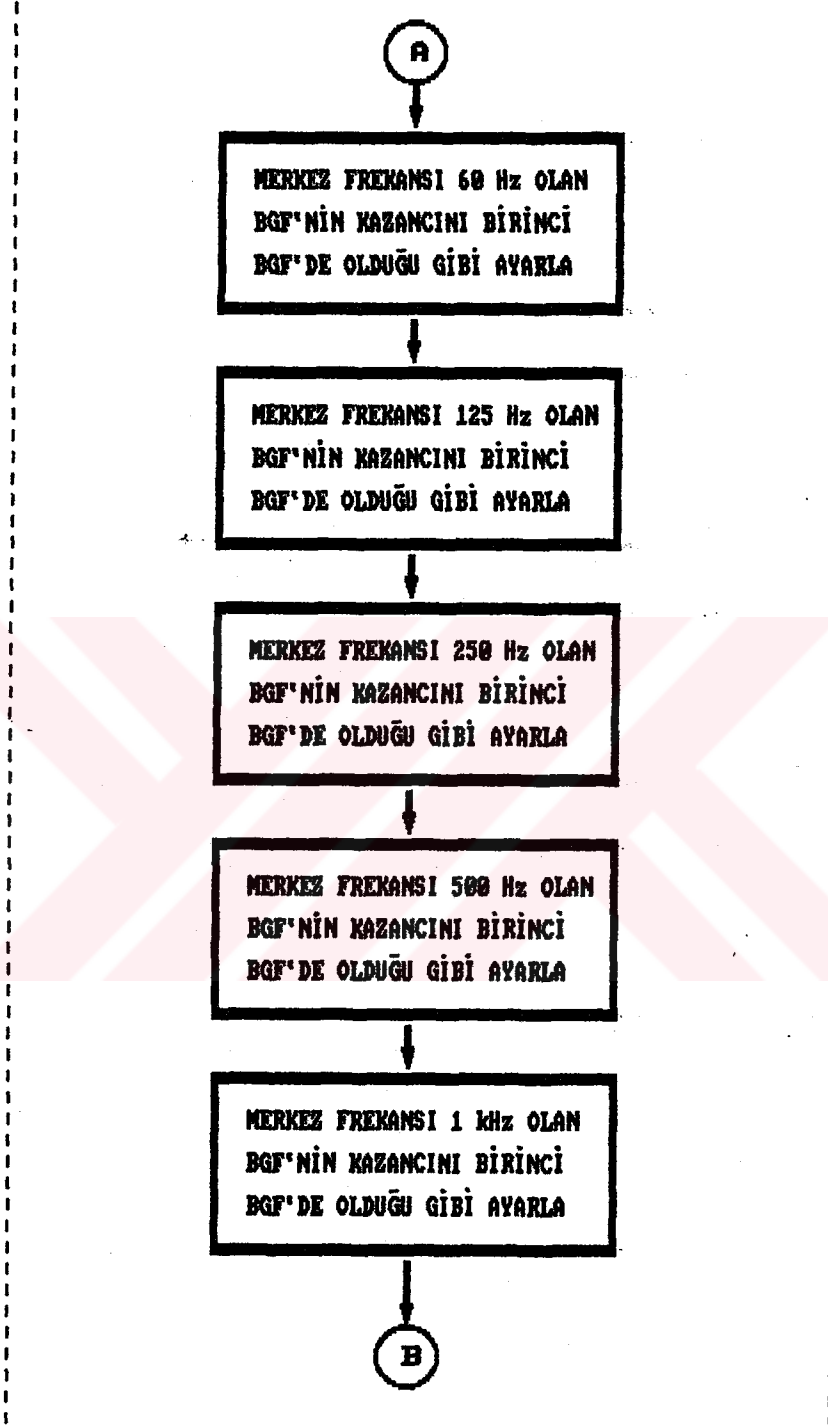
30 Hz 'lik filtrenin kazancı belirlendikten sonra 60 Hz'lik filtrenin ayar işlemine geçilir. Aynı yöntemle 60 Hz'lik filtrenin kazancının arttırılacağına veya azaltılacağına karar verilerek ayar işlemi gerçekleştirilir. Bu şekilde 10 adet BGF'nin kazanç değerleri belirlendikten sonra 10 defa daha, bütün filtrelerin çıkışları referans seviye ile karşılaştırılır. Diğer filtre kazançlarının etkisiyle değişmiş olan çıkış seviyeleri tekrar belirlenir ve ayar işlemi tamamlanır.

Ayar işlemi sırasında kullanılan ADCEV altprogramının akış şeması Şekil 4.4'te gösterilmiştir. Burada önce A/D çeviriciye "çevirmeye başla" komutu gönderilir. Çevirme işlemi tamamlandıktan sonra, A/D çevirici, INT çıkışını lojik 0 yaparak mikrodenetleyiciye, sayısal değerin hazır olduğunu bildirir. Daha sonrada, mikrodenetleyici A/D çeviriciden sayısal değeri okuyarak, ayar işlemine devam eder.

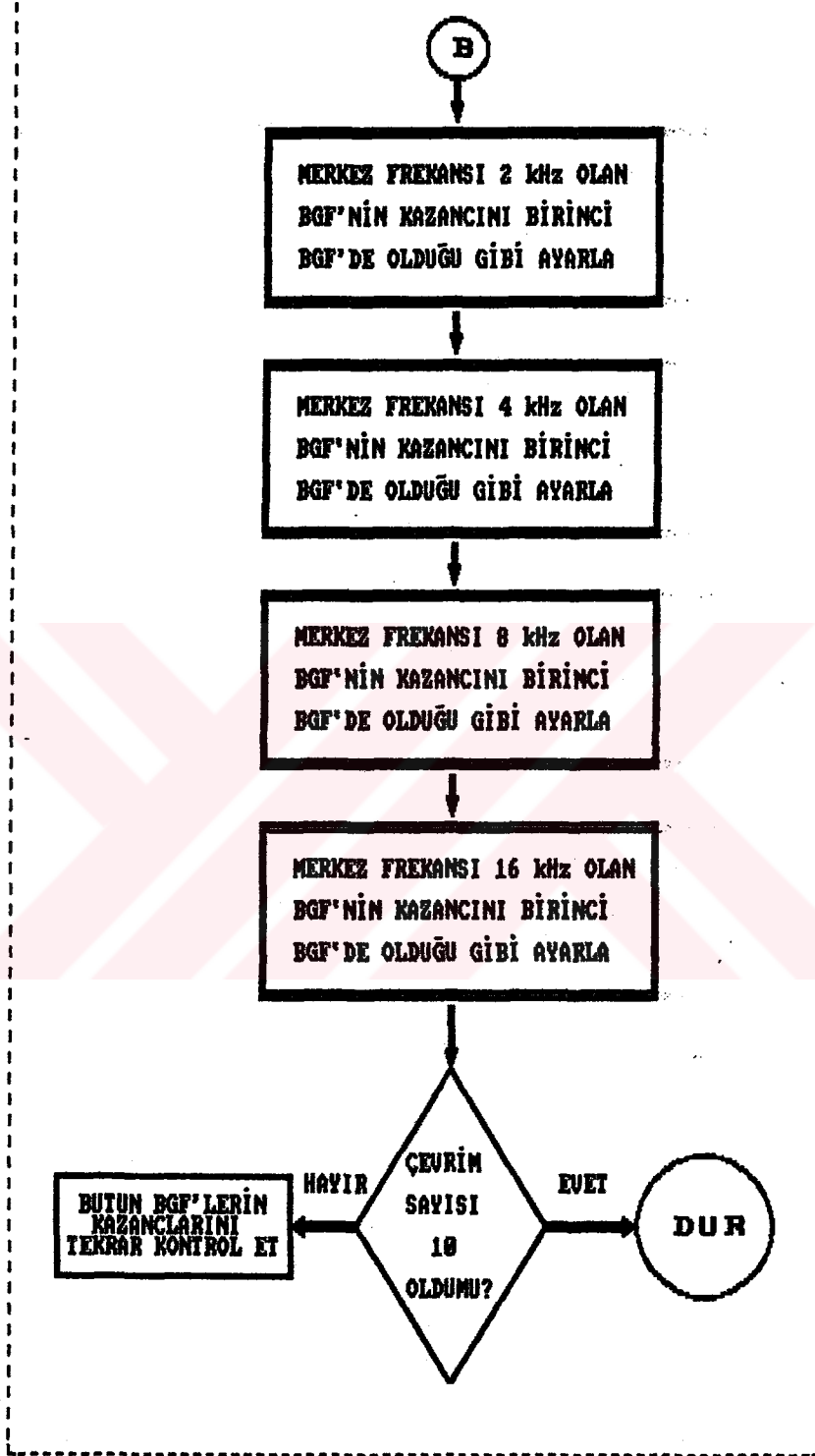




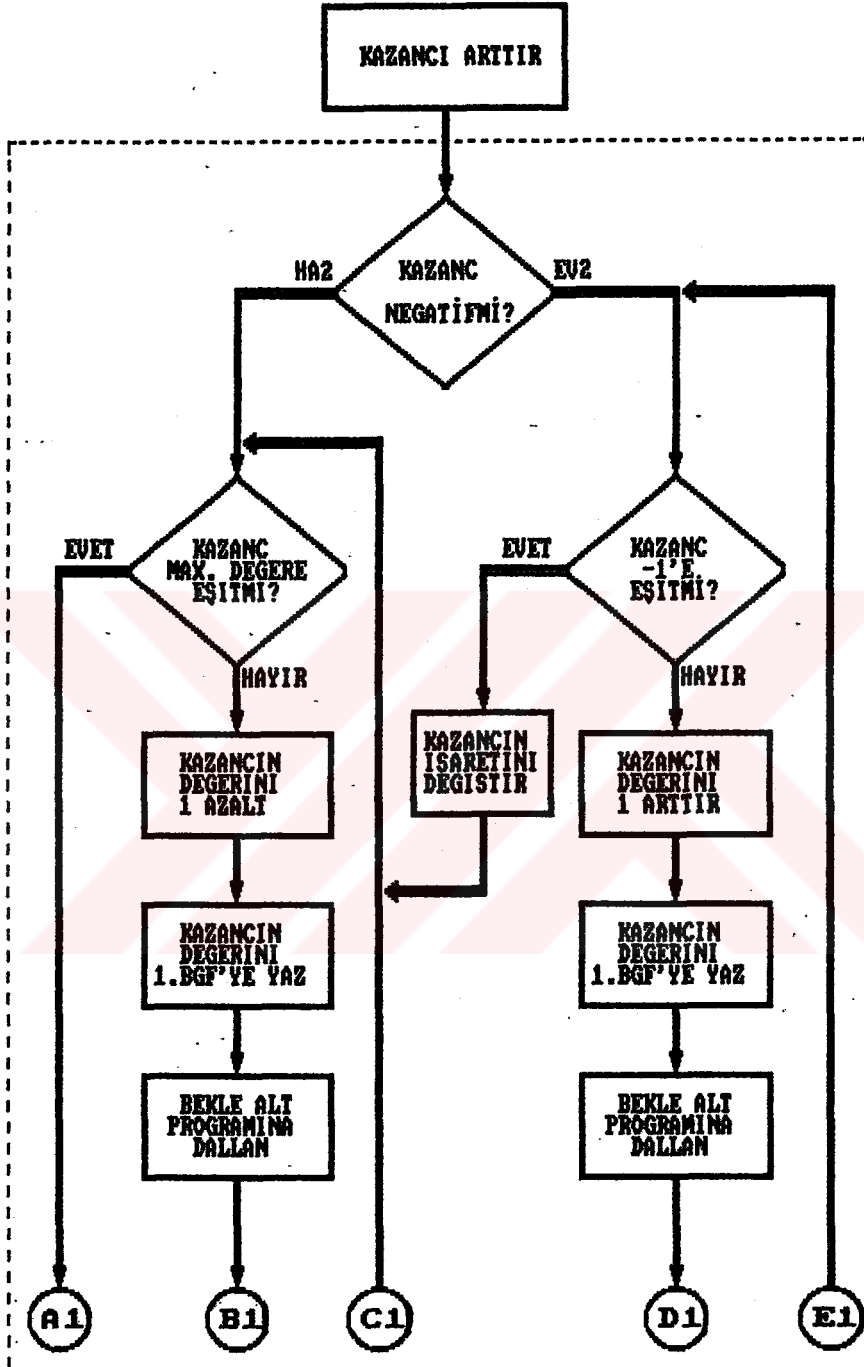
Şekil 4.1. Programın Akış Şeması



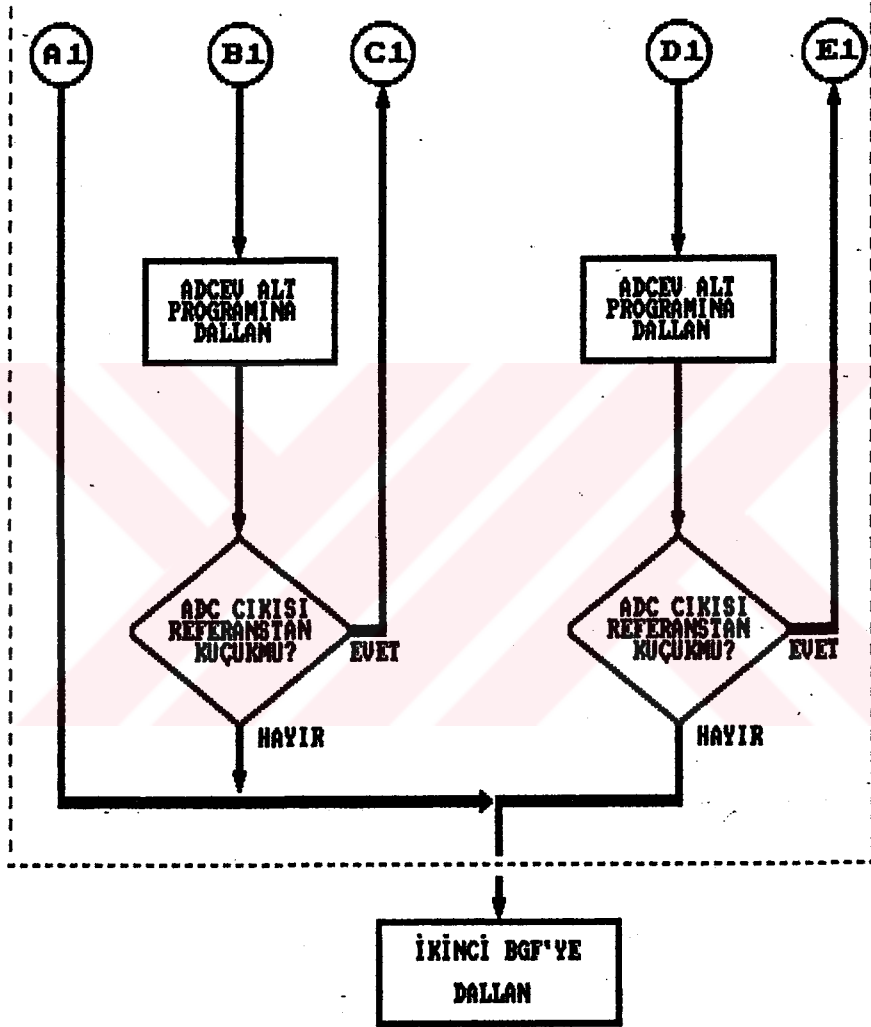
Şekil 4.1. Programın Akış Şeması (Devam)



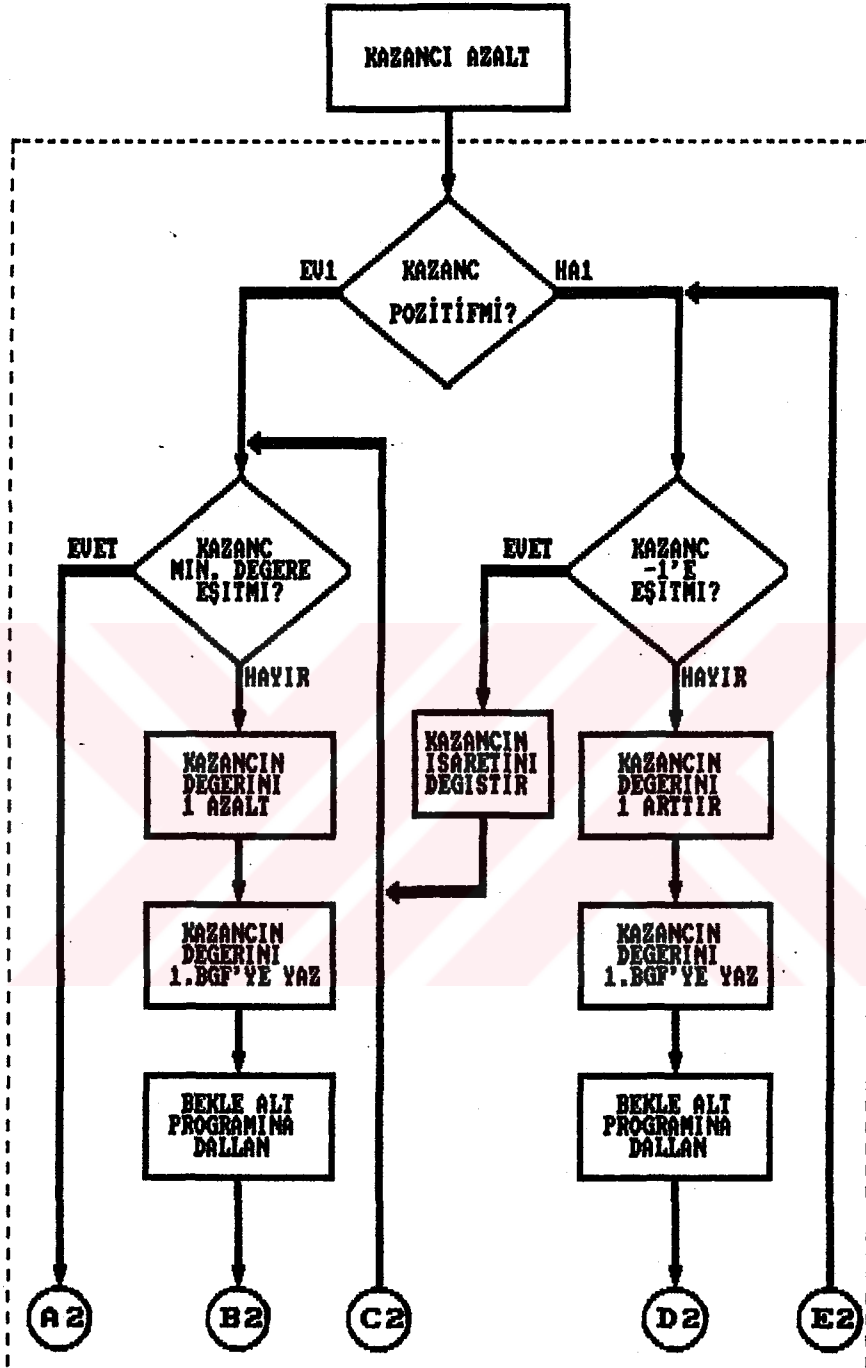
Şekil 4.1. Programın Akış Şeması (Devam)



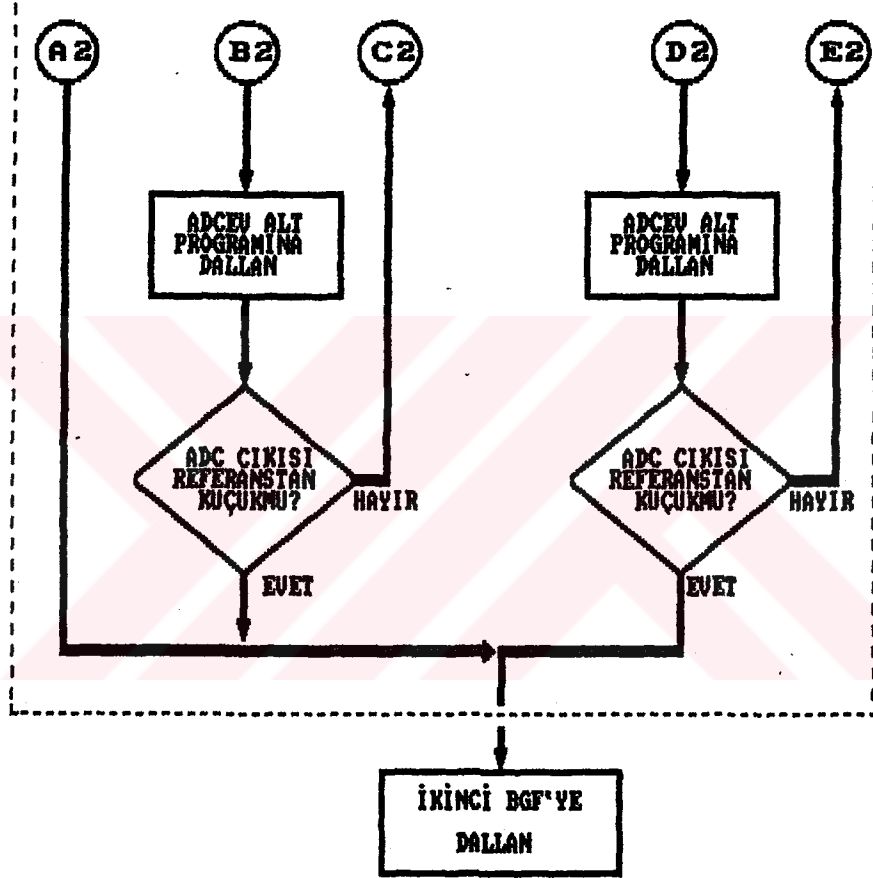
Şekil 4.2. BGF Kazancını Arttıran Programın Akış Şeması



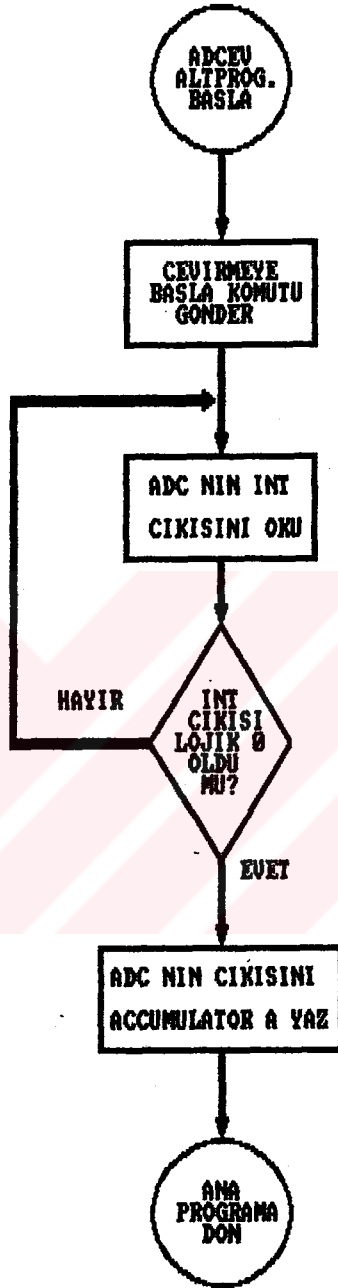
Şekil 4.2. BGF Kazancını Arttıran Programın Akış Şeması (Devam)



Şekil 4.3. BGF Kazancını Azaltan Programın Akış Şeması



Şekil 4.3. BGF Kazancını Azaltan Programın Akış Şeması (Devam)



Şekil 4.4. ADCEV Alt Programının Akış Şeması

BÖLÜM 5. SONUÇ VE ÖNERİLER

Bu çalışmada, ortama verilecek ses işareti üzerinde gerekli değişiklikleri yapan ve ortamın bozucu etkisini gidererek daha kaliteli bir ses elde edilmesini sağlayan mikrodenetleyici kontrollü bir dengeleyici gerçekleştirilmiştir. Yapılan cihaz, kurulu bulunan bir sistemde dengeleyici olarak kullanılabildiği gibi, mevcut ses düzeninde bulunan dengeleyicinin ayar konumlarını belirleyecek referans cihaz olarak da kullanılabilir. Fakat adaptif dengeleyicinin maliyeti, normal bir dengeleyicinin maliyetinin çok çok üzerinde olduğundan referans cihaz olarak kullanılması daha uygundur.

Yapılan cihazda ortam karakteristiğinin belirlenebilmesi amacıyla, referans işaret olarak, beyaz gürültü kullanılmıştır. Kurulu bulunan sistemde, gürültü işareti, sistem kuvvetlendiricisinin girişine uygulanarak ortama beyaz gürültü verilir. Ortama verilen beyaz gürültü dinleyicilerin bulunduğu noktaya, ortam karakteristiğinin etkisiyle değişmiş olarak ulaşır. Bu noktada bir mikrofona yardımıyla bozulmuş olan gürültü işareti algılanır. Daha sonra 10 adet, kazancı ± 20 dB aralığında değiştirilebilen Band Geçiren Filtrelere uygulanarak gürültü işareti frekans bileşenlerine ayrılır. Band geçiren filtrelerin çıkışlarına koyulmuş birer doğrultucu ve alçak geçiren filtre üzerinden dC gerilime çevrilen işaret yardımıyla, her bir frekans bileşeninin genliği ile orantılı bir bilgi elde edilmiş olur. Elde

edilen bu dC gerilimler mikrodnetleyici tarafından kontrol edilen 10a1 çoğullayıcı ve A/D çevirici yardımı ile sayısala çevrilir. Böylece herbir frekans bileşeninin seviyesi ile orantılı sayısal bilgiler elde edilir. Daha sonra mikrodnetleyici için hazırlanan yazılım yardımı ile herbir frekans bileşeninin ne oranda zayıfladığı veya kuvvetlendiği belirlenir ve zayıflayan frekans bileşenleri kuvvetlendirilir, kuvvetli gelenler ise zayıflatılır. Bu şekilde ortama verilen beyaz gürültü, belirli bir tolerans içerisinde, dinleyicilerin bulunduğu noktada elde edilmiş olur.

Bu çalışmada, dengeleyicinin kendi kendini kontrol edebilmesi amacıyla Intel MCS51 mikrodnetleyici ailesine ait 80C51BH CMOS mikrodnetleyicisi kullanılmıştır. Analog-Sayısal çevirici olarakta, gene CMOS 8 bitlik ADC0804 entegresi kullanılmıştır. Mikro-dnetleyici için gerekli olan makina dilindeki program, EK -A 'da verilmiş olup, IBM PC ile RS232 üzerinden haberleşen, EV80C51 geliştirme kartında hazırlanmış ve denenmiştir. Ayrıca cihaz gerçekleştirilirken hazırlanan baskılı devreler de EK -B 'de gösterilmiştir.

Gerçekleştirilen sistemde mikrodnetleyici 12 MHz de çalışmasına rağmen ayar işleminin yapılması birkaç dakika sürmektedir. Bunun nedeni, doğrultucuların çıkışlarından elde edilen dC gerilimlerin kararlı hale gelebilmesi için yazılım ile oluşturulan bekleme çevrimleridir. Program akışında ise, önce BGF 'nin kazancı değiştirilir, bir bekleme çevriminden sonra, doğrultucu çıkışları sayısala çevrilerek değerlendirilir.

Yapılan cihaz, üzerinde birtakım deęişiklikler yapılarak daha kullanıma uygun hale getirilebilir. Örneęin dengeleyici ses sisteminde sürekli olarak kullanılacaksa, 2 anahtar ile kumanda edilen bir ses(volum) kontrolu eklemek, herbir BGF nin kazancını arttıran ve azaltan 2'ser anahtar ile dengeleyiciye dışarıdan kumanda etmek de mümkündür. Ayrıca gerekli donanım ve yazılım deęişiklikleri yapılarak, aynı mikrodenetleyici ile kumanda edilebilen bir Spektrum Analizör gerçekleştirilebilir ve dengeleyicinin konumları, 1 dB lik adımlar halinde, spektrum analizör üzerinde gösterilebilir.

KAYNAKLAR

- [1] WIRSUM, Elektronik Pratiğı, Franzis Verlag GmbH, Yüce Yayınları, (1987)
- [2] Intel Corporation, Embedded Controller Handbook Volume I, 8-Bit, (1989)
- [3] Intel Corporation, EV80C51FX Microcontroller Evaluation Board User's Manual, (1990)
- [4] Universal Cross-Assemblers, Cross-16 Meta Assembler PC/MS-DOS Version 1.00, (1986)
- [5] CORINTH, G., Efektif Gerilim Ölçerli Gürültü Üreteci, Elo Elektronik, Sayı 53, Sayfa 46-49, (1990)
- [6] MILLMAN, J., Microelectronics, McGraw Hill, (1979)
- [7] National Semiconductor Corporation, CMOS Logic Data Book, (1987)
- [8] National Semiconductor Corporation, TTL Logic Data Book, (1987)
- [9] Harris Semiconductor Corporation, Data Acquisition, (1990)

EK -A : ASSEMBLER PROGRAMI

```
HOF "INT8"
CPU "8051.TBL"
ORG 5000H
A:      EQU    0EOH
DPH:    EQU    83H
DPL:    EQU    82H
B:      EQU    0FOH
BO:     EQU    40H
B1:     EQU    41H
B2:     EQU    42H
B3:     EQU    43H
B4:     EQU    44H
B5:     EQU    45H
B6:     EQU    46H
B7:     EQU    47H
B8:     EQU    48H
B9:     EQU    49H
H:      EQU    50H
D:      EQU    52H
K:      EQU    54H
ACC:    EQU    56H
L:      EQU    58H
M:      EQU    5AH
DCM:    EQU    9000H
ADC:    EQU    0B000H
ADCR:   EQU    0C000H
```

```
MOV M,#0BH      ;M KUTUĞU ÇEVİRİM SAYISINI.
MOV D,#15H      ;D KUTUĞU REFERANS DEĞERİ
MOV A,#3EH      ;İÇERİR.
MOV DPTR,#8000H ;BÜTÜN BGF'LERİN KAZANÇLARI
MOVX @DPTR,A    ;1 DEĞERİNE GETİRİLDİ.
MOV DPTR,#8100H ;BGF KAZANCINI 1 YAPAN DEĞER
MOVX @DPTR,A    ;3EH DEĞERİDİR.
MOV DPTR,#8200H
MOVX @DPTR,A
MOV DPTR,#8300H
MOVX @DPTR,A
MOV DPTR,#8400H
MOVX @DPTR,A
MOV DPTR,#8500H
MOVX @DPTR,A
MOV DPTR,#8600H
MOVX @DPTR,A
```

```
MOV DPTR, #8700H
MOVX @DPTR, A
MOV DPTR, #8800H
MOVX @DPTR, A
MOV DPTR, #8900H
MOVX @DPTR, A
MOV B0, A           ; B0, B1, ..... B9 BGF KAZANÇ
MOV B1, A           ; DEĞERLERİNİ İÇEREN
MOV B2, A           ; KÜTÜKLERDİR.
MOV B3, A
MOV B4, A
MOV B5, A
MOV B6, A
MOV B7, A
MOV B8, A
MOV B9, A

FO:      LCALL BEKLE
MOV ACC, #0H       ; 30 HZ'LİK FİLTRENİN
LCALL ADCEV        ; DC ÇIKIŞI DAĞITICI
MOV A, H           ; SİSTEMİ İLE SEÇİLDİ.
CLR C
CJNE A, D, GITO1   ; KAZANÇ 1 İKEN DC ÇIKIŞ
LJMP F1           ; REFERANS DEĞER İLE
GITO1:   JC ARTO    ; KARŞILAŞTIRILDI.
                ; ÇIKIŞ BÜYÜK İSE AZO'A
AZO:      MOV A, B0  ; ÇIKIŞ KÜÇÜK İSE ARTO'A
CLR C      ; DALLANILDI.
CJNE A, #3FH, GITO2 ; KAZANÇ POZİTİF İSE
SJMP EVO1      ; EVO1'E, NEGATİF İSE
GITO2:   JC EVO1    ; HAO1'E DALLANILDI.

HAO1:    MOV A, B0
CJNE A, #7FH, GITO3 ; KAZANÇ -1'E (7FH) EŞİT İSE
MOV B0, #3FH        ; KAZANÇ +1 (3FH) YAPILIP,
SJMP EVO1           ; EVO1'E DALLANILIR.
GITO3:   INC B0      ; -1'DEN KÜÇÜK İSE KAZANÇ
MOV DPTR, #8900H    ; 1 ARTTIRILIR. YENİ DEĞER
MOV A, B0           ; 30 HZ'LİK BGF'NİN ADRESİNE
MOVX @DPTR, A       ; (8900H) YAZILIR.
LCALL BEKLE
MOV ACC, #0H
LCALL ADCEV
MOV A, H
CLR C
CJNE A, D, GITO4    ; YENİ KAZANÇ DEĞERİ İÇİN ELDE
FAO:      LJMP F1    ; EDİLEN ÇIKIŞ REFERANS İLE
GITO4:   JC FAO      ; KARŞILAŞTIRILIR. ÇIKIŞ HALA
SJMP HAO1          ; YÜKSEK İSE HAO1'E, REFERANS
                ; DEĞER ELDE EDİLDİ İSE DİĞER
                ; BGF'YE GEÇİLİR.
```

```
EVO1:      MOV A,BO                ;KAZANÇ POZİTİF İSE VE MİN.
           CJNE A,#0H,GIT05        ;DEĞER OLAN 0H DEĞERİNE
           LJMP F1                 ;ULAŞILDI İSE DİĞER BGF'NİN
GIT05:      DEC BO                 ;AYARINA GEÇİLİR.
           MOV DPTR,#8900H         ;MİN. DEĞERE ULAŞILMADIYSA
           MOV A,BO                ;BO KAZANÇ DEĞERİ 1 AZALTILIR
           MOVX @DPTR,A           ;YENİ DEĞER BGF'YE YÜKLENİR.
           LCALL BEKLE
           MOV ACC,#0H
           LCALL ADCEV
           MOV A,H
           CLR C
           CJNE A,D,GIT06          ;YENİ ÇIKIŞ GERİLİMİ
           LJMP F1                 ;REFERANSA ULAŞTIYSA DİĞER
GIT06:      JC F1                  ;BGF'YE,ULAŞMADIYSA EVO1'E
           SJMP EVO1               ;DALLANILIR.

ART0:      MOV A,BO                ;KAZANÇ NEGATİF İSE EVO2'YE
           CLR C                   ;POZİTİF İSE HA02'YE
           CJNE A,#3EH,GIT07       ;DALLANILIR.
           SJMP EVO2
GIT07:      JC EVO2

HA02:      MOV A,BO                ;KAZANÇ MAX. DEĞER OLAN 40H'E
           CJNE A,#40H,GIT08       ;EŞİT İSE DİĞER BGF'YE GEÇİLİR
           LJMP F1
GIT08:      DEC BO                 ;
           MOV DPTR,#8900H         ;KAZANÇ DEĞERİ 1 ARTTIRILIP
           MOV A,BO                ;YENİ DEĞER BGF'YE YAZILIR.
           MOVX @DPTR,A
           LCALL BEKLE
           MOV ACC,#0H
           LCALL ADCEV
           MOV A,H
           CLR C
           CJNE A,D,GIT09          ;YENİ ÇIKIŞ DEĞERİ REFERANSTAN
           SJMP F1                 ;KÜÇÜK İSE HA02'YE,REFERANS
GIT09:      JC HA02                ;DEĞERİ ELDE EDİLDİ İSE DİĞER.
           SJMP F1                 ;BGF'YE GEÇİLİR.

EVO2:      MOV A,BO
           CJNE A,#3FH,GIT0A       ;KAZANÇ -1'E EŞİT İSE YENİ
           MOV BO,#7FH             ;DEĞER +1 YAPILARAK HA02'YE,
           SJMP HA02               ;DALLANILIR.DEĞİL İSE
GIT0A:      INC BO                 ;KAZANÇ DEĞERİ 1 ARTTIRILIR
           MOV DPTR,#8900H
           MOV A,BO
           MOVX @DPTR,A
           LCALL BEKLE
           MOV ACC,#0H
           LCALL ADCEV
           MOV A,H
```

```

                CLR C                ;YENİ ÇIKIŞ DEĞERİ
                CJNE A,D,GITOB       ;REFERANSTAN KÜÇÜK İSE
                SJMP F1              ;EVO2'YE,REFERANS CİVARINDA
GITOB:          JC EVO2              ;İSE DİĞER BGF'YE GEÇİLİR.

F1:            MOV DPTR,#OFF80H     ;60 HZ'LİK BGF'NİN AYARINA
                MOV A,B0             ;GEÇİLDİ.
                CPL A
                MOVX @DPTR,A
                LCALL BEKLE
                MOV ACC,#1H          ;60 HZ'LİK FİLTRENİN
                LCALL ADCE V         ;DC ÇIKIŞI SEÇİLDİ.
                MOV A,H
                CLR C
                CJNE A,D,GIT11
                LJMP F2
GIT11:         JC ART1

AZ1:          MOV A,B1
                CLR C
                CJNE A,#3FH,GIT12
                SJMP EV11
GIT12:         JC EV11

HA11:         MOV A,B1
                CJNE A,#7FH,GIT13
                MOV B1,#3FH
                SJMP EV11
GIT13:         INC B1
                MOV DPTR,#8800H      ;YENİ KAZANÇ DEĞERİ 60HZ'LİK
                MOV A,B1             ;BGF'NİN ADRESİNE(8800H)
                MOVX @DPTR,A         ;YAZILDI.
                LCALL BEKLE
                MOV ACC,#1H
                LCALL ADCEV
                MOV A,H
                CLR C
                CJNE A,D,GIT14
                LJMP F2
FA1:          GIT14:         JC FA1
                SJMP HA11

EV11:         MOV A,B1
                CJNE A,#0H,GIT15
                LJMP F2
GIT15:         DEC B1
                MOV DPTR,#8800H
                MOV A,B1
                MOVX @DPTR,A
                LCALL BEKLE
                MOV ACC,#1H
                LCALL ADCEV
```

```
      MOV A,H
      CLR C
      CJNE A,D,GIT16
      LJMP F2
GIT16: JC F2
      SJMP EV11

ART1:  MOV A,B1
      CLR C
      CJNE A,#3EH,GIT17
      SJMP EV12
GIT17: JC EV12
HA12:  MOV A,B1
      CJNE A,#40H,GIT18
      LJMP F2
GIT18: DEC B1
      MOV DPTR,#8800H
      MOV A,B1
      MOVX @DPTR,A
      LCALL BEKLE
      MOV ACC,#1H
      LCALL ADCEV
      MOV A,H
      CLR C
      CJNE A,D,GIT19
      SJMP F2
GIT19: JC HA12
      SJMP F2

EV12:  MOV A,B1
      CJNE A,#3FH,GIT1A
      MOV B1,#7FH
      SJMP HA12
GIT1A: INC B1
      MOV DPTR,#8800H
      MOV A,B1
      MOVX @DPTR,A
      LCALL BEKLE
      MOV ACC,#1H
      LCALL ADCEV
      MOV A,H
      CLR C
      CJNE A,D,GIT1B
      SJMP F2
GIT1B: JC EV12

F2:    MOV DPTR,#0FF80H      ;125 HZ'LİK FİLTRENİN AYARINA
      MOV A,B1              ;GEÇİLDİ
      CPL A
      MOVX @DPTR,A
      LCALL BEKLE
```

```
      MOV ACC,#2H          ;125 HZ'LİK FİLTRENİN
      LCALL ADCEV          ;DC ÇIKIŞI SEÇİLDİ
      MOV A,H
      CLR C
      CJNE A,D,GIT21
      LJMP F3
GIT21: JC ART2

AZ2:   MOV A,B2
      CLR C
      CJNE A,#3FH,GIT22
      SJMP EV21
GIT22: JC EV21
HA21:  MOV A,B2
      CJNE A,#7FH,GIT23
      MOV B2,#3FH
      SJMP EV21
GIT23: INC B2
      MOV DPTR,#8700H      ;YENİ KAZANÇ DEĞERİ BGF'NİN
      MOV A,B2             ;ADRESİNE (8700H) YAZILDI
      MOVX @DPTR,A
      LCALL BEKLE
      MOV ACC,#2H
      LCALL ADCEV
      MOV A,H
      CLR C
      CJNE A,D,GIT24
FA2:   LJMP F3
GIT24: JC FA2
      SJMP HA21

EV21:  MOV A,B2
      CJNE A,#0H,GIT25
      LJMP F3
GIT25: DEC B2
      MOV DPTR,#8700H
      MOV A,B2
      MOVX @DPTR,A
      LCALL BEKLE
      MOV ACC,#2H
      LCALL ADCEV
      MOV A,H
      CLR C
      CJNE A,D,GIT26
      LJMP F3
GIT26: JC F3
      SJMP EV21

ART2:  MOV A,B2
      CLR C
      CJNE A,#3EH,GIT27
      SJMP EV22
```

```
GIT27:    JC EV22

HA22:     MOV A,B2
          CJNE A,#40H,GIT28
          LJMP F3

GIT28:    DEC B2
          MOV DPTR,#8700H
          MOV A,B2
          MOVX @DPTR,A
          LCALL BEKLE
          MOV ACC,#2H
          LCALL ADCEV
          MOV A,H
          CLR C
          CJNE A,D,GIT29
          SJMP F3

GIT29:    JC HA22
          SJMP F3

EV22:     MOV A,B2
          CJNE A,#3FH,GIT2A
          MOV B2,#7FH
          SJMP HA22

GIT2A:    INC B2
          MOV DPTR,#8700H
          MOV A,B2
          MOVX @DPTR,A
          LCALL BEKLE
          MOV ACC,#2H
          LCALL ADCEV
          MOV A,H
          CLR C
          CJNE A,D,GIT2B
          SJMP F3

GIT2B:    JC EV22

F3:       MOV DPTR,#OFF80H ;250 HZ'LİK BGF'NİN AYARINA
          MOV A,B2          ;BAŞLANDI
          CPL A
          MOVX @DPTR,A
          LCALL BEKLE
          MOV ACC,#3H      ;250 HZ'LİK FİLTRENİN
          LCALL ADCEV      ;DC ÇIKIŞI SEÇİLDİ
          MOV A,H
          CLR C
          CJNE A,D,GIT31
          LJMP F4

GIT31:    JC ART3

AZ3:      MOV A,B3
          CLR C
          CJNE A,#3FH,GIT32
```

```
GIT32:    SJMP EV31
          JC EV31

HA31:     MOV A,B3
          CJNE A,#7FH,GIT33
          MOV B3,#3FH
          SJMP EV31

GIT33:     INC B3
          MOV DPTR,#8600H    ;YENİ KAZANÇ DEĞERİ BGF'NİN
          MOV A,B3          ;ADRESİNE (8600H)
          MOVX @DPTR,A      ;YAZILDI.
          LCALL BEKLE
          MOV ACC,#3H
          LCALL ADCEV
          MOV A,H
          CLR C
          CJNE A,D,GIT34

FA3:      LJMP F4
GIT34:     JC FA3
          SJMP HA31

EV31:     MOV A,B3
          CJNE A,#0H,GIT35
          LJMP F4

GIT35:     DEC B3
          MOV DPTR,#8600H
          MOV A,B3
          MOVX @DPTR,A
          LCALL BEKLE
          MOV ACC,#3H
          LCALL ADCEV
          MOV A,H
          CLR C
          CJNE A,D,GIT36
          LJMP F4

GIT36:     JC F4
          SJMP EV31

ART3:     MOV A,B3
          CLR C
          CJNE A,#3EH,GIT37
          SJMP EV32

GIT37:     JC EV32

HA32:     MOV A,B3
          CJNE A,#40H,GIT38
          LJMP F4

GIT38:     DEC B3
          MOV DPTR,#8600H
          MOV A,B3
          MOVX @DPTR,A
          LCALL BEKLE
```

```
      MOV ACC, #3H
      LCALL ADCEV
      MOV A, H
      CLR C
      CJNE A, D, GIT39
      SJMP F4
GIT39:  JC HA32
      SJMP F4

EV32:   MOV A, B3
      CJNE A, #3FH, GIT3A
      MOV B3, #7FH
      SJMP HA32
GIT3A:  INC B3
      MOV DPTR, #8600H
      MOV A, B3
      MOVX @DPTR, A
      LCALL BEKLE
      MOV ACC, #3H
      LCALL ADCEV
      MOV A, H
      CLR C
      CJNE A, D, GIT3B
      SJMP F4
GIT3B:  JC EV32

F4:     MOV DPTR, #0FF80H ; 500 HZ'LİK BGF'NİN
      MOV A, B3           ; AYARINA BAŞLANDI
      CPL A
      MOVX @DPTR, A
      LCALL BEKLE
      MOV ACC, #4H       ; 500 HZ'LİK FİLTRENİN
      LCALL ADCEV        ; DC ÇIKIŞI SEÇİLDİ
      MOV A, H
      CLR C
      CJNE A, D, GIT41
      LJMP F5
GIT41:  JC ART4

AZ4:    MOV A, B4
      CLR C
      CJNE A, #3FH, GIT42
      SJMP EV41
GIT42:  JC EV41

HA41:   MOV A, B4
      CJNE A, #7FH, GIT43
      MOV B4, #3FH
      SJMP EV41
GIT43:  INC B4
      MOV DPTR, #8500H   ; YENİ KAZANÇ DEĞERİ BGF'NİN
      MOV A, B4          ; ADRESİNE (8500H) YAZILDI
```

```
MOVX @DPTR,A
LCALL BEKLE
MOV ACC,#4H
LCALL ADCEV
MOV A,H
CLR C
CJNE A,D,GIT44
FA4:    LJMP F5
GIT44:  JC FA4
        SJMP HA41

EV41:   MOV A,B4
        CJNE A,#0H,GIT45
        LJMP F5
GIT45:  DEC B4
        MOV DPTR,#8500H
        MOV A,B4
        MOVX @DPTR,A
        LCALL BEKLE
        MOV ACC,#4H
        LCALL ADCEV
        MOV A,H
        CLR C
        CJNE A,D,GIT46
        LJMP F5
GIT46:  JC F5
        SJMP EV41

ART4:   MOV A,B4
        CLR C
        CJNE A,#3EH,GIT47
        SJMP EV42
GIT47:  JC EV42

HA42:   MOV A,B4
        CJNE A,#40H,GIT48
        LJMP F5
GIT48:  DEC B4
        MOV DPTR,#8500H
        MOV A,B4
        MOVX @DPTR,A
        LCALL BEKLE
        MOV ACC,#4H
        LCALL ADCEV
        MOV A,H
        CLR C
        CJNE A,D,GIT49
        SJMP F5
GIT49:  JC HA42
        SJMP F5
```

```
EV42:      MOV A,B4
           CJNE A,#3FH,GIT4A
           MOV B4,#7FH
           SJMP HA42
GIT4A:     INC B4
           MOV DPTR,#8500H
           MOV A,B4
           MOVX @DPTR,A
           LCALL BEKLE
           MOV ACC,#4H
           LCALL ADCEV
           MOV A,H
           CLR C
           CJNE A,D,GIT4B
           SJMP F5
GIT4B:     JC EV42

F5:        MOV DPTR,#OFF80H ;1 kHz'LİK BGF'NİN
           MOV A,B4          ;AYARINA BAŞLANDI.
           CPL A
           MOVX @DPTR,A
           LCALL BEKLE
           MOV ACC,#5H       ;1 kHz'LİK FİLTRENİN
           LCALL ADCEV       ;DC ÇIKIŞI SEÇİLDİ
           MOV A,H
           CLR C
           CJNE A,D,GIT51
           LJMP F6
GIT51:     JC ART5

AZ5:       MOV A,B5
           CLR C
           CJNE A,#3FH,GIT52
           SJMP EV51
GIT52:     JC EV51

HA51:      MOV A,B5
           CJNE A,#7FH,GIT53
           MOV B5,#3FH
           SJMP EV51
GIT53:     INC B5
           MOV DPTR,#8400H   ;YENİ KAZANÇ DEĞERİ BGF'NİN
           MOV A,B5          ;ADRESİNE (8400H) YAZILDI.
           MOVX @DPTR,A
           LCALL BEKLE
           MOV ACC,#5H
           LCALL ADCEV
           MOV A,H
           CLR C
           CJNE A,D,GIT54
FA5:       LJMP F6
GIT54:     JC FA5
```

```
                SJMP HA51

EV51:           MOV A,B5
                CJNE A,#0H,GIT55
                LJMP F6
GIT55:          DEC B5
                MOV DPTR,#8400H
                MOV A,B5
                MOVX @DPTR,A
                LCALL BEKLE
                MOV ACC,#5H
                LCALL ADCEV
                MOV A,H
                CLR C
                CJNE A,D,GIT56
                LJMP F6
GIT56:          JC F6
                SJMP EV51

ART5:           MOV A,B5
                CLR C
                CJNE A,#3EH,GIT57
                SJMP EV52
GIT57:          JC EV52

HA52:           MOV A,B5
                CJNE A,#40H,GIT58
                LJMP F6
GIT58:          DEC B5
                MOV DPTR,#8400H
                MOV A,B5
                MOVX @DPTR,A
                LCALL BEKLE
                MOV ACC,#5H
                LCALL ADCEV
                MOV A,H
                CLR C
                CJNE A,D,GIT59
                SJMP F6
GIT59:          JC HA52
                SJMP F6

EV52:           MOV A,B5
                CJNE A,#3FH,GIT5A
                MOV B5,#7FH
                SJMP HA52
GIT5A:          INC B5
                MOV DPTR,#8400H
                MOV A,B5
                MOVX @DPTR,A
                LCALL BEKLE
                MOV ACC,#5H
```

```
LCALL ADCEV
MOV A,H
CLR C
CJNE A,D,GIT5B
SJMP F6
GIT5B: JC EV52

F6: MOV DPTR,#0FF80H ;2 kHz'LIK BGF'NIN
MOV A,B5 ;AYARINA BAŞLANDI.
CPL A
MOVX @DPTR,A
LCALL BEKLE
MOV ACC,#6H ;2 kHz'LIK FİLTRENİN
LCALL ADCEV ;DC ÇIKIŞI SEÇİLDİ
MOV A,H
CLR C
CJNE A,D,GIT61
LJMP F7
GIT61: JC ART6

AZ6: MOV A,B6
CLR C
CJNE A,#3FH,GIT62
SJMP EV61
GIT62: JC EV61

HA61: MOV A,B6
CJNE A,#7FH,GIT63
MOV B6,#3FH
SJMP EV61
GIT63: INC B6
MOV DPTR,#8300H ;YENİ KAZANÇ DEĞERİ BGF'NİN
MOV A,B6 ;ADRESİNE (8300H) YAZILDI.
MOVX @DPTR,A
LCALL BEKLE
MOV ACC,#6H
LCALL ADCEV
MOV A,H
CLR C
CJNE A,D,GIT64
LJMP F7
FA6: LJMP F7
GIT64: JC FA6
SJMP HA61

EV61: MOV A,B6
CJNE A,#0H,GIT65
LJMP F7
GIT65: DEC B6
MOV DPTR,#8300H
MOV A,B6
MOVX @DPTR,A
LCALL BEKLE
```

```
      MOV ACC, #6H
      LCALL ADCEV
      MOV A, H
      CLR C
      CJNE A, D, GIT66
      LJMP F7
GIT66: JC F7
      SJMP EV61
ART6:  MOV A, B6
      CLR C
      CJNE A, #3EH, GIT67
      SJMP EV62
GIT67: JC EV62

HA62:  MOV A, B6
      CJNE A, #40H, GIT68
      LJMP F7
GIT68: DEC B6
      MOV DPTR, #8300H
      MOV A, B6
      MOVX @DPTR, A
      LCALL BEKLE
      MOV ACC, #6H
      LCALL ADCEV
      MOV A, H
      CLR C
      CJNE A, D, GIT69
      SJMP F7
GIT69: JC HA62
      SJMP F7

EV62:  MOV A, B6
      CJNE A, #3FH, GIT6A
      MOV B6, #7FH
      SJMP HA62
GIT6A: INC B6
      MOV DPTR, #8300H
      MOV A, B6
      MOVX @DPTR, A
      LCALL BEKLE
      MOV ACC, #6H
      LCALL ADCEV
      MOV A, H
      CLR C
      CJNE A, D, GIT6B
      SJMP F7
GIT6B: JC EV62

F7:    LJMP 5700H
```

```
ADCEV:  MOV A, ACC
        MOV DPTR, #DCM
        MOVX @DPTR, A
        MOV DPTR, #ADC
        MOVX @DPTR, A
        MOV DPTR, #ADCR
AJ1:    MOVX A, @DPTR
        JB OEOH, AJ1
        MOV DPTR, #ADC
        MOVX A, @DPTR
        MOV H, A
        RET
BEKLE:  MOV L, #3H
GO17:   MOV B, #OFFH
GO15:   MOV K, #OFFH
GO16:   DJNZ K, GO16
        DJNZ B, GO15
        DJNZ L, GO17
        RET
```



```
HOF "INT8"  
CPU "8051.TBL"  
ORG 5700H  
A: EQU 0E0H  
DPH: EQU 83H  
DPL: EQU 82H  
B: EQU 0F0H  
B0: EQU 40H  
B1: EQU 41H  
B2: EQU 42H  
B3: EQU 43H  
B4: EQU 44H  
B5: EQU 45H  
B6: EQU 46H  
B7: EQU 47H  
B8: EQU 48H  
B9: EQU 49H  
H: EQU 50H  
D: EQU 52H  
K: EQU 54H  
ACC: EQU 56H  
L: EQU 58H  
M: EQU 5AH  
N: EQU 5CH  
DCM: EQU 9000H  
ADC: EQU 0B000H  
ADCR: EQU 0C000H
```

```
F7: MOV DPTR,#0FF80H ;4 kHz'LİK BGF'NİN  
MOV A,B6 ;AYARINA BAŞLANDI.  
CPL A  
MOVX @DPTR,A  
LCALL BEKLE  
MOV ACC,#7H ;4 kHz'LİK FİLTRENİN  
LCALL ADCEV ;DC ÇIKIŞI SEÇİLDİ.  
MOV A,H  
CLR C  
CJNE A,D,GIT71  
LJMP F8  
GIT71: JC ART7  
AZ7: MOV A,B7  
CLR C  
CJNE A,#3FH,GIT72  
SJMP EV71  
GIT72: JC EV71  
HA71: MOV A,B7  
CJNE A,#7FH,GIT73  
MOV B7,#3FH  
SJMP EV71  
GIT73: INC B7
```

```
MOV DPTR,#8200H ;YENİ KAZANÇ DEĞERİ BGF'NİN
MOV A,B7 ;ADRESİNE (8200H) YAZILDI.
MOVX @DPTR,A
LCALL BEKLE
MOV ACC,#7H
LCALL ADCEV
MOV A,H
CLR C
CJNE A,D,GIT74
FA7: LJMP F8
GIT74: JC FA7
      SJMP HA71

EV71: MOV A,B7
      CJNE A,#0H,GIT75
      LJMP F8
GIT75: DEC B7
      MOV DPTR,#8200H
      MOV A,B7
      MOVX @DPTR,A
      LCALL BEKLE
      MOV ACC,#7H
      LCALL ADCEV
      MOV A,H
      CLR C
      CJNE A,D,GIT76
      LJMP F8
GIT76: JC F8
      SJMP EV71

ART7: MOV A,B7
      CLR C
      CJNE A,#3EH,GIT77
      SJMP EV72
GIT77: JC EV72

HA72: MOV A,B7
      CJNE A,#40H,GIT78
      LJMP F8
GIT78: DEC B7
      MOV DPTR,#8200H
      MOV A,B7
      MOVX @DPTR,A
      LCALL BEKLE
      MOV ACC,#7H
      LCALL ADCEV
      MOV A,H
      CLR C
      CJNE A,D,GIT79
      SJMP F8
GIT79: JC HA72
      SJMP F8
```

```
EV72:      MOV A,B7
           CJNE A,#3FH,GIT7A
           MOV B7,#7FH
           SJMP HA72

GIT7A:     INC B7
           MOV DPTR,#8200H
           MOV A,B7
           MOVX @DPTR,A
           LCALL BEKLE
           MOV ACC,#7H
           LCALL ADCEV
           MOV A,H
           CLR C
           CJNE A,D,GIT7B
           SJMP F8

GIT7B:     JC EV72

F8:        MOV DPTR,#OFF80H ;8 kHz'LİK BGF'NİN
           MOV A,B7        ;AYARINA BAŞLANDI.
           CPL A
           MOVX @DPTR,A
           LCALL BEKLE
           MOV ACC,#8H      ;8 kHz'LİK FİLTRENİN
           LCALL ADCEV      ;DC ÇIKIŞI SEÇİLDİ.
           MOV A,H
           CLR C
           CJNE A,D,GIT81
           LJMP F9

GIT81:     JC ART8

AZ8:       MOV A,B8
           CLR C
           CJNE A,#3FH,GIT82
           SJMP EV81

GIT82:     JC EV81

HA81:      MOV A,B8
           CJNE A,#7FH,GIT83
           MOV B8,#3FH
           SJMP EV81

GIT83:     INC B8
           MOV DPTR,#8100H  ;YENİ KAZANÇ DEĞERİ BGF'NİN
           MOV A,B8        ;ADRESİNE (8100H) YAZILDI.
           MOVX @DPTR,A
           LCALL BEKLE
           MOV ACC,#8H
           LCALL ADCEV
           MOV A,H
           CLR C
           CJNE A,D,GIT84
           LJMP F9

FA8:       LJMP F9
GIT84:     JC FA8
```

```
                SJMP HA81

EV81:           MOV A,B8
                CJNE A,#0H,GIT85
                LJMP F9
GIT85:           DEC B8
                MOV DPTR,#8100H
                MOV A,B8
                MOVX @DPTR,A
                LCALL BEKLE
                MOV ACC,#8H
                LCALL ADCEV
                MOV A,H
                CLR C
                CJNE A,D,GIT86
                LJMP F9
GIT86:           JC F9
                SJMP EV81

ART8:           MOV A,B8
                CLR C
                CJNE A,#3EH,GIT87
                SJMP EV82
GIT87:           JC EV82

HA82:           MOV A,B8
                CJNE A,#40H,GIT88
                LJMP F9
GIT88:           DEC B8
                MOV DPTR,#8100H
                MOV A,B8
                MOVX @DPTR,A
                LCALL BEKLE
                MOV ACC,#8H
                LCALL ADCEV
                MOV A,H
                CLR C
                CJNE A,D,GIT89
                SJMP F9
GIT89:           JC HA82
                SJMP F9

EV82:           MOV A,B8
                CJNE A,#3FH,GIT8A
                MOV B8,#7FH
                SJMP HA82
GIT8A:           INC B8
                MOV DPTR,#8100H
                MOV A,B8
                MOVX @DPTR,A
                LCALL BEKLE
                MOV ACC,#8H
```

```
LCALL ADCEV
MOV A,H
CLR C
CJNE A,D,GIT8B
SJMP F9
GIT8B: JC EV82

F9: MOV DPTR,#0FF80H ;16 kHz'LİK BGF'NİN
MOV A,B8 ;AYARINA BAŞLANDI.
CPL A
MOVX @DPTR,A
LCALL BEKLE
MOV ACC,#9H ;16 kHz'LİK FİLTRENİN
LCALL ADCEV ;DC ÇIKIŞI SEÇİLDİ.
MOV A,H
CLR C
CJNE A,D,GIT91
LJMP F10
GIT91: JC ART9

AZ9: MOV A,B9
CLR C
CJNE A,#3FH,GIT92
SJMP EV91
GIT92: JC EV91

HA91: MOV A,B9
CJNE A,#7FH,GIT93
MOV B9,#3FH
SJMP EV91
GIT93: INC B9
MOV DPTR,#8000H ;YENİ KAZANÇ DEĞERİ BGF'NİN
MOV A,B9 ;ADRESİNE (8000H) YAZILDI.
MOVX @DPTR,A
LCALL BEKLE
MOV ACC,#9H
LCALL ADCEV
MOV A,H
CLR C
CJNE A,D,GIT94
LJMP F10
FA9:
GIT94: JC FA9
SJMP HA91

EV91: MOV A,B9
CJNE A,#0H,GIT95
LJMP F10
GIT95: DEC B9
MOV DPTR,#8000H
MOV A,B9
MOVX @DPTR,A
LCALL BEKLE
```

```
      MOV ACC, #9H
      LCALL ADCEV
      MOV A, H
      CLR C
      CJNE A, D, GIT96
      LJMP F10
GIT96: JC F10
      SJMP EV91

ART9:  MOV A, B9
      CLR C
      CJNE A, #3EH, GIT97
      SJMP EV92
GIT97: JC EV92

HA92:  MOV A, B9
      CJNE A, #40H, GIT98
      LJMP F10
GIT98: DEC B9
      MOV DPTR, #8000H
      MOV A, B9
      MOVX @DPTR, A
      LCALL BEKLE
      MOV ACC, #9H
      LCALL ADCEV
      MOV A, H
      CLR C
      CJNE A, D, GIT99
      SJMP F10
GIT99: JC HA92
      SJMP F10

EV92:  MOV A, B9
      CJNE A, #3FH, GIT9A
      MOV B9, #7FH
      SJMP HA92
GIT9A: INC B9
      MOV DPTR, #8000H
      MOV A, B9
      MOVX @DPTR, A
      LCALL BEKLE
      MOV ACC, #9H
      LCALL ADCEV
      MOV A, H
      CLR C
      CJNE A, D, GIT9B
      SJMP F10
GIT9B: JC EV92

F10:   MOV DPTR, #0FF80H
      MOV A, B9
      LCALL BEKLE
```

```
CPL A
LCALL BEKLE
MOVX @DPTR,A
MOV B,#OFFH
GO2:  MOV K,#OFFH
GO1:  DJNZ K,GO1
      DJNZ B,GO2
      DJNZ M,GO10
      SJMP GO11
GO10: LJMP 5044H

GO11:  MOV A,B0          ; EN SON KAZANÇ DEĞERLERİ
      MOV DPTR,#OFF80H  ; GELİŞTİRME KARTI ÜZERİNDEKİ
      CPL A             ; LEDLERDE GÖSTERİLİR.
      MOVX @DPTR,A
      MOV N,#6H
GO100: LCALL BEKLE
      DJNZ N,GO100
      MOV A,B1
      MOV DPTR,#OFF80H
      CPL A
      MOVX @DPTR,A
      MOV N,#6H
GO101: LCALL BEKLE
      DJNZ N,GO101
      MOV A,B2
      MOV DPTR,#OFF80H
      CPL A
      MOVX @DPTR,A
      MOV N,#6H
GO102: LCALL BEKLE
      DJNZ N,GO102
      MOV A,B3
      MOV DPTR,#OFF80H
      CPL A
      MOVX @DPTR,A
      MOV N,#6H
GO103: LCALL BEKLE
      DJNZ N,GO103
      MOV A,B4
      MOV DPTR,#OFF80H
      CPL A
      MOVX @DPTR,A
      MOV N,#6H
GO104: LCALL BEKLE
      DJNZ N,GO104
      MOV A,B5
      MOV DPTR,#OFF80H
      CPL A
      MOVX @DPTR,A
      MOV N,#6H
GO105: LCALL BEKLE
```

```
DJNZ N,GO105
MOV A,B6
MOV DPTR,#OFF80H
CPL A
MOVX @DPTR,A
MOV N,#6H
GO106:  LCALL BEKLE
        DJNZ N,GO106
        MOV A,B7
        MOV DPTR,#OFF80H
        CPL A
        MOVX @DPTR,A
        MOV N,#6H
GO107:  LCALL BEKLE
        DJNZ N,GO107
        MOV A,B8
        MOV DPTR,#OFF80H
        CPL A
        MOVX @DPTR,A
        MOV N,#6H
GO108:  LCALL BEKLE
        DJNZ N,GO108
        MOV A,B9
        MOV DPTR,#OFF80H
        CPL A
        MOVX @DPTR,A
        MOV N,#6H
GO109:  LCALL BEKLE
        DJNZ N,GO109

BITIS:  MOV N,#6H          ;PROGRAM SONU.
GO110:  LCALL BEKLE
        DJNZ N,GO110
        SJMP BITIS

ADCEV:  MOV A,ACC
        MOV DPTR,#DCM
        MOVX @DPTR,A
        MOV DPTR,#ADC
        MOVX @DPTR,A
        MOV DPTR,#ADCR
AJ1:    MOVX A,@DPTR
        JB OEOH,AJ1
        MOV DPTR,#ADC
        MOVX A,@DPTR
        MOV H,A
        RET

BEKLE:  MOV L,#3H
GO17:   MOV B,#OFFH
GO15:   MOV K,#OFFH
GO16:   DJNZ K,GO16
```

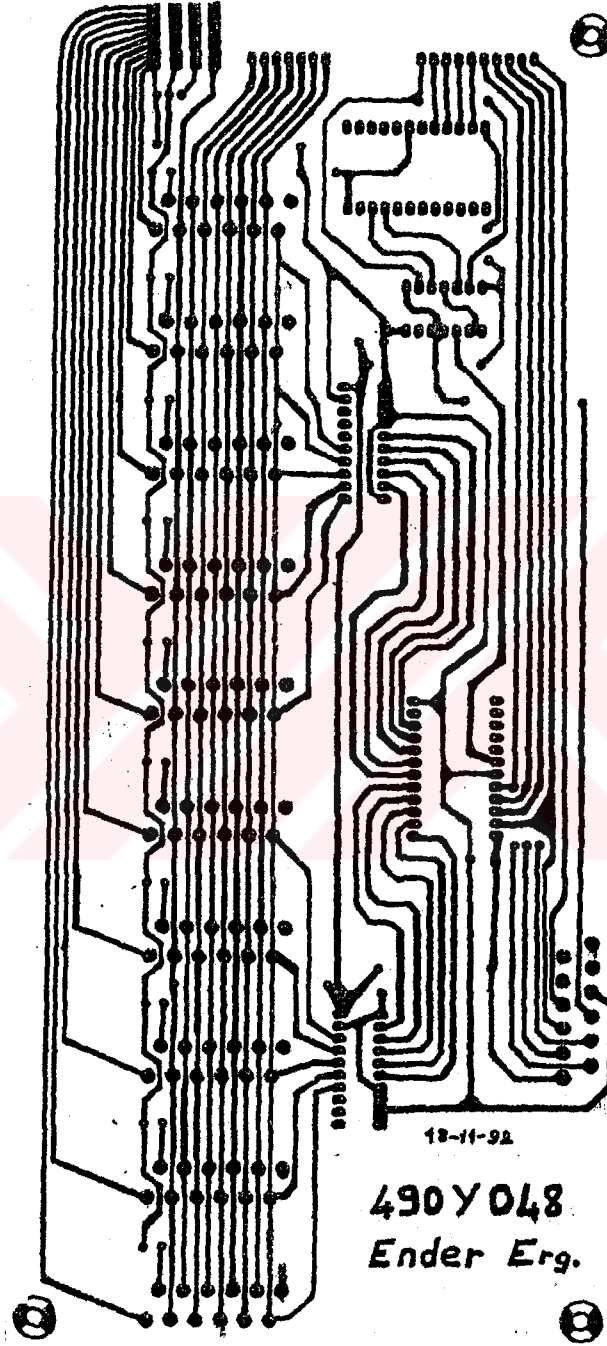
-75-

DJNZ B,GO15
DJNZ L,GO17
RET

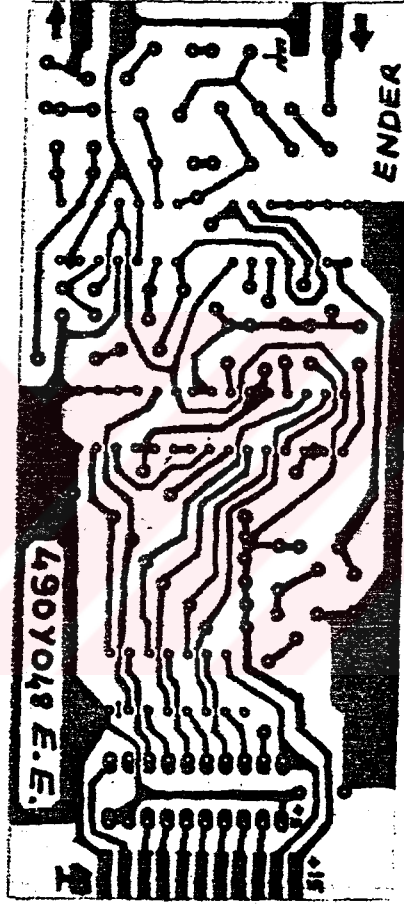
END



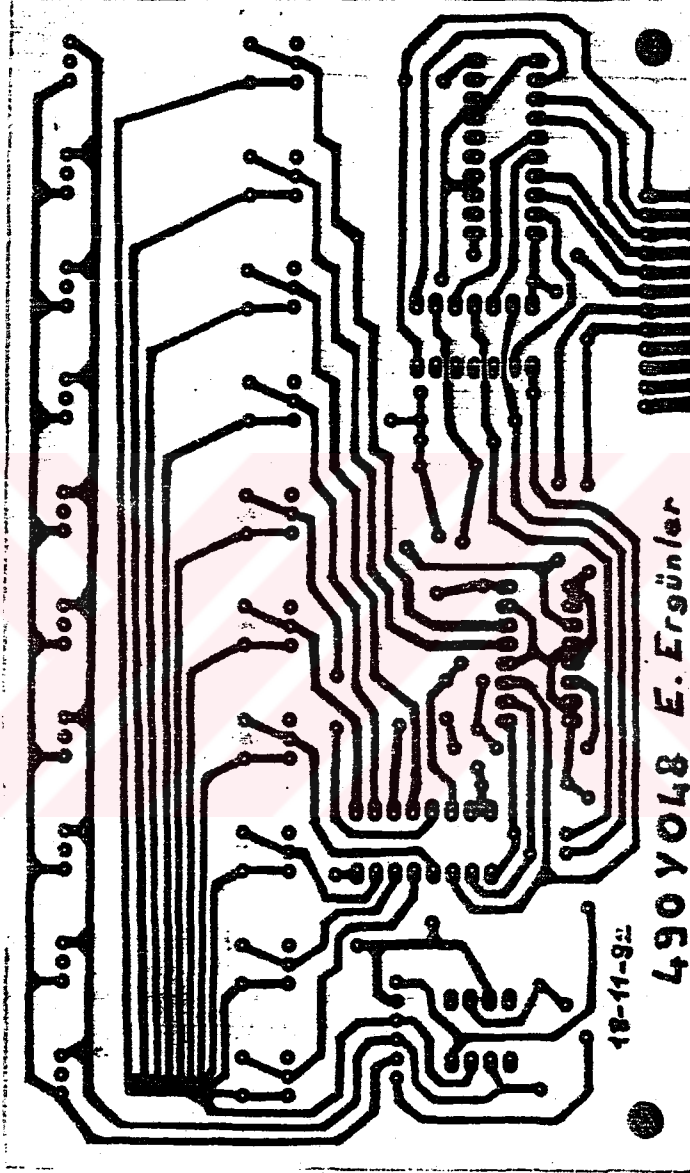
EK -B : HAZIRLANAN BASKILI DEVRELER



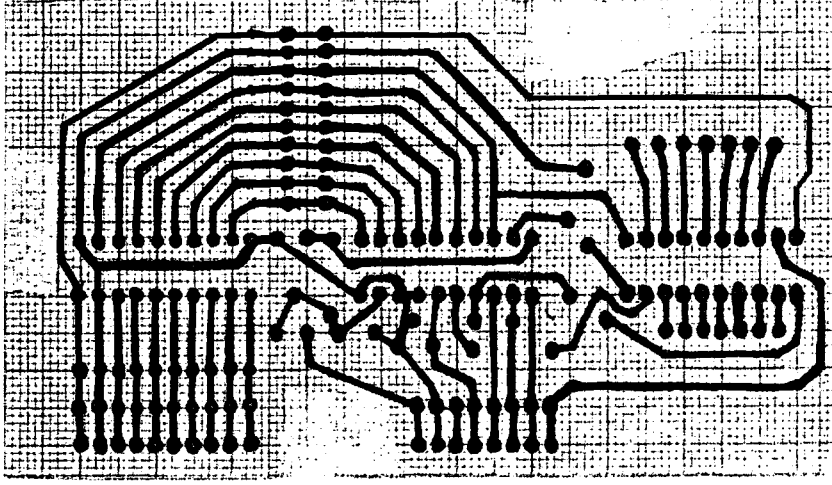
Şekil EK-B.1. ADRES KODÇÖZÜCÜLERİN VE VERİ YOLUNUN
BULUNDUĞU BASKILI DEVRE (%50 KÜÇÜLTÜLMÜŞTÜR)



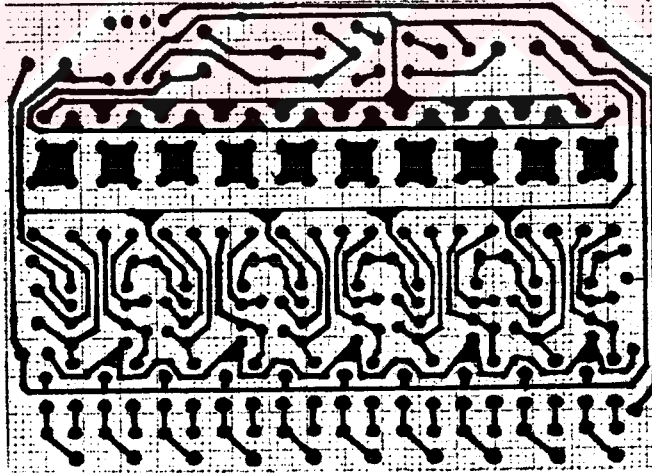
Şekil EK-B.2. SAYISAL KONTROLLU KUVVETLENDİRİCİ
VE BAND GEÇİREN FİLTRELERİN
BULUNDUĞU BASKILI DEVRE



Şekil EK-B.3. 10A1 DAĞITICI SİSTEMİNİN BULUNDUĞU
BASKILI DEVRE



Şekil EK-B.4. ANALOG-SAYISAL ÇEVİRİCİNİN
BULUNDUĞU BASKILI DEVRE



Şekil EK-B.5. BAND GEÇİREN FİLTRELERİN VE AKTİF
DOĞRULTUCULARIN BULUNDUĞU
BASKILI DEVRE

T.C. YÜKSEKÖĞRETİM KURULU
DOKÜMANTASYON MERKEZİ

ÖZGEÇMİŞ

Ender ERGÜNLER, 1969 yılında Eskişehir'de doğdu 1986 yılında Eskişehir Süleyman Çakır Lisesi'nden mezun oldu. Aynı yıl İstanbul Teknik Üniversitesi Elektrik-Elektronik Fakültesi Elektronik ve Haberleşme bölümüne girdi. 1990 yılı Eylül döneminde en yüksek ortalama ile lisans öğrenimini tamamladı. Daha sonra aynı dönemde İstanbul Teknik Üniversitesi Fen Bilimleri Enstitüsü Elektronik ve Haberleşme Anabilim Dalı'nda Yüksek Lisans'a başladı. 1992 yılında Eskişehir 1. Hava İkmal Bakım Merkezi'nde işe başladı. Burada otomatik test sistemleri ve test programlarının yazılması üzerinde çalıştı. 1993 yılının yaz döneminde Yüksek Lisansını tamamladı. Hem lisans hemde yüksek lisans bitirme tezlerinde, mikrodenetleyici kontrollü sistemler üzerinde çalıştı.