

**SPICE VE ANAHTARLAMALI GÜÇ KAYNAKLARININ
SPICE İLE ANALİZİ**

YÜKSEK LİSANS TEZİ

Elektrik Mühendisi Selçuk ANAR

Tezin Enstitüye Verildiği Tarih : 3 Şubat 1992

Tezin Savunulduğu Tarih : 27 Şubat 1992

Tez Danışmanı : Prof.Dr. Nejat Tuncay

Diğer Jüri Üyeleri : Prof.Dr. Emin Tacer

Prof.Dr. Faik Mergen

OCAK 1992

**T.C. YÜKSEK ÖĞRETİM KURULU
DOKÜMANİSYON MERKEZİ**

ÖNSÖZ

Bu çalışmanın yürütülmesinde bana öncülük eden hocam Prof.Dr. Nejat TUNCAY'a ve tezin yazılması ile düzenlenmesi sırasında yardım ve desteklerini esirgemeyen herkese teşekkürü borç bilirim.



İÇİNDEKİLER

ÖZET	VI
SUMMARY	VII
BÖLÜM 1. GİRİŞ	1
1.1 SPICE ve SPICE Kökenli Programlar	3
BÖLÜM 2. SPICE'IN KULLANIMINA İLİŞKİN TEMEL BİLGİLER	7
BÖLÜM 3. DC DUYARLILIK	15
3.1 .SENS Komutu	15
3.2 DC Duyarlılık Analizi	16
3.3 Duyarlılık Analizi ile En Kötü	17
Durum Tasarımı	
BÖLÜM 4. DC TARAMA	20
4.1 Bir Kaynağın Taratılması	20
4.2 .DC Komutu	21
4.3 Çıkışın Bastırılması	22
4.4 Çıkışın Çizdirilmesi	23
4.5 Lineer Kontrollü Kaynaklar	24
4.6 Polinomsal Kontrollü Kaynaklar	27
4.7 Grafik Çıkış	28
4.8 Çok Girişli Kontrollü Kaynaklar	31
4.9 Fonksiyon Modülleri	32
4.10 Alt Devreler	34
BÖLÜM 5. TRANSFER FONKSİYONU	38
5.1 Küçük İşaret Analizi	38
5.2 Devre Kazancı	39
5.3 Giriş ve Çıkış Direnci	39
5.4 .TF Komutu	40
5.5 Transfer Fonksiyonu Analizi	40
5.6 Lineer Örnek	42
5.7 Lineer Olmayan Örnek	43
5.8 Küçük İşaret Kazancının Çizdirilmesi ..	45
BÖLÜM 6. FREKANS CEVABI	48
6.1 Giriş Kaynaklarının Belirlenmesi	48

6.2	.AC Komutu	50
6.3	Çıkışın Bastırılması ve Çizdirilmesi ..	50
6.4	Bode Grafikleri	51
6.5	Grup Gecikmesinin Çizdirilmesi	54
6.6	Karmaşık Değerler	56
6.7	Giriş Empedansının Çizdirilmesi	57
6.8	Çıkış Empedansının Çizdirilmesi	59
BÖLÜM 7.	GERİBESLEMELİ KONTROL ANALİZİ	62
7.1	Genel Dinamik Sistem	63
7.2	Bode Eğrileri	65
7.3	Kutupsal Grafikler	73
BÖLÜM 8.	GÜRÜLTÜ ANALİZİ	77
8.1	NOISE Komutu	78
8.2	Gürültü Analizi Çıkışının Alınması ...	79
8.3	Grafik Çıkış	80
BÖLÜM 9.	GEÇİCİ DURUM CEVABI	82
9.1	Simülasyon Zamanı	82
9.2	Giriş Kaynaklarının Verilmesi	83
9.3	.TRAN Komutu	87
9.4	PRINT ve PLOT Çıkışları	89
9.5	Grafiksel Çıkış ve Hesaplamalar	89
9.6	Başlangıç Koşullarının Verilmesi	94
BÖLÜM 10.	DİSTORSİYON VE SPEKTRAL ANALİZ	96
10.1	.DISTO Analizi	97
10.2	Harmonik (Fourier) Bileşenleri	97
10.3	.FOUR Komutu	98
10.4	Harmoniklerin Birleştirilmesi	101
10.5	Fourier Dönüşümü	105
BÖLÜM 11.	DEVRE ELEMANLARININ MODELLENMESİ	111
11.1	.MODEL Komutu	111
11.2	Pasif Eleman Modelleri	112
11.3	Eleman Değerlerinin Taranması	113
BÖLÜM 12.	AKTİF (YARIİLETKEN) ELEMAN MODELLERİ ..	115
12.1	Yarıiletken Eleman Modelleri	116
12.2	Tristör ve Triyak Modelleri	119

BÖLÜM 13. ANAHTARLAMALI GÜÇ KAYNAKLARI	122
13.1 Anahtarlamaalı Regülatörlerin Genel ... Yapısı	123
13.2 Anahtarlamaalı Regülatörlerin Ustünlük ve Sakıncaları	125
13.3 Temel Anahtarlamaalı Regülatör Türleri	127
13.4 "Forward" Çeviriciler	130
13.5 Örnek Kontrol Devresi(TL594)	133
13.6 Bir Kontrol Devresine İlişkin Uygulama	141
BÖLÜM 14. TEMEL ANAHTARLAMALI GÜÇ KAYNAĞI DEVRELERİNİN PSPICE İLE SİMÜLASYONU	153
BÖLÜM 15. GERİBESLEME KONTROLLU GÜÇ ELEKTRONİĞİ DEVRELERİNİN ANALİZİNDE GENEL BİR YAKLAŞIM	154
15.1 Sımülasyonun Yapısı	155
15.2 Bobin ve Kondansatörün Modellenmesi..	157
15.3 Anahtarlama Elemanlarının Gözlenmesi.	159
15.3.1 Güç Devresi Formülasyonu	162
15.3.2 Kontrol Devresinin Formülasyonu ...	166
KAYNAKLAR	168
EKLER	169
ÖZGEÇMİŞ	197

ÖZET

Bu çalışmada genel amaçlı bir elektrik devre simülatörü olan SPICE devre simülatörünün yapısı ve güç elektroniği bakımından önemi incelenmiştir. Ayrıca SPICE'da kullanılabilecek analiz türleri (DC çalışma, transfer fonksiyonu, duyarlılık, frekans cevabı, gürültü, geçici durum ve distorsiyon analizi gibi) ile bu programın sağladığı bazı kolaylıklar çeşitli devre örneklerinde gösterilmiştir. Elektrik devrelerinin modellenerek SPICE için uygun devre kütüklerine dönüştürülmesi ve istenen analiz türünün eklenmesi etraflıca anlatılmıştır.

Esas olarak güç elektroniği devrelerinin de simülasyon bakımından diğer devrelerden farkı yoktur. Ancak güç elektroniğinin temel elemanları olan diyot, tranzistör GTO,...gibi güç anahtarlama elemanlarının modellenerek ideal elemanlar cinsinden eşdeğerlerinin oluşturulup SPICE devre kütüğünde alt devreler haline getirilmesi gerekir. Hatta bu elemanların geçici durumlardaki davranışları için daha gelişmiş modellere ihtiyaç olabilir. Özellikle kontrol devreleri ile beraber simülasyonda çok daha karmaşık bir model ve daha hızlı bir bilgisayar ve hatta bir algoritma gereklidir.

Bu çalışmanın son 13.bölümünde ise anahtarlama güç kaynakları üzerinde durulmuş ve temel devreleri ile tasarımı anlatılmıştır. Ayrıca çok kullanılan üç temel yapı olan yükseltici, indirici ve eviren anahtarlama regülatörler çeşitli anahtarlama zamanları için PSpice ile analiz edilmiştir. Giriş ve çıkış gerilimleri Ek A, B, ve C 'de verilmiştir. Çalışmanın son bölümünde ise anahtarlama güç kaynağı gibi güç devrelerinin analizinde güç elektroniği bakımından daha elverişli bir algoritması olan "düğümsel yaklaşım yöntemi" üzerinde durulmuştur.

SUMMARY

SPICE AND SIMULATION OF SMPS CIRCUITS

This study is mainly based on SPICE circuit simulator family and its application for Switched Mode Power Supply (SMPS). It is also demonstrated the use of PSpice for electrical engineering applications.

An electrical circuit design can be simulated before it is built, and necessary changes may be done without touching any hardware. Any design that is thought to be complete can be checked easily.

To build an electrical circuit is the most practical way to check it, but it is expensive and time consuming. It is useful to simulate the design carefully using a computer program.

PSpice is a member of the SPICE (Simulation Program with Integrated Circuit Emphasis) family of circuit simulators, all of which derive from the SPICE2 circuit simulator developed at the University of California in the mid-1970s. PSpice uses the same algorithms as SPICE2 (conforming to its input syntax) and emphasised on microcircuit technology. But simulator has no concept of the size of circuits because electrical concepts are general and useful for all sizes of circuits. The problem is just to build the circuit matrix and to solve it. This makes SPICE package generally useful.

The use of PSpice for discrete circuits has also several advantages when simulated test measurements are made which is difficult (electrical noise or circuit loading), inconvenient (special test equipment is unavailable) or unwise (the test circuit would damage itself) . And also to simulate a design for

many times with several component variations is useful to see the response and find which combinations give the worst-case results.

The language and control statements of PSpice are easy to learn and use. These statements are collected in the circuit file which is read by the simulator. In this study Norton Editor is used to develop circuit files (Norton Editor, A Programmer's Full Screen Editor, Extended Version 1988).

A circuit simulation consists of four basic steps:

- i) creating the input file (or "program" for the simulators),
- ii) running the simulator (without errors),
- iii) inspecting the output.

In PSpice program package the response of the circuit over time to different inputs, the frequency response and other information about the circuit are all available. The designer can use computer both as a form of bench oscilloscope and to modify the circuit free from physical constraints. This is particularly useful as an aid to understanding highly nonlinear circuit behaviour during switching transients. It can be simplified part of the circuit to investigate one particular effect, or vary parameter values to examine circuit sensitivity, select the most suitable devices and determine the best layout for the complete circuit.

The computer circuit and device simulation programs should enable them to provide a useful service to the designer of high-power electronic circuits. The main application area is the design of power stages, their layout and interconnections and the interface to the controller. The others are the design of the semiconductor devices themselves and the design of controllers and modulation strategies.

Some basic power electronic devices (thyristor, triac) are modelled in this study and also basic switching regulator configurations are modelled for PSpice and by running them for the transient analysis the results are given in the end.

The second part of this study is based on Switching Power Supply design and simulation of the three basic regulator architecture (step-down, step-up, and inverting regulator).

The two types of dc power supplies required by modern electronic equipment can be classified by the types of regulator used: Linear Regulator and Switching Regulator.

Switching power supplies have been used for some time in the military, space and communications due to their smaller size and higher efficiency.

A typical switching power supply consists of four basic circuits: Input rectifier and filter, high frequency inverter, output rectifier and filter, control circuit. The ac line voltage is applied to an input rectifier filter circuit. The dc output from the rectifier and filter circuit is switched at a higher frequency (typically 20 kHz to 100 kHz) by the transistor switch in the high frequency inverter circuit.

Output from the high frequency inverter circuit is applied to the output rectifier and filter circuit. The circuit is monitored and controlled by the control circuits which attempts to keep the output at a constant level.

The width of the pulse determines how long the transistor switch allows current to flow through the high frequency transformer and how much voltage is available at the output. As the load decreases narrower control pulses are delivered to the switching transistor causing the output voltage to remain at a constant value.

Switching regulators achieve their higher efficiency because the power-transistor switch is always turned completely on or off, except when it is switching between these states. The result is either low voltage or low current during most of its operation.

During the simulation of the basic switching regulator, with PSpice, it is assumed that the Control Pulse at the base of the switch transistor has a fixed frequency and fixed duty cycle (t_{on}/T). After applying this control signal, the output of the filter is observed. Then the simulation is repeated for other duty cycles to observe the transient response.

It is not preferred to simulate the power supply as a whole circuit with control circuit. This is because of the some constraints in device number of this version of PSpice and the algorithm that is used in SPICE family.

Many of the elements specific to power electronic applications may not be available and, in the case of SPICE, simple switching device models may not be available. These problems may be overcome by introducing necessary elements and models. An alternative to a general circuit simulation package can be developing software that focuses on the analysis of power electronic systems. However, most such packages tend to be application specific and may require a considerable amount of effort in dealing with arbitrary power electronic circuit configurations, particularly in monitoring the conducting states of switching devices that have forced turned off characteristics (e.g. GTO, power transistors).

In the last part of this study, it is offered a very simple approach to the analysis of switched circuits. This approach is the formulation of the problem in terms of nodal equations. In this simulation structure the simulator is split into two parts: Power circuit simulator and control circuit simulator.

For each time step, the response of the power circuit is computed and the feedback variables for the control simulator are computed. And the feedback variables are then used to update the gating information that is used in the power circuit simulator. In particular, it is used to determine the conducting states of switching devices. This method can be used to develop a specific simulation program package for power electronic circuits with feedback in another study.



1.BÖLÜM GİRİŞ

Bilgisayar destekli tasarıma güç elektroniği devreleri açısından yaklaşım [1] :

Günümüzdeki devre ve eleman simülasyon programları yüksek güçteki elektronik devre tasarımına da önemli ölçüde girebilmiştir. SPICE ve türevleri olan programlar esasında genel amaçlı program paketleridir ve uygun şekilde modellendikleri takdirde güç elektroniği devre tasarımında da kullanılabilirlerdir.

Bu alanlardaki uygulamalar başlıca üç gruba ayrılmaktadır : Güç devresinin ve bunun kontrolörle bağlaşımının tasarımı , güç elemanlarının kendilerinin ve kontrol/modülasyon stratejilerinin tasarımı.

Bir simülasyon programı ile tasarım süreci bir dizi kısımdan oluşur. İlk olarak üretici firmaların yarıiletken elemanlar için verdikleri data kullanılarak ve arabağlantı endüktansları hesaplanarak kağıt üzerinde tasarıma başlanır. İkinci kısım olan prototipin üretimi ve testi simülasyonun daha da mükemmel olmasını sağlar ve daha sonra da devre parametrelerinde veya devre düzeninde değişiklikler yapacak biçimde kullanılabilir. Ayrıca laboratuvarla elde edilmesi çok zor olan şartlara maruz kalması durumunda devrenin davranışı incelenebilir.

Tasarımcı bilgisayarı hem fiziksel sınırlamalar olmaksızın devre üzerinde bir takım deęişiklikler yapmak için hem de bir osiloskop olarak kullanabilir. Bu, özellikle anahtarlama işlemindeki geçici durumlar sırasında ortaya çıkacak lineer olmayan devre davranışını anlamak açısından faydalı bir yardımcıdır. Tek bir özel etkiyi incelemek için devrede bazı basitleştirmeler yapılabilir ya da devre duyarlılığını araştırmak üzere parametre deęerleri deęiştirilebilir ve en uygun elemanlar seçilerek devrenin tamamı için en iyi yapıya karar verilebilir.



1.1 SPICE ve SPICE Kökenli Programlar

SPICE California Üniversitesi tarafından geliştirilmiş standart bir devre simülatörüdür. PSpice ise MicroSim Corp.'un SPICE'dan türetmiş olduğu pekçok ticari programdan sadece birisidir [2] .

PSpice, bir elektriksel devrenin fiziksel olarak gerçekleşmesinden önce simüle edilebilmesine yardımcı olan bir programdır. Böylece herhangi bir malzeme olmaksızın devre üzerinde gerekli değişiklikleri yapabilme imkanı sağlanır. Ayrıca PSpice, tamamlanmış olduğu düşünülen tasarımların kontrolünü de gerçekleştirir. Bu da devrenin fiziksel olarak üretildiğinde istenilen biçimde işleyip işlemeyeceğinin önceden kestirilebilmesini sağlar. Kısacası PSpice, test devreleri oluşturmak ve ölçümlerini yapmak için kullanılan bir tür laboratuvar simülatörüdür.

Bir elektriksel devreyi incelemenin en gerçekçi yolu onu fiziksel olarak kurmaktır, fakat zamanla devrelerin ayırık elemanlarla değil de tümdevreler halinde üretilmesi sonucunda bunları laboratuvar da ayırık biçimde yerleştirip test etmek zorlaşmıştır. Sonuç olarak bir devre ya pahalı ve zaman alıcı olmakla beraber fiziksel olarak gerçekleşmeli ya da bir bilgisayar programı ile en iyi şekilde simüle edilmelidir. SPICE programının adı

da bu gerekçe ile "Simulation Program with Integrated Circuit Emphasis" kelimelerinin ilk harflerinden meydana gelir.

PSpice, hepsi California Üniversitesi'nde 1970'lerin ortalarında geliştirilmiş olan SPICE2 devre simülatöründen türetilmiş SPICE ailesinden bir devre simülatörüdür. SPICE2 de 1970 yılı başlarında geliştirilen CANCER adlı simülatörden elde edilen SPICE programından türetilmiştir. Kısa zamanda oldukça güçlü, güvenilir ve genel kullanıma açık bir algoritmaya sahip bir simülatör geliştirildi. Bu yazılım A.B.D.'deki bir çok fon tarafından desteklenmiş olduğundan hızla yaygınlaştı ve gelişti. California Üniversitesi SPICE2'den kendi CAD araştırmaları için daha uygun olan SPICE3'ü geliştirdi. Ticari olmayan bu çalışmalar SPICE'in endüstriyel ihtiyaçlara uygun versiyonlarına temel oluşturdu.

SPICE2 ile aynı algoritmayı kullanan PSpice, mikrodere teknolojisini gözönüne alınarak hazırlanmıştır. Bununla birlikte elektriksel kavramlar geneldir ve her boyutta devreler için (enerji üretim şebekeleri gibi) geniş bir alanda kullanılabilir. Simülatör büyük ya da küçük devre ayrımı yapmaz, mikrovoltlar ya da megavoltlar PSpice için sadece sayılardan ibarettir. Devre matrisini kendisi oluşturup çözdüğü için teknolojidenden bağımsızdır.

Ayrık devre tasarımımda PSpice'in kullanım alanı oldukça geniştir. İdeal elemanlar kullanılarak tasarımdaki sınırlayıcı etkiler olmaksızın ideal ("blue sky") çalışma durumu incelenebilir. Özel test cihazları gerektiren elektriksel gürültü veya devre yükleme gibi zor ölçümlerde ya da test devresinin zarar görebileceği türden test ölçümlerinde uygun bir simülatördür. Elemanlarda değişik değerler kullanarak defalarca bir devreyi test edip en iyi veya en kötü kombinasyonları bulmak mümkündür.

SPICE Temelli Programlar:

SPICE2'nin ticari versiyonları üç gruba ayrılır:

1. Meta-Software'in HSPICE, A.B.Associates'in IG-SPICE ve NCSS'in I-SPICE programlarını da içeren esas versiyonlar. H-SPICE özel devre modelleriyle tümdevre tasarımına yöneliktir, ayrıca Meta-Software iyonize radyasyona tabi tutulan devreleri simüle edebilen RAD-SPICE'ı piyasaya çıkarmıştır. I-SPICE ve IG-SPICE grafik çıkışı almak için uygundur. Precise ise Electronic Engineering Software'in bu gruba en son kattığı programdır.
2. Acotech'in Allspice, Intusoft'un IS-SPICE ve Z-TECH'in Z-SPICE programlarının dahil olduğu (PSpice'ı da içeren) IBM-PC temelli programlar. Normal SPICE çıkışını düzelten post-processor ve verileri kontrol eden shell programları olmaksızın kullanım alanları dardır. Intusoft'un Macintosh versiyonları ise IS-SPICE/MAC ve PRESPICE/MAC 'dır.

3. Analog Design Tools'un SPICE-Plus, Daisy Systems'in DSPICE ve MicroSim'in PSpice'ı gibi içerik olarak önemli ölçüde düzeltilmiş, geliştirilmiş, tamamen yeni olmakla beraber U.C.Berkeley'in standart devre tanımlamalarına tamamen uygun ileri programlardır. Bu ürünlerde de yeni gelişme ve ilaveler beklenebilir.



2.BÖLÜM SPICE'IN KULLANIMINA İLİŞKİN TEMEL BİLGİLER

PSpice ile bir devrenin simülasyonunun başarılı olabilmesi için,

- i) bir giriş kütüğü (input file) veya devre kütüğü oluşturulmalı,
- ii) simülatör hatasız olarak çalıştırılabilirmeli,
- iii) sonuçlar gözden geçirilerek çıkışın olurlu bir yönde olduğu görülebilmelidir.

Tüm bunları şekil 2-1 de verilen basit bir devre ile açıklayabiliriz. PSpice'da bu devreyi simüle etmek için gerekli devre kütüğü şöyledir:

```
* Gerilim bölücü devre
Vin 1 0 3.0volt
R1 1 2 1.0ohm
R2 2 0 2.0ohm
.END
```

Bu kütüğün nasıl yazılıp çalıştırılacağı kullanılacak sisteme bağlıdır. Öncelikle giriş kütüğünü yazmak için bir yazı editörünün (text editor) nasıl kullanılacağı öğrenilmelidir. Yazı editörü kullanılarak devre kütüğü oluşturulduktan sonra da PSpice çalıştırılır. Tüm bunlar doğru bir biçimde yapılmışsa örneğin XXXX.CIR adlı giriş kütüğü PSpice tarafından okunur ve sonuçları da XXXX.CIR adlı kütüğe yerleştirilir. Giriş kütüğünü oluşturmada kullanılan yazı editörü çıkış kütüğünün denetlenmesinde de kullanılabilir. Bu çıkış kütüğü kullanıcı tarafından bir yazıcıya doğru da

yönlendirilebilir. Bu tezde de Norton Editor (A Programmer's Full-Screen Editor Extended Version'88) kullanılmıştır.

PSpice'da giriş kütüğünün ilk satırı mutlaka bir başlık satırı olmalıdır. Bu satırı boş bırakmak da mümkündür fakat devre tanımlaması ikinci satırdan önce başlayamaz. Bu ilk satıra çoğu zaman " * " işareti ile başlanır (bu da sadece açıklama içerdiğini ifade eder) fakat zorunlu değildir. Son satırdaki .END ifadesi zorunludur ve kontrol deyimleri de dahil olmak üzere devrenin tanımlanmasının bitiğini gösterir. Devre kütüğü bu ilk ve son satırlar arasında herhangi bir sırada yazılabilir.

Devre kütüğündeki devre elemanları düğüm noktaları ile birbirlerine bağlanır. Bu düğüm noktaları SPICE2'de toprak için ayrılmış olan sıfır (0) dahil pozitif tamsayılarla ifade edilir. Her devre kütüğünün referans olarak bir toprak düğümü, her bir diğer düğümün de toprağı bulan bir dc akım yolu olmalıdır. Ayrıca PSpice'da tüm terminallerin en azından diğer terminallerden biri ile bağlantısının olması gerklidir. Böylece açıkta kalmış düğüm olmayacaktır. Örneğimizdeki devre kütüğü sadece 2-uçlu bir gerilim kaynağı ile dirençlerden oluşmaktadır. Her bir devre elemanını tanımlamak için ayrı bir satır kullanılır. Genel olarak bu tanımlamanın yazım biçimi şöyledir:

< isim > < düğüm > < düğüm > ... < değeri >

PSpice'da tek uçlu eleman sözkonusu değildir. İki den fazla uçlu elemanlar için de temelde aynı form kullanılır fakat düğüm sayısı daha fazladır. Elemanın "değeri", elemanın boyutunu veren ondalıklı ya da kayan noktalı bir sayıdır. Aynı değer bir çok şekilde yazılabilmektedir. İlk sütuna " * " işareti koyulması kaydıyla herhangi bir satır açıklama satırı olarak kullanılabilir. Bu da devre kütüğünün başkaları tarafından daha kolay anlaşılmasına ya da bilmediğimiz kütükleri anlayabilmemize yardımcı olur. Boş satırlar gözönüne alınmayacağı için devre kütüğünün uygun kısımlarını boş satırlarla ayırmak iyi olur. " ; " işareti ile herhangi bir satıra açıklama eklemek de mümkündür. " ; " dan sonra yazılacak ifadeler hiçbir şekilde gözönüne alınmayacaktır, sadece kullanıcı bakımından bir kolaylık sağlayacaktır. Örnek olarak şu devre kütüğü parçası verilebilir:

R3 7 9 100 ; çıkışa ait gerilimi örnekler

Örneğimizdeki gerilim bölücü devre kütüğünde frekans cevabı (frequency response) gibi herhangi bir simülasyon türü tanımlanmamıştır, bununla birlikte PSpice, en azından dc çalışma noktasını hesaplar ve sonuçları verir. Böylece sürekli durumda devrenin düğüm gerilimleri ile eleman akımlarının ne olacağı belirlenmiş olur. Tüm bunları sürekli durumda devrede tüketilen gücü de hesaplayarak çıkış kütüğüne basar. Eleman Değerleri:

PSpice'daki tüm nicelik ve değerler bilgisayar programlarında da kullanılan ondalıklı veya kayan noktalı değerlerle ifade edilir. Örneğin .0053 ondalıklı sayısı kayan nokta aritmetiğinde 5.3E-3 biçiminde yazılabilir.

Ayrıca PSpice 10'un katlarını aşağıdaki kısaltmalarla ifade etme imkanı sağlar:

F	femto	10E-15	K	kilo	10E3
P	pico	10E-12	MEG	mega	10E6
N	nano	10E-9	G	giga	10E9
U	micro	10E-6	T	tera	10E12
M	mili	10E-3			

Ustel veya kısaltılmış sonekli notasyonla aynı değer birçok yolla yazılabilir, örneğin 1050000 sayısı 1.05E6, 1.05MEG, 1.05E3K ya da .00105G şeklinde yazılabilir. Yukarıdaki kısaltmaların yanına eklenecek harfler PSpice tarafından gözönüne alınmaz. Bu yüzden "48" ile "48volt" yazmak arasında bir fark yoktur. Ancak ikinci yazılış biçimi değer üzerinde bir değişiklik yapmaksızın devre kütüğünün kolay anlaşılmasını temin eder.

PSpice, şayet devre kütüğünde başka bir tür analiz istenmemişse veya .OP ifadesi eklenmemişse dc çalışma noktasını hesaplamakla beraber çıkışta bastırmaz.

DC çalışma noktası analizini kullanarak PSpice'in gerilim ve akımları hesaplamakta kullandığı bazı elektriksel yasaları gösterebiliriz. Ancak daha önce devreyi oluşturan temel elemanların girilmesini öğrenmek gerekir.

Pasif Elemanlar:

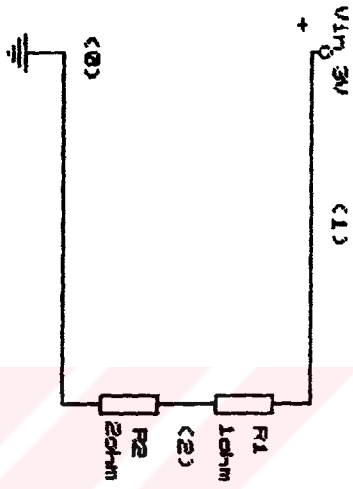
Pasif elemanlar direnç, kondansatör ve bobinlerdir.

PSpice'da bu elemanlar dirençler için Rxx

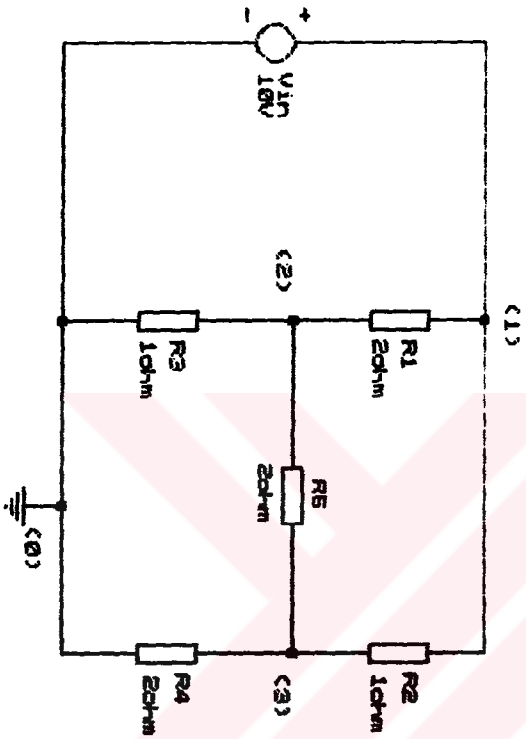
kondansatör için Cxx

bobinler için Lxx

harfleri ile belirlenir ve buradaki xx uzantılarının yerine herhangi bir harf ya da sayı konabilir.



Şekil 2-1 Kuvvetli bir devre



Şekil 2-2 Döneme kopması

Devre kütüğünde elemanı tanımlamak için elemanın adına devreye nasıl bağlandığını ve değerini de eklemek gerekir. PSpice, gerilim ve akımlar için temel birimleri (volt ve amper) kullandığı gibi eleman değerleri için de yine temel elektriksel birimleri kullanır(ohm, farad, henry). Aşağıda bazı eleman örnekleri verilmiştir:

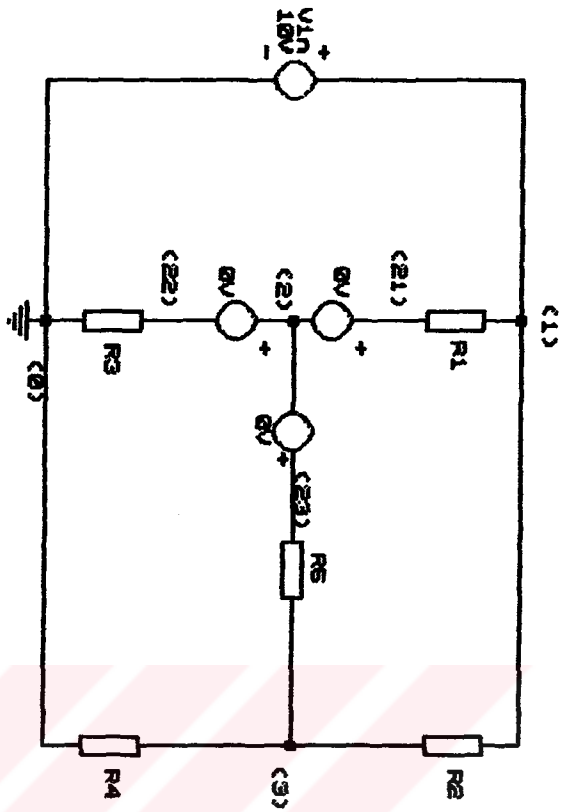
R12 4 3 10K	10kiloohm'luk direnç
C1 3 0 2.2u	2.2mikrofarad'lık kondansatör
L4 6 7 15m	15milihenry'lik bobin

Bağımsız kaynaklar:

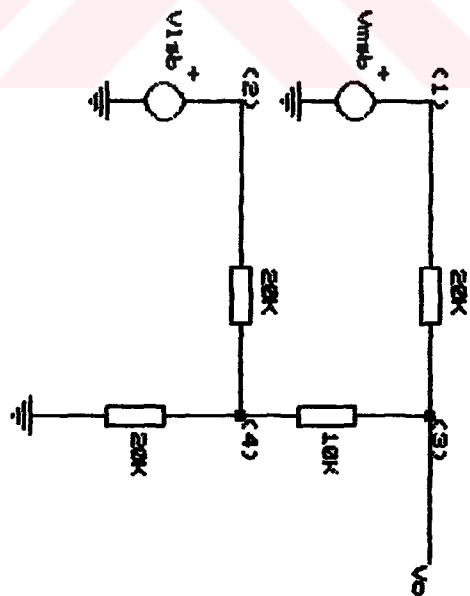
Bağımsız kaynaklar da pasif elemanlarınkine benzer biçimde tanımlanır:

gerilim kaynağı	Vxx
akım kaynağı	Ixx
Vin 3 0 1.2K	1.2kilovolt'luk kaynak
IS 0 3 100m	100miliamper'lik kaynak

Şekil 2-2 ve şekil 2-3 'te verilmiş olan devreler incelenecek olursa Kirchhoff'un yasalarının bir sağlaması yapılabilir. Şekil 2-2 deki devre için PSpice çalıştırılacak olursa direnç köprüsü üzerindeki herhangi bir çevrimdeki gerilim düşümlerinin toplamının sıfır olduğu görülebilir. Şekil 2-3 deki gibi devreye sıfır voltluk gerilim kaynakları ekleyerek devredeki akımları ölçebiliriz. PSpice'ı bu devre için çalıştırarak V1, V3, ve V5'in akımlarını toplayacak olursak sonucun Kirchhoff yasasına uygun olarak sıfır olacağını görebiliriz.



Sekil 2-8 0 volt keuhaklar isonon dlnone kopruu



Sekil 3-1 D/A devirici devresi

PSpice'daki kondansatörler ideal olduğu için, dc devrelerde aşağıdaki örnekteki gibi bir devre parçasında (1) düğümü kondansatörlerle yalıtılmış olur:

C1 1 0 1pF

C2 1 2 1pF

V1 2 0 3volt

Bu tür yalıtılmış düğümler PSpice tarafından tespit edilerek " No DC path to node 1 " şeklinde bir hata mesajı gönderilir. Yine PSpice kullanılırken iki bobini paralel bağlamak sakıncalıdır. Çünkü paralel bağlı iki bobin paralel bağlı iki gerilim kaynağı dolayısıyla da bir gerilim çevrimi oluşturur. Her bir bobine bu çevrimi kırarak akım sınırlayacak şekilde seri birer direnç bağlanabilir. Bu dirençlerin değeri de .001ohm gibi hem simülasyonu etkilemeyecek hem de sargı direnci yerine geçebilecek bir değerde seçilebilir.

3.BÖLÜM DC DUYARLILIK

Simülatörler genellikle bir tasarımı test etmek veya geliştirmek için kullanılırlar. Test etmekle de tasarımın istenen özellikleri taşıyıp taşımayacağı kontrol edilir. Oysa tasarımı geliştirmek tasarımın daha kesin belirlenmiş özelliklere uygun olup olmadığını belirlemek veya üretim maliyetini düşürmek anlamına gelebilir.DC duyarlılık hesapları devre elemanlarının DC çalışma noktasını etkileyişleri bakımından bir fikir verir. Elemanların değerlerindeki değişmelerin veya kaymaların devre üzerinde yapacağı etkiyi ortaya çıkarır. Böylece belki de düşük maliyetli, değerleri fazla değişen veya kayan elemanların kullanılabileceğini de ispatlayabilir.

3.1. .SENS Komutu

.SENS komutu hangi DC çıkışların gözönüne alınacağını

belirler. Devre için DC çalışma noktası hesaplandıktan sonra tüm eleman değerleri için (ve model parametreleri için) her çıkışın duyarlılığı hesaplanır. Komutun genel yazılım biçimi şöyledir:

.SENS < çıkış değeri > ...

Buradaki < çıkış değeri >, .PRINT komutundaki ile aynı biçimdedir.

3.2. DC Duyarlılık Analizi

.SENS deyiminin devre kütüğünde yazılması, DC çalışma noktası hesaplandıktan sonra DC duyarlılık hesaplarının da yapılmasına sebep olur. DC duyarlılık analizi sonuçlarını almak için başka bir çıkış belirlemek gerekmez.

.SENS deyiminin fonksiyonunu örnek üzerinde görebiliriz. Genelde bu komut aktif elemanlı devrelerin analizinde kullanılmakla beraber burada küçük bir devreyi gözönüne alacağız:

```
*Resistor divider
VIN 1 0 1volt
R1 1 2 3ohm
R2 2 0 1ohm
.SENS V(2)
.END
```

PSpice çalıştırıldıktan sonra çıkış kütüğü şöyle olacaktır:

DC SENSITIVITIES OF OUTPUT V(2)			
ELEMENT	ELEMENT VALUE	ELEMENT SENSITIVITY (VOLTS/UNIT)	NORMALIZED SENSITIVITY (VOLTS/PERCENT)
R1	3.000E+00	-6.250E-02	-1.875E-03
R2	1.000E+00	1.875E-01	1.875E-03
VIN	1.000E+00	2.500E-01	2.500E-03

Yukarıdakine benzer bir tablo .SENS komutundaki herbir < çıkış değeri > için verilecektir. Ayrıca seçilen akımlara ilişkin duyarlılıklar "AMPS/UNIT" ve "AMPS/PERCENT" olarak etiketlenecektir. Yukarıdaki sonuçları değerlendirmek için önce VIN'e ilişkin sonuca bakalım. Buradaki bölücünün kazancı 1/4'tür, bunun anlamı V(2)'deki gerilimin değişimi VIN'deki değişimin 1/4'üdür. Bu da VIN'deki 1V'luk değişim için V(2)'de 0.25volt'luk bir duyarlılıktır(0.25volts/unit). Devrenin tüm elemanları lineerdir, yani VIN'in değerinin iki kat artırılması V2'nin de iki kat artmasına sebep olur. Son sütun, elemanın değerine normalize edilmiş duyarlılığı göstermektedir. Bu değerler, önceki sütunun (volt/unit) eleman değeriyle çarpılıp 100'e bölünmesiyle elde edilmiştir. Yukarıdaki değerlerin doğruluğunu hesap yolu ile şöyle gösterebiliriz:

$V(2) = VIN \cdot R2 / (R1 + R2)$ olduğunu gözönüne alarak

V(2)'nin R2'ye duyarlılığı,

$$dV(2)/dR2 = (d/dR2) \cdot VIN \cdot R2 / (R1 + R2)$$

$$= VIN \cdot ((R1 + R2) - R2) / (R1 + R2)^2 = 3/16$$

V(2)'nin R1'e duyarlılığı ise,

$$dV(2)/dR1 = R2 / (R1 + R2)^2 = 1/16 \text{ bulunur.}$$

3.3 Duyarlılık Analizi ile En Kötü Durum Tasarımı

Duyarlılık analizinin kullanılabileceği alanlardan biri en kötü durumdur ("worst case"). Buna ilişkin bir örnek D/A çevirici devresidir. D/A çevirici devreleri eleman değerlerinin değişimine büyük duyarlılık gösterirler. Bu devreler genel olarak bir referans gerilimin bölümü olan

bir gerilim üretmek için komponent oranlarını kullanırlar. Sayısal sistemler (bilgisayarlar ya da sayısal telefon kanal devreleri) analog işaretleri bu devreler aracılığıyla üretirler. Şekil 3-1 de verilen devre ve devre kütüğü örnek olarak alınabilir. Bu devrede simüle edilen ikili girişe bağlı olarak girişler 1volt veya 0volt olacaktır. Giriş gerilimleri referans gerilimler oldukları gibi ikili girişi de oluştururlar. Bunu referans gerilimle çarpılmış 1 ve 0 sayısal girişleri olarak düşünebiliriz. Direnç oranları sebebiyle bu tip çeviriciye R-2R çevirici de denir.

(3) düğümündeki çıkış gerilimi o anki ikili girişin değerinin ikili kombinasyon sayısına olan oranının referansla çarpılmasıyla elde edilir. 2-bitlik durumda üretilecek oranlar $0/4$, $1/4$, $2/4$, $3/4$ olacaktır.

Tüm giriş durumlarını(ikili kod) simüle edebilmek için bu devre kütüğünü 4 kez işletmek ve herbir simülasyon için Vmsb ve Vesb'nin değerlerinin sırasıyla (0,0), (0,1), (1,0), ve (1,1) olacak şekilde seçmek gerekecektir. V(3)'ün çıkışı bu girişlere bağlı olarak 0, 0.25, 0.5, ve 0.75volt seviyelerinde olacaktır.

Tasarımı komponent değişimlerine göre incelemek istediğimizden analiz sonucunda elde edilen sonuçları yalnızca dirençler açısından gözden geçirmek gerekir. En kötü değişimli tablo, direnç değerinin herbir yüzdesi için 5mV ile 3.tablodur. Bu da bize çıkışın maksimum 10mV oynaması gözönüne alındığında %2'lik toleransa sahip dirençlerin kullanılması gerektiğini göstermektedir (tablo 3-1).

Tablo 3-1 V(3)'nin duyarlılığı

DC SENSITIVITIES OF OUTPUT V(3)

ELEMENT NAME	ELEMENT VALUE	ELEMENT SENSITIVITY (VOLTS/UNIT)	NORMALIZED SENSITIVITY (VOLTS/PERCENT)
R1	2.000E+04	0.000E+00	0.000E+00
R2	2.000E+04	0.000E+00	0.000E+00
R3	1.000E+04	0.000E+00	0.000E+00
R4	2.000E+04	0.000E+00	0.000E+00
Vmsb	0.000E+00	5.000E-01	0.000E+00
Vlsb	0.000E+00	2.500E-01	0.000E+00

R1	2.000E+04	6.250E-06	1.250E-03
R2	2.000E+04	-7.813E-06	-1.563E-03
R3	1.000E+04	-6.250E-06	-6.250E-04
R4	2.000E+04	4.688E-06	9.375E-04
Vmsb	0.000E+00	5.000E-01	0.000E+00
Vlsb	1.000E+00	2.500E-01	2.500E-03

R1	2.000E+04	-1.250E-05	-2.500E-03
R2	2.000E+04	3.125E-06	6.250E-04
R3	1.000E+04	1.250E-05	1.250E-03
R4	2.000E+04	3.125E-06	6.250E-04
Vmsb	1.000E+00	5.000E-01	5.000E-03
Vlsb	0.000E+00	2.500E-01	0.000E+00

R1	2.000E+04	-6.250E-06	-1.250E-03
R2	2.000E+04	-4.688E-06	-9.375E-04
R3	1.000E+04	6.250E-06	6.250E-04
R4	2.000E+04	7.813E-06	1.563E-03
Vmsb	1.000E+00	5.000E-01	5.000E-03
Vlsb	1.000E+00	2.500E-01	2.500E-03

4.BÖLÜM DC TARAMA

Şimdiye kadarki simülasyonlarda akım ve gerilim kaynaklarının sabit değerde olduğu DC çalışma durumu gözönüne alınmıştır. Bu bölümde ise yine DC çalışma durumu için fakat değişen kaynaklı devrelerin sözkonusu olduğu analiz anlatılacaktır. Bu tür bir analiz tek bir simülasyonda bir çok .OP analizinden elde edilebilecek sonuçların alınabilmesini sağlar. Bu yüzden bu tür bir analiz "tarama" ("sweeping") olarak adlandırılabilir.

4.1 Bir Kaynağın Taratılması

DC tarama analizi " .DC " komutu ile kontrol edilir. Bir devreyi kaynağın çeşitli değerleri için taratmaya (sweeping) başladığımızda kaynağın bir değeri için DC çalışma noktası aynen .OP komutunda olduğu gibi hesaplanır, daha sonra kaynağın değeri arttırılarak yeni bir çalışma hesaplanır. Bu arttırma ve analiz etme süreci son kaynak değeri için de analiz yapılana kadar devam eder. Bu nedenle bu analizde kaynak için bir başlangıç değeri, artma ve de bir bitiş değeri vermek gereklidir. Elde edilen sonuçlar birçok .OP analizinin yapılmasıyla elde edilecek sonuçların aynısıdır fakat eğer devre, kaynak değerinin belirli bir aralığı için incelenmek isteniyorsa bu analiz çok daha hızlı olacaktır.

.DC analiz hesaplamaları, eşdeğeri olan .OP analizleri kümesinden daha hızlıdır. Bunun tek sebebi PSpice'in her .OP deyiminde tekrar okuyup hesaplama yapmak zorunda olmayışdır. Bunun da ötesinde başlangıç kaynak değeri için devre çözüldükten sonra kaynağın diğer değeri için bulunacak çözümün de ilk çözüme oldukça yakın olacağı varsayılır. Daha sonra ilk ve ikinci değerler için devrenin hesaplanmasıyla üçüncü değere ait çözüm ilk iki çözümün lineer ekstrapolasyonu ile elde edilir. Bu şekilde önceki iki çözümden ekstrapolasyonla sonraki çözüm tahmin edilir (önceki iki çözümden daha fazlası kullanılmamaktadır, daha yüksek dereceden ekstrapolasyonlar çok fazla zaman almaktadır).

4.2 .DC Komutu

.DC deyimi, DC tarama süresince kullanılacak değerleri tanımlar. Yazılış biçimi şöyledir: .DC < kaynak adı > < başlangıç değeri > < artım > < son değer > < kaynak adı > devre kütüğündeki bağımsız bir gerilim veya akım kaynağıdır. .DC komutu, kaynağı ya da kaynağın devreye nasıl bağlandığını tanımlamaz. Bu komut sadece .DC analiz boyunca kaynağın hangi değerler aldığını ifade eder. Devre kütüğünde daha önce kaynağın belirlenmiş olması gerekir aksi takdirde .DC analiz yapılamaz.

4.3 Çıkışın Bastırılması

Devre çeşitli kaynak değerleri için çözüldüğü için .OP analizinden farklı bir çıkış istenecektir. Bu yeni biçimdeki çıkıştan şu iki özellik istenebilir:

- i) Kaynak değerlerine bağlı olarak hesaplanan sonuçları bir tablo halinde hesaplaması
- ii) Çıkışı minimize etmek için, basılacak sonuçları seçebilme imkanını vermesi.

.PRINT komutu, .DC analiz sonuçlarını ve daha sonraki bölümlerde açıklanacak olan diğer analizlerinin sonuçlarının seçilerek tablo halinde verilmesini sağlar. .PRINT komutu birçok analiz türü için kullanıldığından hangi analize uygulanıp hangi sonuçların basılacağını belirler. .DC tarama analizi için sonuçların basılmasında aşağıdaki yazılış biçimi kullanılır:

.PRINT DC < çıkış değeri >

Herbir çıkış değeri tabloda kendine ait bir sütuna sahip olacaktır. DC taramanın herbir adımında çıkış değeri hesaplanıp bu sütuna ait satıra yerleştirilir. PSpice tarama değerini ilk sütuna yerleştirecektir. Bastırılabilen çıkış değerleri esas olarak düğüm gerilimleri ve eleman akımlarıdır. DC tarama analizi için yazım biçimi aşağıdaki örneklerle kolayca anlaşılabilir:

```
.PRINT DC V(7) ..... 7.düğümdeki gerilimi
.PRINT DC V(6,5) ..... 6. ve 3. düğümler
                        arasındaki gerilimi
.PRINT DC V(R1) ..... R1 (herhangi iki uçlu)
                        üzerindeki gerilimi
                        basar.
```

Eleman (ve kaynak) akımları şu biçimde yazılabilir:

```
.PRINT DC I(R4) ..... R4'ten akan akımı basar.
```

Bir tabloda çeşitli değerler bastırılabilir, gerilim ve akım değerleri karışık olarak yazılabilir,örneğin:

```
.PRINT DC V(3) V(4) I(R2)
```

4.4 Çıkışın Çizdirilmesi

DC tarama analizini kullanan birkaç simülasyondan sonra çıkış tablolarını incelemek zorlaşır. Sonucu grafik halinde almak daha iyi olur. Böyle bir ihtiyaç doğduğu takdirde " .PLOT " komutu kullanılırsa PSpice sonuçları grafiksel olarak verecektir.

.PLOT komutu da .PRINT deyimine benzer; çizimin ait olduğu analiz türü ile çizdirilmek istenen sonuçları belirlemek gerekir. Çıkış değerlerinin biçimi .PRINT komutunda olduğu gibidir. Eğer devre kütüğüne iki tane .PLOT komutu eklenirse iki tane çizim çıkışı alınır. DC tarama (DC sweep) için yazılım şöyledir:

```
.PLOT DC < çıkış değeri > ... I<min aralık>,
                                <max aralık>I
```

.PLOT komutu çıkış ekseninin aralığını belirleme imkanını da tanımaktadır. Eğer bir aralık tanımlanmamışsa PSpice, tüm çıkış değerlerini içeren bir aralığı kendiliğinden hesaplayacaktır.

4.5 Lineer Kontrollü Kaynaklar

Kontrollü kaynaklar PSpice'in (ve diğer SPICE dışında kalan simülatörlerin) en önemli özelliklerinden biridir. Kontrollü kaynaklar yine bir akım ya da gerilim olan çıkışlarını gözönüne aldıkları gerilim ve akımlarla kontrol ederler. Giriş ve çıkış arasındaki dönüşüm çok boyutlu bir polinomdur. Her bir polinomun boyutu (ölçülen giriş sayısı) ve derecesi kullanıcı tarafından belirlenir. Önce lineer kontrollü kaynak durumunu gözönüne alalım.

İki tür giriş ve çıkış (gerilim ya da akım) için dört giriş/çıkış kombinasyonu sözkonusudur:

gerilim kontrollü gerilim kaynağı	(GKGK)
akım kontrollü akım kaynağı	(AKAK)
gerilim kontrollü akım kaynağı	(GKAK)
akım kontrollü gerilim kaynağı	(AKGK)

Matematiksel olarak bu elemanlar aşağıdaki fonksiyonlar olarak düşünülebilirler:

GKGK	$v_o = E \{v_1, v_2, v_3, \dots\}$
AKAK	$i_o = F \{i_1, i_2, i_3, \dots\}$
GKAK	$i_o = G \{v_1, v_2, v_3, \dots\}$
AKGK	$v_o = H \{i_1, i_2, i_3, \dots\}$

Bu kaynakları da pasif elemanlardakine benzer şekilde tanımlayacağız: isim, bağlantı düğümleri, ve (değeri yerine de) dönüşüm polinomu.

Exx : gerilim kontrollu gerilim kaynağı

Fxx : akım kontrollu akım kaynağı

Gxx : gerilim kontrollu akım kaynağı

Hxx : akım kontrollu gerilim kaynağı

En basit haliyle bir gerilim kontrollu gerilim kaynağı şu örnekle verilebilir:

E2 5 7 3 4 10

Bu örnekte kaynak, 5 ve 7 düğümleri arasındadır ve çıkış gerilimi 10 katlık bir kazançla 3 ile 5 düğümleri arasındaki gerilim ile kontrol edilmektedir. Bu durum aşağıdaki eşitlikle ifade edilebilir:

$$v_5 - v_7 = 10(v_3 - v_4)$$

Yazıma açıklık getirmek amacıyla yukarıdaki örnek şöyle de yazılabilirdi:

E2 5 7 (3,4) 10

Aynı biçim gerilim kontrollu akım kaynağı için de kullanılabilir ancak çarpım değerinin boyutu (amper/volt) olacaktır. Bu durumda "kazanç" yerine "iletkenlik" sözkonusudur fakat bir düğüm takımından diğerine bir transfer sözkonusu olduğu için buna geçiş iletkenliği (transconductance) denir.

Gözönüne alınan giriş akım ise yazılım farklıdır. Bu durumda PSpice'a hangi elemanın akımının sözkonusu olduğu verilmelidir. PSpice olayı basitleştirmek için gerilim kaynaklarından (sabit değerli V elemanları) akan akımları gözönüne alır. Düğümleri kontrol etmek yerine akımı kontrol eden V elemanının adı verilir, örneğin:

F4 3 5 V2 5

Bu, çıkış akımı V2'den akan akımın 5 katı olan bir akım kaynağıdır. Yine burada da basit bir kuvvetlendirme kazancı söz konusudur. Eğer eleman bir H elemanı (AKGK) olsaydı akımdan gerilime bir dönüşüm olacaktı. Birimler de volt/amper yani direnç boyutunda olacaktı fakat yine bir düğüm takımından diğerine bir transfersöz konusu olduğundan buna geçiş direnci (transresistance) demek doğru olur. Örneğin $v3 - v5 = I(v5) \cdot 20\text{ohm}$ fonksiyonuna ilişkin bir AKGK komutu şöyle yazılabilir:

H1 3 5 V5 20

PSpice için dirençler, aynı giriş ve çıkış terminallerine sahip gerilim kontrollü akım kaynaklarıdır. Sözgelimi R5 3 2 120 ile G5 3 2 (3,2) 120 aynı anlamı taşır. Buradaki tek fark PSpice'in kontrolu sırasında G-elemanı bir akım kaynağı olduğundan (sonsuz empedanslı) toprağa bir dc yol oluşturmayacaktır.

4.6 Polinomsal Kontrollü Kaynaklar

Polinomsal kontrollü kaynakların (lineer olmayan kaynaklar) PSpice'da tanımlanması lineer kontrollü kaynakların tanımlanmasından farklıdır; öncelikle polinomun boyutu tanımlanır, sonra gözönüne alınan girişler tanımlanmalıdır. Son olarak polinomun katsayıları verilir. Esasında birçok lineer fonksiyonun toplamından oluşan tek boyutlu polinomsal fonksiyonlar aşağıdaki gibi kolayca tanımlanırlar:

(E,F,G veya H) xx <düğüm> <düğüm> POLY(1) <girişler>
<katsayılar>

Tahmin edilebileceği gibi, iki boyutlu (iki kontrol girişli) polinomlarda ise POLY(2) kullanılacaktır. Katsayıların listesi artan kuvvete göre olacaktır yani, $a + bx + cx^2 + dx^3 + \dots$ 'deki a, b, c, ... katsayılarının listesi olacaktır ve sıfır olmayan son katsayıya kadar tüm katsayılar girilecektir. Söz konusu formül $1+2x^3$ ise katsayı listesi 1 0 0 2 olacaktır.

Kontrol girişleri gerilim girişleri için düğüm çiftleri, akım girişleri içinse V elemanı isimleridir. Polinomun boyutu kadar da düğüm çifti veya isim olmalıdır. Şimdilik tek boyutlu polinomlar üzerinde duracağız.

$f_1(x_1) + f_2(x_2)$ şeklinde diğer giriş fonksiyonlarının toplamı olan bir çıkış elde etmek isteniyorsa daha yüksek boyutlu bir POLY() kullanmaya gerek yoktur, sadece çıkışları toplamak yeterlidir. Eğer bu çıkışlar gerilim çıkışları ise kontrollü kaynaklar seri olarak gözönüne alınırlar. Böylece seri gerilim, tek tek gerilimlerin toplamı olur. Benzer durum çıkışların akım olmasında da geçerlidir ancak bu durumda birbirlerine paralel oldukları düşünülecektir. Bu şekilde herbir fonksiyonun doğruluğu diğer fonksiyonlarla birleştirilmeksizin kolayca kontrol edilir.

4.7 Grafik Çıkış

PSpice'da sonuçları grafiksel olarak görme imkanı veren ve "probe" olarak adlandırılan bir işlemci mevcuttur. Bu işlemciyi çalıştırmak için devre kütüğünde .PROBE komutu yazılarak PSpice'in "probe" için bir data kütüğü oluşturması sağlanır.

.PROBE komutu .PRINT ve .PLOT komutlarının benzeridir. .PROBE ile simülasyon sonucunda grafik çıkış olarak alınacak düğüm gerilimleri ile eleman akımlarını seçebiliriz. Fakat devre kütüğüne sadece .PROBE komutu yazılacak olursa (yani belirli çıkışlar seçilmemişse) PSpice tüm düğüm gerilimleri ile eleman akımlarını data kütüğünde saklar. Daha sonra simülasyon sonuçlarına bakılmak istendiğinde herhangi bir dalga şekli seçilebilir. Yazım biçimi şöyledir:

.PROBE [çıkış değeri]

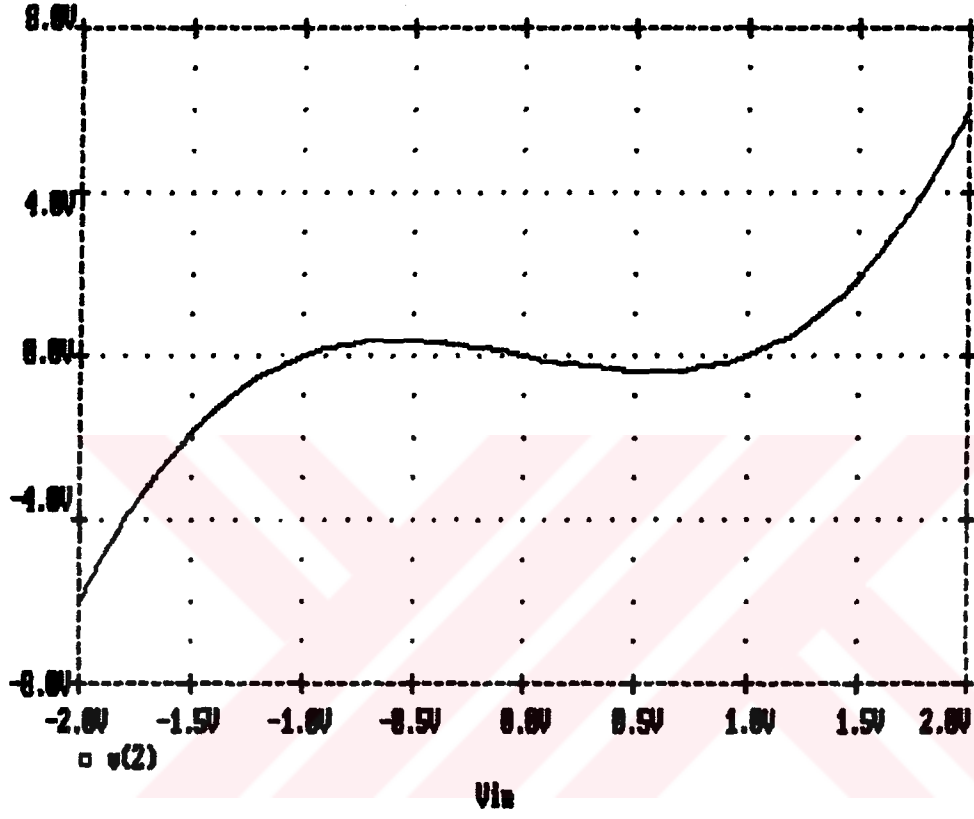
Tüm gerilim ve akım değerleri saklanmak isteniyorsa [çıkış değeri] tanımlanmaz. Probe'un kullanımı için PSpice tarafından oluşturulacak kütüğün adı PROBE.DAT 'tır. Bu kütük, Probe'a mümkün olan tüm analiz, gerilim, akım ve bağımsız değişkenleri (zaman, frekans, vs.) verir. Çıkış datası da yine bu kütük içerisinde. Herhangi bir devre PROBE.DAT ile bir diskette saklanacak olursa daha sonra sonuçları tekrar tekrar inceleyebilmek bakımından faydalı olur.

DC tarama ve kontrollü kaynakların PSpice'da kullanımı şu örnekle açıklanabilir:

Önce -2'den 2volt'a kadar 0.1volt'luk artımlarla DC taramayapan bir devre kütüğü oluşturulsun sonra da bu kütüğe x^3-x fonksiyonunu gerçekleştiren bir GKGK eklensin. Çıkış ise Probe ile alınsın. Devre kütüğü şöyle olacaktır:

```
* DC Sweep & VCVS
Vin 1 0 0
Rin 1 0 1ohm
Ein 2 0 poly(1) (1,0) 0 -1 0 1
Rout 2 0 1E6
.DC Vin -2 2 .1
.PROBE
.END
```

Bu kütüğün çalıştırılmasından sonra probe aracılığıyla (2,0) düğümüne ilişkin gerilim (yani GKGK'nın çıkışı) istenecek olursa Şekil 4-1 deki Probe çıkışı elde edilir.



Sekil 4-1 Bir fonksiyonun taratılması.

4.8 Çok-Girişli Kontrollü Kaynaklar

İstenen kontrollü kaynaklar çeşitli girişlerin bir fonksiyonu ise katsayıları tanımlamak zorlaşır. Uç-girişli durum için genel form, girişlerin v_1 , v_2 ve v_3 , katsayıların k_0 , k_1 , k_2 , ... olduğu varsayılarak polinomsal olarak yazılabilir:

$$\begin{array}{ll}
 \text{sabit terim} & k_0 \\
 \text{lineer terimler} & k_1 v_1 + k_2 v_2 + k_3 v_3 \\
 \text{üslü terimler} & k_4 v_1^2 + k_5 v_1 v_2 + k_6 v_1 v_3 + \\
 & k_7 v_2^2 + k_8 v_2 v_3 + \\
 & k_{10} v_1^3 + k_{11} v_1^2 v_2 + k_{12} v_1^2 v_3 + \\
 & k_{13} v_1 v_2^2 + k_{14} v_1 v_2 v_3 + \\
 & k_{15} v_3^3 + \dots
 \end{array}$$

Pekçok giriş sözkonusu olduğunda bu tür polinomlar için hata yapma olasılığı artacaktır. Genel durumun en basit kullanımı birçok giriş geriliminin toplamıdır. Bir 4-girişli gerilim toplayıcının biçimi

Eout 7 0 poly(4) (1,0) (2,0) (3,0) (4,0) 0 1 1 1 1
 olacaktır. Düğüm çiftlerini parantez içine almak polinomsal biçimin okunmasını kolaylaştırır. Diğer çok rastlanan bir durum da iki girişli kontrollü kaynaktır. İki gerilimin çarpılması durumu için yukarıdaki yazım biçimi ile gerilim çarpımı şöyle ifade edilebilir:

$$E2\ 3\ 4\ \text{poly}(2)\ (7,8)\ (5,6)\ 0\ 0\ 0\ 0\ 1$$

Burada 3 ile 4 düğümleri arasındaki çıkış gerilimi, 7 ile 8 ve 5 ile 6 düğümleri arasındaki giriş gerilimlerinin bir fonksiyonudur

$$(0 + 0.v_1 + 0.v_2 + 0.v_1^2 + 1.v_1 v_2 + 0.v_2^2 + \dots).$$

4.9 Fonksiyon Modülleri

Kontrollü kaynakları kullanarak çeşitli modüller fonksiyon blokları oluşturmak mümkündür. Zaten buraya kadar kontrollü kaynak komutu ile gerilim çarpma fonksiyonu (voltage multiplier) verilmişti:

```
Ename <+çıkış düğümü> <-çıkış düğümü> poly(2)
+ <+A düğümü> <-A düğümü> <+B düğümü> <-B düğümü>
+ 0 0 0 0 1
```

Bu komut A ve B düğüm çiftlerindeki gerilimleri çarpacaktır. A ve B aynı düğüm çiftleri olarak verilirse çıkış, girişin karesi olacaktır. Bu ise çarpma işleminin basit bir kullanımıdır. Eğer çarpma elemanı bir geri besleme çevrimine eklenirse yeni kullanım biçimleri geliştirmek mümkün olur. Geri besleme teorisine göre şekil 4-2 ' deki devrenin transfer fonksiyonu üç temel bölümden oluşur:

- i) ideal bir ileri yol kuvvetlendiricisi
- ii) geri besleme yolu
- iii) hata işaretini üreten bir fark bloğu

$$[çıkış] = [giriş] \cdot \frac{A}{1 + A.K}$$

$$[kazanç] = \frac{[çıkış]}{[giriş]} = \frac{A}{1 + A.K}$$

İleri kuvvetlendirme kazancı büyük olduğu için

$[kazanç] \approx 1/K$ 'dır.

SPICE'da kontrollü kaynak komutu kullanılarak kolayca lineer ve çok büyük kazançlı mükemmel kuvvetlendiriciler oluşturulabilir.

$[çıkış] = [kazanç].[giriş] - [kazanç].[geribesleme]$ biçimindeki kuvvetlendiriciyi bir fark fonksiyonu ile de göstermek mümkündür. Devrenin tamamı karekök fonksiyonunu gerçekleştirecekse geribesleme bölümünün fonksiyonu

$[kazanç] = [çıkış]/[giriş] = [giriş]^{1/2}/[giriş] = 1/K$ olmalıdır. Yani geribesleme bölümü, daha önce verilmiş bir fonksiyon olan çıkışın karesini alacaktır. Küçük derecede bir hata ile girişin karekökünü alan devre kütüğü şöyledir:

*Karekök Devresi

Vin 1 0 0

Rin 1 0 1E6

Efwd 2 0 poly(2) (1,0) (3,0) 0 1E6 -1E6; hata kuv.

Rfwd 2 0 1E6

Erev 3 0 poly(2) (2,0) (2,0) 0 0 0 0 1; geribesleme

Rrev 3 0 1E6

.DC Vin 0 10 .1

.PROBE

.END

Bu kütükte devre negatif giriş gerilimleri için çalışmayacaktır.

Bu kez de çıkışı iki giriş geriliminin oranı olan bir devreyi gözönüne alalım. Bu durumda

$[kazanç] = [çıkış]/[giriş1]$

$= ([giriş1]/[giriş2])/[giriş1] = 1/[giriş2]$

$= 1/K$ 'dır.

* Bölücü devre

Vtop 1 0 1 ; bölümün üst kısmı

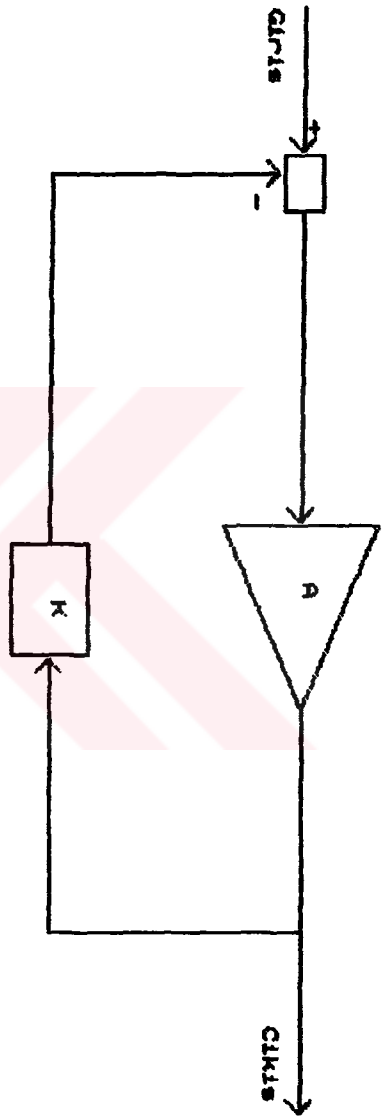
```
Rtop 1 0 1E6
Vbot 2 0 1 ; bölümün alt kısmı
Rbot 2 0 1E6
Efwd 3 0 poly(2) (1,0) (4,0) 0 1E6 -1E6; hata kuv.
Rfwd 3 0 1E6
Erev 4 0 poly(2) (3,0) (2,0) 0 0 0 0 1; geribesleme
Rrev 4 0 1E6
.DC Vbot .1 1 .05
.PROBE
.END
```

4.10 Altdevreler (subcircuits)

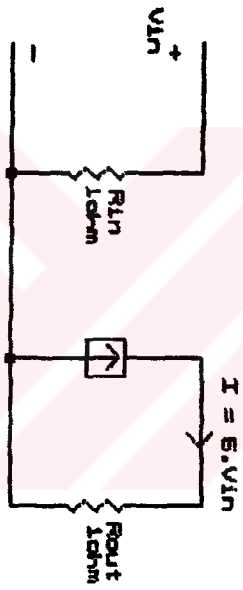
Bu kısma kadar kullanışlı birtakım fonksiyon bloklarının nasıl oluşturulacağı verilmiştir. Ancak bu blokların devrede birçok defa kullanılması gerektiğinde ne yapılacağının da bilinmesi gerekir. Üstelik aynı türden birden çok bloğun farklı düğümler ve isimlerle kullanılması gerekebilir. Bu durumda PSpice'da altdevreler oluşturmak mümkündür. Altdevreler aşağıdaki biçimde tanımlanır:

```
.SUBCKT <tanımlayıcı isim> <düğüm1> <düğüm2> ...
Devre fonksiyonunu tanımlayan elemanlar
.ENDS
```

Burada düğüm listesi dış devreye bağlanabilecek altdevreye ait terminalleri belirler. Altdevredeki düğüm numaraları dış devrede bulunabilecek düğümlerden farklıdır (toprak için kullanılan "0" düğümü değişmez,



Sekil 4-2 Geri besleme devresi



Sekil 5-1 Kazancı G olan devre

genel referanstır). Örnek olarak karekök fonksiyonunu alalım:

```
.SUBCKT SqRoot 1 2 3 4
Efwd 3 4 poly(2) (1,2) (5,0) 0 1E6 -1E6; hata kuv.
Erev 5 0 poly(1) (3,4) 0 0 1; geribesleme
Rrev 5 0 1E6
.ENDS
```

Giriş düğümleri (1 ve 2) ile çıkış düğümleri (3 ve 4) gerçek değildir devrede koyulacakları terminalleri temsil ederler. Böylece fonksiyon bloğu kontrollü kaynak deyimlerine benzer ve herhangi bir devreye sokulabilir.

PSpice bir devre kütüğünde altdevreyi kullandığında bunları isimleri " X " ile başlayan yeni bir eleman türü gibi kabul eder:

```
Xname <düğüm1> <düğüm2> ... <altdevre tanım adı>
```

Altdevre kullanılacağı zaman altdevre tanımındaki terminal düğümlerinin herbiri kullanılmalıdır ve düğümlerin sırası altdevre tanımında kullanılan sırayla aynı olmalıdır. Örneğin şu biçimde düzenlenebilir:

```
* Square-root test circuit
```

```
Vin 1 0 0
```

```
Rin 1 0 1E6
```

```
Xblock 1 0 2 0 SqRoot ;burada altdevre kullanılıyor
```

```
Rout 2 0 1E6
```

```
* Square-root definition
```

```
.SUBCKT SqRoot 1 2 3 4
```

```
Efwd 3 4 poly(2) (1,2) (5,0) 0 1E6 -1E6 ; hata kuv.
```

```
Erev 5 0 poly(1) (3,4) 0 0 1 ; geribesleme
```

```
Rrev 5 0 1E6  
.ENDS  
* end of def.  
.DC Vin 0 10 .1  
.PROBE  
.END
```

Tanımlanacak altdevre başlık satırı ile .END komutu arasında herhangi bir yere yerleştirilebilir.PSpice aracılığı ile tüm bu fonksiyon bloklarını daha sonraki kullanımlar için .LIB <kütük adı> komutu ile araştırılabilecek bir "tool-kit" arşiv kütüğüne (library file) yerleştirmek mümkündür.

5.BÖLÜM TRANSFER FONKSİYONU

Transfer fonksiyonu analizi diğer bir DC çalışma analizidir ve devrenin bazı dış karakteristiklerini belirlemek için kullanılır. Bu analizin çıkışlarına ilişkin değerler şunlardır:

- i) "küçük işaret" DC kazanç (giriş/çıkış transfer oranı)
- ii) DC giriş direnci
- iii) DC çıkış direnci

Bu çıkışların neler ifade ettiği bu bölümde açıklanacaktır.

5.1 Küçük İşaret DC Analiz

Devrenin transfer fonksiyonu "küçük işaret" DC analizi gerektirmektedir. "Büyük" işaretler devrenin normalde karşılaşılabileceği kısa süreli değişimlerdir, örneğin bir stereo kuvvetlendiricinin çıkış dalgalanmaları genelde büyüktür, ama örnek olarak bir radyo alıcısının kuvvetlendirdiği işaret oldukça küçüktür. Bununla beraber "küçük işaret" analizleri sıfıra yakın işaretler halinde devrenin çalışma durumuyla ilgilidir. Küçük işaret analizi (sıfır seviyesine çok yakın) küçük işaretler için olsa da bu, devre tümden kapalı ya da düğüm gerilimleri sıfır volt demek değildir. Bunun anlamı, örneğin devredeki güç kaynağı normal değerinde olmakla beraber devreye küçük bir uyarmanın verilmesidir. Devrenin DC kaynakla beslendiği fakat bir dış

uyarmanın (stimulus) olmadığı durum daha önceki çalışma noktası durumu idi. Küçük işaret DCanalizi ise küçük giriş uyarmalarının devreye etkisini hesaplar; örnek olarak, giriş düğümlerinin kendi çalışma noktalarından (DC bias-point) çok az ayrılmaları durumunda çıkışın ne olacağını belirler.

5.2 Devre Kazancı

Kazanç giriş işaret değişiminin çıkış işaret değişimine oranıdır. Matematiksel olarak küçük işaret DC kazanç DC çalışma noktasında (sıfır frekansa) çıkışın girişe göre türevidir. Örnek olarak dV_{out}/dV_{in} ifadesi gerilim kazancını ifade eder. Başka tür kazançlarla da ilgilenilebilir; dI_{out}/dI_{in} akım kazancıdır. Bununla birlikte sırasıyla geçiş iletkenliği (transconductance) ve geçiş direnci (transresistance) için sözkonusu olan dI_{load}/dV_{in} ve dV_{out}/dI_{in} ifadeleri de değerlendirilebilir.

5.3 Giriş ve Çıkış Direnci

Burada sözkonusu olan giriş ve çıkış direnci Ohm yasası $R=V/I$ 'ye oldukça benzemesine rağmen dinamik ya da küçük işaret giriş ve çıkış dirençleridir. Matematiksel olarak küçük işaret DC direnci, DC çalışma noktasında (ve sıfır frekansta) giriş geriliminin giriş akımına göre türevidir (dV_{in}/dI_{in}).

5.4 .TF Komutu

.TF komutu devrenin gözönüne alınacak giriş ve çıkışlarını belirler (PSpice devrenin nasıl kullanılacağını bilmemektedir). Devrenin DC çalışma noktası hesaplanır hesaplanmaz şu transfer fonksiyonları hesaplanır: Kazanç, giriş direnci, çıkış direnci. Bu komutun kullanılış biçimi şöyledir:

.TF <çıkış değişkeninin adı> <giriş kaynak adı>
Burada <çıkış değişken adı>, .PRINT deyimindeki ile aynı biçimdedir. <giriş kaynak adı> ise bağımsız bir kaynak (V veya I elemanı) olmalıdır.

5.5 Transfer Fonksiyonu Analizi

Devre kütüğünde .TF komutu kullanıldığı takdirde DC çalışma noktası hesaplandıktan sonra transfer fonksiyonu hesapları yapılır. Ayrıca bu analizin sonuçlarını almak için .PRINT gibi deyimler kullanmaya gerek yoktur. .TF analizi genellikle daha karmaşık (kuvvetlendirici devreleri gibi) aktif eleman içeren devrelerde kullanılır. Örnek olarak PSpice şu basit devre için çalıştırılsın:

```
* resistor divider
Vin 1 0 1volt
R1 1 2 3ohm
R2 2 0 1ohm
.TF V(2) Vin
.END
```

PSpice çıkışı aşağıdaki gibi olacaktır:

V(2)/Vin	= 2.500E-01
INPUT RESISTANCE AT Vin	= 4.000E+00
OUTPUT RESISTANCE AT V(2)	= 7.500E-01

Burada giriş ve çıkış değişkenleri sırasıyla bir düğümün gerilimi ve bir gerilim kaynağı olarak belirlendiği için transfer fonksiyonunun kazanç hesabı gerilim kazancı olacaktır. Bu direnç bölücünün kazancı $1/4$ 'tür yani V(2) deki gerilimin değişimi Vin'in değişiminin dörtte biridir. Vin'den görülen giriş direnci 4ohm 'dur. 2.düğünden görülen çıkış direnci $3/4\text{ohm}$ 'dur.

Bu hesaplamaların kontrolüne gelince, kazanç değerinin kontrolü çok basittir; .TF komutu çıkış çalışma noktasının hesabına da sebep olmaktadır. V(2)'nin Vin'e oranının $1/4$ olduğunu görebiliriz; devre sadece lineer elemanlardan oluştuğundan Vin'in değerinin iki kat artırılması V(2)'nin değerinin de ikiye katlanmasına yol açacaktır.

Vin tarafından görülen giriş direncinin kontrolü de oldukça basittir. PSpice'in çıkışı Vin tarafından sağlanan akımı da vermektedir. Vin devredeki tek kaynak olduğundan bu gerilim verdiği akıma bölünerek Vin tarafından görülen direnç bulunur.

Çıkış direncinin kontrolü de yine oldukça kolaydır. Daha önce çıkış direncinin dış etkilerin yol açtığı akımın çıkış geriliminin değişimine oranı olduğu ifade edilmişti.

Bunu devrede gerçeklemek için $I_{out} = 0.1A$ şeklinde bir akım kaynağını devre kütüğüne ekleyip tekrar simüle edilirse çıkış gerilimi düşürülür. Bu durumda daha önce 0.25volt olan $V(2)$ gerilimi şimdi 0.175volt olacaktır.

Buradan çıkış direnci

$$R_{out/V(2)} = (0.25 - 0.175) V / 0.1A = 0.75\Omega$$

2.düğünden bakıldığında V_{in} kaynağı ideal ve sıfır dirençli olduğundan, R_1 ve R_2 dirençleri paraleldir.

$$1/(1/R_1 + 1/R_2) = 1/(1/3 + 1/1) = 0.75\Omega$$

5.6 Lineer Örnek

Şekil 5-1'deki lineer kazançlı devrenin transfer fonksiyonu bilgisi şu devre kütüğü ile alınabilir:

* simple gain-of-5 circuit

Vin 1 0 1volt

Rin 1 0 1ohm

Gout 0 2 1 0 5.0

Rout 2 0 1ohm

.TF V(2) Vin

.END

Buradaki devre giriş ve çıkış dirençlerinin her ikisi de 1ohm olan ideal bir kazanç bloğudur. G_{out} kontrollü kaynağı kazanç değeri pozitif olacak şekilde (yani $V(1)$ 'in değeri artınca $V(2)$ 'nin değeri de artacaktır) 2.düğüme pozitif akım akıtmak üzere bağlanmıştır. Simülasyon sonucu şöyle olacaktır:

```
V(2)/Vin          = 5.000E+00
INPUT RESISTANCE AT Vin  = 1.000E+00
OUTPUT RESISTANCE AT V(2) = 1.000E+00
```

Bunlar da beklenen değerlerdir.

5.7 Lineer Olmayan Örnek

Elektronik devreler gerçekte lineer değildir, bununla beraber transfer fonksiyonu analizi sırasında devre üzerinde lineer hesaplamalar yapılır. Herbiri belirli bir çalışma noktasında geçerli olmak üzere devredeki tüm elemanlar lineer eşdeğerleri ile ifade edilirler.

Lineer olmayan bir eleman içeren örnek aşağıda verilmiştir:

```
* nonlinear gain circuit
Vin 1 0 1volt
Rin 1 0 1ohm
Gout 0 2 poly(1) (1,0) 0 0 1
Rout 2 0 1ohm
.TF V(2) Vin
.END
```

Bu devre önceki lineer örneğe çok benzemektedir. Fakat kazanç elemanının çıkışı 1.düğümdeki gerilimin karesidir ve lineer değildir. Simülatör çalıştırıldıktan sonra aşağıdakine benzer bir çıkış elde edilir:

```
V(2)/Vin          = 2.000E+00
INPUT RESISTANCE AT Vin  = 1.000E+00
OUTPUT RESISTANCE AT V(2) = 1.000E+00
```

Burada hesaplanan kazanç 2 olmasına rağmen giriş ve çıkış 1volt'tur (girişin karesi). Bunun sebebi çalışma noktasında devrenin lineerleştirilmesidir. Kazanç devresinin lineer eğim değeri kazanç fonksiyonunun matematiksel türevidir. Küçük işaret gerilim kazancı dV_{out}/dV_{in} şeklinde tanımlanmıştı, şimdi bu tanımın sonucu görülebilmektedir. V_{in} gerilimini 1.01volt yapılarak devre tekrar simüle edilecek olursa bu defa $V(2)=1.0201$ olarak basılır; yani giriş gerilimindeki küçük oynamalar için devre kazancı

$$\frac{V(2)\text{'deki değişim}}{V_{in}\text{'deki değişim}} = \frac{(1.0201-1)}{(1.01-1)} = 2.01 \text{ olur.}$$

Giriş gerilimindeki küçük değişimler çıkışa iki kat olarak yansımaktadır. PSpice buradaki değerleri oldukça büyük duyarlılıkla basarak karesel fonksiyonun etkisini göstermektedir. Bu son iki simülasyon yardımıyla çıkışmatematikteki Taylor Serisi ile ilişkilendirmek mümkündür. Taylor Serisi fonksiyonların matematiksel olarak lineerleştirilmiş durumudur ve bu seri, fonksiyondaki bir noktanın (çalışma noktası "bias-point") komşuluğunda fonksiyonun değerini hesaplama imkanını sağlar. Eğer $x=a$ civarında $f(x)$ fonksiyonunun sürekli türevleri varsa,

$$f(x) = f(a) + f'(a)(x-a)/1! + f''(a)(x-a)^2/2! + \dots$$

şeklinde seriye açılabilir.

İlk simülasyondan $a=1.0000$ ve $f(a)=1.0000$ 'dır; bunlar çalışma noktasında düğüm gerilimleridir. İkinci simülasyonun sonucunun $x=1.01$ olacağı seri aracılığı ile

bulunabilir.

Orijinal fonksiyon : $f(x) = x^2$

İlk türevi : $f'(x) = 2x$

İkinci türevi : $f''(x) = 2$

$x=1.01$ ve $a=1.00$ için Taylor Serisi hesabı:

$$1.00 + 2.1,00.(1,01-1,00)/1 + 2.(1,01-1,00)^2/2! = 1,0201$$

Bu sonuç ikinci simülasyonda PSpice'in $V(2)$ için verdiği sonuçla aynıdır.

5.8 Küçük İşaret Kazancının Çizdirilmesi

Belli bir DC çalışma aralığında kazancın değişimi Probe grafikleri kullanılarak çizdirilebilir. Küçük aralıklar için herbirine bir .TF analizi uygulamak oldukça karışık olacaktır. Küçük işaret gerilim kazancının tanımı dV_{out}/dV_{in} 'dir. Probe'a girilecek herhangi bir değişken ya da formüle $d()$ fonksiyonu uygulanarak diferansiyeli alınır ($V(2)$ 'nin türevi için $dV(2)$). Probe, farkların bölünmesini kullanarak yaklaşık türev hesabı yapar.

$$(f'(x) = \lim_{h \rightarrow 0} (f(x+h) - f(x)) / h)$$

Bu bölümün başlarındaki gerilimin karesini alan devre kullanılarak DC süpürme ve Probe aracılığı ile belirli bir çalışma aralığı için küçük işaretkazancına kazancına bakılabilir. Devre aşağıdaki gibi verilebilir:

* nonlinear gain circuit

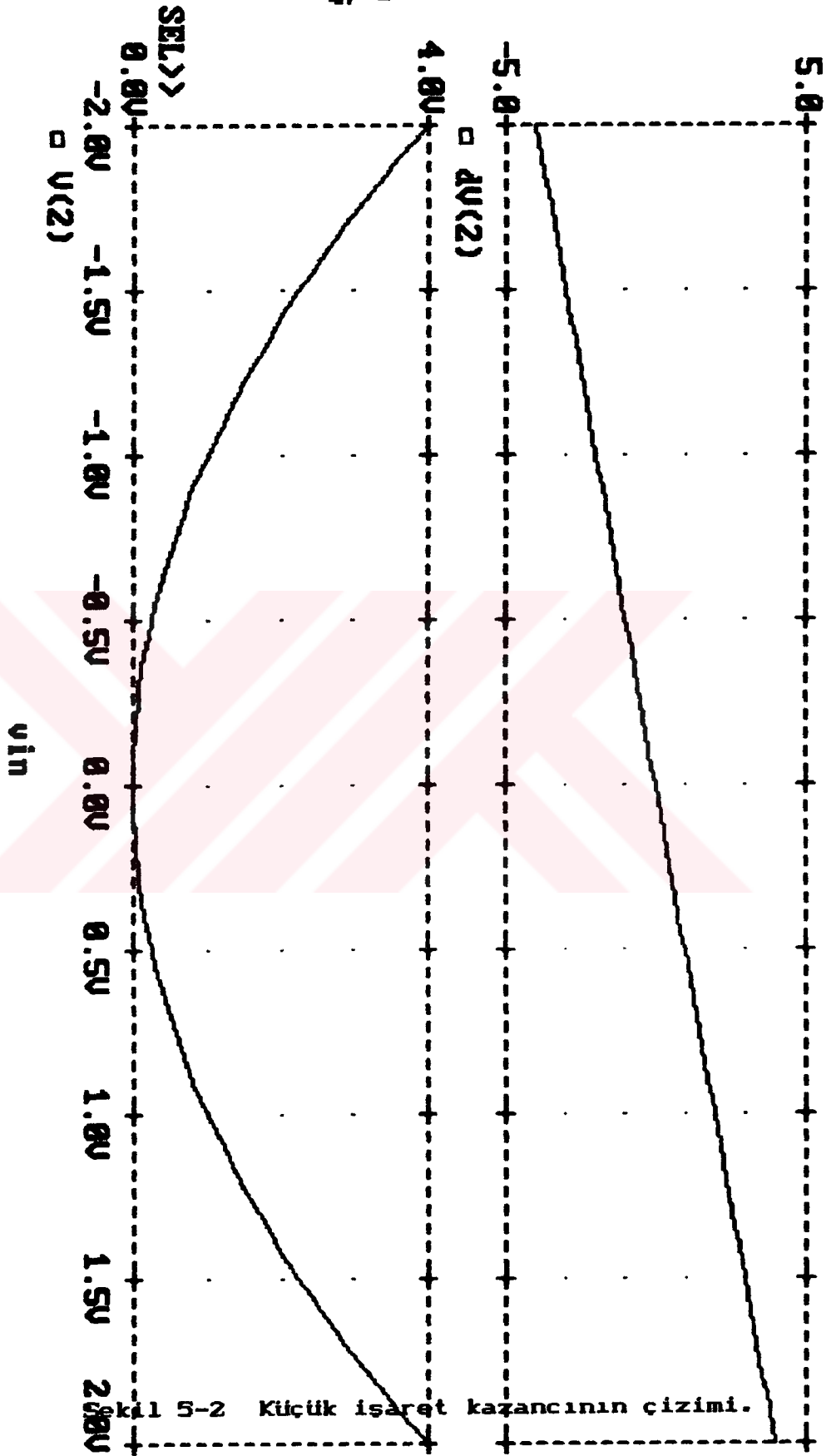
Vin 1 0 1volt

Rin 1 0 1ohm

```
Gout 0 2 poly(1) (1,0) 0 0 1
Rout 2 0 1ohm
.DC Vin -2 2 .05
.PROBE
.END
```

Simülasyon bittikten sonra Probe çalışır ve yukarıda sözü edilen farkların bölümü x-eksenine göre hesaplanır. Örnek olarak, Vin x-ekseni ise burada $dV(2)$ ifadesi $dV(2)/dVin$ 'in kısa yazılışıdır. Şekil 5-2 'de devrenin çıkış gerilimi ve (yaklaşık) küçük işaret kazancı görülmektedir.





Şekil 5-2 Küçük işaret kazancının çizimi.

6.BÖLÜM FREKANS CEVABI

Devre simülatörlerinin en çok kullanıldığı yerlerden birisi filtre ve kontrol devrelerinin frekans cevabı analizidir. Frekans cevabı analizinde belirli bir frekans aralığı süptürülerek tüm AC düğüm gerilimleri ile dal akımlarını hesaplar. Bu analizin çıkışları şunlar olacaktır:

- i) Düğüm gerilimleri ve eleman akımları
 - ii) Bu gerilim ve akımlara ilişkin faz açıları
- (Burada sözkonusu olan "frekans cevabı", küçük işaret frekans cevabıdır ve analiz de giriş işaretlerinin lineer olmayan etkilerinin minimum olduğu kabulüne göre yapılır).

Frekans cevabı analizinin (AC) başlangıcında DC çalışma noktası hesaplanır. PSpice DC çalışma noktasının hesabını .OP analizindeki gibi yapar; daha sonra devrenin lineer eşdeğeri elde edilir (devre lineerleştirilir). Kirchhoff ve Ohm yasaları AC analiz için de uygulanır fakat düğümler arasındaki empedanslar karmaşıktır (yani gerçek ve sanal kısımlardan oluşur).

6.1 Giriş Kaynaklarının Belirlenmesi

Daha önce de ifade edildiği gibi bağımsız akım ve gerilim kaynakları şu biçimde verilir:

<isim> <düğüm> <düğüm> <değer>

Burada <değer>, elemanın türüne bağlı olarak DC gerilim veya akım seviyesidir. <değer> kısmı DC<değer> biçiminde de ifade edilebilirdi. Vin 1 0 0.5 ile Vin 1 0 DC 0.5 ifadelerinin her ikisi de aynı gerilim kaynağını gösterir. Bu kısaltma yalnızca DC değerlerde kullanılır, AC değer durumunda kullanılamaz. Bir giriş kaynağının tam ifadesi

<isim> <düğüm> <düğüm> <DC değer> <AC değer>

şeklindedir. Eğer sadece AC değer sözkonusu ise o zaman DC değer sıfır olur. Benzer şekilde AC değer yoksa sıfır olarak alınabilir. Örnek olarak Vin 1 0 DC 0.0 AC 0.0 0.0 ifadesinin kısa hali Vin 1 0 'dır. Hem DC hem de AC değere sahip bağımsız kaynaklar durumunda (yani AC işaret bir DC seviyenin üzerine binmiş ise) her ikisinin de değeri belirtilir. AC değer kısmı da

AC <genlik değeri> <faz değeri>

şeklindedir. Şayet faz sıfır ise faz değerini belirtme zorunluluğu yoktur. <genlik değeri>, AC işaretin tepe genliğidir. Faz değeri değişik genlik ve fazlardaki çoklu giriş kaynakları için gereklidir. Devre PSpice tarafından bu analiz için önceden lineerleştirilmiş olduğu için devrenin diğer kısımlarının seviyeleri girişe orantılı olacaktır. Bu sebeple hesaplanacak tüm seviyelerin kazancı göstermesi için giriş genliği birim değerde seçilebilir.

6.2 .AC Komutu

.AC komutu, frekans cevabı analizi sırasında kullanılacak frekans değerlerini belirler ve tüm bağımsız AC kaynakların bu frekanslarda analizini sağlar.

Frekans tarama, lineer ve logaritmik olmak üzere iki şekilde olabilir ve devre kütüğünde yazılışları benzerdir:

.AC LIN <nokta sayısı> <ilk değer> <son değer> ifadesi lineer bir frekans taramayı gösterir.

.AC OCT <nokta sayısı> <ilk değer> <son değer> ifadesi frekansın iki kat arttığı(octave) taramayı gösterir.

.AC DEC <nokta sayısı> <ilk değer> <son değer> ise frekansın her seferinde on kat(decade) arttığı bir frekans taramayı gösterir.

6.3 Çıkışın Bastırılması ve Çizdirilmesi

AC analiz çıkışı da tıpkı DC analizde olduğu gibi .PRINT veya .PLOT komutları tarafından üretilebilir. Her iki durum için de çıkış, hesaplamaların yapıldığı frekans tarafından organize edilir; ifade biçimleri,

.PRINT AC <çıkış değeri>

ve

.PLOT AC <çıkış değeri>

şeklindedir.

Herbir <çıkış değeri> .PRINT komutu tarafından çıkışta bir sütun olarak tablo şeklinde ya da .PLOT ile çıkışta eğri olarak verilir. Düğüm gerilimleri ve eleman akımları " V " veya " I "ye eklenen son ekler aracılığı ile genlik, faz, gerçek ve sanal olarak belirlenebilir. Hiçbir ek yoksa sadece genlik olarak algılanacaktır.

Sözkonusu sonekler şunlar olabilir:

M	genlik
DB	desibel olarak genlik; $20\log()$
P	faz
G	grup gecikmesi(SPICE'da yoktur)
R	gerçek kısım
I	sanal kısım

Örnekler:

.PRINT AC V(1)	1.düğüm geriliminin genliğini,
.PRINT AC Vp(3)	3.düğüm geriliminin fazını,
.PRINT AC IR(R1)	R1'den akan akımın gerçek kısmını basar.

Bir tek tabloda çeşitli akım ve gerilimleri karışık bir biçimde bastırmak da mümkündür. Örnek olarak aşağıdaki ifade verilebilir:

.PRINT AC V(3) VP(5) II(R2)

.PRINT ile belirlenen sütunlardan önce gelen ilk sütunda PSpice tarafından analiz frekansı verilecektir.

6.4 Bode Grafikleri

AC analizde Probe'un kullanımı da önceki analizlerde olduğu gibi .PROBE komutunun devre kütüğüne eklenmesiyle olur.

Simülatörden ne tür sonuçlar alınabileceğini görmek için şekil 6-1'de verilen küçük bir filtre devresini kullanmak yararlı olacaktır. Bu devre çift kutuplu bir alt geçiren LC filtresidir. Tek simülasyonda giriş direncinin çeşitli değerleri için devrenin cevabını belirleyebilmek için giriş direnci çeşitli değerlere ayrılmıştır. AC kaynağın giriş seviyesi 1volt seçilmiştir. Frekans cevabı analizi bir küçük işaret analizi olduğu için bu çıkış cevabının giriş cevabına oranına bakmak kolaylaşır. Giriş 1 olduğu için ayrıca oranı hesaplamaya gerek kalmaz, çıkış değeri oranın kendisini verir.

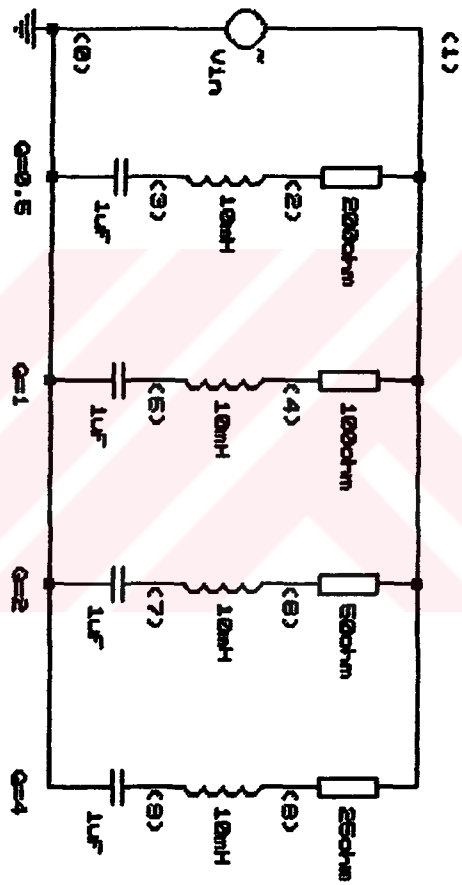
Devre değerleri,herbir devre bölümünün Q kalite faktörü farklı ve rezonans frekansı duyma aralığında olacak şekilde seçilmiştir. Şekil 6-2'de gösterilen eğrilerde

- $V_m(3)$, $Q = 1/2$ için genlik cevabı,
- $V_m(5)$, $Q = 1$ için genlik cevabı,
- $V_m(7)$, $Q = 2$ için genlik cevabı,
- $V_m(9)$, $Q = 4$ için genlik cevabıdır.

Q'nun farklı değerleri için filtrenin faz cevabını görmek için fazlar da çizdirilebilir :

- $vp(3)$, $Q = 1/2$ için faz cevabı,
- $vp(5)$, $Q = 1$ için faz cevabı,
- $vp(7)$, $Q = 2$ için faz cevabı,
- $vp(9)$, $Q = 4$ için faz cevabıdır.

Cevap, çıkışın girişe oranı olduğu için, bu yolla karmaşık bir filtrenin tek tek cevaplarına bakılabilir.

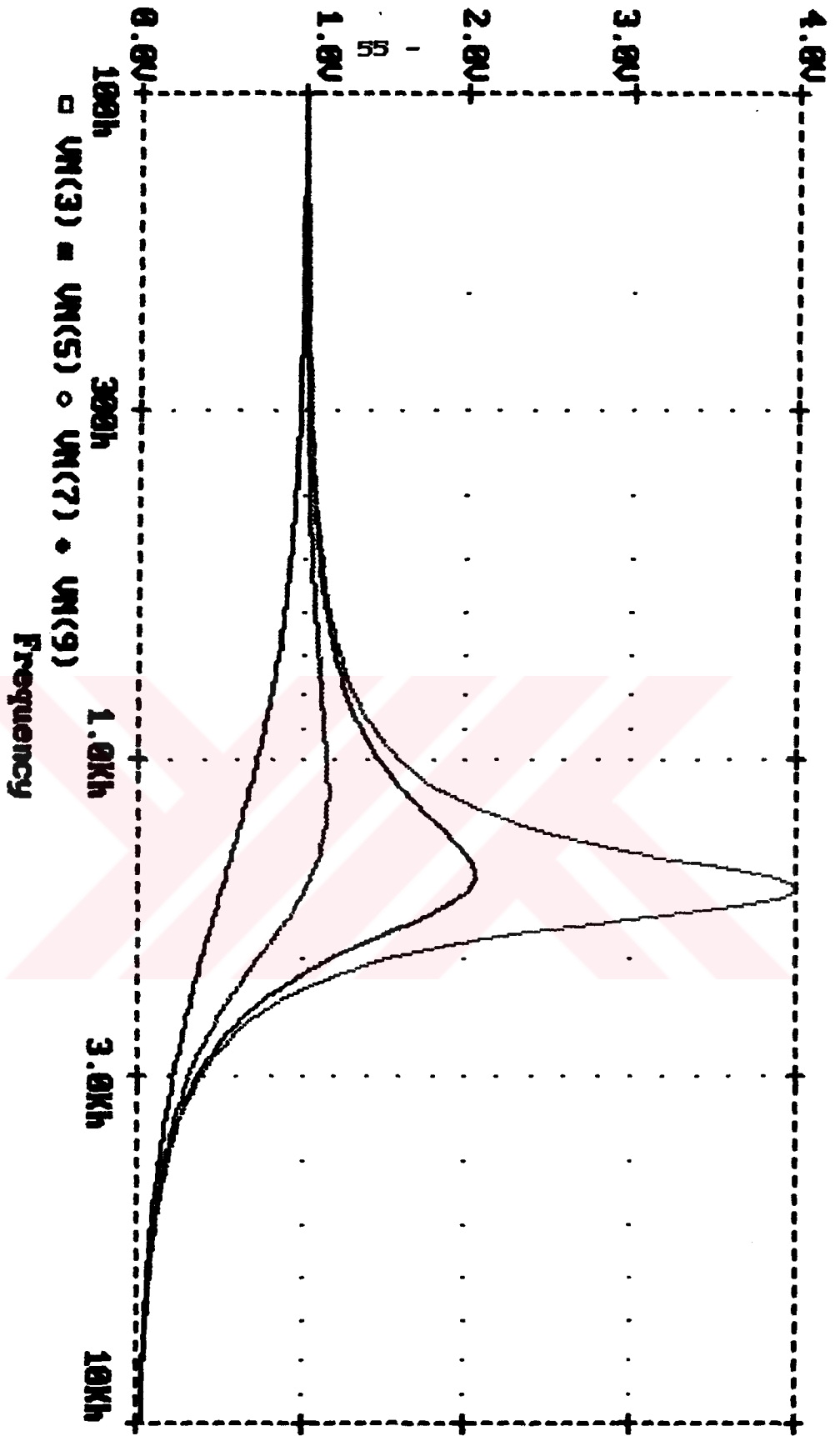


Şekil 8-1 Çift kutuplu LC devresi

Probe, ancak bazı osiloskoplarda bulunabilecek bir fonksiyon olan bu bölme işlemini kendisi yapar. Eğer cevap desibel olarak gösterilecek olursa, giriş seviyesini desibel cinsinden çıkış seviyesinden çıkarmak gerekir. Eğer bir A-bölümünün bir B-bölümünü beslediği iki bölümlü bir filtre söz konusuysa, B-bölümünün cevabı $dB(v(B_o)) - dB(v(A_o))$ 'dır. Benzer bir teknik faz açılarının gösteriminde de geçerlidir. Bu durumda giriş faz açısını çıkış faz açısından çıkarmak yeterlidir. Önceki iki bölümlü filtre örneğinde B-bölümünün faz cevabı $vp(B_o) - vp(A_o)$ 'dır.

6.5 Grup Gecikmesinin Çizdirilmesi

Bir filtre veya işaret işleme devresinin önemli bir karakteristiği, filtreden geçen işaretin biçiminin distorsiyonuyla ilgili olan faz cevabıdır (filtrenin faz cevabı aynı zamanda frekans analizi ile geçici zaman analizi arasında bir geçiş teşkil eder). Eğer işaretin spektrumuna ait herbir frekans bileşeninin faz kayması frekansın lineer bir fonksiyonu ise devre bu işaretin dalga biçimini koruyabilir. Bunun da anlamı devrenin düzgün bir gecikmeye sahip olması, işaretin sadece zamanda kaymakta olup değişime uğramamasıdır. Eğer faz kayması frekansın lineer bir fonksiyonu ise frekansa göre türevi sabit olmalıdır. Bu takdirde, $-d(\text{faz})/d(\text{frekans})$ formülü aynı zamanda devredeki herbir frekans bileşeni için gecikme zamanıdır. Modülasyonlu iletim ortamlarında bu gecikme, modüle edilmiş taşıyıcı zarfındaki bileşenlerin gecikmesidir (zarf gecikmesi).



Sekil 6-2 Genlik cevabının çizimi.

Data iletiminde işaretler darbeler biçiminde olduğundan bu gecikme darbe gruplarının gecikme zamanıdır ve "grup gecikmesi" olarak adlandırılır. Her durumda iletimin kalitesi gecikme zamanındaki değişime bağlıdır.

Probe, faz ve frekans farklarını kullanarak grup gecikmesini hesaplayacaktır. Frekans artımlarının herbiri arasındaki grup gecikmesindeki değişimler hızlı olmadığından bu teknikteki analiz hatası küçük kalacaktır. Farklı Q değerlerinde filtre cevabının görülebilmesi için grup gecikmesi çıkış olarak alınabilir;

vg(3), Q = 1/2 için grup gecikmesi,
vg(5), Q = 1 için grup gecikmesi,
vg(7), Q = 2 için grup gecikmesi,
vg(9), Q = 4 için grup gecikmesidir.

6.6 Karmaşık Değerler

Frekans analizi kullanıldığında hesaplanan tüm gerilim ve akımlar karmaşık (complex) değerlere sahip olacaktır; yani skaler olmayıp gerçek (real) ve sanal (imaginary) bileşenlerden oluşan karmaşık sayılarla ifade edileceklerdir.

PSpice'da Probe işlemcisi de yine karmaşık sayılar matematiğini kullanmaktadır.

6.7 Giriş Empedansının Çizdirilmesi

Giriş empedansı, genelde frekansla değişen önemli bir devre parametresidir. PSpice, giriş empedansını, karmaşık gerilim ve akımlar $\underline{V} = a+ib$ ve $\underline{I} = c+id$ olmak üzere,

$$\begin{aligned}\underline{Z} = \underline{V}/\underline{I} &= (a+ib)/(c+id) = (1/I^2) [(ac+bd) + i(bc-ad)] \\ &= (V/I) \cdot e^{i(\alpha_v - \alpha_i)}\end{aligned}$$

olarak hesaplayacaktır. Bu sonucu kullanarak giriş veya çıkış empedansının büyüklüğünü, fazını, gerçek veya sanal bileşenlerini doğrudan çizdirebiliriz. Önceki LC filtresi için yapılan çıkış cevabı simülasyonunda tüm data elde edilmiş olduğundan giriş empedansı başka bir işleme gerek kalmaksızın çizdirilebilir. Giriş empedansının büyüklüğü Z_i ,

$$Q = 1/2 \text{ için } \sqrt{(1)/i(r1)}$$

$$Q = 1 \text{ için } \sqrt{(1)/i(r2)}$$

$$Q = 2 \text{ için } \sqrt{(1)/i(r3)}$$

$$Q = 4 \text{ için } \sqrt{(1)/i(r4)} \text{ kullanılarak çizdirilir.}$$

Formülde kullanılan $\sqrt{(1)}$ değeri sabit değerdeki giriş geriliminin büyüklüğüdür. Şekil 6-3 'de giriş empedansına ait çizim verilmiştir, burada y-ekseni logaritmiktir. Bu da çıkış gerilimini desibel olarak ifade etmekle (Bode çiziminde olduğu gibi) aynı anlamdadır. Bu çizimde $Q>1$ için giriş empedansının yaptığı ters tepe ile frekansın düşük ve yüksek değerleri için asimptotik yönelimi görülebilmektedir. Z_i giriş empedansının faz açısı da, $\sqrt{(1)}$ giriş geriliminin



5811 6-3 |Zm| - mfcizmi:

faz açısının sıfır olduğu bilindiğine göre,

$$Q = 1/2 \text{ için } \angle z_i = \angle(1) - \angle(r1) = -\angle(r1)$$

$$Q = 1 \text{ için } \angle z_i = -\angle(r2)$$

$$Q = 2 \text{ için } \angle z_i = -\angle(r3)$$

$$Q = 4 \text{ için } \angle z_i = -\angle(r4)$$

ile çizdirilebilir.

Giriş empedansının gerçekte kısmı

$$Q = 1/2 \text{ için } \operatorname{re}(z_i) = \sqrt{1} \angle(r1) / (\angle(r1) \angle(r1))$$

$$Q = 1 \text{ için } \operatorname{re}(z_i) = \sqrt{1} \angle(r2) / (\angle(r2) \angle(r2))$$

$$Q = 2 \text{ için } \operatorname{re}(z_i) = \sqrt{1} \angle(r3) / (\angle(r3) \angle(r3))$$

$$Q = 4 \text{ için } \operatorname{re}(z_i) = \sqrt{1} \angle(r4) / (\angle(r4) \angle(r4))$$

aracılığıyla çizdirilebilir.

AC giriş geriliminin tanımından faz açısının sıfır olduğu bilindiğinden giriş empedansının sanal kısmı da

$$Q = 1/2 \text{ için } \operatorname{im}(z_i) = -\angle(r1) / (\angle(r1) \angle(r1))$$

$$Q = 1 \text{ için } \operatorname{im}(z_i) = -\angle(r2) / (\angle(r2) \angle(r2))$$

$$Q = 2 \text{ için } \operatorname{im}(z_i) = -\angle(r3) / (\angle(r3) \angle(r3))$$

$$Q = 4 \text{ için } \operatorname{im}(z_i) = -\angle(r4) / (\angle(r4) \angle(r4))$$

kullanılarak çizdirilebilir.

6.8 Çıkış Empedansının Çizdirilmesi

Çıkış empedansı da diğer bir önemli devre parametresidir. Aynen giriş empedansında yapıldığı gibi gerilim ve akımlar PSpice tarafından simüle edildikten sonra çıkış empedansı formülleri Probe aracılığıyla elde edilebilir. Hatta bu teknikler kullanılarak devrenin iç empedans seviyeleri de türetilir. Önceki örnekte bir tek simülasyonda çıkış cevabı için gereken herşey

elde edilebilmekte ve giriş empedansının elde edilmesinde değişik yollar kullanılabilmektedir. Çıkış empedansına bakmak için çıkış terminallerinden akım akması gereklidir. LC-filtre devresi için giriş empedans hesaplamalarında çıkışa yük bağlı olmadığı varsayılmıştır. Bu da yükün sonsuz empedansa sahip olduğunu söylemekle eşdeğerdir. Devrenin çıkış empedansı hesabında, devrenin girişinde, girişi sıfır empedansla yükleyen (frekans hesaplamaları için girişi kısadevre eden) bir gerilim kaynağı bağlı olduğu varsayılır. Devre kütüğünde gerekli değişiklikleri yapabilmek için giriş gerilimini sıfır almak gerekir, Vin 1 0 0 ve her bir filtre bölümünün çıkışına da aşağıdaki gibi akım kaynakları bağlanır:

$$I1 \ 0 \ 3 \ AC \ 1$$

$$I2 \ 0 \ 5 \ AC \ 1$$

$$I3 \ 0 \ 7 \ AC \ 1$$

$$I4 \ 0 \ 9 \ AC \ 1$$

Bu eklemelerle simülasyon tekrar çalıştırılır. Gerilim kaynağı içeren bileşenlerin sıfır ya da birim değerde olmaları dışında giriş empedansı için geliştirilen formüller çıkış empedansınıninki ile aynıdır. Çıkış empedans büyüklüğü

$$Q = 1/2 \text{ için } Z_o = \sqrt{3} / i(i1)$$

$$Q = 1 \text{ için } Z_o = \sqrt{5} / i(i2)$$

$$Q = 2 \text{ için } Z_o = \sqrt{7} / i(i3)$$

$$Q = 4 \text{ için } Z_o = \sqrt{9} / i(i4)$$

ile çizdirilebilir. $i(i1)$, $i(i2)$, $i(i3)$ ve $i(i4)$ büyüklükleri formüllerde kullanılabilecek sabit bir değerde seçilen sürücü akımların büyüklüğüdür.

Burada da y-ekseni logaritmik ölçektedir ve çıkış cevabını desibel olarak göstermekle aynıdır. $Q>1$ için çıkış empedansının tepeleri ile frekansın düşük ve yüksek değerlerinde empedansın asimptodik yönelimleri şekilde görülmektedir. Çıkış empedansının faz açısı, AC deyimindeki çıkış akımının faz açısının sıfır olduğu bilindiğine göre,

$$Q = 1/2 \text{ için } \angle z_o = -vp(3)$$

$$Q = 1 \text{ için } \angle z_o = -vp(5)$$

$$Q = 2 \text{ için } \angle z_o = -vp(7)$$

$$Q = 4 \text{ için } \angle z_o = -vp(9)$$

ile çizdirilebilir.

Çıkış empedansının gerçek kısmı ise

$$Q = 1/2 \text{ için } \operatorname{re}(z_o) = vr(3)/i(i1) i(i1)$$

$$Q = 1 \text{ için } \operatorname{re}(z_o) = vr(5)/i(i2) i(i2)$$

$$Q = 2 \text{ için } \operatorname{re}(z_o) = vr(7)/i(i3) i(i3)$$

$$Q = 4 \text{ için } \operatorname{re}(z_o) = vr(9)/i(i4) i(i4)$$

ile çizdirilebilir. Yine burada da sürücü akım kaynağının faz açısının sıfır olduğu yani sürücü akım kaynağının sanal kısmının olmadığı bilinmektedir. Çıkış empedansının sanal kısmı da

$$Q = 1/2 \text{ için } \operatorname{Im}(z_o) = -vi(3)/i(i1) i(i1)$$

$$Q = 1 \text{ için } \operatorname{Im}(z_o) = -vi(5)/i(i2) i(i2)$$

$$Q = 2 \text{ için } \operatorname{Im}(z_o) = -vi(7)/i(i3) i(i3)$$

$$Q = 4 \text{ için } \operatorname{Im}(z_o) = -vi(9)/i(i4) i(i4)$$

ile çizdirilebilir. Yine burada da sürücü akım kaynağının sanal kısmının olmadığı ve gerçek kısmının da birim değerde olduğu bilinmektedir.

7.BÖLÜM GERİBESLEMELİ KONTROL ANALİZİ

Genelde tek analitik yöntem olan Routh yöntemi kullanılarak tasarlanan ilk mekanik sistemlerin aksine geribeslemeli kontrol teorisinin ilk uygulamaları elektriksel sistemler üzerinde olmuştur. Elektriksel ve elektronik sistemlerin geliştirildiği ilk zamanlarda bu sistemlerle ilgili analitik tekniklerin geliştirilmesinde büyük çabalar harcanmıştır. Sonuçta hem elektriksel hem de mekanik sistemlerin frekans cevabı analizinde ve kararlı kontrol sistemlerinin sentezinde çeşitli grafiksel araçlar ortaya çıkmıştır. Bu araçların önemli sonuçları ise geçici durum (time domain) cevabı ve kararlılığın hızlı grafiksel analizlerinin yapılabilmesidir. Ayrıca kapalı çevrim cevabı açık çevrim frekans cevabından elde edilebilmektedir.

Pekçok fiziksel sistem (kontrol teorisinde "plant"), kontrol eşitlikleri için elektriksel analog devreler oluşturmak yoluyla PSpice tarafından analiz edilebilir; gücü akıma, kütleyi kapasiteye vs. dönüştürmek mümkündür. Bundan sonra da sistemin frekans cevabı PSpice'in frekans cevabı analizi yoluyla hesaplanabilir. Benzerlikten yararlanarak analiz tekniğini kullanıp s-domaini sistem eşitliklerini PSpice'da kullanılacak türden elektriksel eşitliklere doğrudan dönüştürmek mümkündür.

kolaylıkla deęiřtirebilme ve geribeslemeyi açıp kapamayı saęlayan ideal fark kuvvetlendiricisi görevi yapan bir E-elemanı (gerilim kontrollu gerilim kaynaęı) kullanılmıřtır.

7.2 Bode Eęrileri

H.W.Bode'nin, kutup ve sıfırlarının tümü s-düzleminin sol yarısında kalan sabit katsayılı lineer sistemlerle (minimum faz sistemleri) ilgili önemli bir teoremi vardır. Bu teoreme göre herhangi bir minimum faz sistemi için frekans cevabının faz açısı kısmı genlik kısmıyla ilgilidir. Böylece genlik cevabından faz cevabı ya da faz cevabından genlik cevabını elde etmek mümkündür.

Bode eęrileri devrenin sinüzoidal uyarımın frekansına karşı genlik ve faz cevabının grafikleridir (küçük işaret analizi veya SPICE'daki frekans cevabı). Bu çizimlerin oluşturulmasındaki kolaylık frekans ekseninin (x-ekseni) logaritmik olmasındandır. Faz açısı Y-ekseni boyunca lineer çizdirilir genlik ise Y-ekseni logaritmik ölçkte olacak şekilde çizdirilir. Bu da genlik ve frekans oranlarının grafikte sabit deplasmanlı olmalarını saęlar.

Bode eęrilerini elde etmedeki kolaylık bu çizimlerin sıkça kullanılmasına ve standartlaşmasına yol açmıřtır. PSpice bu eęrileri .PLOT komutu kullanıldığında ya da daha kolayı Probe ile kendisi oluşturacaktır. Bu devre için PSpice çalıştırıldıktan sonra Probe aracılığı ile Bode çizimleri elde edilir.

Şekil 7-3 'deki çizim sistemin açık çevrim genlik cevabını göstermektedir. Burada sistem cevabının gerçekte bir kazanç bölümü, bir düşük frekanslı iki kutuplu filtre ve bir de yüksek frekanslı iki kutuplu filtrenin sonucu olduğugörülebilmektedir. Bu ayrı ayrı kısımlara ait cevapları şekil 7-4 'de olduğu gibi çizdirmek mümkündür. Yine faz grafikleri şekil 7-5 'deki gibi elde edilebilir ve toplam faz cevabı şekil 7-6' da da görüldüğü gibi herbir bölümün fazlarının toplamıdır. Böylece Bode grafik tekniklerinin neden kullanışlı ve yaygın olduğu bu örnekten de anlaşılmaktadır. Devrenin herbir kısmının cevabına ilişkin grafikler biraraya getirilebilmekte, devrenin cevabı bölüm bölüm incelenebilmekte ya da tüm tasarının cevabı çizdirilebilmektedir.

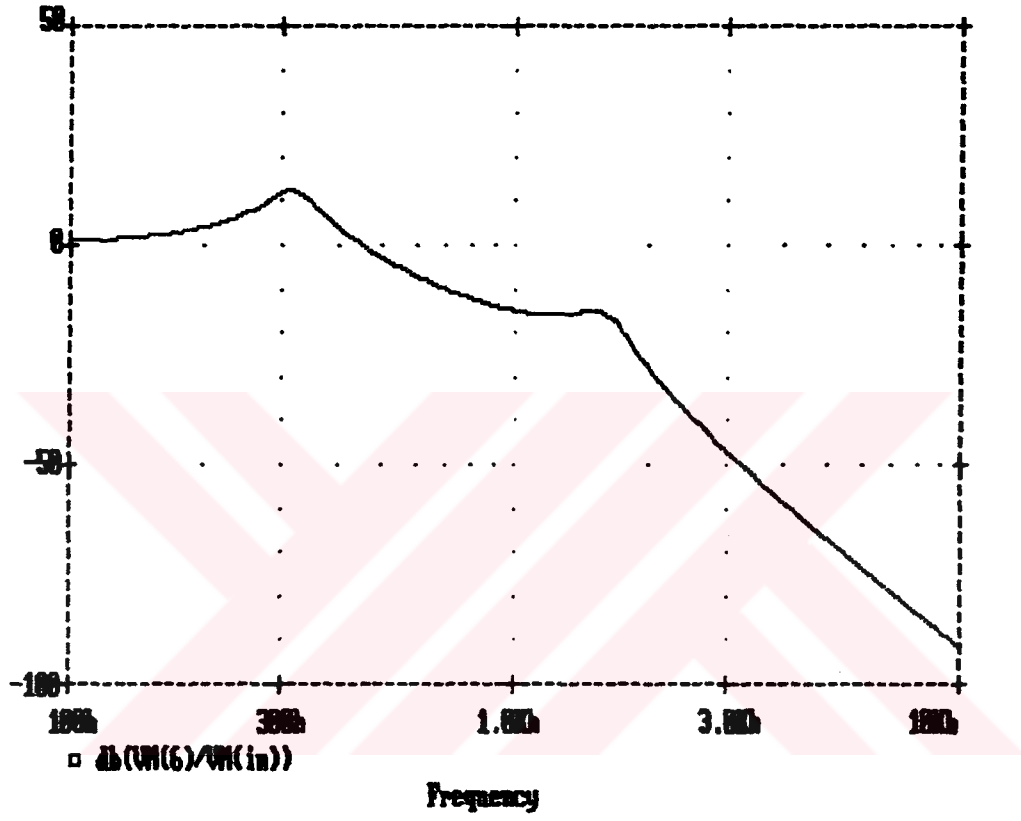
Burada gözönüne alınmayan bir durum da açık çevrim cevabından kapalı çevrim cevabının elde edilişidir. Devredeki fark kuvvetlendiricisine (E-elemanı) ait komutta,

$E_{in} \text{ in } 0 \text{ poly}(2) (1,0) (6,0) 0 2 0$ ifadesi yerine

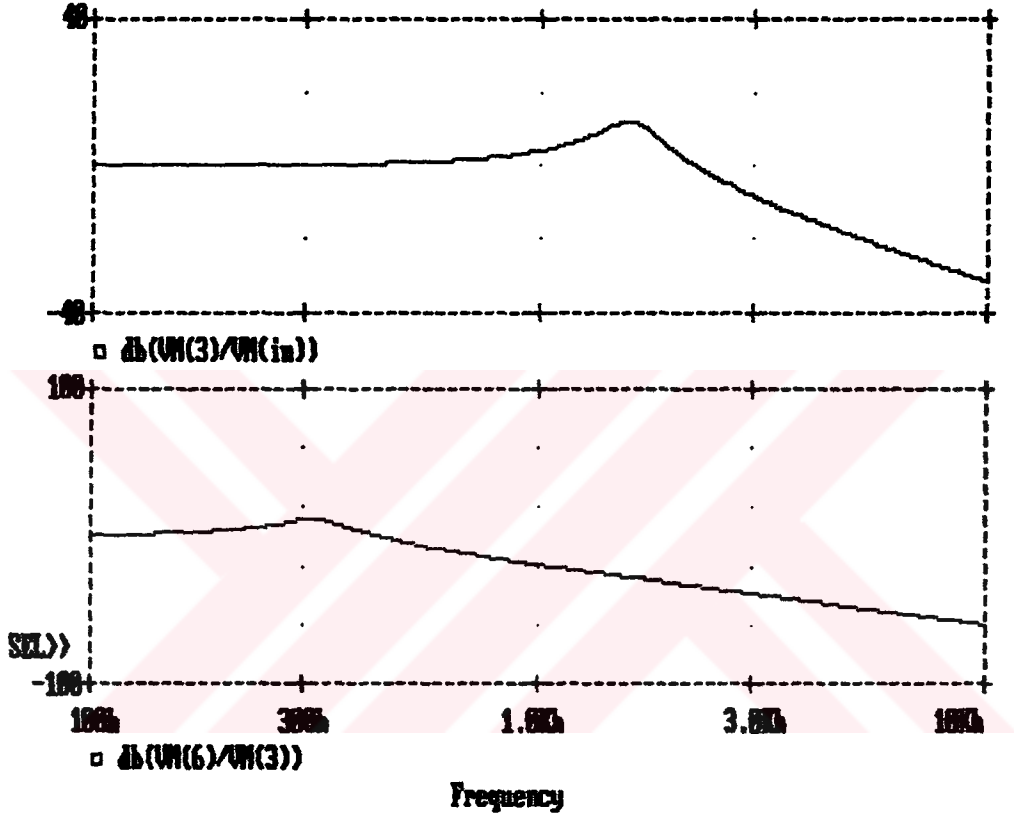
$E_{in} \text{ in } 0 \text{ poly}(2) (1,0) (6,0) 0 2 -2$

ifadesi yazılacak olursa çevrim kapatılmış olur. PSpice çalıştırıldıktan sonra açık çevrim ve kapalı çevrim cevabı şekil 7-7 'de olduğu gibi karşılaştırılabilir. Sistem faz cevabındaki değişme de şekil 7-8 'de görülmektedir.

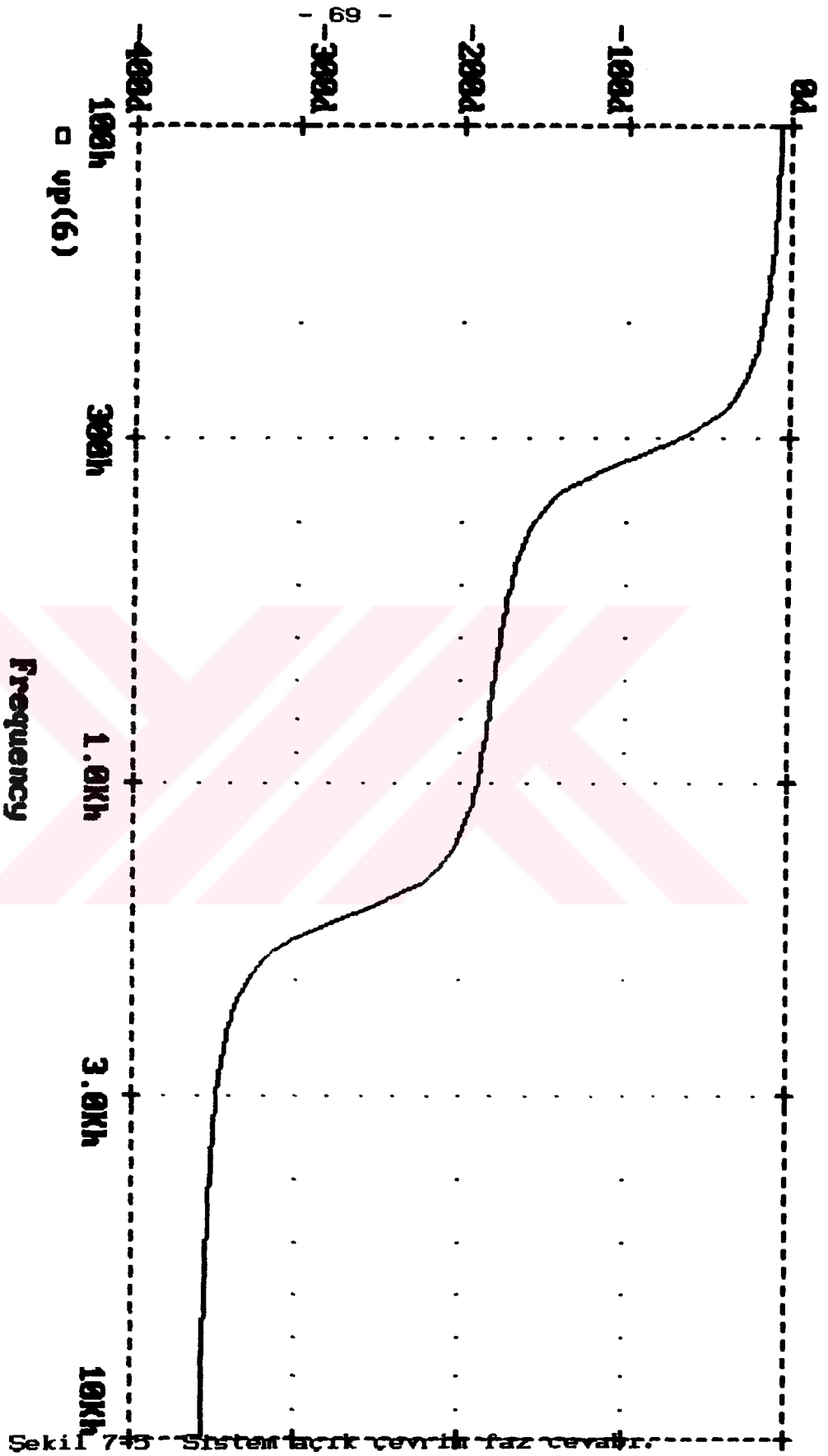
Bölüm 7.3 'de ise çizimin orijininin kaydırılması ile açık çevrim cevabından kapalı çevrim cevabının elde edilmesini sağlayan bir tür çizim açıklanacaktır.



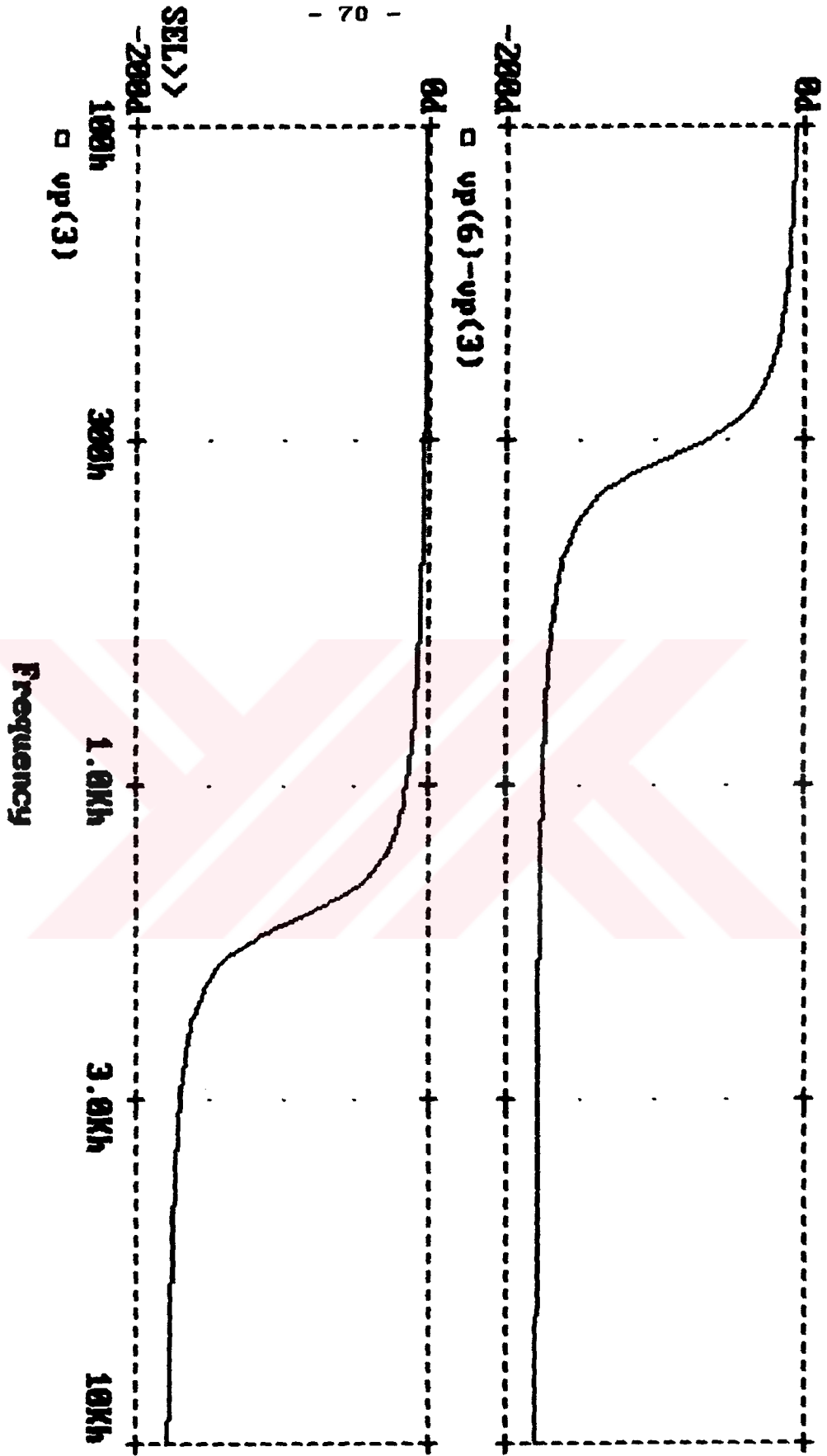
Şekil 7-3 Açık çevrim genlik cevabı (desibel).



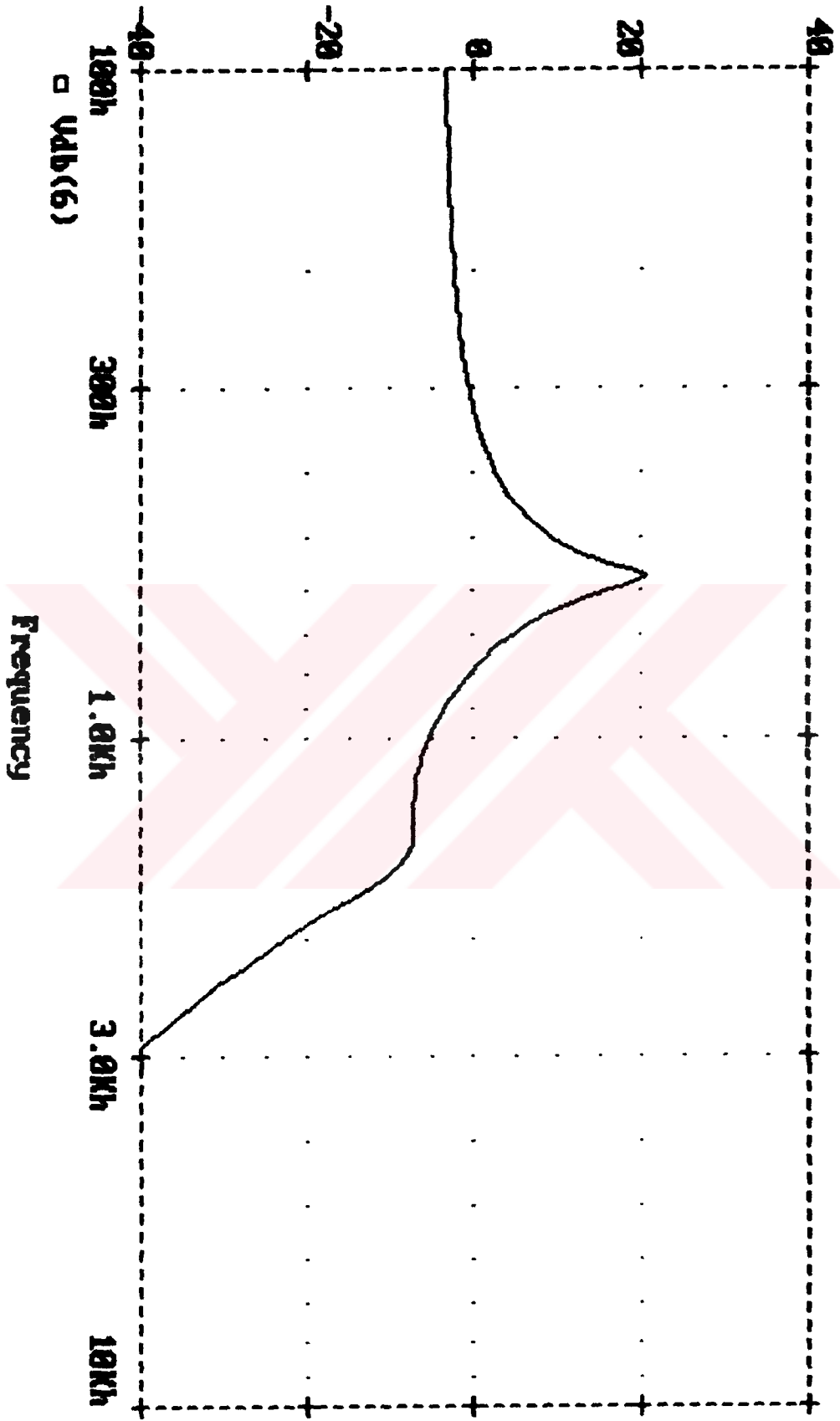
Sekil 7-4 Devrenin herbir bölümünün genlik cevabı (desibel).



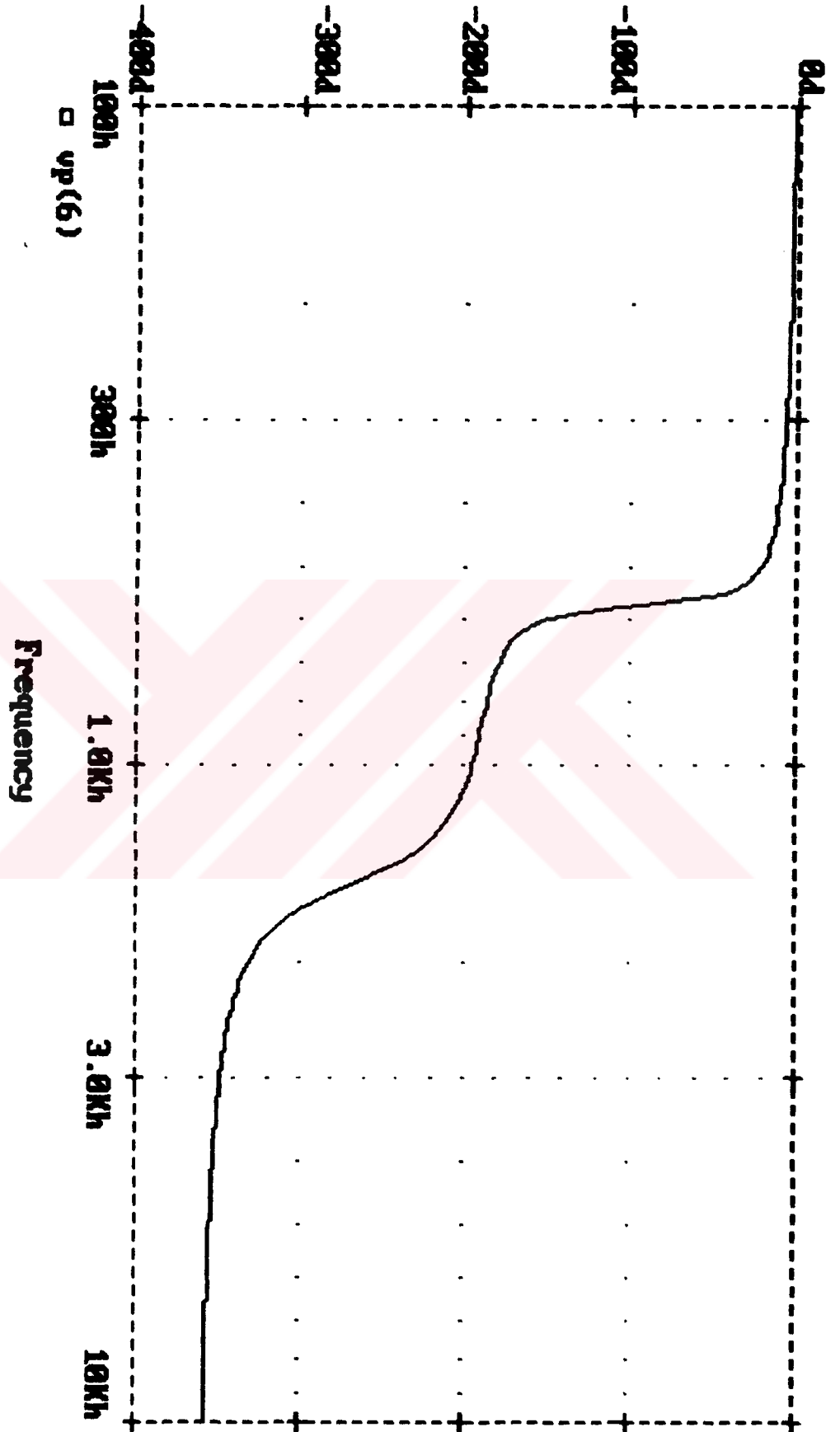
Sekil 7-5 Sistem açırk çevrilir faz cevabı.



Sekil 7-6 Herbir devre bölümünün faz cevabı.



Şekil 7-7 Sistemin kapalı çevrim genlik cevabı.



Şekil 7-8 Sistemin kapalı çevrim faz cevabı.

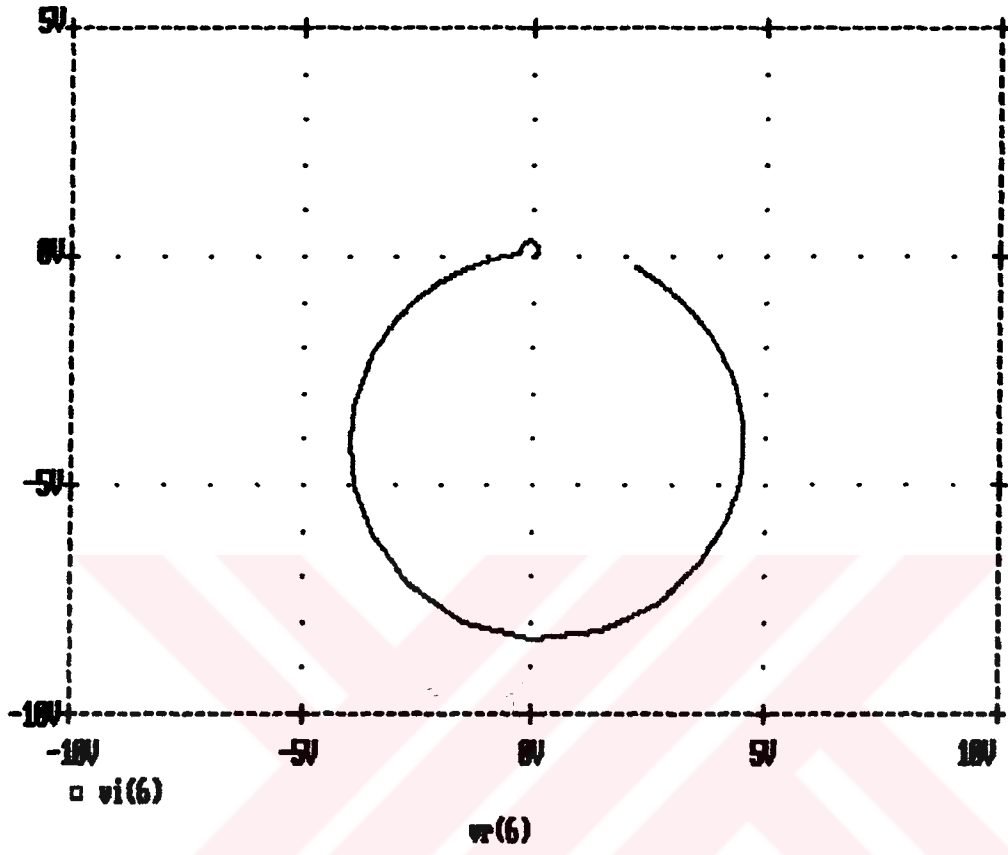
7.3 Kutupsal Grafikler

H.Nyquist tarafından geliştirilen diğer bir teknikte sistem cevabı karakteristikleri kutupsal koordinatlarda çizdirilir. Geri beslemeli sistemlerde sistem kapalı çevrim cevabı,

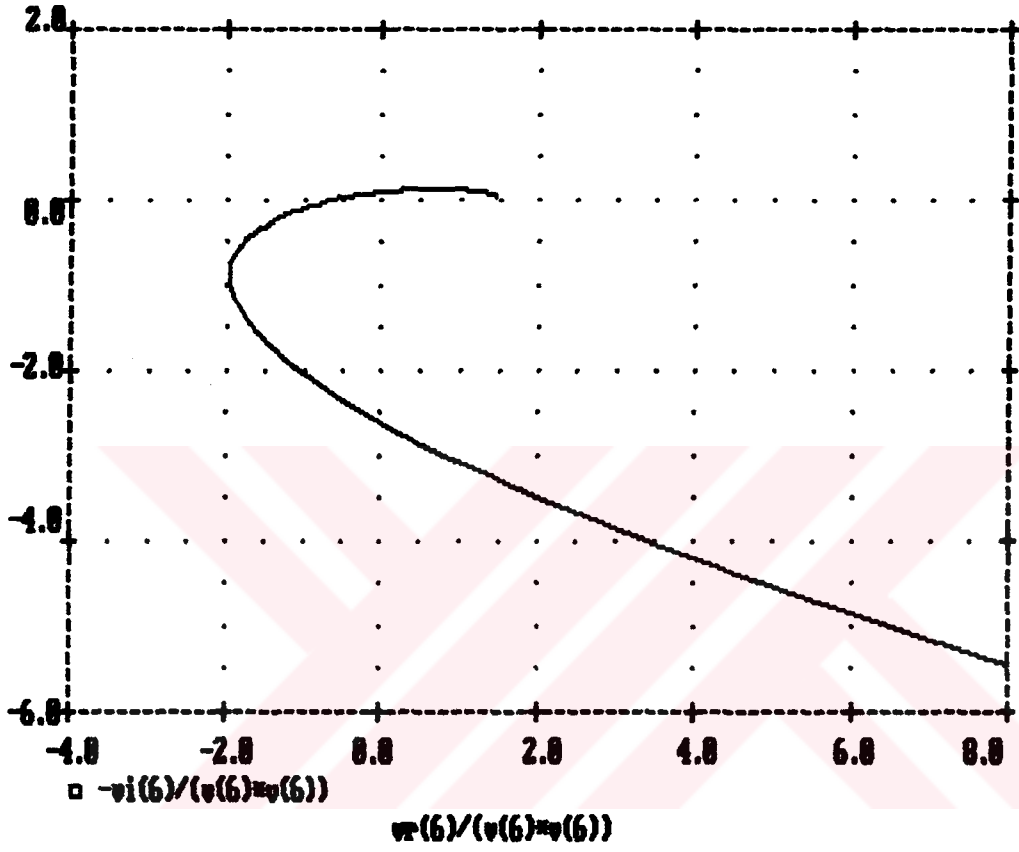
$$Y/X = K.G(s)/(1+K.G(s))$$

ile ifade edilir. Bu cevabın genliği ve fazı kutupsal koordinatlar kullanılarak çizdirilebilir. Bu durumda cevaba ilişkin genlik vektörünün büyüklüğü, faz da vektörün açısıdır. Böyle bir çizimin Probe ile gerçekleştirilmesi oldukça kolaydır çünkü bir vektörün genliği ve fazı, vektörün gerçek ve sanal kısımlarının bir fonksiyonudur. Bu tür bir çizim, daha önce de kullanılan (empedans hesabında) $VR(s)$ ve $VI(s)$ fonksiyonları ile doğrudan gerçekleştirilebilen bir kutupsal çizimdir. Grafiğin x-eksenini vektörün gerçel kısmı olacak şekilde değiştirilip sonra da sanal kısmı çizdirilecek olursa vektörün karesel bileşenleri aracılığıyla kutupsal grafik elde edilir. Bu tür çizimde frekans eksenini yoktur (Şekil 7-9 ve 7-10).

Gerçek beslemeli sistemlerde $K.G(s)=Y/E$ ve sistemin fonksiyonunun tersi de $X/Y = 1/K.G(s)+1 = E/Y+1$ 'dir. Sistem açık çevrim iken $E=X$ olduğundan kapalı çevrim cevabı ters fonksiyon olarak açık çevrim cevabına 1 ekleyerek bulunur. Bu da evrik kutupsal (inverse polar) çizime özgü bir kolaylıktır; evrik transfer fonksiyonları hem açık çevrim hem de kapalı çevrim için aynı biçimdedir, sadece çizimin orijini kaymaktadır.



Sekil 7-9 Sistemin kapalı çevrim cevabının kutupsal biçimde çizilmesi.



Sekil 7-10 Kapalı çevrim cevabının ters kutupsal biçimde çizilmesi.

Bunu önceki örnek devre için şöyle inceleyebiliriz:

Açık çevrim durumu için devre kütüğünü (Ein 'de geri besleme mevcut değilken) kullanarak giriş birim değerinde olduğuna göre çıkışın tersi

$1/A = 1/(a+bi) = a/|A|^2 - ib/|A|^2$ veya $1/Y$ 'nin koordinatları $Re(Y)/|Y|^2$ ile $-Im(Y)/|Y|^2$ olacaktır. Şimdi de kapalı çevrim halinde devre kütüğü kullanılacak olursa Probe ile şekil 7-10 'daki eğri elde edilir.

Diğer bir sistem cevabı çizimi hem faz hem de genliğin aynı grafikte gösterilebildiği Nichols grafikleridir. Önceki örnekte x-ekseni sistemin faz cevabı olacak şekilde düzenlenirse Nichols grafiği elde edilir.

8.BÖLÜM GÜRÜLTÜ ANALİZİ

PSpice devredeki her bir elemanın gürültü katkısını hesaplayıp devredeki çeşitli transfer fonksiyonları aracılığı ile bu gürültüleri bir araya getirebilmektedir. Frekans cevabı analizinde olduğu gibi belli bir frekans aralığında gürültü cevabını elde etmek üzere hesap sonuçlarını bastırmak ya da Probe ile gözlemek mümkündür.

Bu analiz için direnç elemanı gözönüne alınacak olursa bu elemanın oluşturduğu gürültüyü simüle etmek için, PSpice tarafından dirence paralel bir eşdeğer "termal gürültü" akımı üretilir. Tüm frekanslar eşdeğer miktarda bulunduğu için buna beyaz gürültü denmektedir. Teknik olarak termal gürültünün sabit spektral yoğunlukta olduğu söylenebilir. Gelişigüzel dalgalanmaların zaman içinde istatistiksel anlamda değeri sıfırdır dolayısıyla sadece karesel ortalamasının (varyans) bir değeri vardır. Direncin karesel ortalama akım üretici $\bar{i}^2 = 4kT.B/R$ dir. Alternatif olarak $\bar{e}^2 = 4kTRB$ seviyesinde bir kare ortalama gerilim kaynağı eşdeğer ısı gürültüyü temsil edecek şekilde dirence seri olarak bağlanabilir (k : Boltzmann sabiti $=1.38E-23Ws/K$, T :sıcaklık [K], B :band genişliği [Hz], R :direnç [ohm]). İki yöntem de eşdeğer olmakla beraber seri gerilim kaynağı durumunda devreye başka düğüm noktaları da eklemek gerekir. Bu yüzden paralel akım tekniği kullanılır.

Devrenin tamamı gözönüne alındığında herbir gürültü üreticinin katkısı hesaplanır ve uygun transfer fonksiyonu ile devrenin çıkışına kadar yayılır. Devre çıkışında tüm bu katkılar "toplam çıkış gürültüsü" elde edilmek üzere rms olarak toplanır. Ayrıca devrede çıkıştan herhangi bir yere olan transfer fonksiyonu da bilindiğinden, "eşdeğer giriş gürültüsü" de PSpice tarafından hesaplanacaktır. İstenirse herbir elemanın gürültü katkısı da alınabilir.

8.1 .NOISE Komutu

.NOISE komutu PSpice'ı gürültü hesabı yapmak üzere yönlendirerek giriş ve çıkış düğümlerini belirler. Gürültü hesabı belirli bir frekans aralığında gerçekleştirildiği için, hem .NOISE hem de .AC komutları birlikte kullanılır. .AC komutu ile gürültü analizinin yapılacağı frekans aralığı belirlenir. .NOISE komutunun genel yazılım biçimi şöyledir:

.NOISE V(<düğüm> [,<düğüm>]) <kaynak adı>[aralık değeri]

V(<düğüm>[,<düğüm>]) toplam çıkış gürültü gerilimidir; toprağa göre referans alındığında tek bir düğüm olabilir ya da iki düğüm arasındaki gürültü gerilimi olarak bir düğüm çifti olabilir. <kaynak adı> eşdeğer giriş gürültüsü hesaplandığında toplam çıkış gürültüsüne referans alınacak bağımsız kaynağın (V ya da I-elemanı) adıdır. Bu kaynak bir gürültü kaynağı değildir, sadece girişi tanımlamak için (frekans analizindeki giriş gibi) bir referanstır.

[aralık değeri] , (varsa) herbir elemanın gürültü katkısının ayrıntılı olarak alınmasını sağlar. Bu durum her n. frekansta bir gerçekleşir; burada n, aralık değeridir. Bu tekil katkılar çıkış referans alınarak verilir; böylece herbirinin çıkış gürültüsünü nasıl etkileyebildiği anlaşılır.

8.2. Gürültü Analizinin Çıkışının Alınması

Gürültü analizinin çıkışı .PRINT ya da .PLOT komutlarıyla .AC analizde olduğu gibi alınabilir. Her durumda çıkış, hesapların yapıldığı frekansa göre düzenlenir. Komut biçimleri şöyledir:

```
.PRINT NOISE <çıkış değeri> ...  
.PLOT NOISE <çıkış değeri> ...
```

Herbir <çıkış değeri>, .PRINT komutu ile tablonun bir sütununda, .PLOT komutuyla da grafikte bir eğri ile verilir. Yazdırılacak ya da çizdirilecek olan çıkış değer leri aşağıdaki ifadeler yoluyla çeşitli biçimlerde elde edilebilir:

```
ONoise      : belirlenen çıkıştaki toplam gürültü  
INoise      : giriş kaynağına bağlı ONoise  
DB( ONoise) : desibel olarak ONoise  
DB( INoise) : desibel olarak INoise
```

8.3 Grafik Çıkış

Probe, INOISE ve ONOISE değerlerini desibel olarak grafik şeklinde verebilir. Örnek olarak gürültü limitlerinin büyük önem kazandığı bir ses önkuvvetlendirici devresi alınabilir. Kuvvetlendirici bir sistemde gürültünün büyük bir kısmı sistemin ilk bölümünden girer ve etkisini azaltmak mümkün değildir. Böyle bir devre şekil 8-1 'de verilmiş olup devre kütüğü aşağıdadır.

* magnetik pikapbaşı gürültüsü

Vgen 1 0 AC 1

Rgen 1 2 1350

Lgen 2 3 .5

Rin 3 0 47K

E1 4 0 3 0 10

R1 4 5 1

C1 5 0 3.528m

R1A 4 6 212.8m ; kutup @ 2120Hz

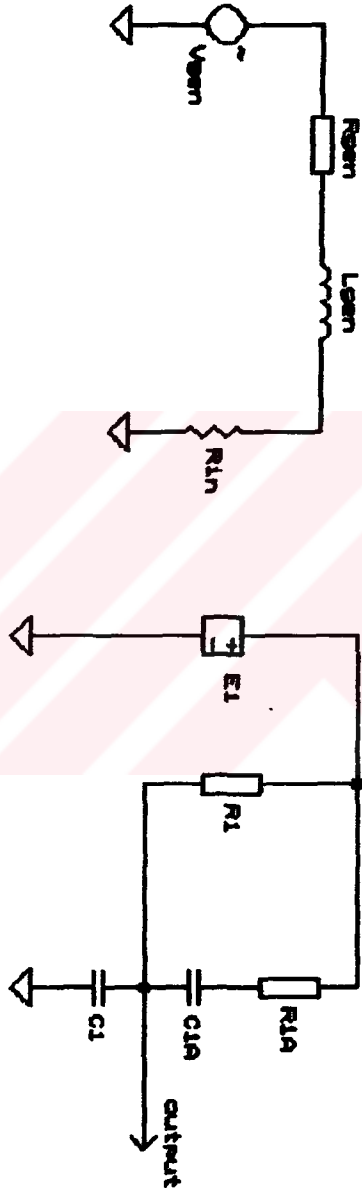
C1A 6 5 352.8u ; sıfır @ 500Hz

.ac dec 100 20 20K ; işitilebilen frekans aralığı

.noise v(5) vgen 100

.probe

.end



Sekil B-1 Serifli ve lineerlik devresi

9.BÖLÜM GEÇİCİ DURUM CEVABI

Geçici durum veya zaman domenı cevapları gibi simülatörlerde sıkça kullanılan bir analizdir. Bu tür analiz zaman geçtikçe devrenin nasıl işleyeceğini simüle etmeye çalışır. Geçici durum analizinde zaman adımlarının küçük seçilmesiyle doğruluk artmakla beraber simülasyonların tamamlanması çok uzun zaman alabilmektedir; adımların büyük seçilmesiyle de doğruluk azalır fakat devre cevabına ilişkin bazı önemli özellikler atlanmış olabilir.

9.1 Simülasyon Zamanı

Düğüm gerilimleri ve dal akımlarındaki yasalarla tanımlanmıştır ve PSpice, bu yasaları devrenin davranışını simüle etmek için kullanır. Geçici durum analizinin (transient analysis) DC tarama ve AC cevap analizinin analizinden tek farkı zaman geçtikçe akım, gerilim ve eleman değerlerinin o anki değerlerinden çok fazla sapmayacağını kabul edilmesidir. Yani örneğin belirli bir anda bir kondansatöre akan akım sonraki anda önceki- ne çok yakın bir değere sahip olacaktır. Böylece simülatör, kondansatör üzerindeki gerilim değişimini büyük bir doğrulukla verebilir. Eğer iki akım miktarı arasındaki değişim büyükse daha küçük adımlara ihtiyaç var demektir. Sonunda eğer adımlar yeterince küçük seçilirse hesaplamalar sürekli zaman cevabına

yaklaşacaktır. Tüm bunlar farklı çalışma karakteristiği bölgelerine sahip aktif elemanların kullanılmasıyla daha da zorlaşacaktır. Diyotlar akımı bir yönde sürekli olarak iletecekler, gerilimdeki küçük değişimler transistörlerin kuvvetlendirme özelliklerini engelleyecektir, vs.. Çalışma sırasındaki bu büyük değişimler simüle edilen eğrilerin belli bölgelerinde simülatörü yavaşlamaya ve daha dikkatli adımlar atmaya zorlayacaktır. Bazen de herhangi bir zaman noktasında yakınsama olmayabilir ve simülatör yanlış sonuçlar vererek çalışmasını durdurur.

9.2 Giriş Kaynaklarının Verilmesi

Bağımsız gerilim kaynakları V-elemanı, akım kaynakları da I-elemanı olarak adlandırılmış ve

<isim> <düğüm> <düğüm> <değer> biçiminde ifade edilmişlerdi. Burada <değer> DC veya AC gerilim ya da akım seviyesi idi. Giriş kaynağı geriliminin tam bir gösterilimi

<isim> <düğüm> <düğüm> <DC değer> <AC değer>
<geçici değer>

biçimindedir. DC veya AC değerlerden hangisi atılacaksa o değer sıfır olarak girilebilir. İstenirse hem DC, hem AC hem de geçici bir değeri olan bir gerilim kaynağı da kullanmak mümkündür. DC değer, çalışma noktası analizi ve DC tarama için kullanılacaktır. AC değer ise AC analizde çalışma noktasını belirlemek için DC değerle beraber düşünülür.

Geçici değer sadece geçici durum analizinde diğer değerlerle birlikte verilir. Eğer geçici değer verilmemişse DC değer kullanılarak simülasyon sırasında kaynağın sabit kaldığı kabul edilir. Komutun <geçici değer> kısmı aşağıdaki gibi çeşitli biçimlerde olabilir:

EXP <parametreler> : üstel dalga biçimi
PULSE <parametreler> : darbesel (tekrarlı olabilir)
PWL <parametreler> : lineer parçalı dalga
SFFM <parametreler> : frekans modülasyonlu dalga
SIN <parametreler> : sinüs biçimli dalga

Üstel dalganın genel yazılım biçimi:

EXP(<v1> <v2> <td1> <tau1> <td2> <tau2>)

Örnek:

Vramp 10 5 EXP(0 .2 2us 20us 40us 20us)

parametreler	mevcut değeri	birimi
<v1> başlangıç gerilimi	yok	volt
<v2> tepe gerilimi	yok	volt
<td1> gecikme zamanı	0	s
<tau1> yükselme zaman sabiti	Tstep	s
<td2> düşme gecikme zamanı	<td1>+Tstep	s
<tau2> düşme zaman sabiti	Tstep	s

İlk <td1> saniye içinde gerilim <v1> değerindedir. Sonra gerilim <tau1> zaman sabitiyle üstel biçimde <v1>'den <v2> değerine kadar artar. Bu yükselme <td2> saniye sürer, sonra da gerilim <v2>'den <v1>'e <tau2> zaman sabitiyle geri döner.

Darbesel dalganın genel yazılım biçimi:

PULSE(<v1> <v2> <td> <tr> <tf> <pw> <per>)

Örnek:

Vsw 10 5 PULSE(-1V 1V 50us .1us .1us 2us 10us)

parametreler	mevcut değeri	birimi
<v1> başlangıç gerilimi	yok	volt
<v2> darbenin seviyesi	yok	volt
<td> gecikme zamanı	0	s
<tr> yükselme zamanı	Tstep	s
<tf> düşme zamanı	Tstep	s
<pw> darbe genişliği	Tstep	s
<per> periyot	Tstep	s

Darbesel gerilim v1 değeriyle başlayıp <td> saniye kadar aynı değerde kalır. Sonra da <tr> saniye süreyle lineer olarak <v1>'den <v2>'ye değişir; <pw> saniye kadar <v2> değerini korur ve tekrar <tf> saniye sürede <v2> değerinden <v1>'e doğrusal olarak geri döner. <per> süresi kadar <v1> değerinde kalır ve böylece <td> zamanı dışında aynı olaylar tekrarlanır.
(<per>=<tr>+<pw>+<tf>).

Lineer parçalı dalganın genel yazılım biçimi:

PWL(<t1> <v1> <t2> <v2> ... <tn> <vn>)

Örnek:

V3 6 4 PWL(0 -1V 1us 0V 10us 0V 10.1us 10V 20us 10V
+20.1us 20V)

Burada <tn> köşe zamanı [s], <vn> köşe gerilimidir [volt]. Herbir zaman-gerilim çifti dalganın bir köşesini ifade eder. Köşeler arasında kalan zamanlardaki gerilim değerleri köşelerdeki gerilimlerin lineer interpolasyonları ile belirlenir.

Frekans modülasyonlu dalganın genel yazılım biçimi:

SFFM <vo> <va> <fc> <mdi> <fs>

Örnek:

Vfm 7 5 SFFM 0 2V 101MEGHz 5 4KHz

parametre	mevcut değer	birim
<vo> doğru bileşen	yok	volt
<va> tepe genliği	yok	volt
<fc> taşıyıcı frekans	1/Tstop	Hz
<mdi> modülasyon indeksi	0	-
<fs> işaret frekansı	1/Tstop	Hz

Örneğimizdeki gerilim şu formülü izleyecektir:

$$V_o + V_a \sin(2\pi f_c t + mdi \cdot \sin(2\pi f_g t))$$

Sinüs dalganın genel yazılım biçimi:

SIN <Vo> <Va> <f> <td> <df> <p>

Örnek:

Vs 7 5 SIN 0 .01 100kHz 1ms 1E4

parametre	mevcut değer	birim
<Vo> başlangıç gerilimi	yok	volt
<Va> tepe genliği	yok	volt
<f> frekans	1/Tstop	Hz
<td> gecikme	0	s
<d> sönüm faktörü	0	s ⁻¹
<p> faz	0	derece

Sinüs biçimli gerilim <Vo> 'dan başlayarak <td> saniye bu değerde kalır. Sonra da gerilim aşağıdaki yapıyla tanımlı üstel sönümlü sinüs dalgası haline gelir:

$$V_o + V_a \cdot \sin(2\pi(f \cdot (t - t_d) - p/360^\circ)) e^{-(t - t_d)/d}$$

Sinüs dalga biçimi sadece geçici analiz içindir, AC analize herhangi bir etkisi yoktur. AC analizde bir gerilime değer vermek için belli bir AC tanımı yapmak gereklidir. Örnek olarak Vac 3 0 AC 1V durumunda gerilim genliği AC analiz boyunca 1V'tur ve geçici zaman analizinde sıfırdır. Oysa Vtran 3 0 SINK 0 1V 1KHz durumunda böyle değildir.

Geçici zaman analizi sırasında, geçici durum tanımlamalarına sahip tüm bağımsız kaynaklar devreye girecektir. Geriye kalan bağımsız kaynaklar DC tanımlamalarındaki değerlerini koruyacaklar, eğer DC tanımlamaları yoksa sıfır değerini alacaklardır.

9.3 .TRAN Komutu

.TRAN komutu geçici durum analizinin yapılacağı zaman aralığını ve ayrıca yazıcıdan çıkış alınması ve analizin yapılışı ile ilgili bazı sınırlamaları belirler. Komutun genel yazılım biçimi:

TRAN[/OP] <basım aralığı> <bitiş zamanı>[<basım bekletme aralığı>[<adımların tavan değeri>]]

Son iki deęer isteęe baęlıdır, istenirse 3. ve 4.deęerlerden biri veya ikisi birden eklenebilir. Simülatör için "zaman" daima sıfırda başlar ve <bitiş zamanı> 'na kadar devam eder. "/OP" seçeneęi geçici analiz için çalışma noktası hesaplamalarından bulunan düęüm gerilimleri tablosunun bastırılıp bastırılmayacaęı konusunda PSpice'a kumanda eder. <basım aralıęı> deęeri yazıcı veya çizicinin çıkış vereceęi aralıęı belirler. <basım bekletme aralıęı> deęeri bu çıkışların verilmesini deęerin belirledięi zaman kadar engeller. <adımların tavan deęeri> ise geçici durum simülasyonu yaparken PSpice'ın alacaęı zaman adımlarının maksimumunu verir. Eęer bu tavan deęer verilmemişse simülasyon süresinin 1/50'si geçici zaman analizi için maksimum adım sayısı olarak alınır.

9.4 PRINT ve PLOT Çıktıları

Aynı DC ve AC analizde olduğu gibi geçici durum analizinde de çıkışı .PRINT veya .PLOT komutlarıyla almak mümkündür. Her iki durumda da çıkış, hesaplamaların yapıldığı zamana göre düzenlenir. Komutların yazılım biçimi şöyledir:

.PRINT TRAN <çıkış değeri>

.PLOT TRAN <çıkış değeri>

Herbir <çıkış değeri> girişi .PRINT komutuyla verilen tabloda bir sütun, .PLOT komutuyla da çıkış grafiğinde bir eğri olarak verilir. Çıkış değerleri düğüm gerilimleri ile eleman akımları olacaktır. Örnek olarak

.PRINT TRAN V(7) ; 7. düğümdeki gerilimi basar,

.PRINT TRAN I(R1) ; R1'den akan akımı basar.

Bir tek tabloda çeşitli değerleri bastırmak ya da akım ve gerilimleri karışık olarak bastırmak da mümkündür:

.PRINT TRAN V(7) I(R2)

9.5 Grafikselle Çıkış ve Hesaplamalar

Geçici durum analizinde de DC ve AC analizdekine benzer biçimde devre kütüğüne .PROBE komutu eklenerek grafik çıkış alınır. Önceki filtre örneğinde zamanla değişen bir uyarma olarak adım biçiminde bir dalga şekli kullanılacak olursa devre kütüğü şöyle olacaktır:

*Dört çift kutuplu, alt geçiren LC filtreleri

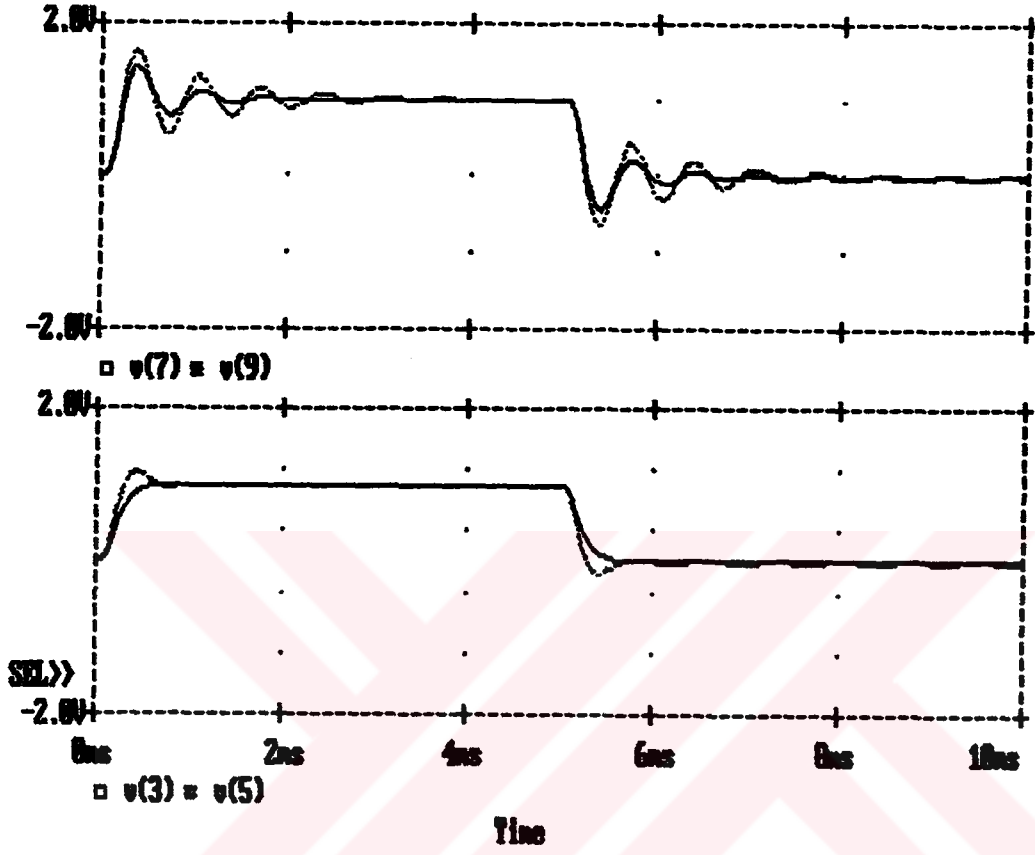
Vin 1 0 pwl(0,0 .1m,1 5m,1 5.1m,0)

* Q = .5

```
R1 1 2 200
L1 2 3 10mH
C1 3 0 1uF
* Q = 1
R2 1 4 100
L2 4 5 10mH
C2 5 0 1uF
* Q = 2
R3 1 6 50
L3 6 7 10mH
C3 7 0 1uF
* Q = 4
R4 1 8 25
L4 8 9 10mH
C4 9 0 1uF
.TRAN 1m 10m
.PROBE
.END
```

Adım giriş için parçalı lineer kaynak verilmiştir. Buradaki adım yapı olarak 0.1s'lik bir geçişten sonra yaklaşık 5s'lik bir sürekliliğe sahiptir ve geçici analizin 10ms kadar sürmesi istenmiştir.

Filtre kısımlarının cevabına bakılacak olursa gerilim tepeleri ve dalgalanmaları daha yüksek Q'ya sahip filtrelerde görülmektedir. Probe aracılığıyla gerilim ve akımların yanısıra bazı formüller yazarak başka ölçümler de yapmak mümkündür. Şekil 9-1 'de LC filtrenin geçici cevabı verilmiştir.



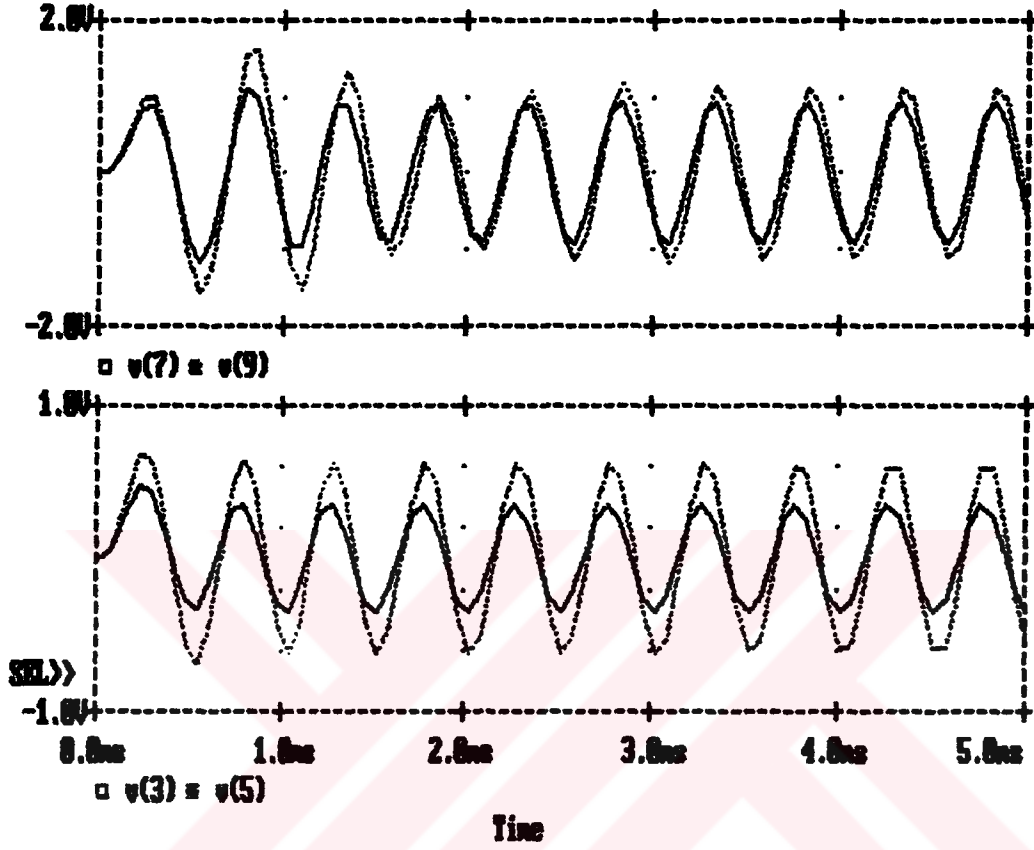
Sekil 9-1 LC filtrenin geçici durum cevabı.

Probe'da örnek olarak $i(R4)*v(1,8)$ ve $rms(i(R4)*v(1,8))$ formülleri girilerek R4 direncindeki ani güç kaybı ile ortalama güç kaybı grafiksel olarak görülür. Eğer girişteki adım fonksiyonu osilasyon olarak sürekli bir biçimde uygulansaydı rms ortalama değer bu direncin sürekli durum için güç kaybını verecekti. Bu durumda kayıp 0.3mW' tan daha az olur .

Sinüs biçimli uyarma gerilimi kullanılarak frekans analizinde gösterilmiş olan bazı etkiler de gösterilebilir. Bunun için giriş kaynağını

$$V_{in} = 1 \text{ V} \sin(2000t)$$

biçiminde girerek 1volt tepe değerli 2000Hz'lik bir sinüs dalgası olarak değiştirmek yeterlidir. Bu durumda Probe ile herbir filtre kısmına ilişkin çıkışlara bakılacak olursa aynı girişe karşılık farklı genlik cevapları kolayca görülür. Giriş dalgasının frekansı filtrelerin rezonans frekansının biraz üzerinde seçilmiştir. Böylece, daha büyük Q değerli kısmın genlik cevabı daha büyük olacaktır. Aynı şekilde daha yüksek Q değerine sahip filtre kısımlarının faz kayması da daha fazladır. Yüksek Q 'ya sahip filtrelerin sıfırı kestiği noktalar düşük Q 'ya sahip filtrelerinkinden sonra gelmektedir (şekil 9-2). Yine sinüzoidal giriş halindeki geçici durum analizinde de bir gerilim tepesi oluşmaktadır. Başlangıçtaki bu geçici durum, devrenin $t=0$ 'da aniden bir sinüs girişiyle karşılaşmasından kaynaklanmaktadır, bu da frekans cevabı ile geçici durum analizi arasındaki farktır.



Şekil 9-2 LC filtrenin sinüs biçimli bir dalga ile uyarılması.

9.6 Başlangıç Koşullarının Verilmesi

Bazı simülasyonlarda devrenin başlangıçta belli düğüm gerilimi ve eleman akımı değerlerine sahip olduğu varsayılabilir; sözcelimi belli bir endüktans akımı ile başlaması istenebilir. Başlangıç koşullarının girilmesinin iki yolu vardır. Başlangıç koşullarını doğrudan belirleyen ilk komut,

.IC V(<düğüm>)=<gerilim değeri> ...

şeklindedir ve başlangıç düğüm gerilim değerlerini listeler. Bu komut sadece geçici durum analizinde geçerlidir. PSpice, geçici durum analizi için bir başlangıç koşul kümesi oluşturan bias-point hesaplamaları, sırasında herbiri 2miliohm'luk kaynak direncine sahip olan gerilim kaynaklarını devre kütüğünde .IC komutlarıyla belirlenen düğümlere bağlar. 2mohm'luk kaynak dirençleri çözüme gidilmesini önleyen gelişigüzel gerilim çevrimlerinin oluşmasını engellemektedir. Bundan sonra gerilim kaynakları kaldırılıp geçici durum analizi başlatılır.

Elemanlar için girilecek başlangıç koşulları ise başka bir komutla verilir. Gerçekte bu bağımsız bir komuttan çok kondansatör ve bobin elemanlarının tanımlandığı komutun bir parçasıdır. Elemanları devre kütüğüne girerken şimdiye kadar bu kısım kullanılmamıştır. Kondansatör için başlangıç gerilimi

"kondansatör komutu"IC=<başlangıç değeri> şeklinde,

bobin elemanı içinse sarımdan akan başlangıç akımı
"bobin komutu"IC=<başlangıç değeri> şeklinde
verilir.

Bu veriler de aynen .IC komutunda olduğu gibi
sadece geçici durum analizinde kullanılır. .IC'nin
.TRAN komutuyla kullanımı "UseIC=" anlamına gelen "UIC"
ile mümkündür:

.TRAN[/OP] zaman değerlerinin listesi [UIC]
PSpice, bu komutlarla bias-point hesaplarını atlayıp
geçici durum analizine geçer.



10.BÖLÜM DİSTORSİYON VE SPEKTRAL ANALİZ

İşaret distorsiyonları birçok biçimde ortaya çıkan fakat genelde devre kazancının doğrusal olmaması veya fazdaki uyumsuzluktan kaynaklanan istenmeyen bir durumdur. En çok rastlanan distorsiyon türleri şöyle sıralanabilir:

Harmonik distorsiyonu: Kazancın doğrusal olmamasından kaynaklanır. Devre çıkışında temel giriş frekanslarının harmonikleri gözlenir.

Faz distorsiyonu: Frekans cevabına göre lineer olmayan fazdan kaynaklanır. Bu da esas cevabı izleyen yankılara sebep olur, giriş işaretinin bir çok frekans bileşeni olduğu takdirde çıkış işaretinde distorsiyona yol açar.

Modülasyonlararası distorsiyon: Farklı frekansta işaretlerin karışmasından ileri gelir. Devrenin çıkışı esas frekansların toplam ya da farklarının harmoniklerini içerir.

Modülasyon karışım distorsiyonu: Devrede bir işaretin modülasyonunun diğer işarete istenmeyen transferinden meydana gelir.

Kesişim distorsiyonu: Kuvvetlendirmenin doğrusal olmamasından dolayı işaretin kuvvetlendirici çalışma bölgelerini kesmesinden kaynaklanır.

10.1 .DISTO Analizi

SPICE simülatörü, .DISTO adı verilen analiz ile bazı distorsiyon ölçümelerini değerlendirebilmektedir. Bu analiz .AC komutu ile belirlenen frekanslarda bir frekans analizi ile birlikte yapılır. .DISTO analizi küçük işaret harmonikleri olan 2.f ve 3.f ürünlerinin yükteki gücünü hesaplar. Buradaki f, .AC komutunda belirlenen herbir frekanstır. Modülasyonlararası ürünler için de $f+k.f$, $f-k.f$, $2f-k.f$ 'deki gücün büyüklüğünü hesaplar, k çarpanı .DISTO komutu tarafından belirlenir.

.DISTO komutu PSpice ile kullanılamaz, SPICE2'de geçerlidir. Bunun yerine PSpice'da distorsiyon hesabı için spektral analiz yöntemleri kullanılır.

10.2 Harmonik (Fourier) Bileşenleri

Spektral analizin PSpice tarafından kullanılan türü, geçici durum analizi ile birlikte kullanılan Fourier Analizi'dir. Jean Fourier, herhangi bir periyodik fonksiyonun, bir sinüs biçimli fonksiyonlar toplamı ya da serisi ile ifade edilebileceğini göstermiştir. Eğer bir periyodik fonksiyon bu şekilde ifade edilirse herbir sinüzoid ya da bileşen esas fonksiyon gibi aynı aralıkta periyodik olmalıdır. Bu da esas fonksiyonun frekansının tamsayı katları olan frekanslardaki sinüzoidler için geçerlidir yani sinüzoidler esas fonksiyonun temel frekansının harmonikleridir.

.FOUR komutu simülatörü, bastırılacak (çizdirilecek) gerilim veya akımın sinüs biçimli bileşenleri için Fourier katsayılarını hesaplayıp harmoniklerine ayrıştırmaya yönlendirir. Bu hesaplamanın sonunda DC bileşen, temel bileşen ve temel bileşenin 2.den 9.ya kadar olan harmonikleri tablo şeklinde verilir. Genlik ve faz değerleri hem mutlak hem de görelî olarak tabloda değerlendirilir. Sonunda da harmonik distorsiyonu hesaplanır. Harmonik distorsiyonu, harmoniklerin genliklerinin karelerinin toplamının karekökünün temel genliğe oranıdır: $HD = (\sqrt{v_2^2 + v_3^2 + \dots})^{1/2} / v_1$

10.3 .FOUR Komutu

.FOUR komutu ile harmonik bileşenlerini elde etmek için aynı zamanda geçici durum simülasyonunun da yapılması gerekir. .FOUR komutu .PRINT komutu ile benzerlik göstermektedir ve şu biçimdedir:

.FOUR <temel frekans değeri> <çıkış değeri> ...

Harmonik bileşenleri için bir ya da daha fazla düğüm gerilimi veya eleman akımı seçilebilir. Bu tür bir analiz için temel frekans seçilmelidir. Aşağıda bir örnek devre kütüğü verilmiştir:

```
* Fourier Decomposition
vin 1 0 sin(0 .57 1000)
rin 1 0 1G
e3 2 0 poly(1) (1,0) 0 1 0 -1
r3 2 0 1G
```

```
.tran 1u 1m  
.four 1000 v(1) v(2)  
.probe  
.end
```

Bu devre, transfer fonksiyonu $x-x^3$ olan bir GKGK'nı uyaran 1000Hz'lik bir sinüs dalgasının geçici analizini yapmaktadır. Böyle bir kübik polinom doğrusal olmayan kazancın etkisini göstermesi bakımından özellikle seçilmiştir. Ayrıca polinomun yön değiştirdiği $(1/3)^{1/2}$ noktasında giriş dalga biçimi tepe değerini aldığı için simülasyona yumuşak bir giriş sağlar. 1ms'lik geçici durum simülasyon zamanı da simülasyonun temel dalgası olan giriş sinüs dalgasının bir periyoduna eşittir. Harmonik ayrışımı için giriş ve çıkış gerilimleri seçilmiştir, çünkü bilinen bir dalgaının ayrıştırılması sonuçların daha kolay irdelenmesini sağlar.

Çıkış kütüğü incelenecek olursa ilki v(1) giriş gerilimine, diğeri ise v(2) çıkış gerilimine ait olmak üzere iki tablo elde edilir (tablo 10-1 ve tablo 10-2). Bu tablolarda, seçilen herbir gerilim için temel frekansın 2, 3, ... ve 9 katı olan frekansa sahip bileşenlerin genlik ve fazları gösterilmiştir. Bunlar temelin harmonikleridir. Genlikler temel bileşeninki birim alınarak, fazlar ise temel bileşeninki sıfır alınarak normalize edilmiştir. Tablonun üst kısmında dalgaının DC bileşeni verilmiştir. Tablonun alt kısmında ise "toplam harmonik distosiyonu" gösterilmektedir.

Giriş sinüs dalgasının bileşenlerine bakılacak olursa hesaplamalara ait limitler görülebilir.

Tablo 10-1 V(1)'in Fourier bilesenleri.

FOURIER COMPONENTS OF TRANSIENT RESPONSE V(1)

DC COMPONENT = 2.017000E-10

HARMONIC NO	FREQUENCY (HZ)	FOURIER COMPONENT	NORMALIZED COMPONENT	PHASE (DEG)	NORMALIZED PHASE (DEG)
1	1.000E+03	5.700E-01	1.000E+00	3.062E-07	0.000E+00
2	2.000E+03	3.719E-10	6.525E-10	1.297E+02	1.297E+02
3	3.000E+03	1.568E-09	2.750E-09	8.906E+01	8.906E+01
4	4.000E+03	5.704E-10	1.001E-09	1.554E+02	1.554E+02
5	5.000E+03	9.842E-10	1.727E-09	-2.179E+01	-2.179E+01
6	6.000E+03	5.810E-10	1.019E-09	1.216E+02	1.216E+02
7	7.000E+03	2.297E-09	4.030E-09	1.311E+02	1.311E+02
8	8.000E+03	7.364E-10	1.292E-09	3.312E+01	3.312E+01
9	9.000E+03	9.024E-10	1.583E-09	-1.565E+02	-1.565E+02

TOTAL HARMONIC DISTORTION = 5.781659E-07 PERCENT

Tablo 10-2 V(2)'nin Fourier bilesenleri.

FOURIER COMPONENTS OF TRANSIENT RESPONSE V(2)

DC COMPONENT = 1.790805E-10

HARMONIC NO	FREQUENCY (HZ)	FOURIER COMPONENT	NORMALIZED COMPONENT	PHASE (DEG)	NORMALIZED PHASE (DEG)
1	1.000E+03	4.311E-01	1.000E+00	3.707E-07	0.000E+00
2	2.000E+03	4.006E-10	9.292E-10	1.282E+02	1.282E+02
3	3.000E+03	4.630E-02	1.074E-01	7.127E-06	6.756E-06
4	4.000E+03	5.130E-10	1.190E-09	1.408E+02	1.408E+02
5	5.000E+03	1.374E-09	3.187E-09	1.273E+02	1.273E+02
6	6.000E+03	4.424E-10	1.026E-09	1.073E+02	1.073E+02
7	7.000E+03	1.007E-10	2.336E-10	1.263E+02	1.263E+02
8	8.000E+03	5.842E-10	1.355E-09	4.881E+01	4.881E+01
9	9.000E+03	1.106E-09	2.566E-09	1.530E+02	1.530E+02

Giriş ideal olarak sıfır DC seviyededir ve harmonik genliklerinin hepsi sıfır olduğundan harmonik distorsiyonu da sıfırdır. Oysa tabloda 10^{-9} civarında değerler görülmektedir. Bu olay sayısal gürültüden kaynaklanmaktadır. Bu yüzden bu son derece küçük değerleri sıfır olarak kabul ederek bundan daha büyük olan değerlerle ilgilenmek gerekir.

Tablodan görüldüğü gibi çıkış dalgası için 3.harmonik önem kazanmaktadır. Temelle aynı fazda fakat genlik olarak temel bileşenin %11'i büyüklüğündedir. Sonuç olarak toplam harmonik distorsiyon da %11 civarındadır. Şayet giriş sinüs dalgasının tepe değeri 0.1 ya da 0.01volt gibi değerlere indirilecek olursa distorsiyon değerleri de küçülecektir.

10.4 Harmoniklerin Birleştirilmesi

Ayrışım tablosunun kullanımlarından biri de ayrıştırılan işareti tekrar elde etmek için gerekli harmonik bilgilerinin sağlanmasıdır. Böylece karmaşık bir dalgayı hızlı bir şekilde elde etmek mümkün olur, yalnızca dalganın ilk dokuz harmonikle yeterince temsil edilebilecek periyodik bir dalga olması gerekir.

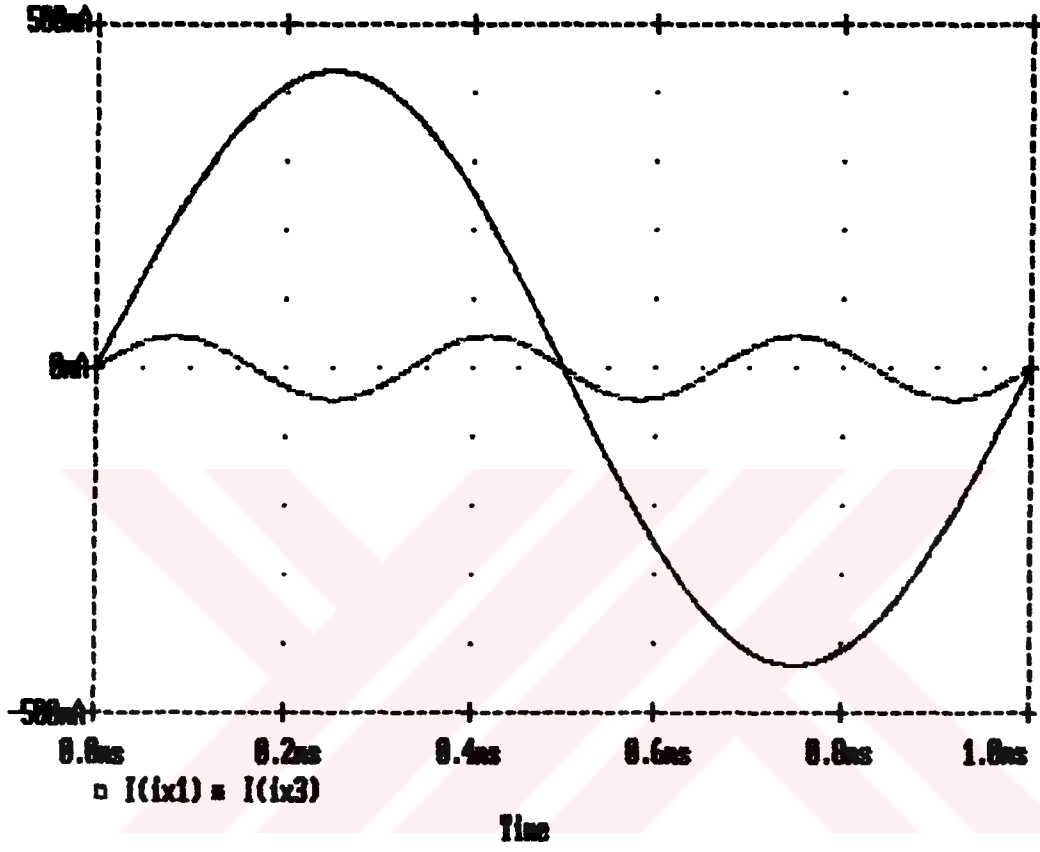
Kübik transfer fonksiyonu için elde edilen önceki tablo incelenecek olursa, çıkış dalgasının iki sinüs dalgasının toplanmasıyla elde edilebileceği görülür; bunlardan ilki 0.4311 genlikli temel bileşen, diğeri ise 0.0463 genlikli 3.harmoniktir.

Bu işaretler esas devrede biraraya getirilecek olursa elde edilen birleştirilmiş işaret gerçek işaretle karşılaştırılabilir. Bu da 1ohm'luk bir dirençte gerilim düşümü sağlayacak şekilde devreye iki akım kaynağı eklenerek yapılabilir:

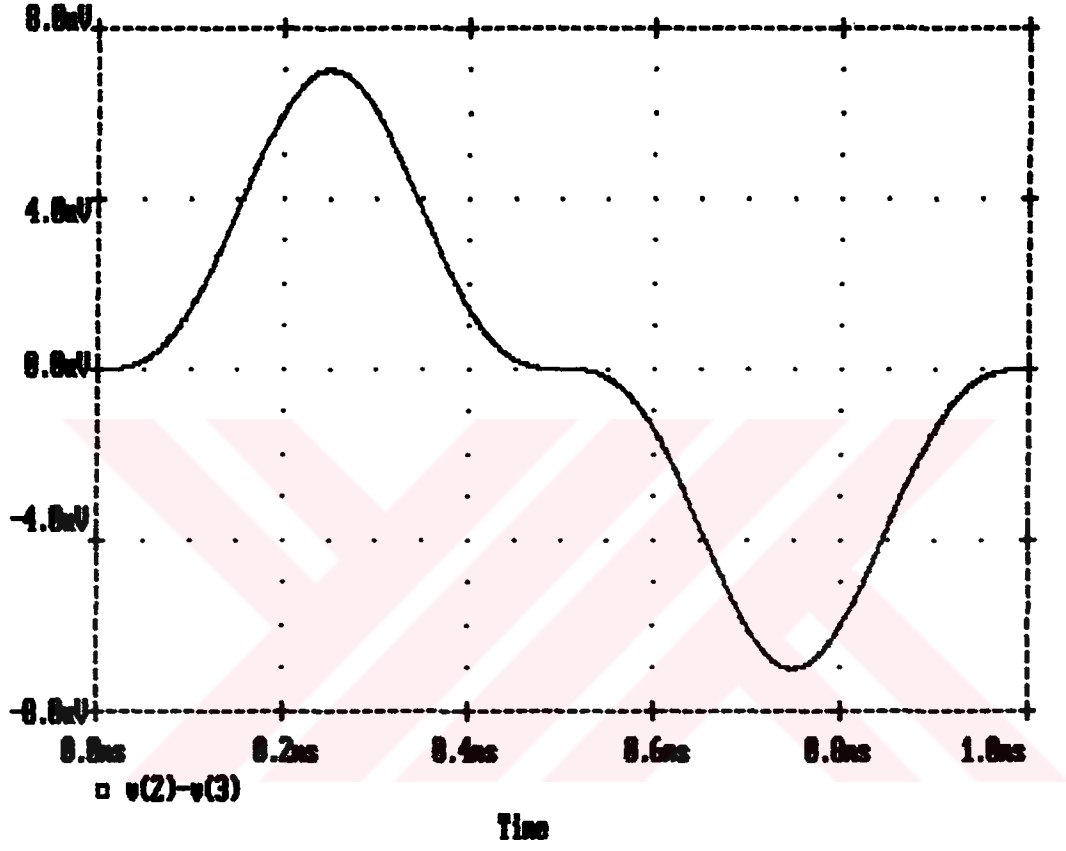
```
* fourier decomposition
vin 1 0 sin(0 .57 1000)
rin 1 0 1G
e3 2 0 poly(1) (1,0) 0 1 0 -1
r3 2 0 1G
ix1 0 3 sin(0 .4311 1000)
ix3 0 3 sin(0 .0463 3000)
rx 3 0 1
.tran 1u 1m
.four 1000 v(1) v(2) v(3)
.probe
.end
```

Şekil 10-1 'de temel bileşen ve harmonik şekil 10-2 'de ise işaret hatası ($v(2)-v(3)$) verilmiştir.

Çıkış Probe ile incelenecek olursa birleştirilmiş dalga'nın bileşenleri görülebilir. Ayrıca "birleşik işaret" ile gerçek dalga arasındaki farkın kontrol edilmesiyle de yapılan işin doğruluk derecesi de görülmüş olur.



Sekil 10-1 Temel bileşen ve harmoniğin çizimi.



Sekil 10-2 İşaret hatasının çizimi.

10.5 Fourier Dönüşümü

Fourier analizinin bir başka türü, Probe'a özgü olan, Probe data kütüğündeki data dizilerinin Fourier dönüşümlerini hesaplayabilen bir türdür. Fourier dönüşümü Laplace dönüşümünün özel bir durumu olduğu gibi Fourier integrali (dönüşümü yerine getiren fonksiyon), Fourier serisinin genişlemiş hali olarak düşünülebilir, limit durumda Fourier serisi Fourier integrali olur. Temel periyodun sonsuza genişletilmesiyle her bir harmonik bileşeni frekans olarak birbirine sonsuz yakın olacaktır. Yani Fourier dönüşümü zamanın bir fonksiyonunu frekansın bir fonksiyonuna dönüştürür demektir (tersi de geçerlidir). Fourier dönüşümünün fiziksel açıklaması, zaman domenindeki bir işaretin işareti oluşturan AC kararlı durum frekans içeriğine ya da spektrumuna dönüştürülmesidir. Ters Fourier dönüşümü ise sistemin AC sürekli durum cevabını veya kazancını sistemin zaman domeni cevabına ve giriş spektrumuna (darbesel şekildedir) dönüştürür.

Probe'daki Fourier dönüşümü "Ayrık Fourier Dönüşümü (AFD)" tür. Bu dönüşümde Fourier integrali yerine işaretin düzenli alınan örneklerine uygulanan yaklaşık eşdeğer toplam yöntemi kullanılmaktadır. Dönüşüm esnasında "Hızlı Fourier Dönüşümü (HFD)" kullanılmaktadır; bu yöntem sayısal bir kolaylığa dayanmaktadır, eğer data dizisinin boyutu 2^n 'nin katları şeklinde ise (256, 4096, ... gibi) AFD'deki sonuçların aynısını elde etmek için daha kısa zaman harcanmaktadır.

Fazla büyük olmayan data kümelerinde bile AFD çok zaman harcadığı için HFD kullanılır.

Probe'daki Fourier dönüşümü tüm değerlerin ve formüllerin dönüşümünün yapıldığı bir moddur. Fourier dönüşümü kullanıldığında dikkat edilmesi gereken bazı noktalar şunlardır:

Eğer işaret sonlu aralıkta ve sıfırdan farklı ise tüm aralıkta dönüşümü alınır. Eğer işaret sonsuz aralıkta ise işareti temsil edebilen en küçük aralık gözönüne alınıp bu aralık boyunca işaretin dönüşümü yapılır.

Dönüşümün gerçekleşmesi için işaretin bandının sınırlı olması gerekir. PSpice ve Probe, Nyquist kriterine uygun olarak data örnekleme yapmaktadır. Geçici durum simülasyonunda kullanılan zaman adımları en yüksek frekanslı işaretten daha küçük olmalıdır.

Probe' da Fourier dönüşümlerini önceki devrede aşağıdaki değişiklikleri yaparak görmek mümkündür:

*Fourier dönüşümüne ilişkin örnek

i1 0 1 sin(0 .57 1000)

rin 1 0 1

e3 2 0 poly(1) (1,0) 0 1 0 -1

r3 2 0 1G

.tran 50u 10m 0 50u

.probe

.end

Bu devrenin öncekinden tek farkı giriş gerilimini oluşturmak üzere bir akım kaynağının kullanılmış olmasıdır. Bunun yararı modülasyonlararası etkileşimleri gösterebilmek için diğer işaretlerin eklenebilmesini kolaylaştırmaktır. Geçici durum simülasyonu 10ms (10 peryot) için çalışacaktır, böylece frekans çözünürlüğü temel frekansın $1/10$ 'u olacaktır. Adım zamanı 50us (periyodun $1/20$ 'si) ile sınırlandırılmıştır. Böylece frekans bandı sıfırdan Nyquist kritik frekansına kadar temel frekansın yaklaşık 10 katına kadar genişleyecektir.

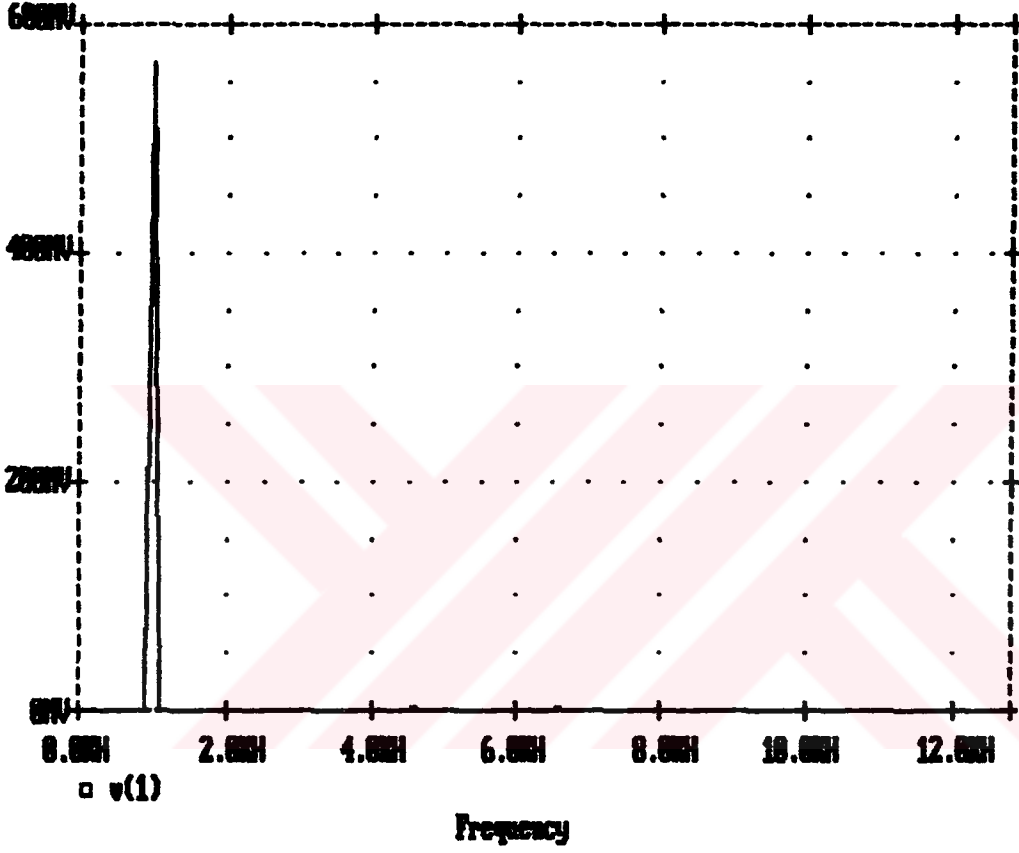
x-ekseni mentüsünde uygun bir değişiklik yaparak belli bir hesap gecikmesi sonucunda giriş işaretinin spektrumu görülebilir. İşaretin toplam gücü (kare-ortalama genliği) ister zaman domeni fonksiyonu olarak isterse de spektral domene dönüştürülerek ifade edilsin aynıdır (Parseval Teoremi). Örnek olarak iki frekans arasında ne kadar güç olduğu bulunmak istenirse iki frekans arasındaki spektral genliğin karesi entegre edilir. Bir sinüs dalgasının Fourier dönüşümü bir delta fonksiyonudur, bu da alanı sinüs dalgasının genliğini gösteren sinüs dalgasının frekansında sıfır genişlikte ve sonsuz yükseklikte bir fonksiyondur.

Bilgisayar simülasyonları sonucunda elde edilen dalga biçimlerinin genelde sürekli olmayan bir spektrumları vardır. Bunun sebebi de uyarma kaynağı olarak kullanılan kaynakların ya saf bir sinüs dalgası ya da sadece belli harmoniklere sahip darbesel dalgalar üretmesindendir.

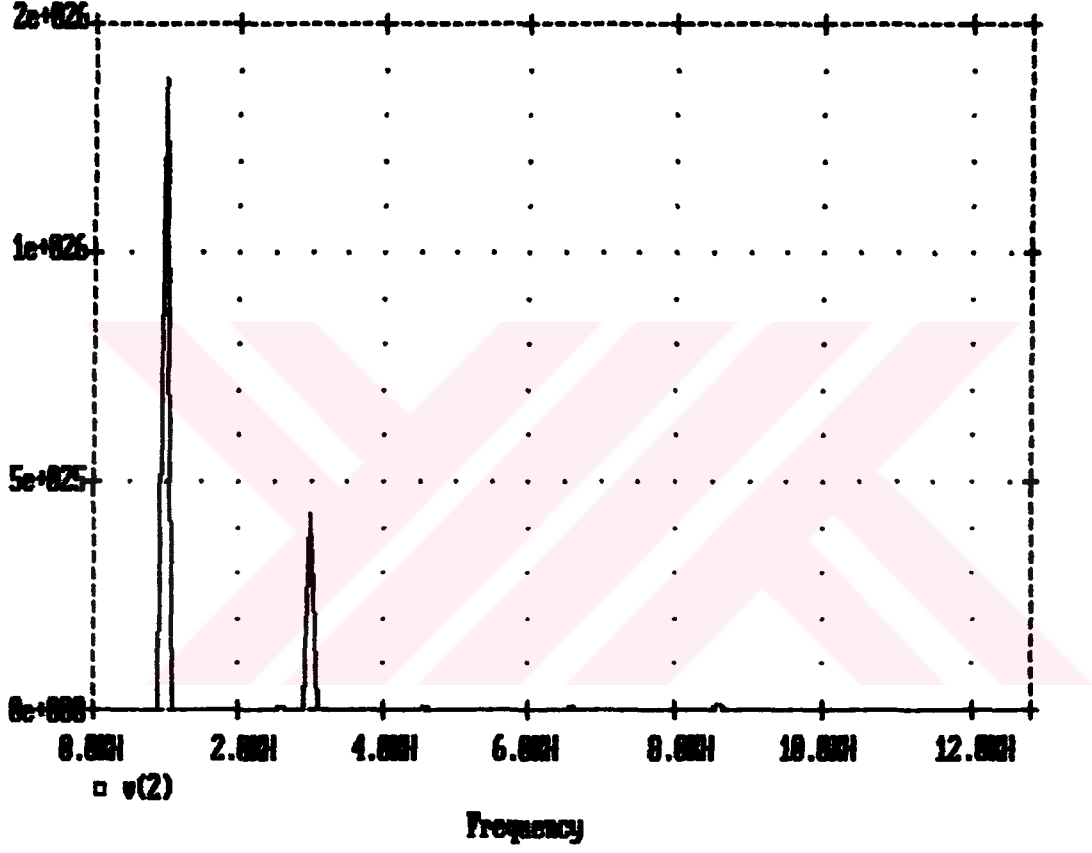
Dönüşüm sonucunda elde edilen sivri tepelerin herbirinin işaret gücünü bulmak için ayrıca hesap yapmaya gerek yoktur. Sivri tepenin yüksekliği dönüştürme giren örnekleme sayısı ile orantılı olduğundan Probe'daki sonuç ölçekli olacaktır. Yani tepenin yüksekliği spektral genliğe eşittir ve örnekleme sayısı ile değişmemektedir.

Şekil 10-3 ,ve şekil 10-4 'te giriş ve çıkışın spektral domendeki dönüşümleri görülmektedir. $V(2)$ 'nin dönüşümüne bakılacak olursa üçüncü harmoniğin spektral yapısı görülecektir. 1000Hz'deki tepe 0.4293 yüksekliğindedir, bu da harmonik bileşenleri bulunurken (.FOUR) elde edilen değerden sadece %0.5 farklıdır. 3000Hz'de ise $43.16E-3$ bulunur ki bu da daha önce bulunan değerden %7 kadar küçüktür. Bu hata daha çok örnekleme ile düzeltilebilir.

Burada birincil hata kaynağı olarak eşit aralıklı örnekleme yapmak için Probe tarafından yapılan enterpolasyon düşünülebilir yani geçici durum analizindeki zaman noktaları doğru yerlerde olmayabilir. Enterpolasyon değerleri kullanılmakla işaret dönüştürülmeden önce bir tür alçak geçiren filtre ile işlenmiş olmaktadır ve filtrenin transfer oranı DC için birim değerde, Nyquist kritik frekansı içinse sıfırdır. Probe'da HFD kullanılarak bulunan harmonik genliklerinin .FOUR komutu ile bulunan değerlerden daha küçük olmasının sebebi de budur. Bu bant geçirme özelliğinin daha iyi olması HFD'de daha çok örnekleme yapılmasına yani daha fazla zaman adımı kullanılmasına bağlıdır.



Sekil 10-3 Giriş işaretinin çizimi (spektral domen) .



Sekil 10-4 Çıkış işaretinin çizimi (spektral domen) .

11.BÖLÜM DEVRE ELEMANLARININ MODELLENMESİ

Modeller bir devre elemanının çalışma karakteristikle rini biraraya getimenin yoludur. Direnç, kondansatör gibi temel elemanları modellemek de daha iyi sonuçlar verebilir. Özellikle diyot ve tranzistör gibi aktif elemanlar için bu elemanın davranışını ifade edecek bir dizi parametreyi biraraya getirip bu parametrik değerler kümesini kısaltılmış bir isimle etiketlemek gerekli olacaktır.

11.1 .MODEL Komutu

.MODEL komutu PSpice'da elemanlara referans teşkil edecek bir parametrik değerler kümesini belilemektedir. Her elemanın bir modele sahip olması gerekmez, örnek olarak her çalışma noktası için sabit değerde kalacağı varsayıldığında dirençler için böyle bir modele gerek kalmamaktadır. Komutun genel yazılım biçimi şöyledir:

.MODEL <isim> <tür ismi> ([<parametre adı>=<değeri>])

<isim> kısmında ilişkin elemanın kısa etiketi veya "model ismi" verilir. Bu isim üretici firmanın numarası veya bir açıklayıcı ibare olabilir. <tür ismi> ise elemanın türünü tanımlar. Lineer elemanlar için tür ismi aşağıdaki isimler den biri olacaktır:

Kondansatör için	CAP
Bobin için	IND
Direnç için	RES
Yarıiletken elemanlar içinse,	
Diyot	D
Bipolar	
tranzistor	NPN veya PNP
(n-kanal) JFET	NJF
(p-kanal) JFET	PJF
(n-kanal) MOSFET	NMOS
(p-kanal) MOSFET	PMOS
GAfFET	GAfFET
ve diğer bazı elemanlar içinse	
Lineer olmayan	
magnetik eleman	CORE
Gerilim-	
kontrollü anahtar	VSWITCH
Akım-	
kontrollü anahtar	ISWITCH

Herhangi bir model parametresi veya değeri girilmezse o takdirde SPICE'da önceden belirlenmiş tipik ya da çalışmaya etkisi olmayan değerler kullanılır.

11.2 Pasif Eleman Modelleri

SPICE bakımından bir modelden sözedildiğinde genel olarak yarıiletken elemanlar akla gelir. Bununla beraber gerçekte pasif elemanların da modelleri olabilir. Örnek olarak bir kondansatör modeli için şu parametreler söz konusu olabilir:

C Ölçekleme faktörü (mevcut değeri=1)
VC1 Lineer gerilim katsayısı (mevcut değeri=0)
VC2 Kuadratik gerilim katsayısı (mevcut değeri=0)

Modelde gerilim katsayıları verilecek olursa kapasitesi yü zeylerine uygulanan gerilimle değişen bir kondansatör türü modellenmiş olur.

C <isim> <düğüm> <düğüm> [model ismi] <değeri>

Örnek bir devre kütüğü aşağıda verilmiştir:

```
C5 2 7 .015
C6 3 5 mod_cx 2
C7 4 6 mod_cx 1
.model mod_cx cap(vc1= .1 c= .001)
```

Bu durumda C5 'in değeri 0.015'dir fakat C6 ve C7'nin değeri model parametrelerine bağlıdır ve değerleri de

$$\text{kapasite} = \langle \text{değer} \rangle \cdot C \cdot (1 + VC1 \cdot \text{gerilim} + VC2 \cdot (\text{gerilim})^2)$$

formülü ile hesaplanır. Yani kondansatör uçlarında gerilim yoksa C6'nın değeri 0.002, C7'nin değeri ise 0.001F'dir. Gerilim değiştikçe C6 ve C7'nin değerleri yukarıdaki formüle göre değişecektir.

11.3 Eleman Değerlerinin Taranması

.DC komutu, gerilim ve akımları olduğu kadar eleman değerlerinin taranması için model parametrelerinin taratılmasında da kullanılabilir:

```
.DC Vin 1 15 2
```

durumunda Vin gerilim kaynağı 1volt'tan 15volt'a kadar 2volt artımlarla taranmaktadır. Örnek olarak rmod model ismiyle verilen direncin direnç çarpanı aşağıdaki gibi taratılabilir:

```
R1 1 3 rmod 1
.model rmod res(r=80)
.DC res rmod(r) 80 150 10
```

RMOD model ismine sahip RES modeline ilişkin R parametresi, R=80'den R=150'ye kadar 10'luk artımlarla taratılacaktır. Böylece R1'in çarpanı ile bu modeli referans alan diğer dirençlerin çarpanları da değişmiş olacaktır.

Benzer biçimde bir taratma olayı sıcaklık için de kullanılabilir. Örnek olarak,

```
.DC TEMP 30 55 5
```

şeklinde bir ifadeyle sıcaklık 30°C'dan 55°C'a 5°C'luk artımlarla taratılarak herbir artımdan sonra simülasyonun tekrarlanması sağlanır.

12.BÖLÜM AKTİF (YARIİLETKEN) ELEMANLARIN MODELLERİ

Diyot, tranzistör gibi aktif yarıiletkenlerin kullanımı SPICE'in geliştirilmesinin başlıca sebeplerinden biridir. Bu elemanların davranışları simülatörün matematiksel yeteneğini oldukça zorlamaktadır. Yarıiletken diyotlar akım yönünün değişimine bağlı olarak direnç ve anahtar özelliğini değiştirebilmesi bakımından ilk akla gelen aktif eleman olmaktadır. pn-jonksiyon akımını kontrol eden Shockley eşitliği diyotlar için temel eşitliktir:

$$\text{jonksiyon akımı} = I_s \cdot (e^{V/(kT/q)} - 1)$$

SPICE'da aktif elemanların çalışmasını tanımlayan eşitlikler kümesi Shockley eşitliği gibi eşitliklerden meydana gelir.

Elemanlara ait kontrol eşitliklerindeki parametreler .MODEL komutu aracılığıyla değerlendirilir. Örnek olarak Shockley eşitliğinde "IS" parametresi diyot modelinde tanımlanabilir. Burada k ve q fiziksel sabitler olmakla birlikte "T" parametresi simülasyonun yapılacağı sıcaklık olarak verilebilir. Bu şekilde kullanıcı herbir eleman için yeni eşitlikler yazmaksızın elemanın çalışmasını kontrol edebilir.

Aktif elemanların modelleri pasif elemanlarınkı ile benzerdir fakat hesaplanan iletkenlik ve akımlar daha karmaşık olacaktır. SPICE, ihmal edilebilir etkileri ne zaman gözardı edeceğini bilemeyeceği için, tüm çalışma karakteristikleri tek modelde toplanmalı; iletkenlik, akım, vs. gibi büyüklüklerin hesabını etkileyen tüm karakteristikler elemanın her değeri-şinde mevcut olmalıdır. Yani normalde "doyma" veya "kesim" gibi çeşitli çalışma bölgelerine ayrılan çalışma aralığı tek bir sürekli formüller kümesi haline dönüşecektir.

SPICE, eleman için söz konusu olabilecek tüm karakteristikleri bünyesinde bulundurmaktadır (bazıları ihmal edilebilir). Çalışması umulan bazı devreler simüle edildiğinde sonuç başarısız oluyorsa bunun sebebi tasarım sırasında bazı eleman karakteristiklerinin gözardı edilmesi olabilir. Bu yüzden modeller çok önemlidir ve yeterince tanımlanmamış modelle beklenen simülasyon yapılamaz.

12.1 Yarıiletken Eleman Modelleri [1]

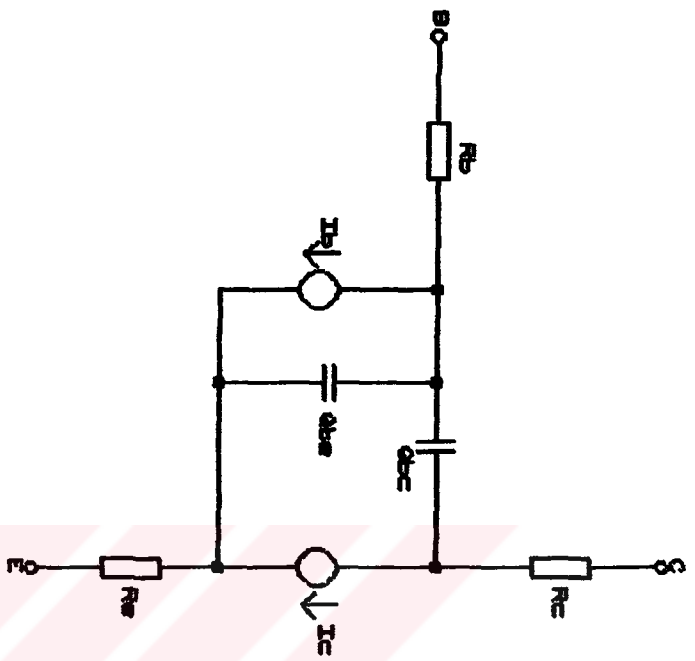
SPICE'da yük kontrollü Gummel Poon tranzistör modeli kullanılmıştır ve eşdeğer devresi şekil 12-1 'de verilmiştir. GP modelinin ileri ve ters yönde olmak üzere her iki bölgede kazancın değişimi gibi karakteristikleri tanımlayan bir seri parametresi vardır. Ayrıca akım seviyesi ile baz direncinin değişimi de modellenmiştir. Baz birikim etkileri,

doğrusal jonksiyon ve difüzyon kapasiteleri ile modellendirilmiştir.

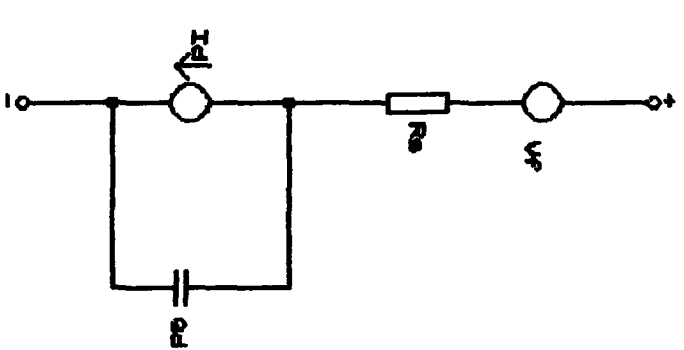
Bir yüksek gerilim elemanı olarak güç tranzistörü, yarı doyma ve doyma bölgesinde baz genişlemesi sebebiyle oluşan aşırı yükleri biriktiren geniş bir kollektör bölgesine sahiptir. Tranzistörün DC karakteristiklerinde bu etkiyi ifade etmek için SPICE modelinde buna uygun değişiklikler yapılmıştır.

Diyotlarda ise tranzistörde olduğu gibi yük kontrollu bir model kullanılmıştır ve eşdeğer devresi şekil 12-2 'de verilmiştir. Kesim gerilimi ve diyot direnci gibi karakteristikler de modellenmiştir. Ters toparlanma yük birikimi delik ve difüzyon kapasiteleri ile modellendirilmiştir. Diyot iletimde iken diyot hacmindeki iletkenlik modülasyonu endüktif bazı etkiler yaratır. Bu etkileri içermek üzere diyot modeline doğrusal olmayan bir gerilim kaynağı eklenir.

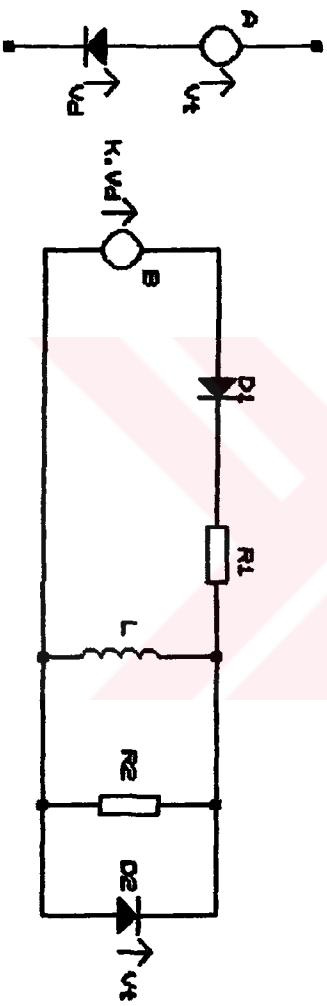
Başlangıçta iletimde olmayan diyota adım şeklinde bir akım uygulanırsa geçici bir aşırı gerilim dalgalanması gözlenir. Bu da geçici durum süresince diyot hacmi içindeki bölgenin iletkenlik modülasyonunun sonucudur. Bu etki şekil 12-3 'de verilmiş olan bir A-gerilim kaynağı ile modellenir ve bu gerilim kaynağı da bir dış devre ile kontrol edilir. Dış devrenin parametreleri farklı diyotlara uygun olacak şekilde ayarlanabilir.



Seri 12-1 Transistor model



Seri 12-2 Diode model



Seri 12-3 Diode model

Model parametreleri teorik olarak elemanın fiziksel yapısı hakkındaki bilgilerden ve belirli yarıiletken parametrelerinden elde edilebilir. Ancak bu durum oldukça karmaşık problemlerin çözümünü ve parametre üretecek bilgisayar programlarını gerektirir. Devre tasarımcısı bakımından en iyi yöntem model parametrelerinin üretici firma datasından veya doğrudan ölçme yoluyla elde edilmesidir [3] .

1000A/us 'lık akım değişimlerine kadar ulaşan yeni güç yarıiletkenlerinde bağlantı noktalarının mikrohenry mertebesindeki endüktansları geçici durumlarda şok gerilimlere yolaçacaktır. Bu endüktans değerleri fiziksel devre geometrisi ve boyutları gözönünde bulundurularak çeşitli biçimlerde hesaplanır.

12.2 Tristör ve Triac Modelleri

Silikon kontrollü doğrultucu (SCR) olarak da adlandırılan tristörler endüstride güç dönüştürme ve kontrolde geniş ölçüde kullanılmaktadır. Difüzyon tekniği ile üretilen tristör p-n-p-n yapısına sahip üç uçlu bir elemandır. Bir tristör elemanı birisi npn diğeri pnp olmak üzere iki tranzistör modeli ile açıklanabilmektedir [4] . Böylece bir SCR'ye ait modelin PSpice için yazılacak devre kütüğüne bir örnek aşağıda verilmiştir:

*** A thyristor modelled with two transistors***

```
Vin 5 0 SIN 0 220V 50Hz 0 0)
.SUBCKT SCR 1 2 3
Q1 3 4 1 MOD1
Q2 4 3 2 MOD2
.ENDS SCR
.MODEL MOD1 PNP (BF=1000 RB=0)
.MODEL MOD2 NPN (BF=1000 RB=0)
X1 5 6 7 SCR
Ip 0 7 PULSE(-.1 .1 4M 0 0 6M 20M)
R1 6 0 100
.TRAN 20us 40ms
.OPTIONS ITL5=50000 ITL4=1000
.PROBE
.END
```

Yine bir triac işlevsel olarak birbirine ters yönlü fakat paralel bağlı bir çift tristörle modellenmektedir. Bu durumda iki tristörle modellenen bir triac'ın PSpice devre kütüğü aşağıdaki gibi olabilir:

*** A triac modelled with two thyristors ***

```
Vin 1 0 SIN 0 220V 50Hz 0 0)
.SUBCKT SCR 1 2 3
Q1 3 4 1 MOD1
Q2 4 3 2 MOD2
.ENDS SCR
.MODEL MOD1 PNP (BF=1000 RB=0)
.MODEL MOD2 NPN (BF=1000 RB=0)
X1 2 1 4 SCR
```

```
X2 1 2 3 SCR
Ip1 0 3 PULSE(-.1 .1 4M 0 0 6M 20M)
Ip2 0 4 PULSE(-.1 .1 14M 0 0 6M 20M)
Rload 2 0 100
.OPTIONS ITL5=50000 ITL4=1000
.TRAN 10us 40ms
.PROBE
.END
```

13.BÖLÜM ANAHTARLAMALI GÜÇ KAYNAKLARI

Günümüzde kullanılan elektronik sistemlerin çoğu bir ya da birden fazla doğru gerilim güç kaynağı ile beslenmektedir. Bu güç kaynakları da lineer ya da anahtarlama regülatör türlerinden birini kullanmaktadırlar.

Lineer güç kaynakları güç transformatörü, doğrultucu ve filtre devreleri ile lineer bir regülatör bölümünden oluşmaktadır. Doğrudan hatta bağlanan (direct-off-line) anahtarlama güç kaynakları hat transformatörleri gerektirmez; alternatif giriş gerilimi doğrultulup süzülerek yüksek frekans anahtarlama tranzistörü ve transformatöründe kıyılır, bundan sonra tekrar doğrultularak süzülür. Bazı anahtarlama kaynaklarda ise hat transformatörü kullanılarak gerilim kıyılmadan önce daha düşük değerlere indirilir. Bu anahtarlama tekniği mevcut bir doğru gerilim kaynağından yerel amaçlı yardımcı kaynaklar sağlamada da kullanılır (örnek olarak sayısal telefon santralleri ve transmisyon teçhizatının bulunduğu merkezlerde -48V'luk lineer ve anahtarlama ana güç kaynaklarından beslenen PCM sistemleri için $\pm 5V$, $12V$; analog-sayısal dönüştürücü çoklayıcı sistemleri için $\pm 5V$, $\pm 15V$; sayısal telgraf sistemleri için $\pm 24V$ güç kaynakları bu türden kaynaklardır).

Anahtarlamaalı güç kaynakları yüksek verimleri ve oldukça küçük boyutları sebebiyle askeri endüstri ve uzay endüstrisi ile haberleşme sistemlerinde çokça kullanılmaktadır.

13.1 Anahtarlamaalı Regülatörlerin Genel Yapısı [5]

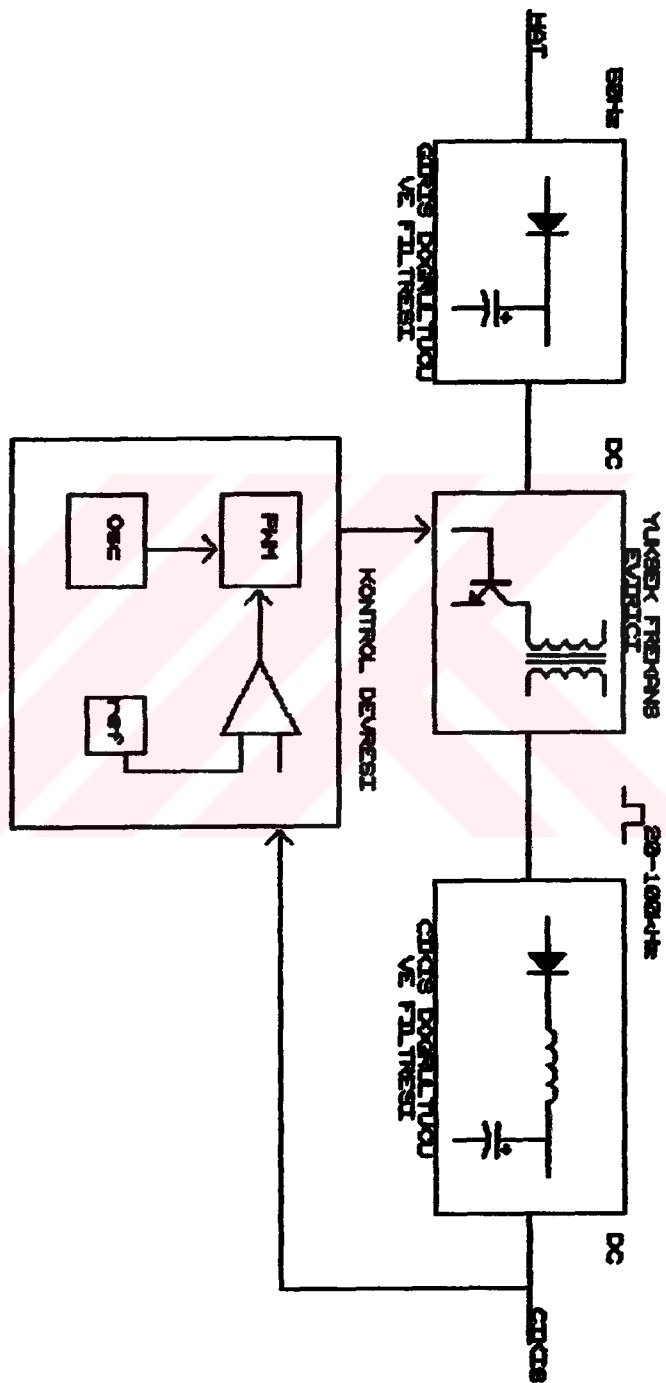
Sekil 13-1 'de dört temel devreden oluşan tipik bir güç kaynağının blok diyagramı verilmiştir. Bu devreler:

1. Giriş doğrultucu ve filtresi
2. Yüksek frekans evirici
3. Çıkış doğrultucu ve filtresi
4. Kontrol devresidir.

Alternatif hat gerilimi giriş doğrultucu ve filtre devresine uygulanır. Buradan elde edilen doğru gerilim yüksek frekans evirici devresindeki anahtarlama tranzistörü tarafından yüksek frekansta (tipik olarak 25kHz...100kHz) anahtarlınır. Gereken çıkış gerilimine bağılı olarak devre bir de yüksek frekans transformatörü ya da bobini içerir.

Yüksek frekans evirici devresinin çıkışı çıkış doğrul tucu ve filtresine uygulanır. Kontrol devresi çıkışı sabit olarak tutmaya çalışır.

Kontrol devresi osilatörle sürülen bir darbe genişlik modülatörü (PWM), bir hata kuvvetlendiricisi ve yüksek kararlılıkta bir referans gerilim kaynağından oluşmaktadır.



Şekil 13-1 Anti-parallel regülatör blok diyagramı

Hata kuvvetlendiricisi, giriş referans gerilimini çıkış doğrultucu ve filtresinin gerilimine ait örneklerle karşılaştırır. Yük arttıkça çıkış gerilimi düşer; hata kuvvetlendiricisi bu düşümü algılar ve darbe genişlik modülatörünün anahtarlama tranzistörüne daha geniş darbeler göndererek daha uzun süre iletimde kalmasına sebep olur.

Darbenin genişliği anahtarlama tranzistörünün yüksek frekans transformatörüne ne kadar süreyle akım akıtacağını böylece çıkış geriliminin ne kadar olacağını belirler. Sayet yük azalacak olursa çıkış gerilimini sabit bir değerde tutmak üzere anahtarlama tranzistörüne daha dar kontrol darbeleri gönderilecektir.

13.2 Anahtarlama Regülatörlerin Üstünlük ve Sakıncaları

Anahtarlama regülatörlerin en önemli üstünlükleri yüksek verimleri ve küçük boyutta olmalarıdır. Bilinen lineer regülatörler oldukça büyük miktarda güç kayıplarına yol açan sürekli iletim modunda çalışmaktadırlar ve verimleri %40...%50 arasındadır. Giriş ve çıkış gerilimleri arasındaki fark büyükse bu verim %40'ın da altına düşer.

Anahtarlama regülatörlerin verimleri ise lineer regülatörlerinkinden çok daha yüksektir ve %60...%90 arasında değişir. Bu büyük verimin ana sebebi anahtarlama regülatörlerdeki anahtarlama tranzistörünün iletim ve kesime geçiş anları dışındaki zamanlarda ya

tamamen iletimde ya da tamamen kesimde olmasıdır. Yani sonuç olarak çalışma zamanının büyük bir bölümünde ya gerilim ya da akım çok düşük olmaktadır.

Anahtarlama regülatörlerinde hat frekansından çok daha yüksek frekansta anahtarlama yapıldığı için transformatörler şok bobinleri, kondansatörler ve diğer filtre elemanları daha küçük, hafif ve ucuz olmaktadır.

Anahtarlama regülatörler yüksek anahtarlama akımları ve kısa yükselme ve düşme zamanları sebebiyle elektromagnetik ve radyo frekansı gürültüsü (EMI/RFI) üretebilir. Yüksek frekanslarda (100kHz ... 500kHz) üretilen EMI/RFI gürültüsü kolayca filtre edilebilir. Kaynak ile regülatör arasında büyük bir seri empedansın görüldüğü uygulamalarda akımdaki hızlı değişimler de belirli bir gürültü üretir. Bu problemler seri empedansı düşürme yoluyla, anahtarlama zamanını arttırma ile ve regülatörün giriş ve çıkışını filtrelemekle büyük ölçüde çözülebilir.

Sabit frekanslı anahtarlama regülatörleri filtrelemek değişken frekanslı regülatörlerden daha kolaydır, çünkü bu durumda gürültü de tek frekanstadır ve periyodiktir. Sabit iletim zamanına (t_{on}) sahip olan değişken frekanslı regülatörler yük değişimlerine orantılı olarak anahtarlama frekansını arttırır veya azaltırlar, fakat bu durumda filtreleme problemi büyür.

13.3 Temel Anahtarlama Regülatör Türleri

Günümüzde kullanılmakta olan devrelerin hemen tamamı şu üç temel anahtarlama regülatörden türetilmiştir:

1. "Step-down" ya da girişi indiren regülatör (buck)
2. "Step-up" ya da girişi yükselten regülatör (boost)
3. Eviren regülatör (flyback)

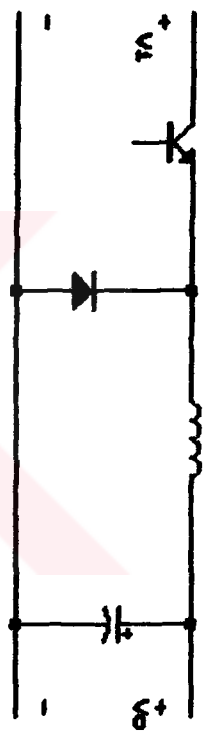
Şekil 13-2a 'da temel indiren regülatör devresi verilmiştir. Bu yapıdaki devrenin çıkış gerilimi giriş geriliminden daima daha düşüktür. Giriş doğrultucu ve filtre devresinden gelen DC girişe seri bir anahtarlama tranzistörü bağlanmıştır. Bu anahtar da basit bir LC düzeltici devresine değişen genişliklerde darbeler sağlayacak şekilde giriş doğru gerilimini kıyar.

Anahtar kapalı olduğu zaman giriş doğru gerilimi filtreye uygulanır ve bobin üzerinden yüke doğru bir akım akar. Anahtar açık iken bobinin alanında saklanan enerji diyot üzerinden yüke akım akıtmayı sürdürür.

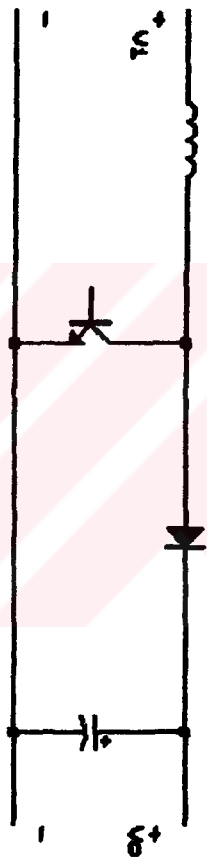
Bu devrede anahtarlama akımının tepe değeri yük akımı ile orantılıdır. İdeal durumda çıkış gerilimi, giriş gerilimi ile t_{on}/T oranının (duty cycle) çarpımına eşittir:

$$V_o = V_i \cdot t_{on}/T$$

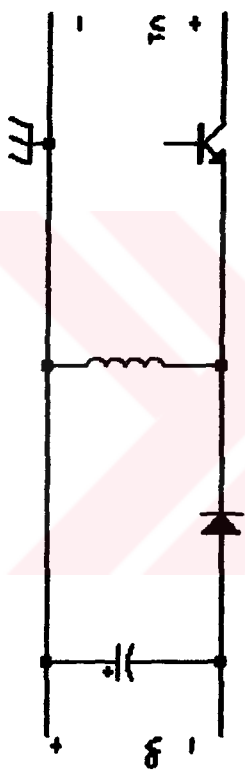
Diğer bir temel anahtarlama güç kaynağı yapısı şekil 13-2b de verilmiş olan yükselten ya da step-up regülatördür. Bu tür devrelerde çıkış gerilimi giriş geriliminden daima daha büyük olacaktır. Bobinde biriken enerji DC giriş geriliminden alınan enerjiye de eklenerek yüke gönderilir. Anahtar kapalı iken akım



Sekil 13-2a Indüven (Step-down) Regulator Devresi



Sekil 13-2b Yükselten (Step-up) Regulator devresi



Sekil 13-2c Çeviren (Flyback) Regulator devresi

bobin ve anahtar üzerinden akıp bobini yükler fakat yüke akım göndermez. Anahtar açık iken yük uçlarındaki gerilim giriş DC gerilimi ile bobinde saklanan enerjinin sağladığı gerilimin toplamına eşit olur; bobinden yüke akım akar.

Üçüncü anahtarlama regülatör yapısı eviren (flyback) regülatördür. Bu devre "step-up" regülatörün bir varyasyonudur (şekil 13-2c). Yükselten regülatörden geliştirilen eviren regülatörler yüke sadece bobinde biriken enerjiyi verirler. Bu tür bir devre giriş gerilimini hem düşürebilir hem de yükseltebilir. Anahtar kapalı iken bobin yüklenir fakat diyot ters kutuplandığı için yüke akım akmaz. Anahtar açık iken diyot iletim yönünde kutuplanır ve bobindeki enerji yüke transfer edilir.

Bir kaynağın çıkış gerilimine karar verebilmek için yükün (R_L) bilinmesi gerekir. Yük bilindiği takdirde çıkış gerilimi şöyle hesaplanabilir:

$$V_o = (P_o R_L)^{1/2} = I(L.f.R_L/2)^{1/2}$$

I bobin akımı anahtarlama tranzistörünün t_{on} zamanıyla orantılıdır ve regülasyon işlemi de bu zamanın değiştirilmesiyle sağlanır.

Yükteki çok ani değişimlerin geçici zaman cevabını analiz etmek oldukça zordur. Bu değişikliklere cevap verebilecek zamanı sağlayacak uygun boyutta bir filtre kondansatörü kullanmak ve minimum yükü sınırlayıcı

önlemler almak bu durumda pratik bazı çözümler olabilir. Eviren türde devreler 100W'a kadar güç seviyelerinde kullanılır.

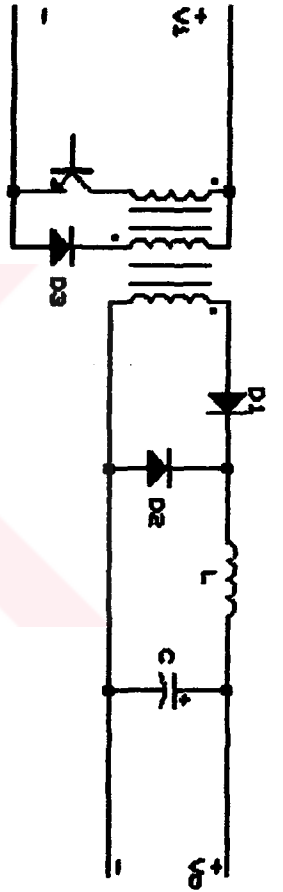
13.4 "Forward" Çeviriciler

Push-pull ve yarım köprü devrelerin de dahil olduğu bu çevirici ailesi indiren regülatörden geliştirilmiştir. Bu türden tipik bir devre şekil 13-3a 'da gösterilmiştir.

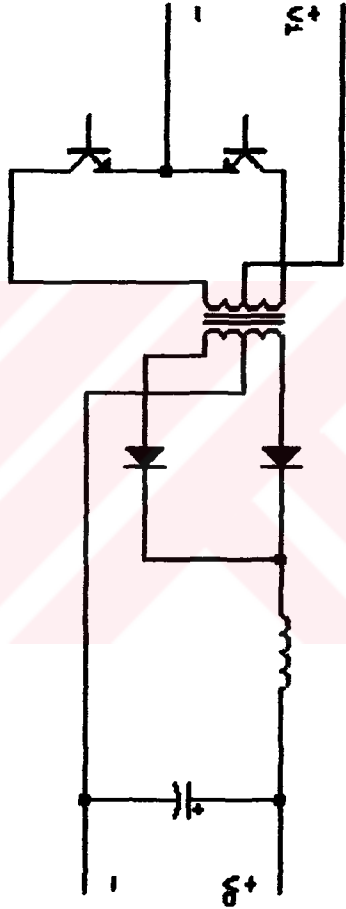
Anahtarlama tranzistörü iletimde iken transformatör D1 diyotu ve LC filtresi üzerinden yüke akım akıtır. Anahtar kesimde iken D2 iletim yönünde kutuplanır ve yüke akım akıtmaya devam eder.

Üçüncü sargı ve D3 diyotu olmaksızın çeviricinin yüksek frekansta verimi düşer. Bu sargının işlevi transformatörde biriken enerjiyi hatta geri vererek her seferinde transformatörün enerjisini böylece boşaltmaktır. Bu şekilde transformatörün doyma problemi büyük ölçüde ortadan kalkmış olmaktadır. Bu tür bir güç kaynağı 200W güce kadar kullanılabilir.

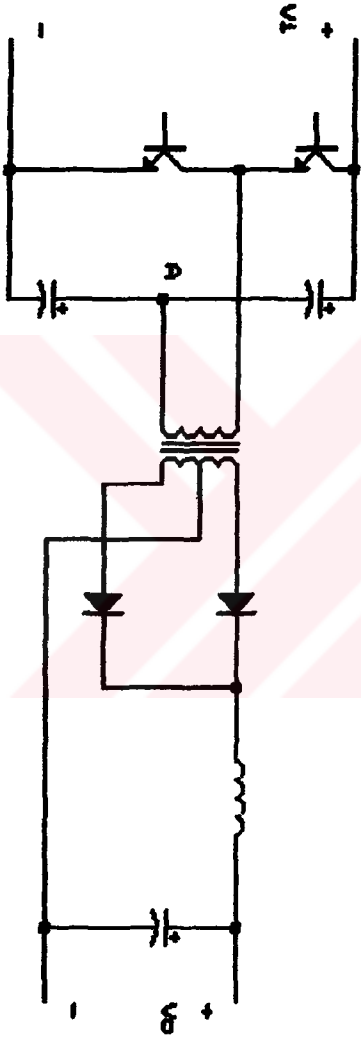
Şekil 13-3b 'de tipik bir push-pull çevirici, şekil 13-3c 'de yarım köprü çevirici verilmiştir. Yarım köprü çevirici yüksek güçte en çok kullanılan çevirici türüdür. Yarım köprü çeviricinin push-pull devreye göre çeşitli üstünlükleri vardır: Kondansatörler arasındaki orta nokta (A noktası) $V_i/2$ gerilimiyle yüklenerek daha düşük devrilme gerilimli tranzistörlerin seçilmesine



(a) "Forward" çevirici



(b) "Pushpull" çevirici



(c) Yarım köprü çevirici

Şekil 13-3 "Forward", "Pushpull" ve yarım köprü devreleri

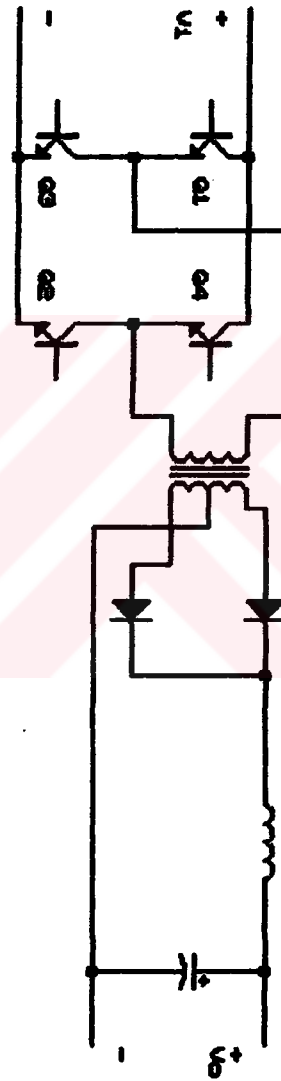


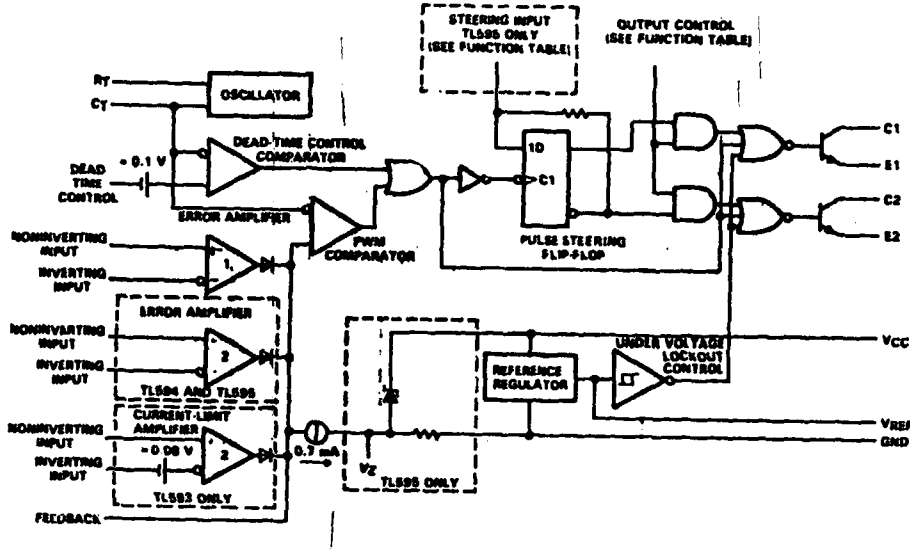
Рис. 13-34 Трёхфазный инвертор

imkan sağlar. Ayrıca trafonun birincil sargısı iki yönde de sürüldüğünden trafo çekirdeği daha etkin bir şekilde kullanılmış olur.

Şekil 13-3d 'de verilen tam dalga çeviricinin önceki yarım dalga çeviriciden farklı tarafı dört tranzistör kullanılmış olmasıdır. Dönüşümlü olarak her bir yarı periyotta Q1/Q2 ya da Q3/Q4 çiftlerinden biri iletime girecektir. Push-pull çeviricide her bir tranzistöre gelen maksimum gerilim $2V_i$ iken tam dalgada her bir tranzistöre gelen maksimum gerilim V_i 'dir. Önceki yapılara oranla tranzistörlere daha az gerilim ve akım geleceğinden bu tür devrenin güvenilirliği daha fazladır. Ancak dört tranzistör kullanılmış olması fiyat ve boyutlar bakımından artış getirmektedir.

13.5 Örnek Kontrol Devresi (TL594)

Burada sözü edilen kontrol devresi gerilim çeviriciler ve anahtarlamalı güç kaynakları için sabit frekansta darbe genişlik modülasyonu kontrol devresidir. Ayarlanabilen bir osilatör, darbe genişlik modülatörü ve hata kuvvetlendirici den meydana gelir. Ayrıca bunlara ek olarak aşırı akım algılayıcı, bağımsız ölü zaman kontrolü, 5V referans regülatörü ve iki anahtarlama tranzistörünü tek sonlu ya da push-pull olarak çalıştırma imkanı veren çıkış kontrol lojisi de mevcuttur. Şekil 13-4 'te TL594'ün blok diyagramı görülmektedir.



Şekil 13-4 TL594 devresinin blok diyagramı.

Çıkış darbelerinin modülasyonu iki kontrol işaretinin dahili osilatör tarafından üretilen testere dişi dalga ile karşılaştırılması ile gerçekleştirilir. 5 numaralı bacakta gerilim kontrol işaretinden daha büyükse çıkış verecektir. Kontrol işareti arttıkça çıkış darbe genişliği azalacaktır. Kontrol işaretleri ölü-zaman kontrol devresi ve hata kuvvetlendiriciler olmak üzere iki kaynaktan türetilir. Ölü-zaman karşılaştırıcısı yaklaşık 25'lik bir ölü zaman sağlayan 100mV'luk sabit bir "offset" gerilimine sahiptir. Bu da 4 numaralı bacağın topraklanması ile programlanmış olan minimum ölü zamandır.

PWM karşılaştırıcısı hata kuvvetlendiricilerinin herbirinden girişine gelen işaretler aracılığıyla kontrol fark işaretini üretir. Hata kuvvetlendiricilerden birisi çıkış gerilimini gözlemek ve kontrol işaret gerilimindeki değişimi sağlamak için kullanılır. Diğer hata kuvvetlendiricisi ise çıkış akımını gözlemlemede kullanılır ve kontrol gerilimine etkiyerek akım sınırlama işlevini yerine getirir.

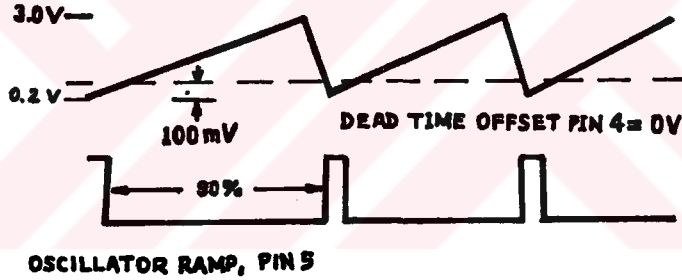
14 numaralı bacadaki 5V'luk dahili referans ise kontrol lojiği, flip-flop, osilatör ve ölü zaman kontrol karşılaştırıcı devresi ve PWM devresi için kararlı bir referans sağlar. Kısa devreye karşı korunmuştur ve $\pm 1\%$ doğrulukla dahili olarak programlanmıştır.

Dahili osilatör, çeşitli kontrol işaretleri ile karşılaştırmak ve PWM karşılaştırıcılarına pozitif testere dişi dalgası üretir. Osilatör frekansı 5 ve 6 numaralı bacaklardaki harici bir zamanlama kondansatörü ve direnci ile belirlenebilir. Tek sonlu devreler için $f_{osc} = 1/R_T C_T$, push-pull devreler içinse $f_{osc} = 1/2R_T C_T$ dir. Dahili devre elemanlarının toleransları sebebiyle $\pm 10\%$ 'luk bir frekans değişimi sözkonusu olabilir.

Osilatör, harici R_T direnci ile belirlenen sabit bir akımla C_T zamanlama kondansatörünü yükler. Bu devre lineer bir rampa gerilimi üretir. Kondansatördeki gerilim 3.5V'a ulaştığında devre boşalır ve yükleme olayı yeniden başlatılır.

Ölü zaman ve PWM karşılaştırıcıları:

Her iki karşılaştırıcı fonksiyonları da paralel girişlerle tek bir karşılaştırıcı lojiği kullanırlar. Karşılaştırıcı çıkışı, genişliği osilatörün rampa gerilimi ile karşılaştırılarak belirlenen bir darbe genişlik modülasyonlu işarettir. Karşılaştırıcının çıkışları ise çıkış kontrol lojiğini sürer. 4 numaralı bacakta ölü zaman kontrol girişi toprağa bağlandığında 100mV'luk bir dahili "offset" gerilimi ile çıkış darbeleri arasında minimum bir ölü zaman sağlanır (şekil 13-5)



Sekil 13-4 TL594 devresinin blok diyagramı.

Ölü zaman girişi 3.0V ile 0V arasında iken %0... %90 arasında sürekli bir darbe genişlik kontrol aralığı elde edilmiş olacaktır. Kontrol gerilimi ile maksimum çıkış darbe genişliği arasında lineer bir ilişki sözkonusudur.

Bu şekilde belli bir ölü zamanın çok yararlı olacağı bir uygulama bir push-pull devrede güç tranzistörlerinin iletim zamanlarının binişiminden doğacak sakıncalardan kaçınmaktır. PWM karşılaştırıcının girişine iki hata kuvvetlendiricisinin çıkışları bağlıdır. Ayrıca 3 numaralı bacak aracılığıyla kontrol çevrim kompanzasyonu bu girişe verilebilir. 3 numaralı bacakta gerilim 0.5V'tan 3.5V'a değiştikçe çıkış genişliği periyodun %90'ı ile sıfır arasında değişir.

Hata kuvvetlendiricileri:

Her iki kuvvetlendirici de tek-sonlu tek kaynaklı yüksek kazançlı kuvvetlendiricilerdir. Çıkışların bir VEYA kapısına verilmesi ile daha yüksek çıkış seviyesi meydana gelir. Bu kuvvetlendiricilerin minimum açık çevrim kazançları 70dB'dir. Herbir hata kuvvetlendiricisi 3 numaralı bacakta çıkışlarından 400ns'lik bir cevap zamanı gösterir.

Çıkış Lojik Kontrolü:

Çıkış kontrol lojigi darbe genişlik modülatörünün çıkışlarına bağlıdır. Tek-sonlu modda (her iki çıkış aynı anda iletimde) çıkış kontrolü (13 numaralı bacak) toprağa bağlandığında darbe genişlik modülasyonuna uğramış işaret her iki çıkışa verilir.

Push-pull çalışmada (herbir çıkış değişimli olarak iletimde) çıkış kontrolü (13 numaralı bacak) darbe

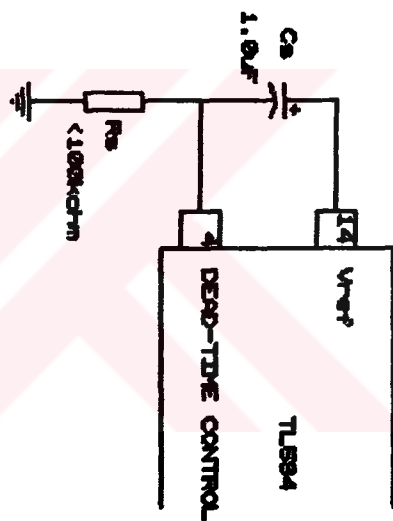
sürücü flip-flopa yol veren dahili referans gerilimine bağlanır (14 numaralı bacak). Bu şekilde flip-flop, modülasyonlu işareti her bir çıkışa değişimli olarak göndercektir, böylece her bir çıkışın anahtarlama frekansı osilatör frekansının yarısı olacaktır. 13 numaralı bacakta çıkış kontrolü asla açık bırakılmamalıdır, ya toprağa (7 numaralı bacak) ya da dahili gerilim kaynağına (14 numaralı bacak) bağlanmalıdır.

Çıkış sürücü bölümü:

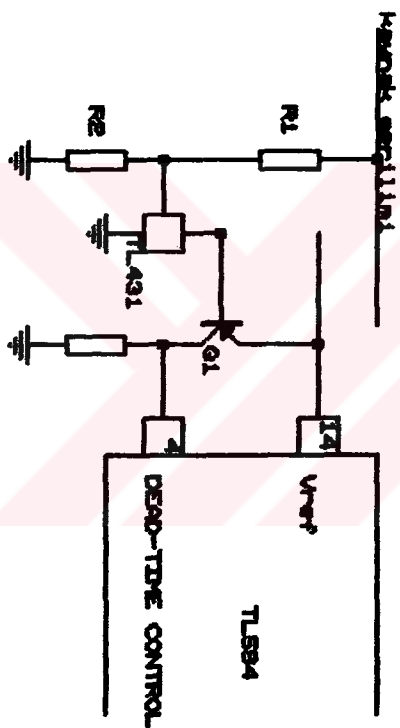
İki eşdeğer Darlington çıkış sürücüsü paralel ya da push-pull modda çalıştırılabilir. Kollektör ve emetör terminallerinden ikisi de çeşitli sürme konfigürasyonları için kullanılabilir. 200mA'de her bir çıkışın $V_{CE(sat)}$ değeri ortak emetör konfigürasyonu için 1.1V, ortak kollektör konfigürasyonu içinse 1.5V'tur. Sürücüler aşırı yüke karşı korunmuşlardır fakat akım kaynağı çıkışı olarak kullanılmak için yeterli akım sınırlaması yoktur.

Yumuşak yolverme:

Yumuşak bir başlangıç için bir koruma devresi kullanılabilir. Bu devre başlangıçta oluşabilecek akım darbelerini engeller ve güç uygulandığı anda kontrol devresinin vereceği yanlış işaretlere karşı bir koruma sağlar.



Schematic 13-8 Basic delay device



Schematic 13-7 Pulse-width modulation device

Şekil 13-6 'daki gibi ölü zaman kontrol girişini (pin 4) kullanarak bir yumuşak başlangıç devresi oluşturmak oldukça basittir. Başlangıçta C_s kondansatörü, ölü zaman kontrol girişinin 5V'luk dahili referansı takip ederek (%100 ölü zaman demektir) her iki çıkışı da kesmesini sağlar. Kondansatör R_s üzerinden boşaldıkça kontrol çevrimi kumandayı alana kadar çıkış darbe genişliği artar.

Aşırı gerilime karşı koruma:

4 numaralı bacağa bağlı olan ölü zaman kontrol girişi aşırı gerilim koruması için bir giriş olarak kullanılabilir (şekil 13-7). Bir TL431 regülatörü bu iş için bir algılayıcı olarak kullanılabilir. Gözlenen kaynak gerilimi R_2 'de oluşan gerilim 2.5V olana kadar arttıkça TL431 iletimdedir, Q1 iletim yönünde kutuplanır ve ölü zaman kontrolü tamamen referans gerilimine bağlanarak çıkış tranzistörlerini kesime sokar.

13.6 Bir Kontrol Devresine İlişkin Uygulama [5]

5V/10A Çıkışlı Bir Güç Kaynağının Tasarımı

Böyle bir güç kaynağında tasarım kriterleri aşağıda olduğu gibi seçilebilir:

$$V_o=5V$$

$$V_i=32V$$

$$I_o=10A$$

$$f =20kHz$$

$$V_r=100mV_{pp}$$

$$\Delta I_L=1.5A$$

Giriş güç kaynağı:

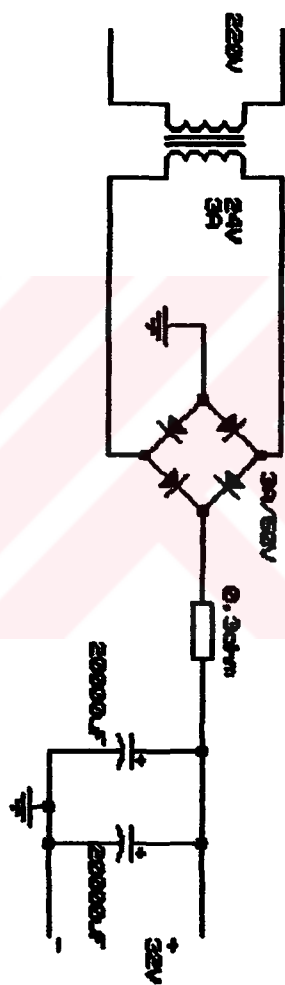
220V giriş, 32V dc çıkış, 75VA'lık 24V çıkışlı transformatör kullanılacaktır. 24V'luk ikincil sargı şekil 13.8 'de gösterilen iki filtre kondansatörü ile 0.3ohm'luk akım sınırlayıcı dirence bağlanan tam dalga köprü doğrultucuyu besleyecektir. Doğrultucu çıkışının akım ve gerilimi:

$$V_d = V_z \cdot \sqrt{2}$$

$$I_d(ort) \cong [V_o/V_i] \cdot I_o = (5V/32V) \cdot 10A \text{ (%100 verim)}$$

%70 verim varsayılacak olursa, $I_d(ort) \cong 2.3A$.

Dolayısıyla şekil 13-8 'deki 3A/50V 'luk tam dalga köprü doğrultucu hesaplanan bu değerlere uymaktadır. Şekil 13-9 'da ise anahtarlama ve kontrol bölümü verilmiştir.



Сейл 13-8 Q1-18 Q1-18 Q1-18 Q1-18

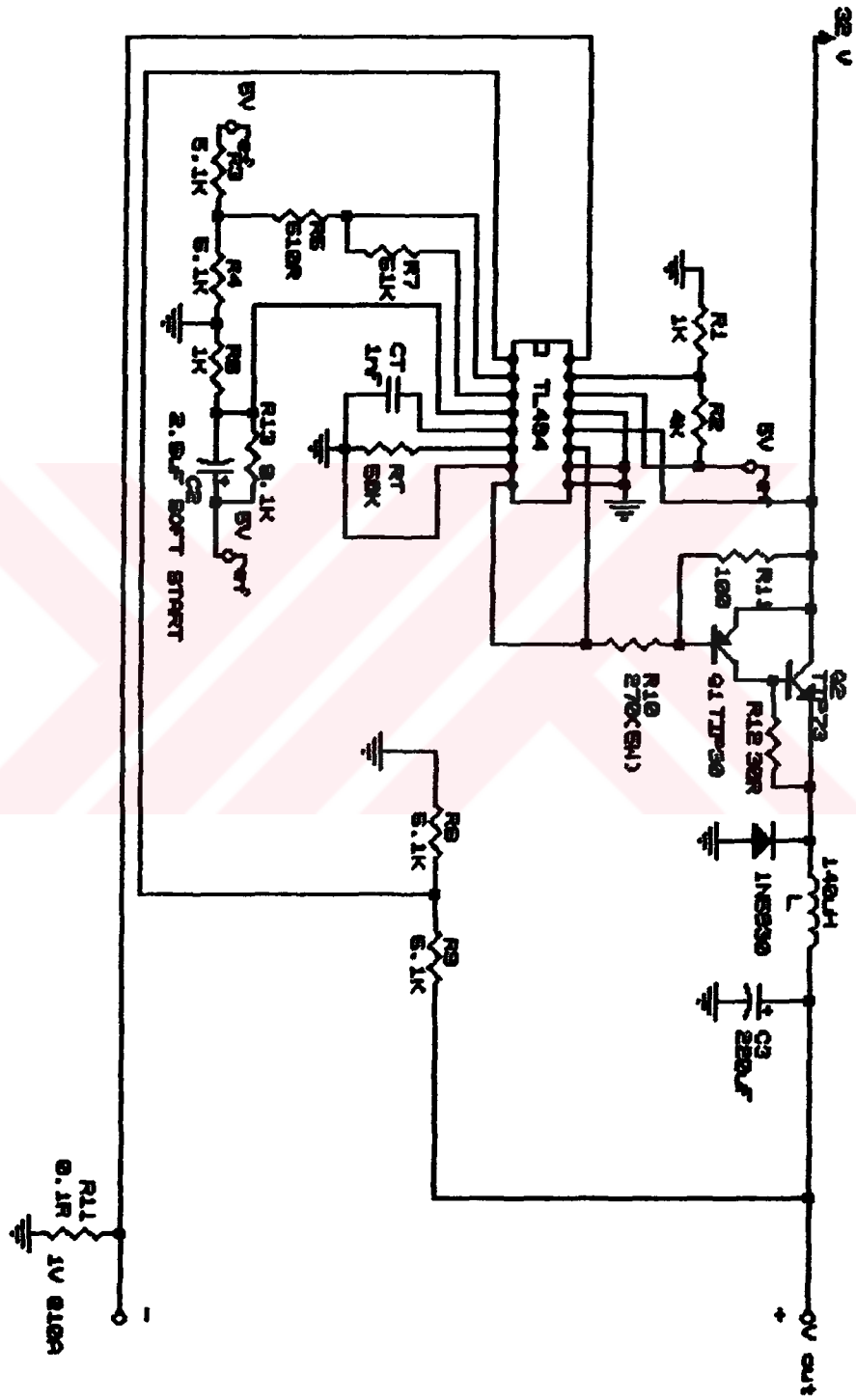


Схема 13-9 Аналоговая и контрольная цепи

Kontrol Devreleri:

TL594'ün osilatör frekansı 5 ve 6 numaralı bacağına bağlanan bir kondansatör ve dirençten meydana gelen harici bir zamanlama devresi ile kontrol edilir. Osilatörün 20kHz'de çalışması düşünüldüğünde eleman değerleri şöyle hesaplanacaktır:

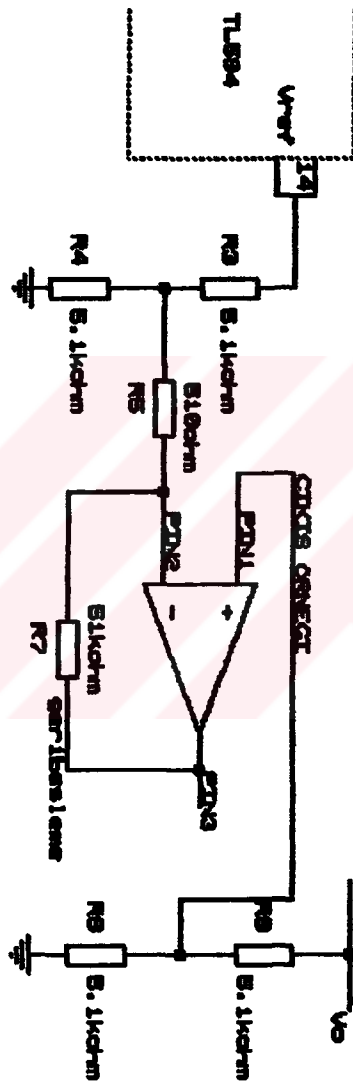
$$f = 1/(R_t \cdot C_t)$$

R_t ve C_t sırasıyla zamanlama direnci ve kondansatörüdür. $C_t = 0.001\mu F$ seçerek R_t hesaplanabilir:

$$R_t = 1/(f \cdot C_t) = 1/(20\text{kHz} \cdot 0.001\mu F) = 50\text{kohm}$$

Hata Kuvvetlendiricisi:

Hata kuvvetlendiricisi 5V'luk çıkışa ait bir örneği referansla karşılaştırır ve sabit çıkış elde edecek şekilde darbe genişlik modülatörünü yönlendirir. Şekil 13-10 'da bu bölüme ait devre parçası görülmektedir. TL594'ün dahili referans kaynağı (pin14) R3 ve R4 aracılığıyla 2.5V'a bölünür. Çıkış gerilimi hata işareti de R8 ve R9 dirençleri ile 2.5V'a bölünür. Eğer çıkış kesin olarak 5.0V şeklinde regüle edilecekse R8 direncinin yerine 10kohm'luk bir potansiyometre konması ayarlı kontrol imkanı sağlar. Hata kuvvetlendirici devresine ilişkin kararlılığı arttırmak için kuvvetlendiricinin çıkışı R7 direnci üzerinden evirici girişe (pin 2) dc kazancı 100'e düşürecek şekilde geri beslenir.



Билл 13-10 Неге кувертландиргизил болуму

Akım Sınırlayan Kuvvetlendirici:

Güç kaynağının tasarımı 10A yük akımı ve 1.5A'lık bir I_L salınımına göre yapılacağından, kısa devre akımı,

$$I_k = I_o + I_L/2 = 10.75A \text{ 'dir.}$$

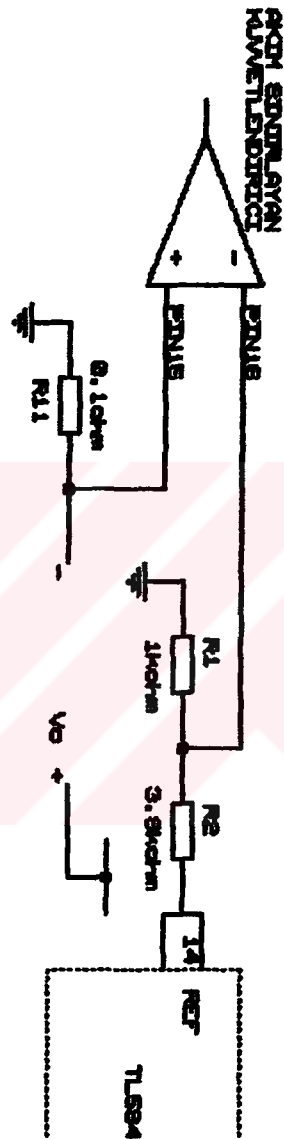
Devrenin akım sınırlama ile ilgili kısmı şekil 13-11'de verilmiştir. R1 ve R2 dirençleri akım sınırlayıcı kuvvetlendiricinin eviren girişinde yaklaşık 1V'luk bir referans oluşturur. Yüke seri R11 direnci, yük akımı 10A'e ulaştığında kuvvetlendiricinin evirmeyen girişine 1V uygulanmasına sebep olur. Buna uygun olarak da çıkış darbe genişliği daralır. R11'in değeri ise şöyle hesaplanır:

$$R11 = 1V/10A = 0.1\Omega$$

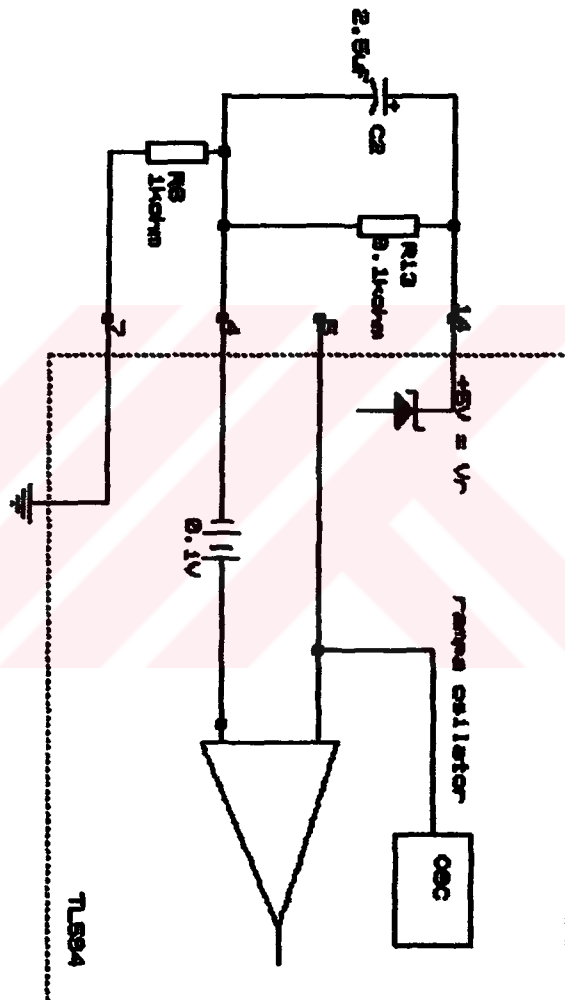
Yumuşak Başlangıç ve Ölü Zaman:

Anahtarlama tranzistörlerine ilk anda gelecek istenmeyen darbeler söndürülmelidir. Ölü zaman kontrol bölümü yumuşak başlangıç sağlamak amacıyla da kullanılabilir (şekil 13-12)

Yumuşak kalkış ("soft-start") devresi, ölü zaman kontrol girişine (pin 4) negatif eğimli bir dalga uygulayarak şekil 13-12'deki gibi çıkıştaki darbe genişliğinin yavaşça artmasını sağlar.



Şekil 13-11 Akım kaynağı devresi



Şekil 13-12 Yumuşak başlangıç devresi

Başlangıçta C2 kondansatörü ölü zaman kontrol girişini, 5V'luk referans regülatörü izlemeye zorlayarak çıkışı keser (%100 ölü zaman demektir). Kondansatör R6 direnci üzerinden yüklendikçe, kontrol çevrimi kumandayı alana kadar çıkış darbe genişliği yavaşça artar. R6 ve R13 dirençlerinin 1:9 oranında seçilmiş olması sebebiyle başlangıç anından sonra pin4'deki gerilim 0,1.5V olarak maksimum t_{on}/T 'yi %83 olarak sınırlar.

Yumuşak kalkış zamanı genelde 25...100 peryotluk bir aralıktadır. Şayet 20kHz anahtarlama hızında 50 peryotluk bir "soft-start" zamanı seçilecek olursa:

$$T = 1/f = 1/20\text{kHz} = 50\mu\text{s}$$

olmak üzere

$$\text{"soft-start" zamanı} = 1/(C2.R6)$$

$$C2 = 50.50\mu\text{s}/1\text{kohm} = 2.5\mu\text{F}$$

olacaktır.

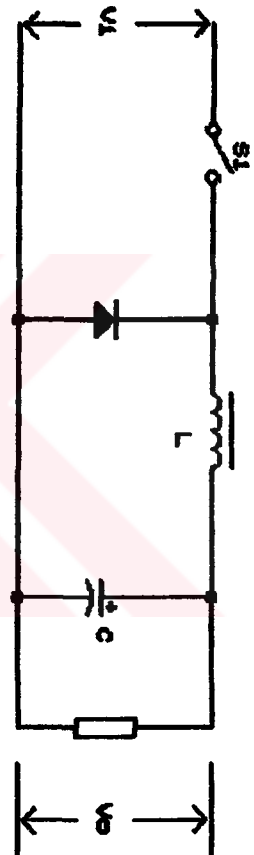
Endüktans Hesapları:

Kullanılan anahtarlama devresi şekil 13-13 'deki gibi ise gerekli endüktans (L) değeri şöyle hesaplanır:

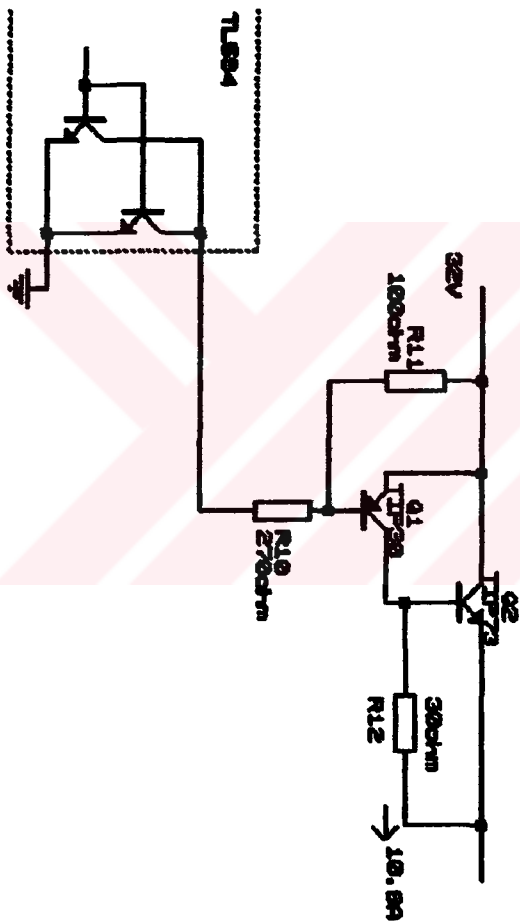
$$\alpha = t_{on}/T = 5\text{V}/32\text{V} = 0.182$$

$$t_{on} = \alpha.(1/f) = 0.182.(1/20\text{kHz}) = 9.1\mu\text{s}$$

$$L \cong (V_i - V_o).t_{on}/\Delta I_L = (32\text{V} - 5\text{V}).9.1\mu\text{s}/1.5\text{A} = 165\mu\text{H}$$



Exm11 13-13 Amplifier's circuit.



Exm11 13-14 Que amplifier drive bolun .

Çıkış Kondansatörünün Hesabı:

Çıkış dalgalılığını istenen seviyede tutabilmek için filtre endüktansı ile birlikte kondansatörün de hesaplanması gerekir. Bir elektrolitik kondansatör, seri bağlı bir endüktans, bir direnç ve bir kondansatörle modellenebilir. İyi bir filtreleme için dalgalılık frekansı seri endüktansın önem kazandığı frekanslardan çok düşük olmalıdır; böylece kapasite ve etkin seri direnç gözönüne alınacaktır. Maksimum etkin seri direnç

$$ESR(max) = \Delta V_{\alpha(rip)} / \Delta I_L = 0.1V / 1.5A = 0.067\Omega$$

Tasarımın gereği olarak V_o 'ya ait dalgalılık gerilimini 100mV'un altında tutmak için gerekli C3 kondansatörünün kapasitesi,

$$C3 = \Delta I_L / (8.f.\Delta V_o) = 1.5A / (8.20kHz.0.1V) = 94\mu F$$

olarak hesaplanır. Seçilecek kondansatörün ESR değeri değeri 0.067Ω 'dan düşük olmalıdır.

Güç Tranzistörü Hesabı:

Anahtarlama elemanını oluşturmak üzere TIP30 pnp sürücü tranzistör ile TIP73 npn çıkış tranzistörü kullanılabilir. Bu iki güç elemanı şekil 13-14'deki gibi bir pnp hibrit Darlington devre yapısında bağlanabilir. Hibrit Darlington, $I_o + \Delta I_L / 2 = 10.8A$ 'de (maksimum çıkış) doymaya girmelidir.

10.8A'de Darlington'a ait h_{FE} , TL594'ün maksimum çıkış kollektör akımı olan 250mA gözönüne alınarak seçilmelidir. TIP30 ve TIP73'ün katalog değerlerinden, 1.2A'lık I_C akımı için $h_{FE}(Q1) = 10$
12.0A'lık I_C akımı için $h_{FE}(Q2) = 10$

$$i_B \geq (I_O + \Delta I_L / 2) / (h_{FEQ2} \cdot h_{FEQ1}) \geq 108mA$$

R10'un değeri ise,

$$R10 \leq (V_i - (V_{BEQ1} + V_{CETL594})) / i_B$$

$$R10 \leq (32 - (1.3 + 0.7)) / 0.108 = 277\Omega$$

Bu değere en yakın standart direnç değeri olarak 270Ω seçilebilir. R10 ve R11 dirençleri kesime girdikleri zaman anahtarlama tranzistörlerindeki taşıyıcıları boşaltmak içindir.

14.BÖLÜM TEMEL ANAHTARLAMALI GÜÇ KAYNAĞI DEVRELERİNİN PSPICE İLE SİMÜLASYONU

Bu bölümde temel anahtarlamalı güç kaynakları olan indirici (step-down), yükseltici (step-up) ve eviren (flyback) güç kaynaklarının şekil 13-2a, b ve c 'de verilen temel devreleri PSpice için modellenmiş ve simüle edilmiştir. Norton Editörü ile devre kütükleri yazılmış ve sonuçlar Probe aracılığı ile elde edilmiştir. Eleman değerleri olarak yukarıdaki devrede bulunan değerler kullanılmıştır.

İndirici regülatör için devre kütüğü ve çıkış dalga biçimleri Ek A'da verilmiştir. t_{on}/T oranları, %20, %50 ve %80 alınarak üç simülasyon yapılmıştır. Aynı t_{on}/T oranları kullanılarak yükseltici ve eviren regülatör için de Ek B ve Ek C 'de verilen simülasyonlar yapılmıştır.

Simülasyon sırasında geçici durum analizi için özellikle darbelerin köşe noktalarında iterasyonlar daha yavaş olmaktadır, diğer noktalarda ise hızlanmaktadır. Özellikle köşe noktalarda iterasyon sınırının artırılması gerekmiştir. Bu da devre kütüğünde .OPTIONS komutu kullanılarak bir noktadaki iterasyon limiti ile analiz boyunca tüm noktalar için toplam iterasyon limiti ITL4 ve ITL5 parametreleri ile arttırılmıştır.

15.BÖLÜM GERİBESLEME KONTROLLÜ GÜÇ ELEKTRONİĞİ DEVRELERİNİN ANALİZİNDE GENEL BİR YAKLAŞIM

Güç elektroniği devrelerinin tasarım ve performans analizleri, özellikle devrede bir geribesleme kontrolü mevcutsa bir bilgisayar simülasyonu kullanmayı gerektirebilir. Bu amaçla çeşitli simülatör programları geliştirilmiştir. SPICE gibi genel amaçlı bir program paketinin kullanımı gelişmiş bir yazılımı ve algoritması bakımından avantajlı olabilir, fakat özellikle güç elektroniği uygulamalarındaki anahtarlama elemanı modelleri mevcut olmayabilir, ya da bunları oluşturmak çok zaman alıcı ve problemli olabilir. Bu durumlar gözönüne alındığında güç elektroniği ve devreleri üzerinde yoğunlaşacak bir devre simülasyon paketi geliştirmek uygun olacaktır.

Güç elektroniği devre analizinde etkin bir simülasyon yazılımının geliştirilmesinde esas alınacak konu anahtarlama elemanlarının etkin bir şekilde gözlenmesidir. Durum uzayı yaklaşımında devrenin herbir anahtarlama durumu bir durum eşitlikleri kümesi ile ifade edilmektedir. Sonuca hızlı varmak için tüm olası devre topolojisi değişiklikleri tanımlanmalı ve simülasyon devam etmeden önce ilgili durum denklemlerinin hesabı yapılmalıdır. Bu da gelişigüzel anahtarlama dolayısıyla çok çeşitli topolojilerin bulunduğu devrelerde pratik olmayacaktır.

Alternatif bir yöntem, durum denklemlerinin sadece anahtarlama elemanının durumunda bir değişme olduğu zaman hesaplanması olabilir, fakat yine bu tür devrelerin anahtarlama durumları çok çeşitli olabileceği için fazla etkili olmayabilir.

Anahtarlama devrelerinin analizinde basit fakat etkili bir yaklaşım problemin düğüm denklemleri ile formülasyonu olabilir [6] . Düşümsel yöntem durum denklemleri yöntemindeki sakıncaları ortadan kaldırmaktadır. Sistem matrislerinin türetilmesi son derece basitleşmekte, eleman anahtarlama ve devre topolojisinin ardışıl değişimleri etkin bir biçimde takip edilebilmektedir. Tüm düğüm gerilimleri ve dal akımları edilmektedir, böylece anahtarlama eleman gerilimleri gibi önemli parametreler çözüm değişkenleri olmaktadır. Kontrol girişi değişkenleri (düğüm gerilimleri, dal akımları) doğrudan elde edilebilmekte, kontrol çevrimlerinin izlenmesi basitleşmektedir.

15.1 Simülasyonun Yapısı

Bir güç elektroniği sistemi yarıiletken anahtarlama elemanları içeren bir güç devresi ile bu devredeki anahtarlama elemanlarına açık çevrim veya kapalı çevrim olarak anahtarlama kontrolü sağlayan elemanlardan oluşur. Güç devresini oluşturan temel elemanlar direnç, kondansatör, bobin gibi pasif elemanlar ile diyot, tranzistör, tristör ve GTO gibi anahtarlama elemanları ve kullanıcı tarafından

tanımlanan gerilim ve akım kaynakları olabilir. Benzer biçimde, temel transfer fonksiyonlarına ek olarak kontrol elemanları da toplama, sınırlama, işlemsel kuvvetlendirici ve örnekleme birimleri, kapılama birimleri, sıfır kesişim detektörleri gibi bazı bloklardan oluşur.

Düğümsel yöntemin güç elektroniği sistemlerine uygulamasında güç devresi kontrol elemanlarından ayrı düşünülebilmektedir. Bir düğüm denklemleri kümesini elde etmek üzere güç devresinin herbir düğümüne Kirchhoff'un akım yasası uygulanır. Bu denklemlerden de düğüm gerilimleri hesaplanır. Düğüm denklemlerinin oluşturulmasında bobin ve kondansatör dalları, bir akım kaynağına paralel bağlı bir eşdeğer dirençle değiştirilir. Tüm bobin ve kondansatör dalları kendi eşdeğer modelleri ile yer değiştirdikten sonra güç devresi sadece akım, gerilim kaynakları ile bir direnç devresine dönüşür.

Kontrol çevrimi durumu için iki yaklaşım mümkün olabilir. Bunlardan birisi kontrol çevriminin transfer fonksiyonları ile ifade edilmesidir. Böyle bir gösterilim daha sonra bir cebirsel denklemler kümesi ile tanımlanabilir. Diğer yaklaşıma göre ise kontrol çevrimi, devre elemanları ve işlemsel kuvvetlendiriciler ile ifade edilebilirler. Bu durumlarda gerekli düğüm denklemleri doğrudan oluşturulacaktır.

Geribesleme çevrimi içeren güç elektroniği devrelerinin düğüm esasına dayalı simülasyonunun temel yapısı şekil 15-1'de gösterilmiştir. Bu yapı iki temel elemandan oluşur: Güç devresi simülatörü ve kontrol devresi simülatörü.

Bu iki ana blok iteratif olarak hesaplanmaktadır. Her adımda güç devresinin cevabı hesaplanır ve kontrol simülatörünün geribesleme değişkenleri belirlenir. Sonra da bu değişkenler güç devresi simülatöründe kapılama bilgisini yeniden belirlemede ya da anahtarlama elemanlarının iletim durumlarını belirlemede kullanılır.

15.2 Bobin ve Kondansatörün Modellenmesi

Bobin için temel akım-gerilim ilişkisi olan

$$V_L = L.(di_L/dt)$$

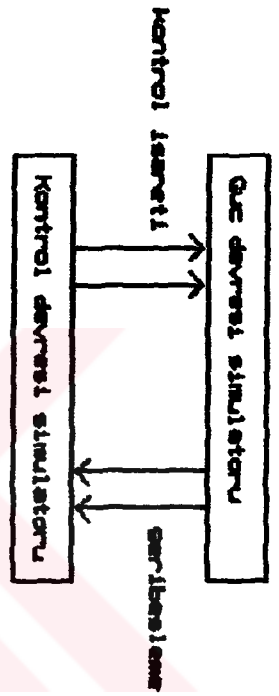
denkleminde trapezoidal kuralı uygulanırsa şu ayrık biçime dönüşür:

$$[V_L(t) + V_L(t-\Delta t)]/2 = L.(i_L(t) - i_L(t-\Delta t))/\Delta t$$

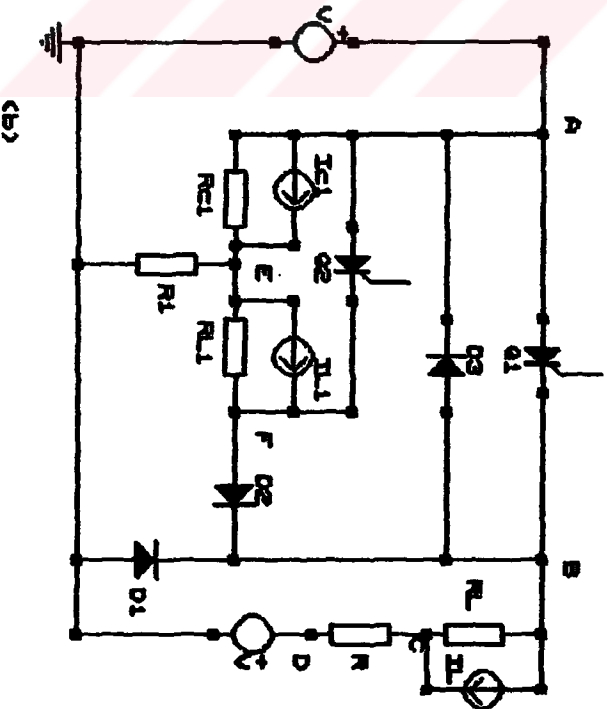
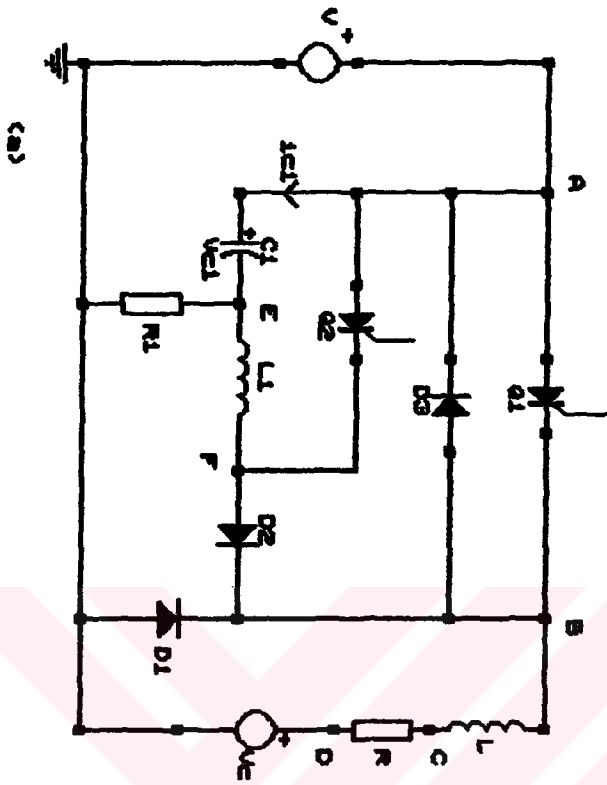
Bu da $R_L = 2L/\Delta t$ ve $I_L = i_L(t-\Delta t) + V_L(t-\Delta t)/R_L$ olmak üzere

$$i_L(t) = V_L(t)/R_L + I_L$$

şeklinde basitleştirilebilir.



Şekil 15-1 Guc elektronik sisteminin diğer ağılları



Şekil 15-2 Emalatların ve kumalarının devreleri

Yukarıdaki ifadelerde $(t-\Delta t)$ değerleri bir önceki adımı ifade etmektedir. R_L ve I_L ise her bir iterasyonda yeni bir değer alan eşdeğer direnç ve akım kaynağıdır. Anahtarlama anında bobin üzerinde ani gerilim değişimi olacağından bu formülasyonda sayısal bir osilasyon oluşabilir. Böyle bir osilasyon, $I_L = i_L(t-\Delta t)$ olmak üzere ilk formüle ters Euler formülasyonu uygulandığında

$$V_L(t) = L.[i_L(t) - i_L(t-\Delta t)]/\Delta t$$

elde edilir. Benzer biçimde trapezoidal kuralı ile kondansatörler de bir direnç (R_C) ve bir akım kaynağı (I_C) ile modellenenabilirler:

$$I_C = -i_C(t-\Delta t) - V_C(t-\Delta t)/R_C$$

ya da ters Euler ile

$$I_C = -V_C(t-\Delta t)/R_C, \quad R_C = \Delta t/2C \text{ 'dir.}$$

Şekil 15-2 'de düğümsel yaklaşımın kullanımına ilişkin bir örnek devre verilmiştir. Şekil 15-2a 'daki devre orijinal kıyıcı devredir. Düğümsel gösterilişi ise şekil 15-2b 'de verilmiştir.

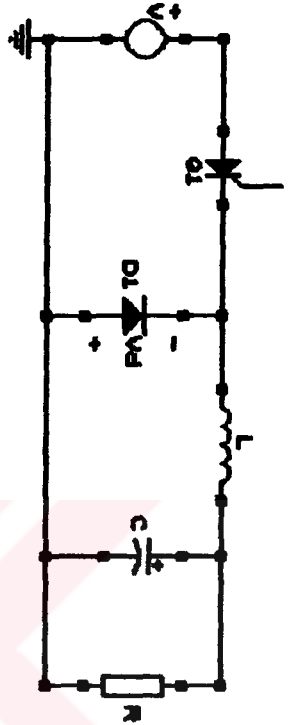
15.3 Anahtarlama Elemanlarının Gözlenmesi

Tüm yarıiletken anahtarların ideal olduğu, her anahtarın bir kontrol işaretine sahip olduğu kabul edilecektir.

Kontrol işareti anahtarın anahtarın açık ya da kapalı olmasını gösterir. Diyot durumunda elemanın sürekli iletimde olduğu kabul edilecektir. Gözönüne alınan uygulamaya bağlı olarak kontrol işareti kullanıcı tarafından ya önceden belirlenir ya da kontrol elemanları aracılığıyla devrenin çalışmasından türetilir. Anahtarın temel karakteristikleri ve o anki devre şartları (anahtarın iletim veya kesim yönünde kutuplanması gibi) ile kontrol işareti anahtarın iletimde olup olmayacağına karar verir.

Herhangi bir simülasyonda, tüm anahtarların iletim durumları kesin bir biçimde belirlenmelidir. Aksi durumda oluşabilecek simülasyon hataları şekil 15-3'deki basit kıyıcı devre ile açıklanabilir. Bu devrede Q1 iletimde iken D1 iletimde olmamalıdır. Benzer biçimde Q1 kesimde iken D1 iletime geçip bobin akımını iletmelidir. Oysa düğümsel formülasyon kullanıldığında diyot üzerindeki Vd gerilimi Q1'in kesime girdiği anda negatif olacaktır; böylece negatif Vd dolayısıyla diyotun iletimi doğru modellenmeyecektir.

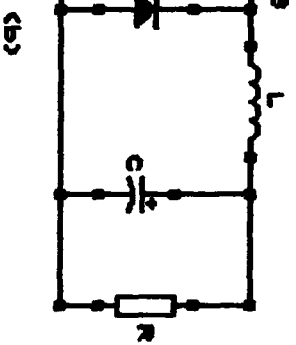
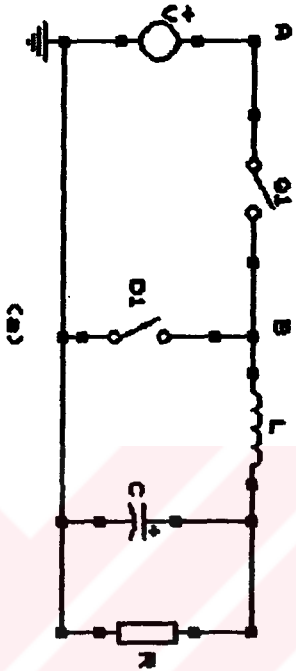
Birbirini takip her bir anahtarlamada tüm düğüm gerilimlerinin yeniden verilmesi ile bu durum önlenabilir. Kıyıcı devre örneğinde Q1'in kesime girdiği anın eşdeğer devresi şekil 15-4a 'da verilmiştir. Sonuçta A noktasında sıfır olmayan endüktans akımının kesilmesi sebebiyle büyük bir negatif gerilim oluşacaktır. Sonra da şekil 15-4b 'deki doğru anahtarlama durumunu oluşturmak üzere pozitif gerilim



Şekil 15-3 Güç anahtarlarının iletim durumu altında devre



Şekil 15-5 Transfer fonksiyonu bloğu



Şekil 15-4 Düşük gerilimlerin tek yönlü hollanmasında kullanılan eşdeğer devreler.
(a) Her iki anahtarın açık olduğu ana durum.
(b) Q1'in komütasyonu takip eden son durum

uygulayarak diyot ilettime sokulur. Böylece tüm anahtarlama elemanlarının iletim durumları kesin biçimde belirlenmiş olur.

Aynı kıyıcı örneğinde yenden değerlendirme süreci D1 başlangıçta iletimde iken Q1'in ilettime sokulması halinde de gerekecektir. Doğru anahtarlama durumu Q1 iletimde iken D1'in kesimde olmasıdır. B-düğümündeki gerilim yeniden belirlenmezse (reinitialisation) sıfır değerinde kalmaya devam eder. Bu durumda D1 kesime giremez ve kaynak üzerinden bir kısadevre meydana gelir. Tekrar belirleme sürecinde B-düğümündeki gerilim kaynak gerilimine eşit olacak biçimde belirlenir ve böylece Q1'in anahtarlama sürecinin hemen ardından D1 kesime girer.

15.3.1 Güç Devresi Formülasyonu

Güç devresinin simülasyonunda düğümsel yaklaşımın kullanılmasıyla çözülecek temel denklem,

$$\underline{Y} \cdot \underline{V} = \underline{I}$$

dir. Burada $\underline{Y}$ devre iletkenlik matrisi, $\underline{V}$ düğüm gerilimlerini taşıyan vektör, ve $\underline{I}$ her bir düğüme enjekte edilen akım kaynağına ilişkin akımların toplamını taşıyan vektördür. Sonucu vektör devrede mevcut akım kaynakları ile bobin ve kondansatör modellerinden ortaya çıkan akım kaynaklarını içerir.

Düğümsel yaklaşımın önemli bir avantajı, anahtarın iletim durumundaki değişikliklerin $\underline{Y}$ matrisinde satır ve sütun değişiklikleri ile modellenenebilmesidir. Hesaplama-
madaki etkinliği arttırmak için $\underline{Y}$ matrisinin anahtarlara bağlı elemanları birlikte gruplandırılabilir. Böylece düğümler üç grupta sınıflandırılabilir: gerilim kaynaklarını bağlayan v gerilim düğümleri, anahtarlara bağlayan s anahtar düğümleri ve RLC dallarına bağlayan f sabit düğümleri.

Böylece yukarıdaki denklem,

$$\begin{bmatrix} Y_{ff} & Y_{fs} & Y_{fv} \\ Y_{sf} & Y_{ss} & Y_{sv} \end{bmatrix} \begin{bmatrix} V_f \\ V_s \\ V_v \end{bmatrix} = \begin{bmatrix} I_f \\ -I_s \\ I_v \end{bmatrix}$$

biçimine gelir. Bu iletkenlik matrisinin üst kısmı (Y_{ff} , Y_{fs} , Y_{fv}) simülasyon sırasında değişmez. İletim durumundaki bir değişiklik matrisin sadece alt gruplarını etkilemektedir (Y_{sf} , Y_{ss} , Y_{sv}). Bu matrisin LU ayrışımı matrisin üst kısmı için bir kez yapılır, fakat ne zaman bir anahtar durum değiştirirse alt kısım için tekrarlanır. Bu da etkin bir çözüm algoritması sağlamaktadır.

Düğüm matrisi denkleminin nasıl oluştuğunu daha iyi görmek bakımından şekil 15-2'deki akım komutasyon devresi kullanılabilir. Bu devrenin kullanımı durumunda

sabit düğümler E ve C iken anahtar düğümleri B ile F, gerilim düğümleri ise D ve A olacaktır. Şekil 15.2b'den düğüm denklemleri elde edilebilir ve matris halinde aşağıdaki biçimde düzenlenebilir.

$$\left[\begin{array}{cc|cc|cc} \left(\frac{1}{R_1} + \frac{1}{R_{C1}} + \frac{1}{R_{L1}} \right) & 0 & 0 & -\frac{1}{R_{L1}} & 0 & -\frac{1}{R_{C1}} \\ 0 & \left(\frac{1}{R} + \frac{1}{R_L} \right) & -\frac{1}{R_{L1}} & 0 & -\frac{1}{R} & 0 \\ \hline 0 & -\frac{1}{R_L} & \frac{1}{R_L} & 0 & 0 & 0 \\ \hline -\frac{1}{R_{L1}} & 0 & 0 & \frac{1}{R_{L1}} & 0 & 0 \end{array} \right]$$

Üstteki matris $\underline{Y}$ matrisi olmak üzere ,

$$\underline{V} = [V_E \ V_C \ V_B \ V_F \ V_D \ V_A] \quad \text{ve,}$$

$$\underline{I} = [I_{C1} \ I_L \ -I_L \ I_{L1}]$$

olacaktır.

Genel eşitlikte tanımlandığı gibi iletkenlik matrisinin bölümleri bu örnekte kolayca görülebilmektedir. Örnekten de anlaşıldığı gibi iletkenlik matrisinin türetilmesi oldukça kolaydır. Devre topolojisi verilir verilmez matris sistemli bir biçimde oluşturulabilmektedir. Bu da düğümsel yöntemi oldukça basitleştirmektedir.

Önceden de ifade edildiği gibi güç devresindeki tüm anahtarlar ideal olarak modellenmiştir. Düşümsel yaklaşımda bir anahtarın iletim durumundaki değişiklikler bu anahtara bağlı iki düğümü etkileyecektir. Açık bir anahtar iki ayrı düğümle sonuçlanacak, kapalı bir anahtar ise iki düğümü teke indirgeyecektir. Bu durum iletkenlik matrisinde değişikliklerle yansıtılmalıdır. Yukarıdaki örnekte D2 iletimde iken F ve B düğümleri birbiri ile birleşecektir. Bu da sırasıyla üçüncü ve dördüncü satır ile sütunları birbirine ekleyerek modellenir ve B ve F düğümleri için tek eşitliğe indirgenir:

$$\begin{bmatrix} -1/R_{L1} & -1/R_L & (1/R_L + 1/R_{L1}) & 0 & 0 \end{bmatrix} \underline{V} = [I_{L1} - I_L]$$

$$\underline{V}^T = [V_E \quad V_C \quad V_B \quad V_D \quad V_A]^T$$

$$V_F = V_B$$

Bir anahtardan fazlasının tek bir ortak düğüme bağlı olduğu veya seri bağlandığı durumda matriste birden çok satır ve sütun toplaması yapılır. Anahtar düğümlerinin bu şekilde matriste belirli bir yerde olmaları durumunda satır/sütun işlemleri yerel olarak yapılabilir. Sonuçta, anahtarlama etkileri sebebiyle devre topoğrafyasındaki değişiklikler formülasyonun karmaşıklığını fazlaca arttırmayacak ve hesaplama için fazla bir işlem yapılmayacaktır.

Genel matris denkleminin çözümünde V_v kaynak gerilimleri bilinmektedir. Bu sebeple önce V_s anahtar düğümlerinin gerilimleri hesaplanır. Sonra da kapalı anahtarların her iki tarafındaki gerilimleri eşitleyerek sabit düğümlerin V_f gerilimleri hesaplanır. Tüm düğüm gerilimlerinin bilinmesiyle tüm sabit dal akımları hesaplanır. Sonuçta anahtar ve kaynak akımları hesaplanır. Örnek olarak şekil 15-2b 'deki D2 iletimde iken anahtar akımı i_{D2} zaten bilinmekte olan bobinin dal akımına eşit olur.

Bu düğüm formülasyonunun özellikle geribesleme kontrollü güç elektroniği devreleri için durum uzayı yönteminden daha etkin olduğu kanıtlanmıştır. Düğümsel yaklaşımın kullanılmasıyla şekil 15-1 'deki kontrol simülatörü için gereken kontrol büyüklükleri düğüm gerilim ve dal akımlarından zaten belirlenmiştir.

15.3 Kontrol Devresinin Formülasyonu

Temel kontrol devresi elemanları transfer fonksiyonu blokları, toplayıcılar, sınırlayıcılar ve örnekleme birimleri, sıfır kesişim algılayıcıları ve özel amaçlı kapılama birimleri gibi diğer bloklardan oluşur. Şekil 15-5 'de gösterilmiş olan genel transfer fonksiyonu bloğu birinci dereceden bir diferansiyel denklemlerle gösterilebilmektedir. Ayrıca transfer fonksiyonunun giriş ve çıkışı lineer olarak

$$y(t) = g_n \cdot u(t) + h_n$$

şeklinde ifade edilebilir. g_n ve h_n , $G(s)$ transfer fonksiyonunun durum denklemleri olan,

$$\dot{\underline{X}} = \underline{A} \cdot \underline{x} + \underline{C} \cdot u$$

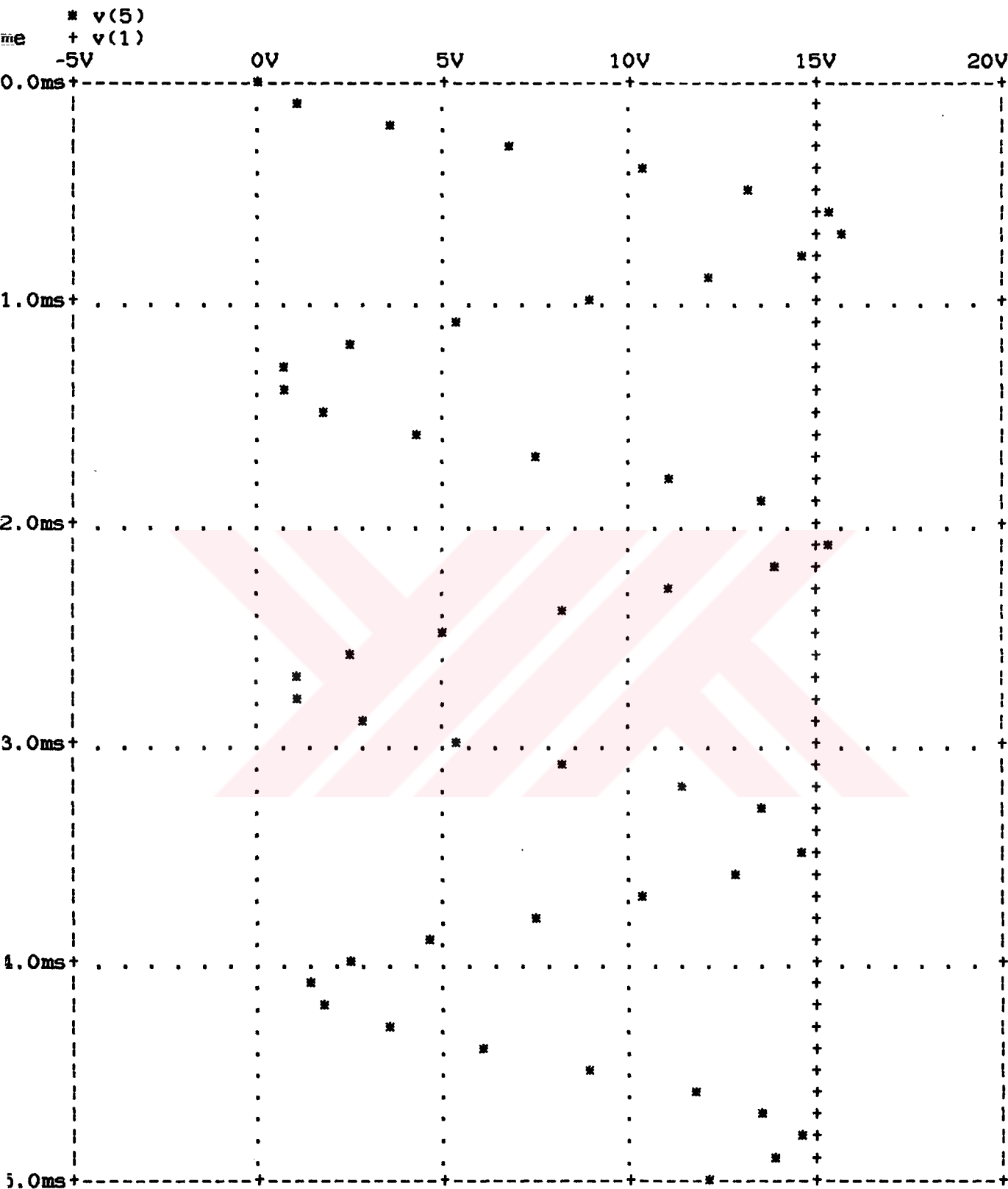
nun ayrık ifadelerinden elde edilebilirler. Kontrol performansını modelleyen tüm bu lineer denklemler $\underline{A} \cdot \underline{x} = \underline{b}$ matris denklemine indirgenebilir. $\underline{X}$ kontrol devresindeki her bir düğümdeki kontrol değişkenlerini ifade eder; $\underline{A}$ sabit bir matristir ve $\underline{b}$ vektörü de h_n den elde edilir ve her iterasyonda yeni değerler alır. Sınırlayıcı bloğu gibi lineer olmayan fonksiyonlar da bu düğümsel formülasyona dahil edilebilir. Lineer ve lineer olmayan fonksiyonlar kesin bir çözüme ulaşmak için iteratif olarak çözülmelidir.

KAYNAKLAR

- [11] PONG, M.H. and JACKSON, R.D. Computer Aided Design of Power Electronic Circuits. IEE PROCEEDINGS, Vol. 132, Pt. B, No. 6, NOVEMBER 1985.
- [12] TUINENGA ,P.W. SPICE, A Guide to Circuit Simulation and Analysis Using PSpice. Prentice Hall,Englewood Cliffs, New Jersey 1988.
- [13] PSPICE Electrical Circuit Simulator. Microsim Corporation.
- [14] BOSE, B.K. Power Electronics and AC Drives. Prentice Hall,Englewood Cliffs, New Jersey 1986.
- [15] LINEAR AND INTERFACE CIRCUITS Product Applications Volume 1, Texas Instruments 1986.
- [16] LAVERS, J.D. and CHEUNG, R.W.Y. Analysis of Power Electronic Circuits with Feedback Control: A General Approach. IEE PROCEEDINGS, Vol.137, Pt. B, No. 4, JULY 1990.

EK-A İndirici "step-down" devrenin kutugu ve
PROBE cikislari

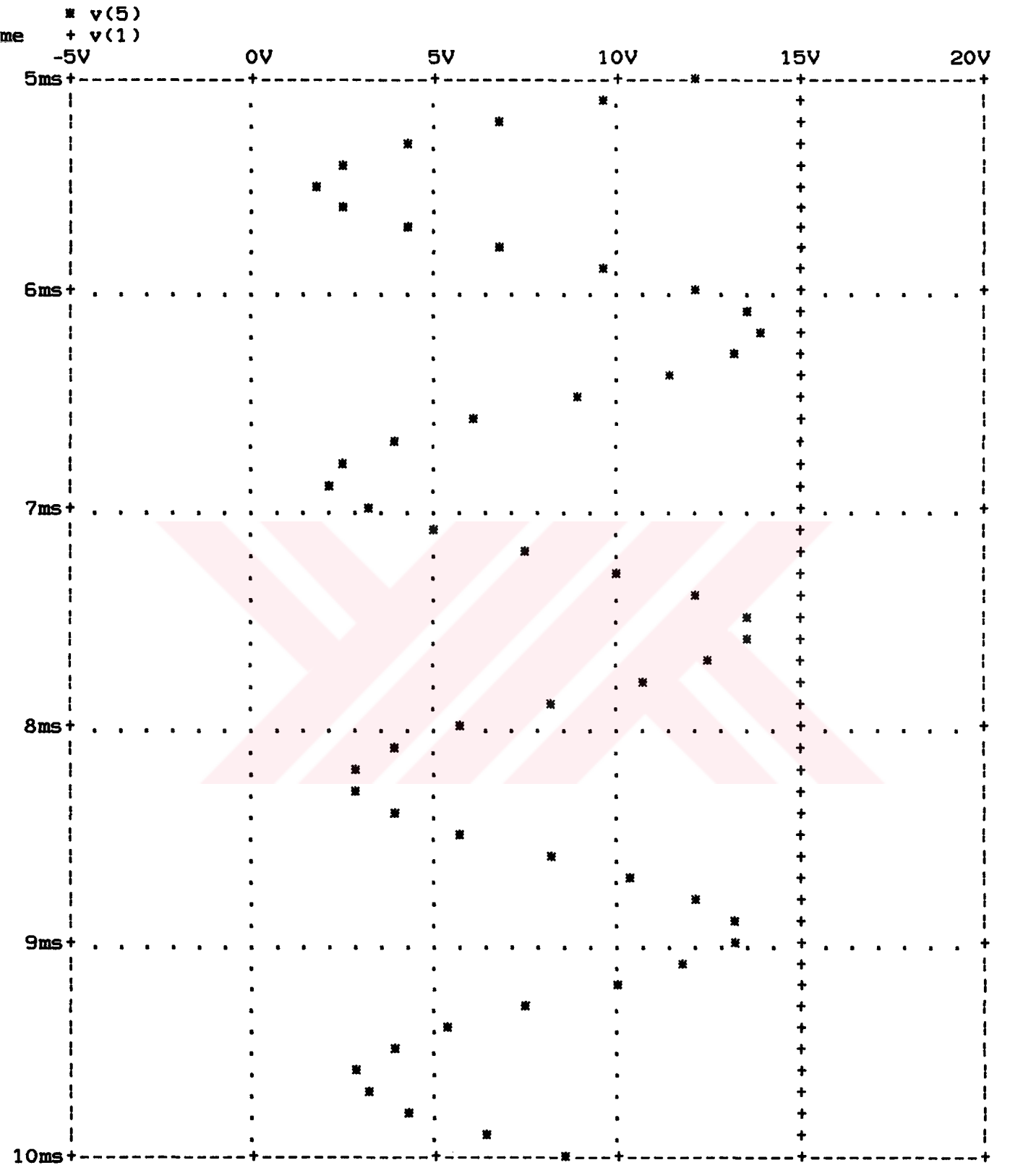
```
* step-down circuit modified for PSpice
Vin 1 0 DC 15V
Ip 0 2 PULSE(0 1 0 0 0 40us 50us); ton/T=%80
Q1 1 2 3 N
R1 3 0 100
Ein 4 0 3 0 1
Dsm 0 4 Dstor
L 4 5 400uH
C 5 0 120uF
R2 5 0 100
.MODEL Dstor D
.MODEL N NPN BF=40
.OPTIONS ITL4=50 ITL5=50000
.TRAN 1us 35ms
.probe
.end
```



step-down circuit modified for PSpice

te/Time run: 12/18/91 19:59:46

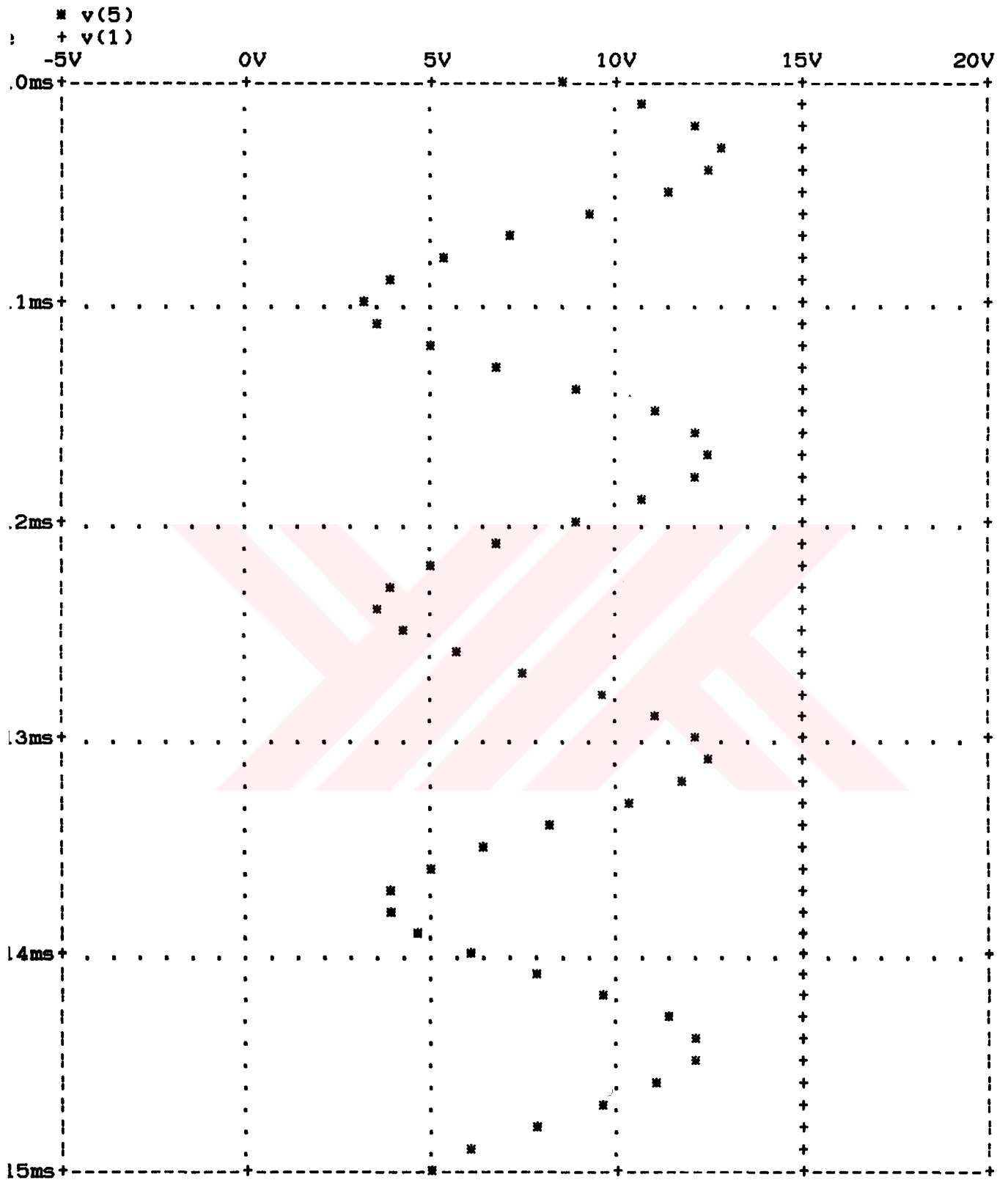
Temperature: 27.0

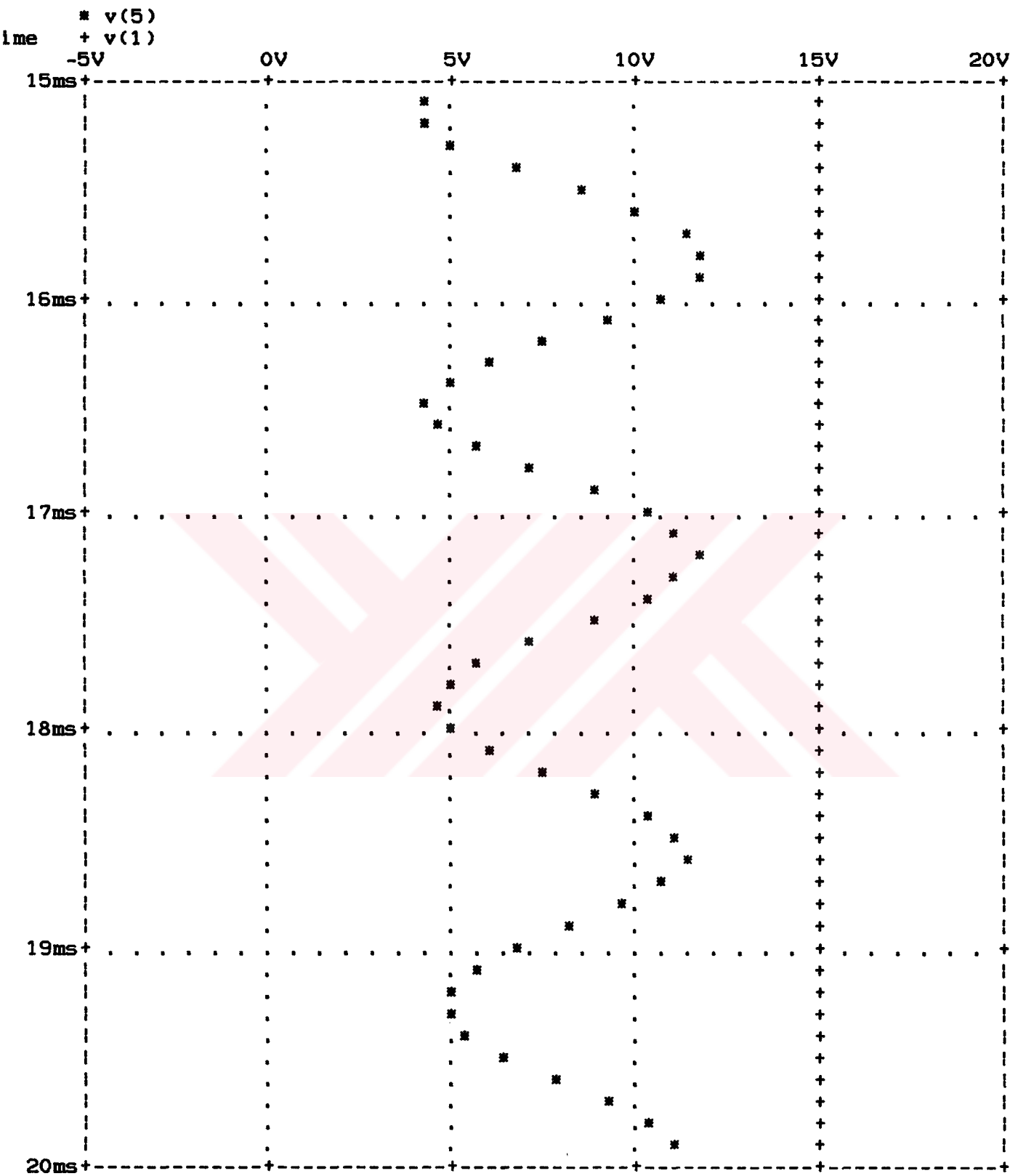


step-down circuit modified for PSpice

Time run: 12/18/91 19:59:46

Temperature: 27.0

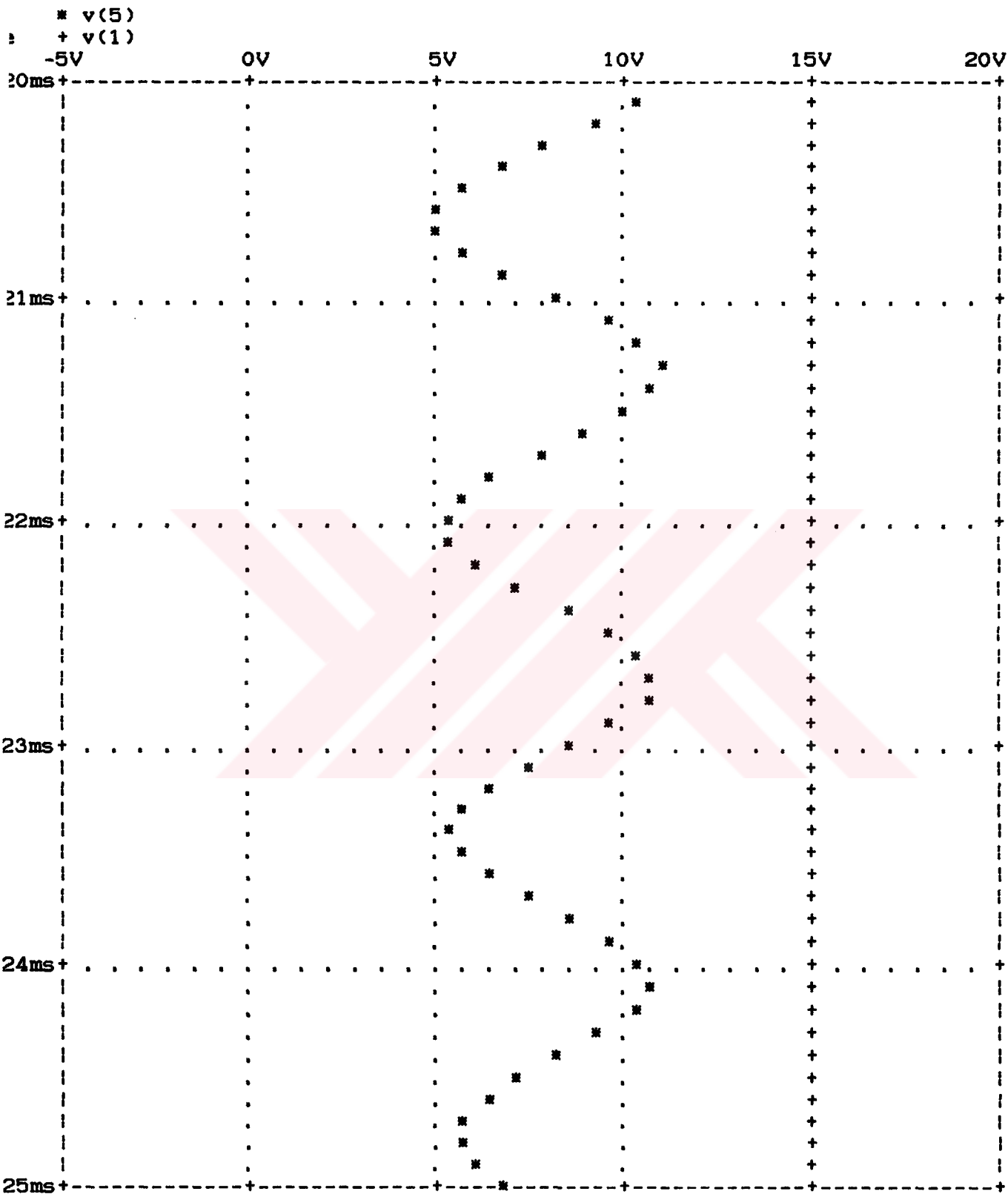




step-down circuit modified for PSpice

Time run: 12/18/91 19:59:46

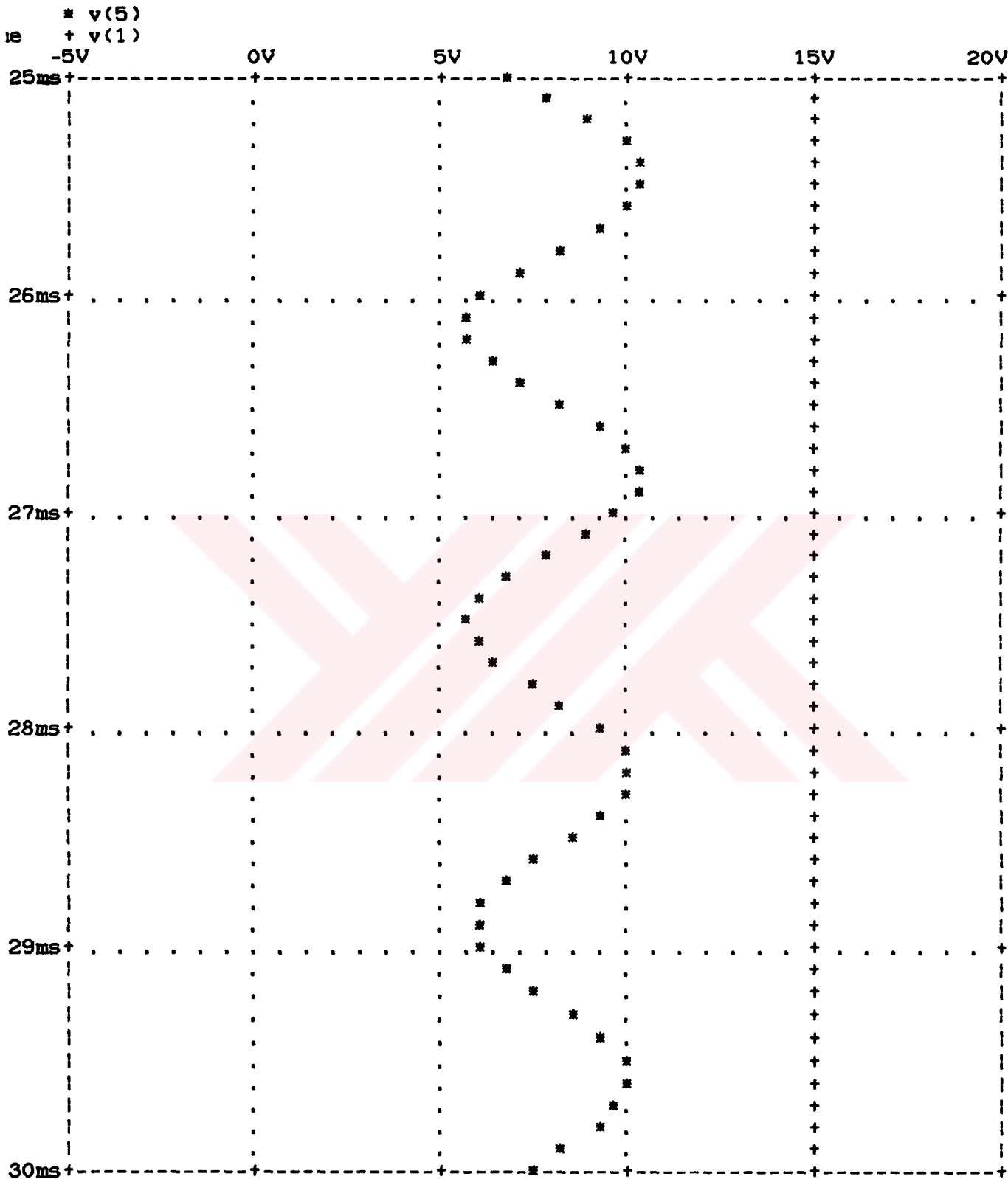
Temperature: 27.0



step-down circuit modified for PSpice

Simulation Time run: 12/18/91 19:59:46

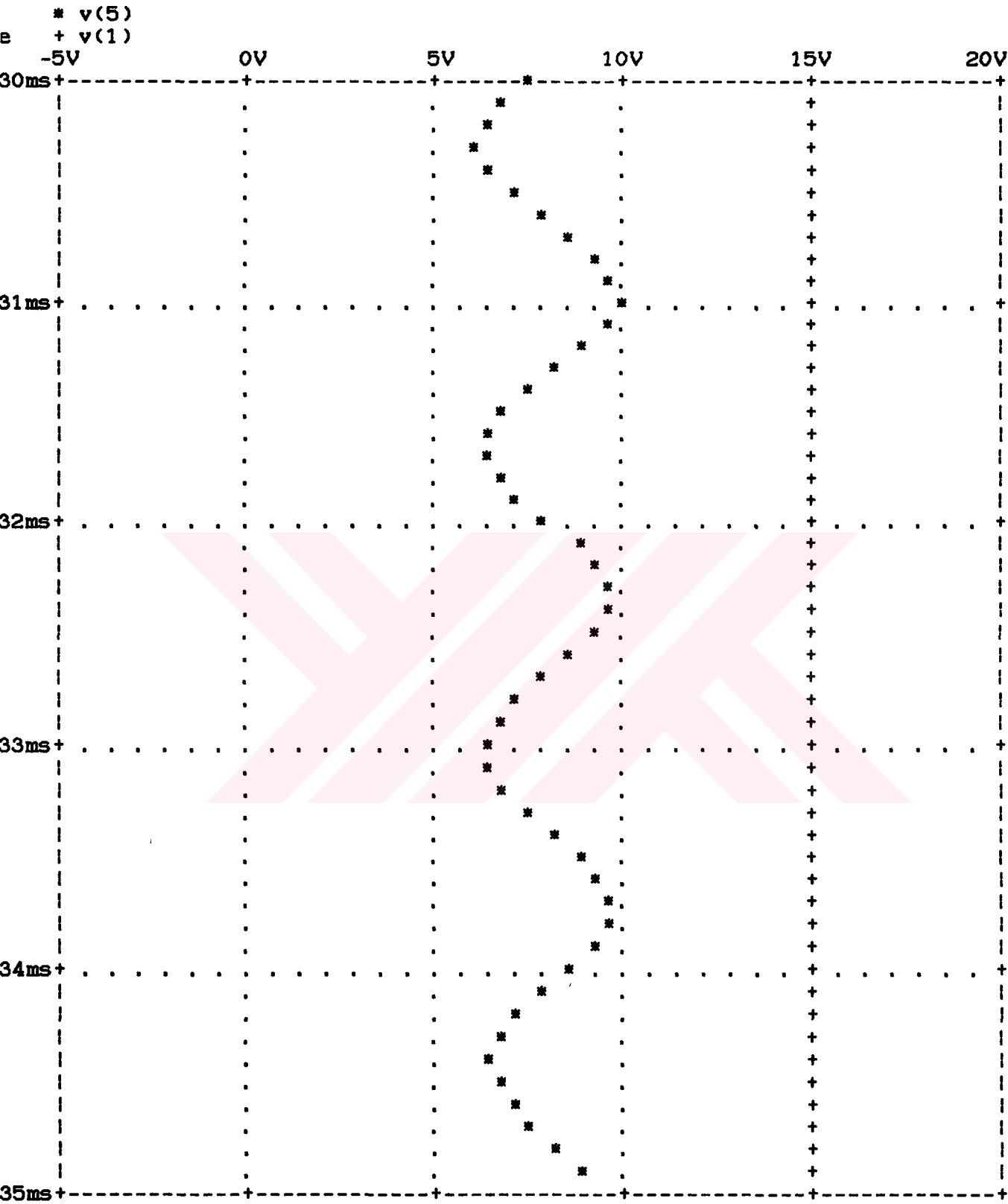
Temperature: 27.0

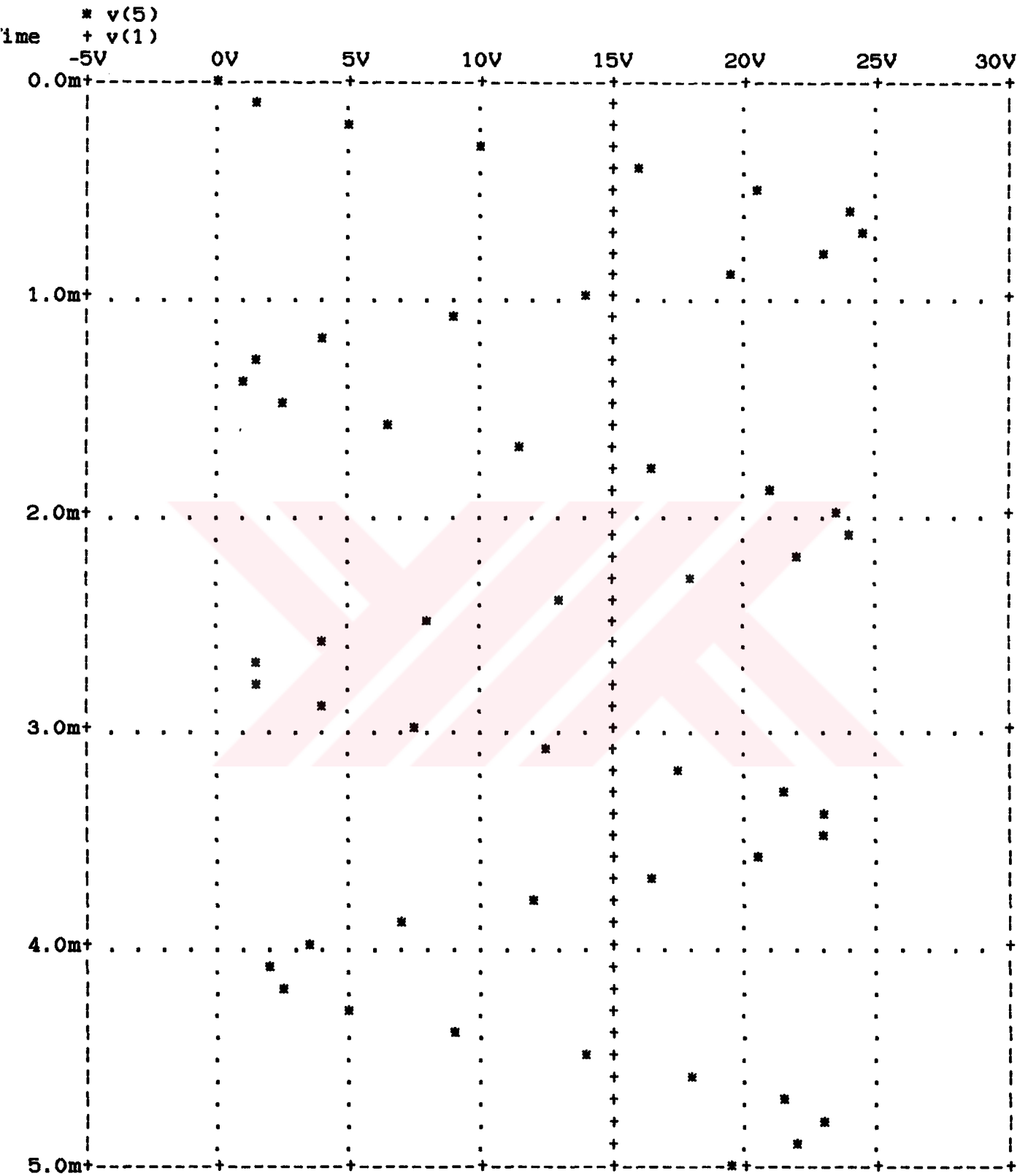


step-down circuit modified for PSpice

e/Time run: 12/18/91 19:59:46

Temperature: 27.0

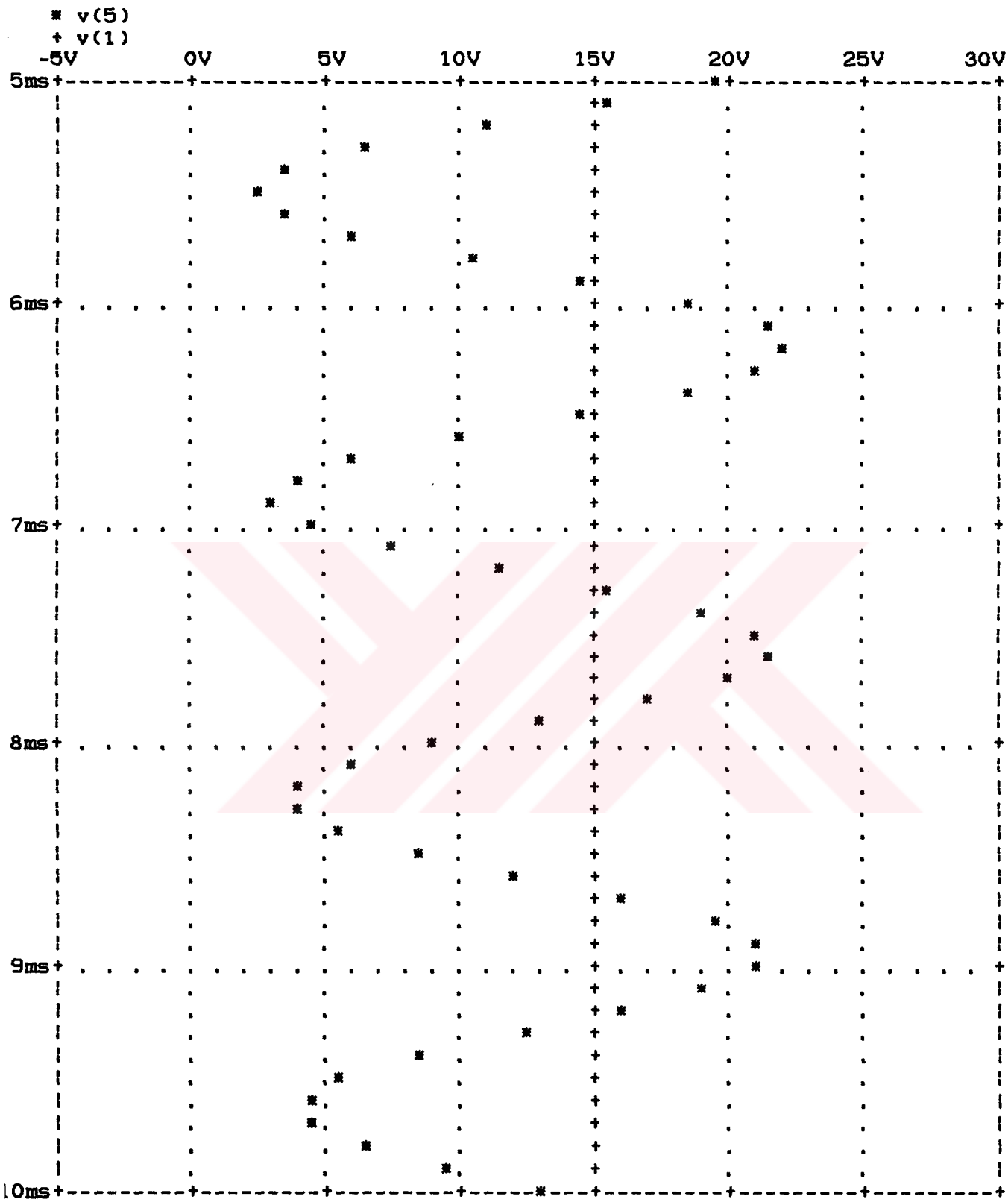




step-down circuit modified for PSpice

/Time run: 12/22/91 12:35:37

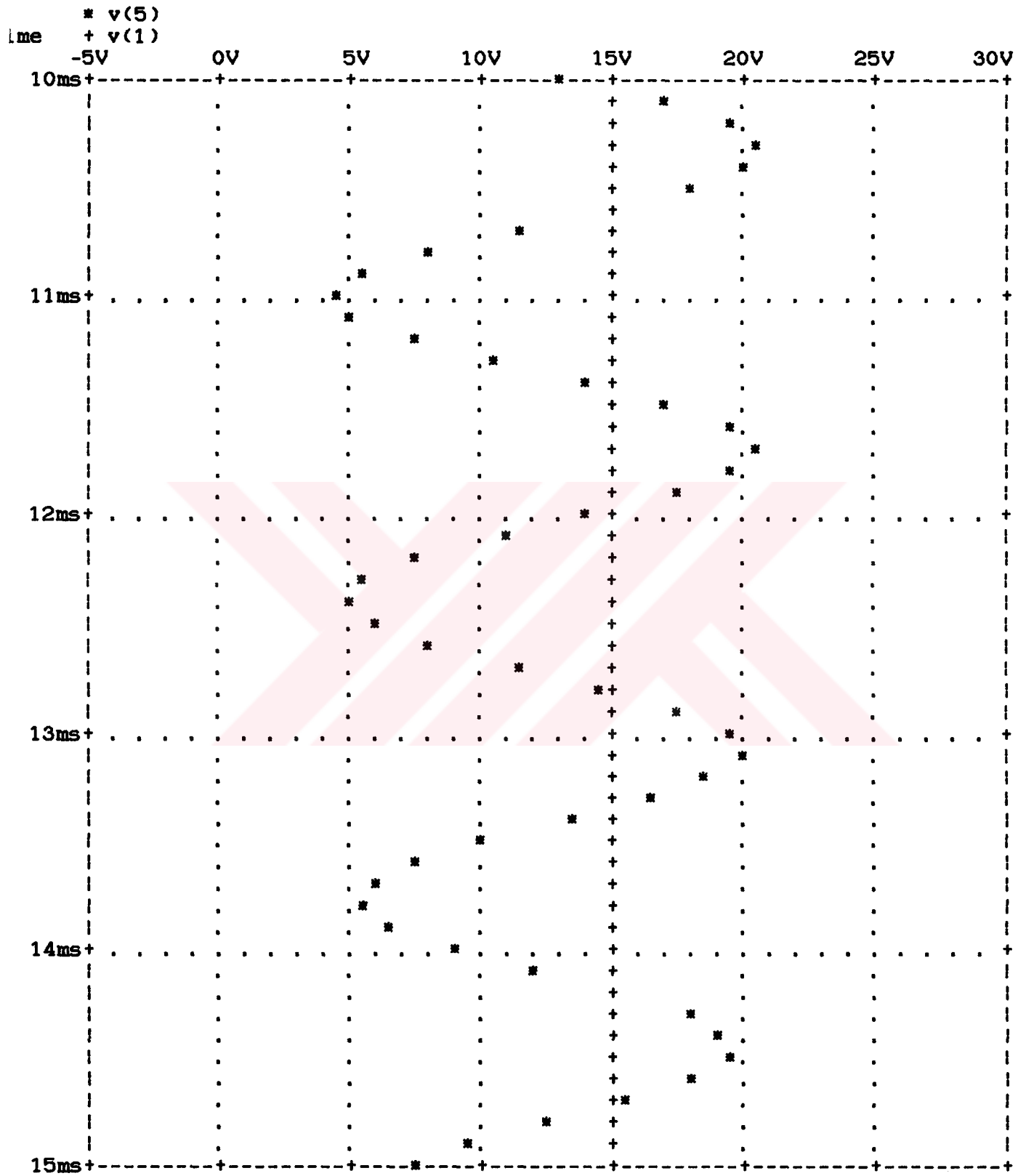
Temperature: 27.0

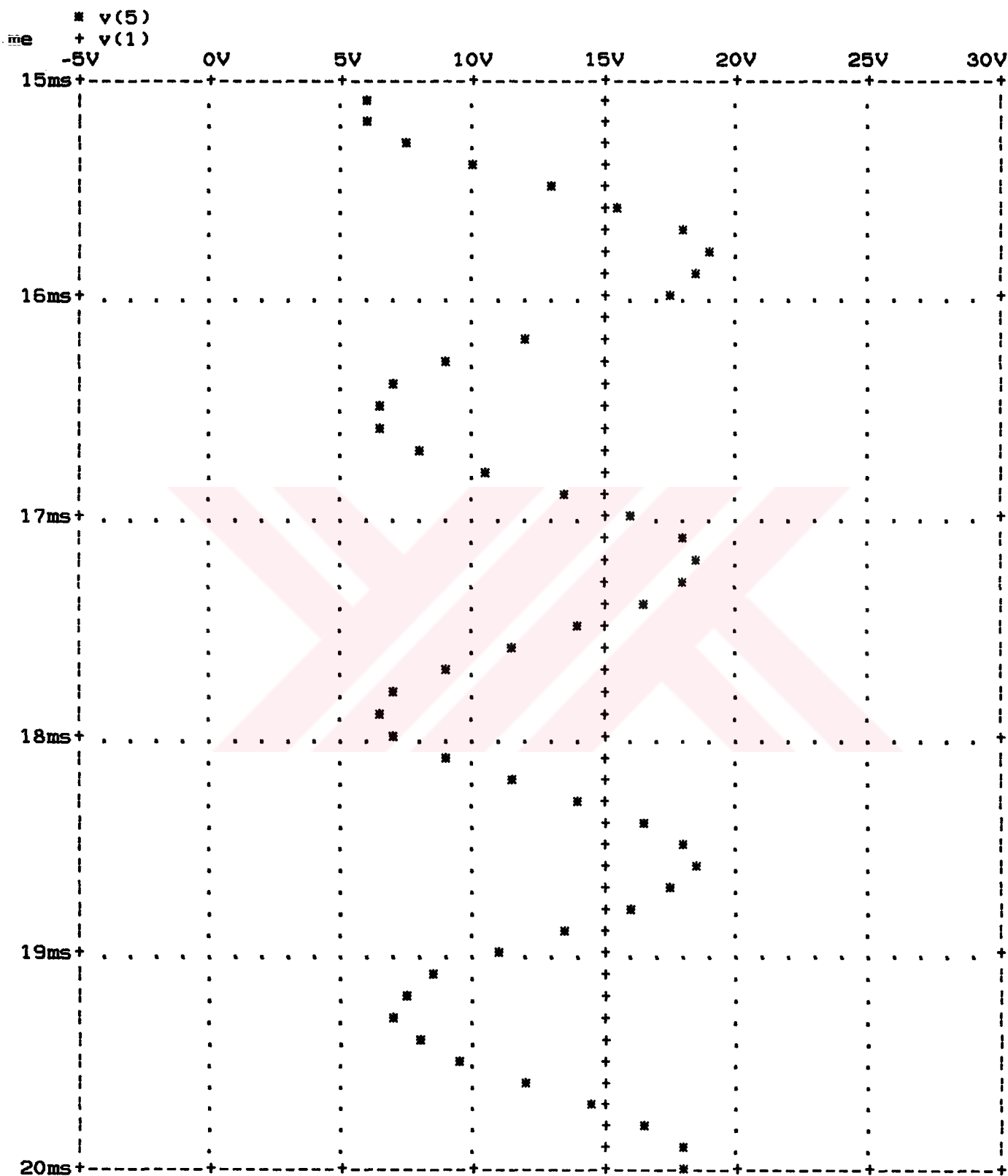


step-down circuit modified for PSpice

ate/Time run: 12/22/91 12:35:37

Temperature: 27.0

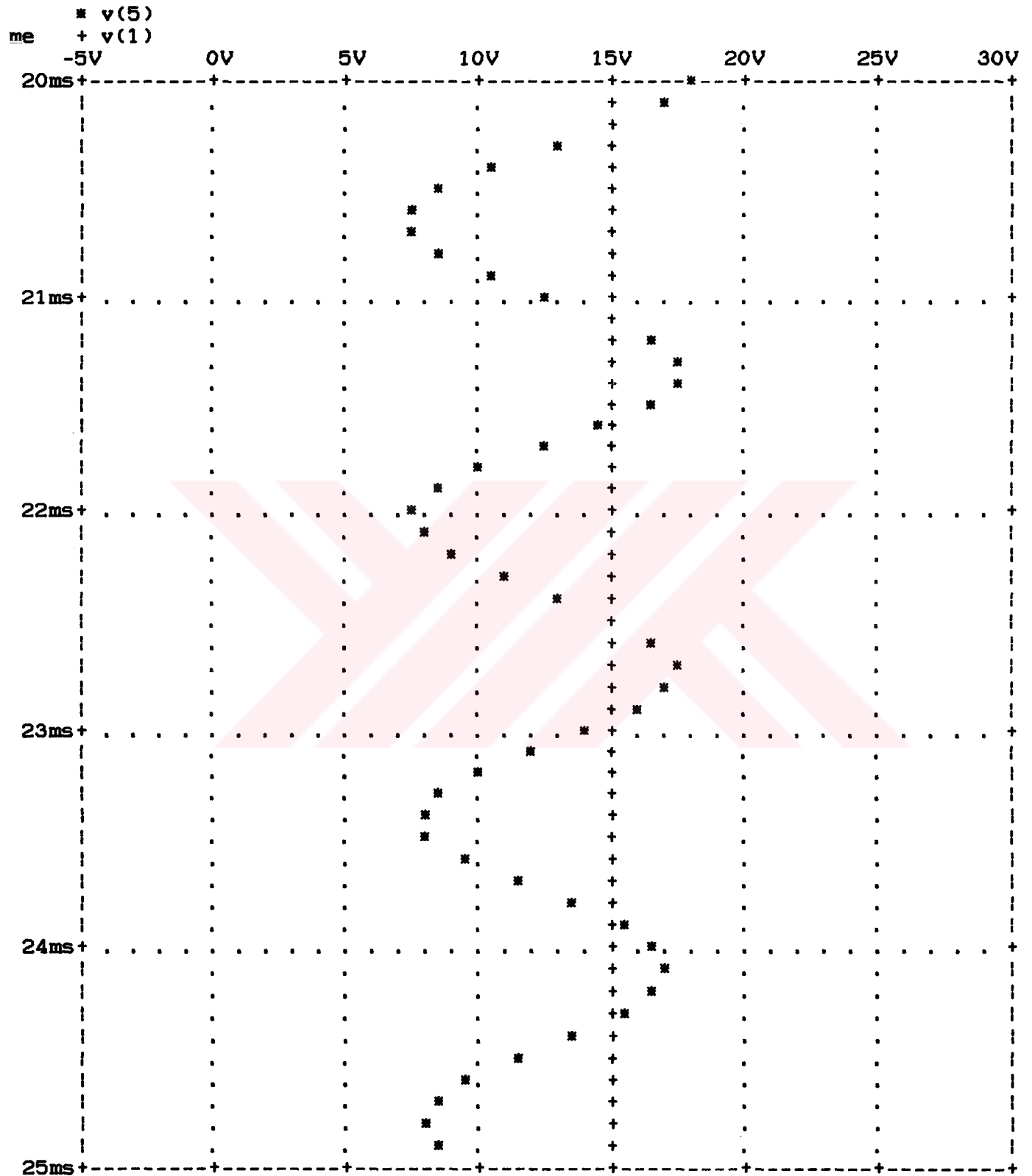




step-down circuit modified for PSpice

te/Time run: 12/22/91 12:35:37

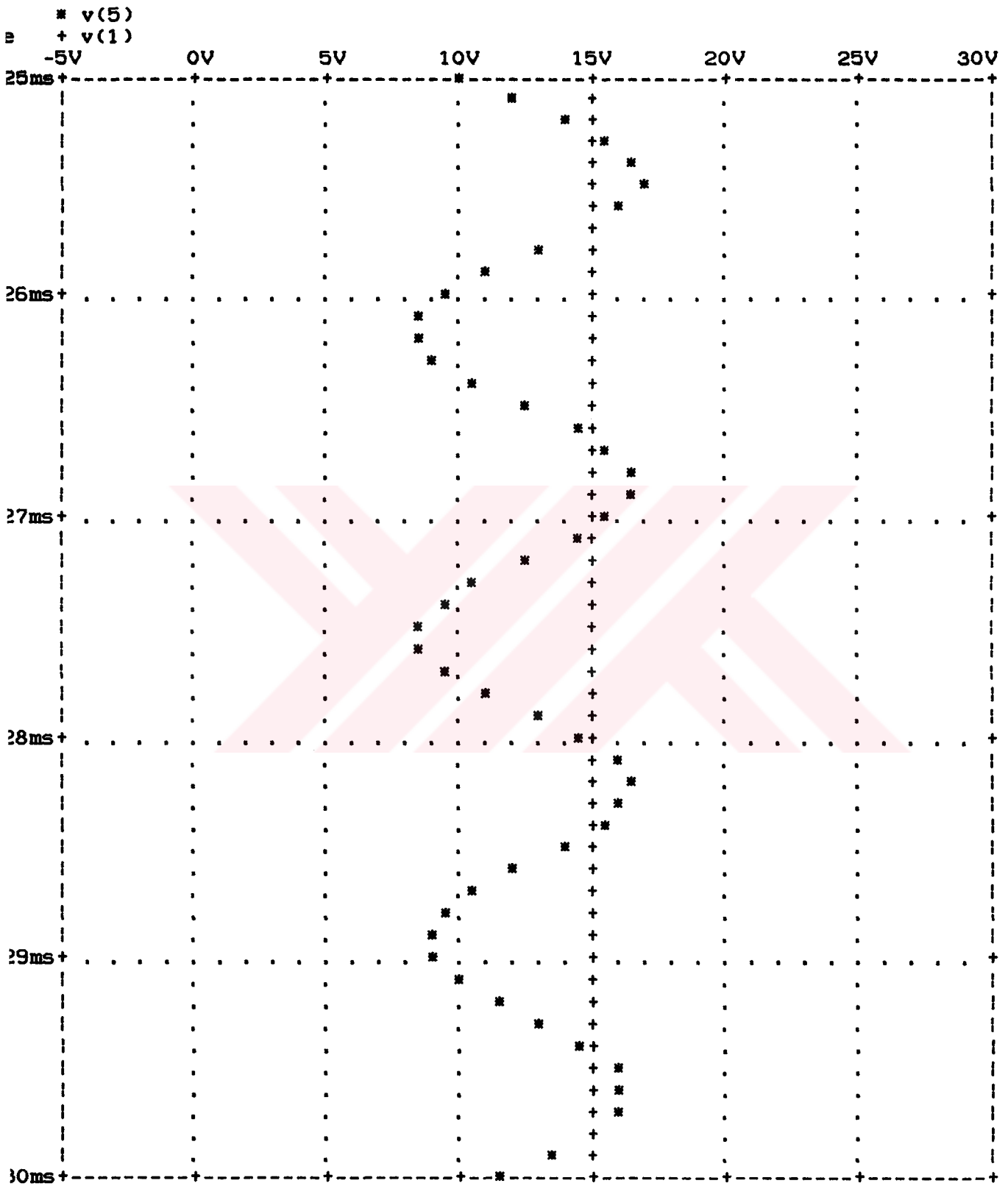
Temperature: 27.0



step-down circuit modified for PSpice

Time run: 12/22/91 12:35:37

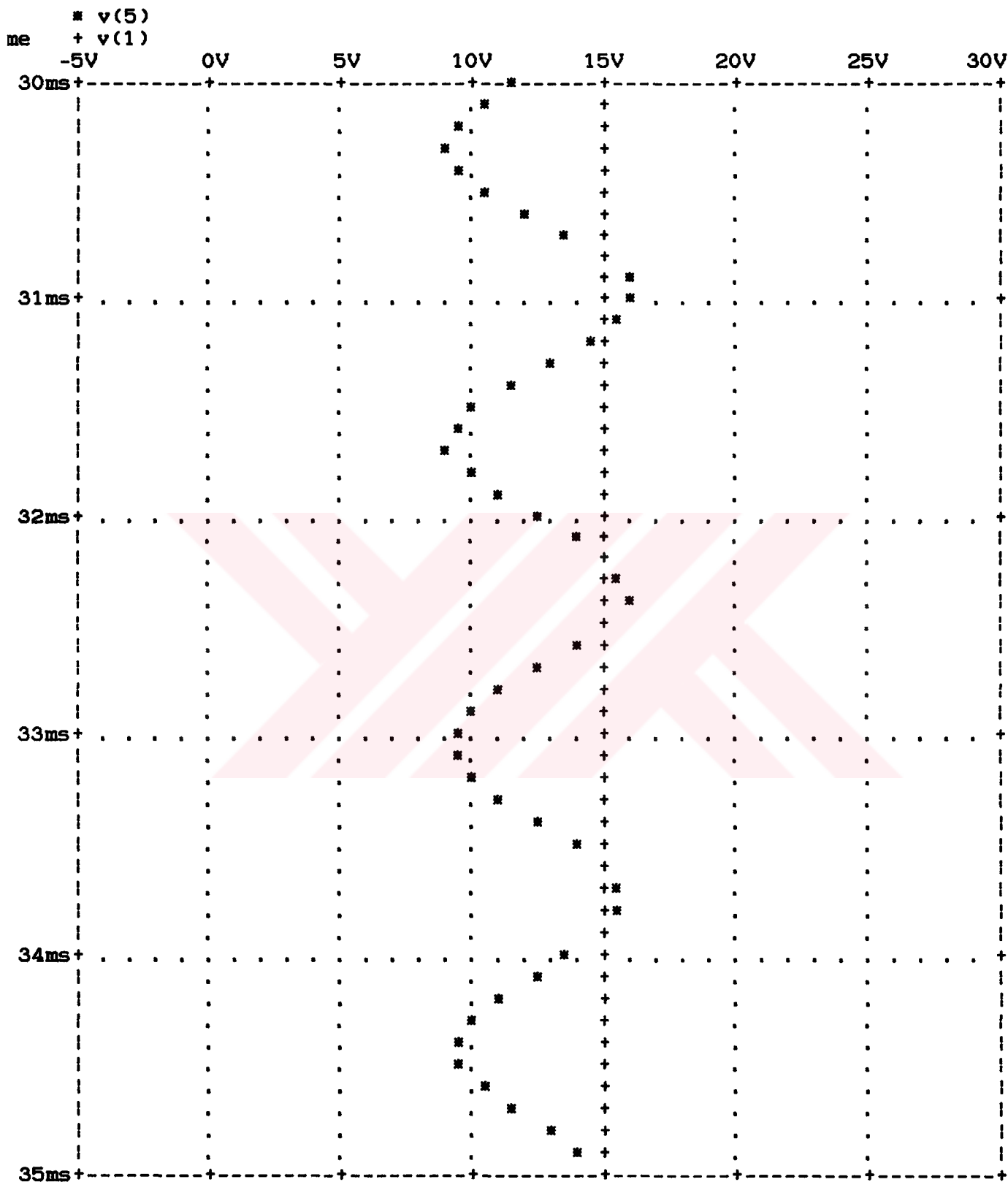
Temperature: 27.0



step-down circuit modified for PSpice

Simulation Time run: 12/22/91 12:35:37

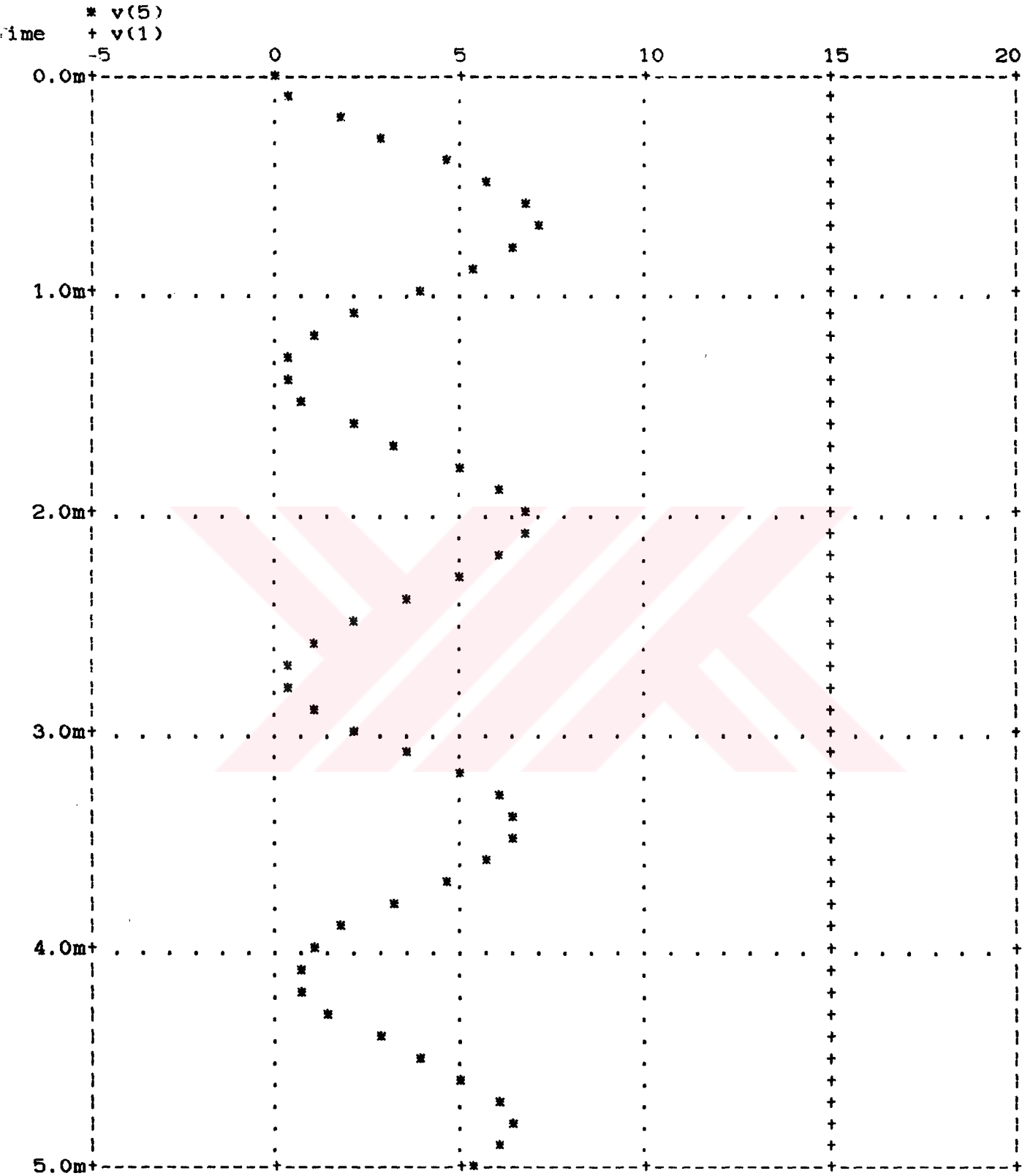
Temperature: 27.0

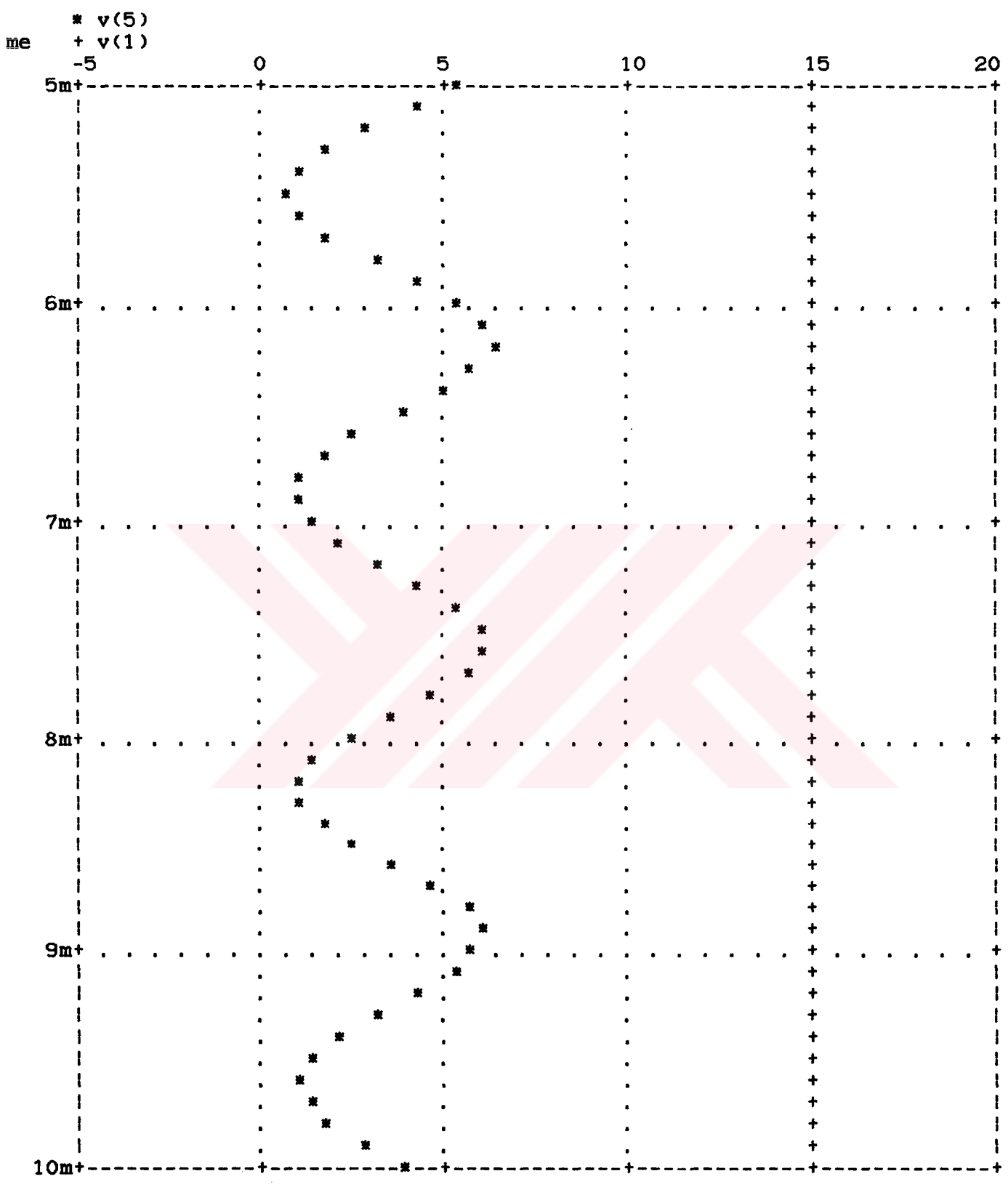


step-down circuit modified for PSpice

Date/Time run: 12/17/91 10:38:13

Temperature: 27

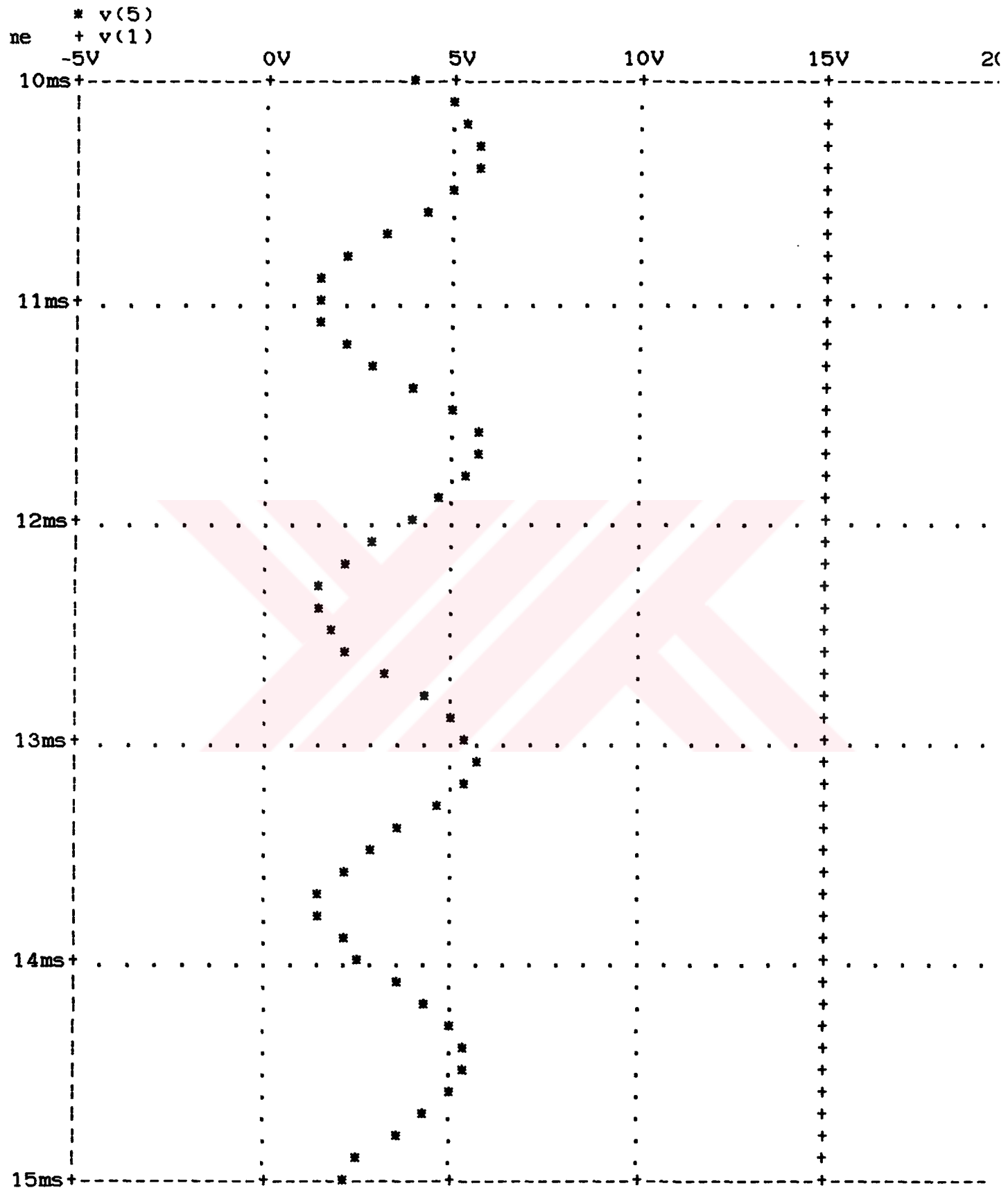




step-down circuit modified for PSpice

Simulation Time run: 12/17/91 10:38:13

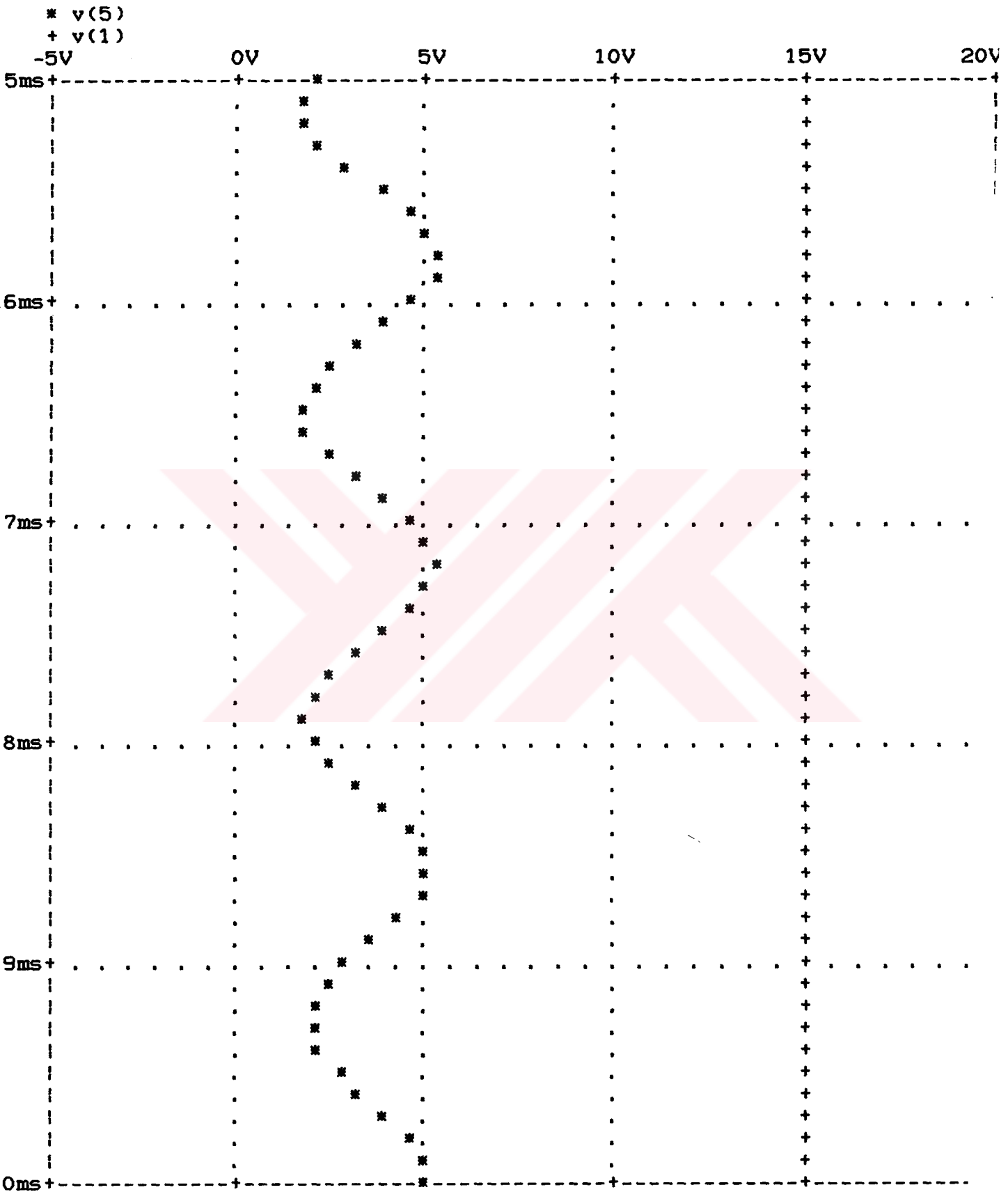
Temperature: 25



step-down circuit modified for PSpice

/Time run: 12/17/91 10:38:13

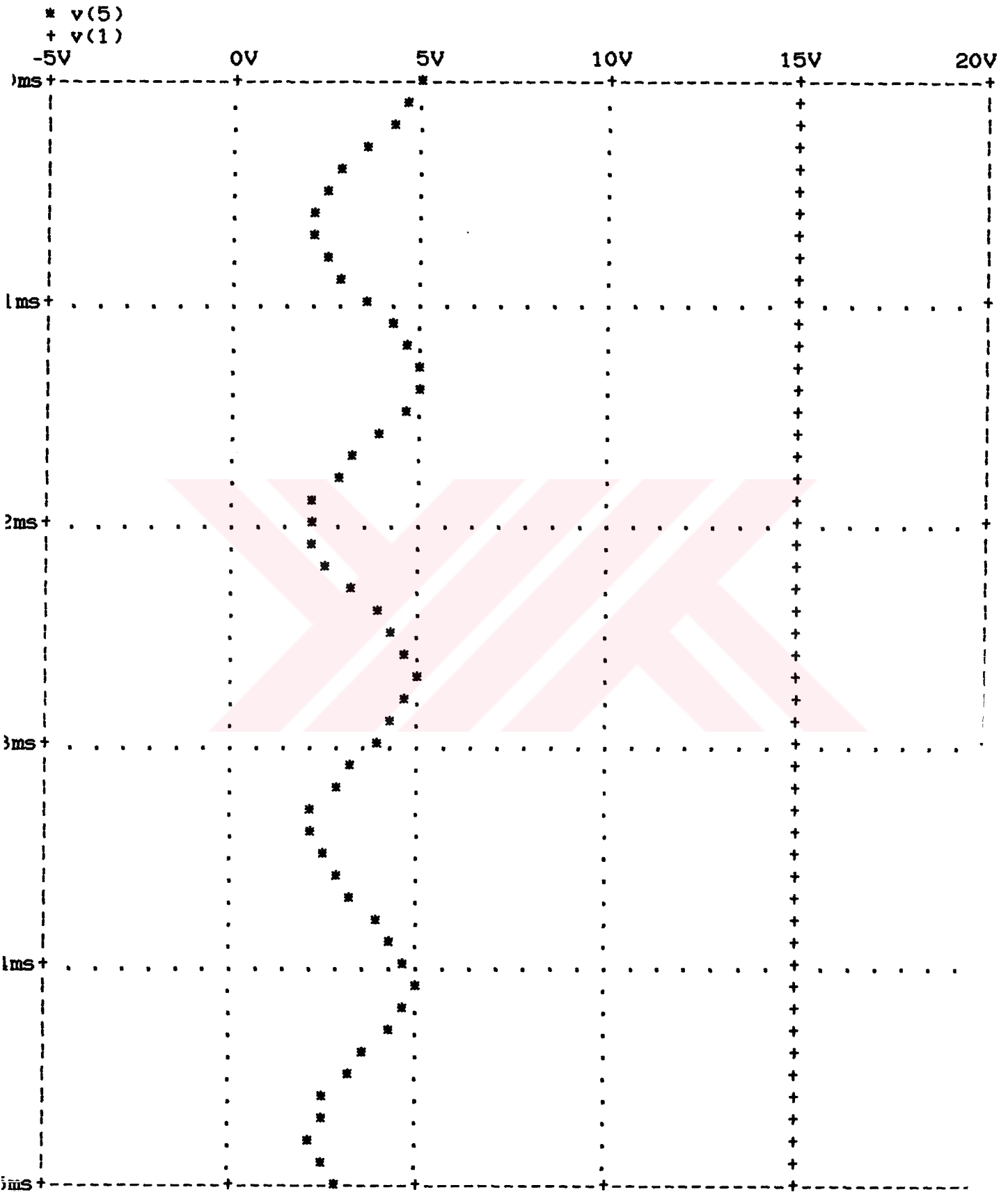
Temperature: 27



step-down circuit modified for PSpice

Time run: 12/17/91 10:38:13

Temperature: 27.



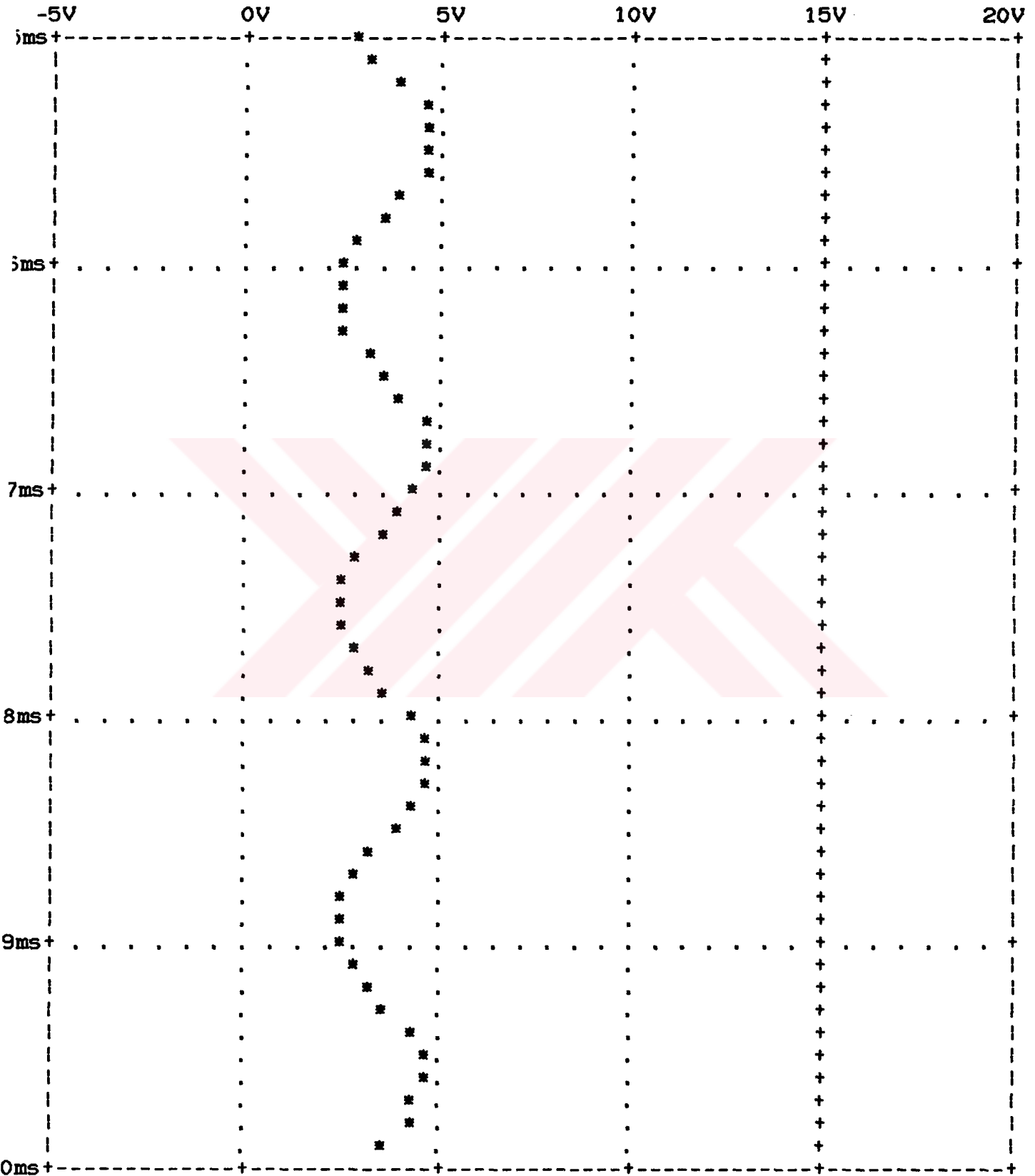
step-down circuit modified for PSpice

Time run: 12/17/91 10:38:13

Temperature: 27.

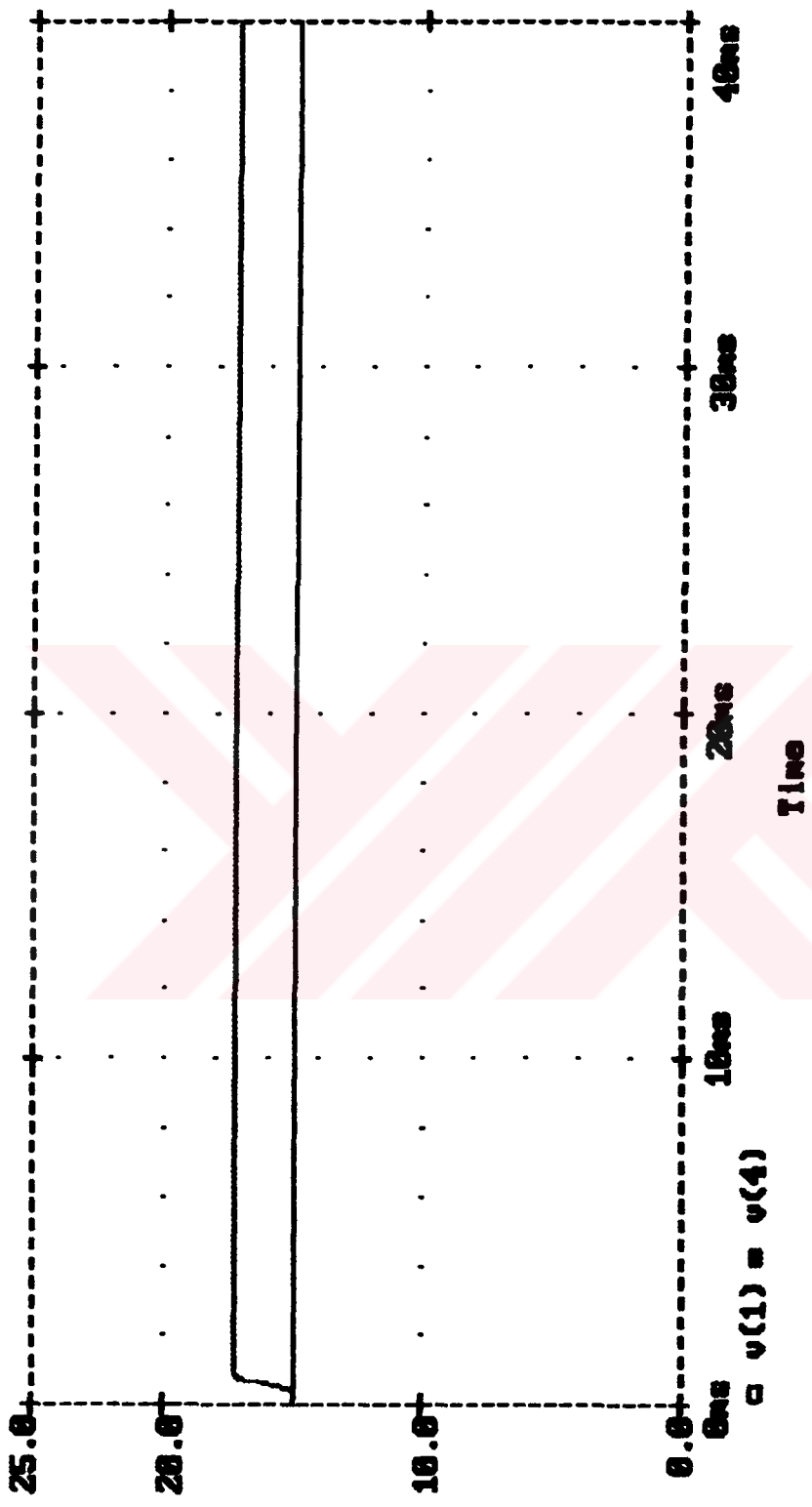
* v(5)

+ v(1)



**EK-B Yükseltici "step-up" devrenin kutugu ve
PROBE cikisi**

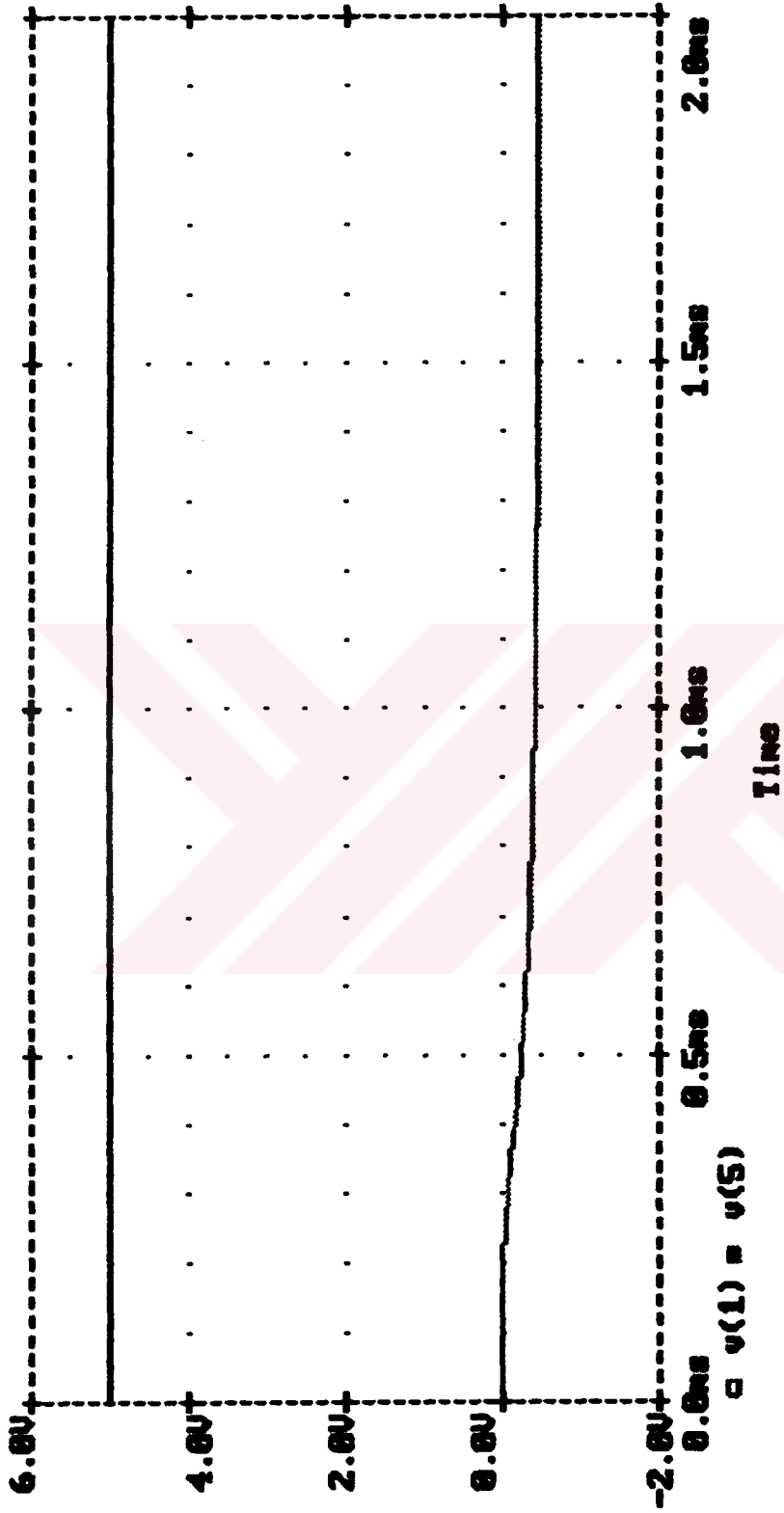
```
step-up switching regulator
Vin 1 0 dc 15V
Ip 0 2 pulse(0 1 30us 50us)
L 1 3 120uH
Q1 3 2 0 Nup
Dsm 3 4 Dstor
C 4 0 50uF
.MODEL Dstor D
.MODEL Nup NPN BF=40
.OPTIONS ITL4=50 ITL5=50000
.TRAN .5us 40ms
.probe
.end
```

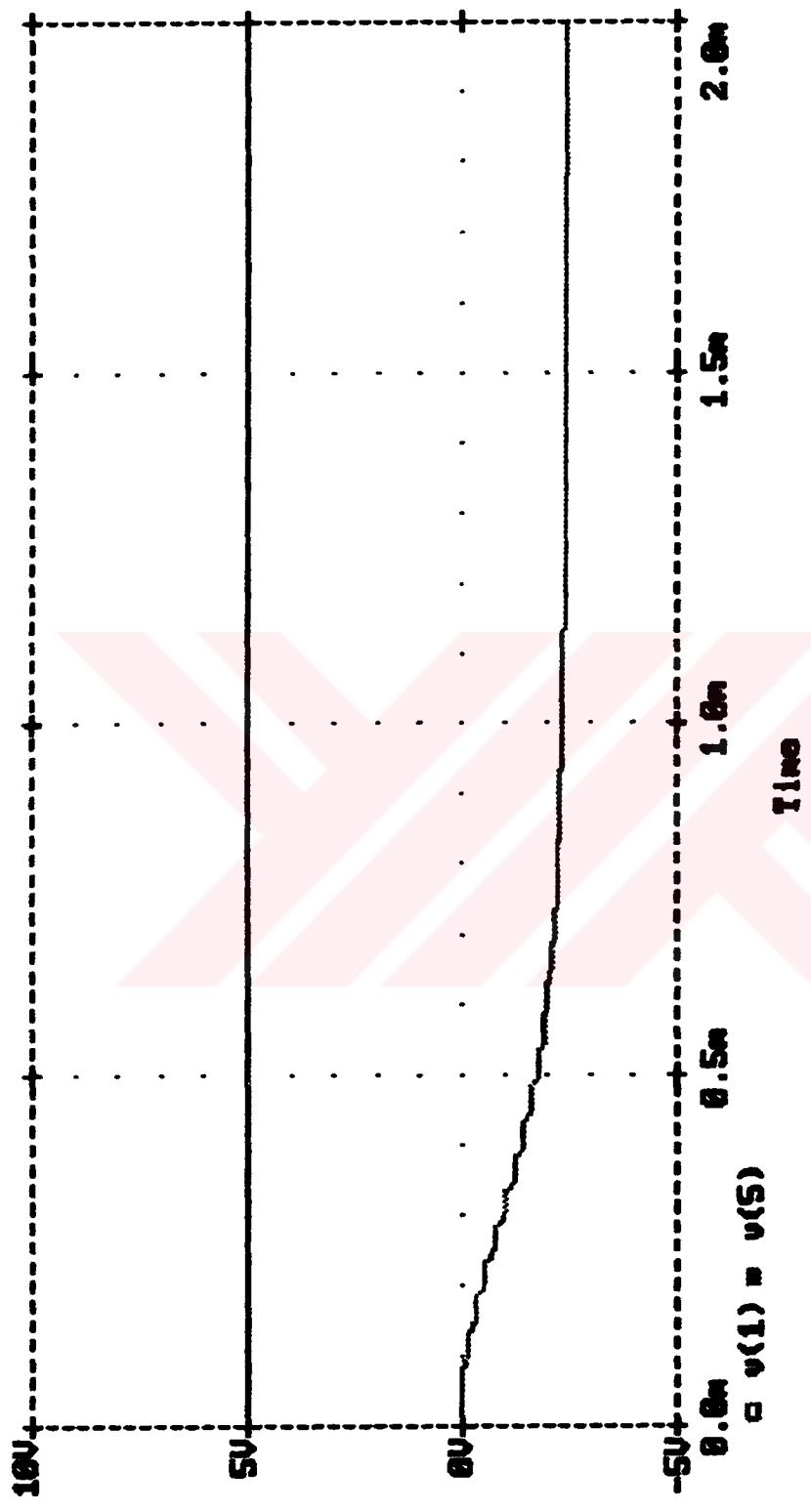




EK-C Eviren "flyback" devrenin kutugu ve
PROBE cikislari

```
basic switch-mode inverting regulator circuit
Vin 1 0 DC 5V
Ip 0 2 PULSE(0 1 0 0 0 10us 50us)
Q1 1 2 3 N
R 3 0 100
Rin 6 4 1
Ein 4 0 3 0 1
L 6 0 200uH
Dsm 5 6 Dstor
C 5 0 68uF
.MODEL Dstor D
.MODEL N NPN BF=40
.OPTIONS ITL4=50 ITL5=50000
.TRAN .5us 2ms
.probe
.end
```





ÖZGEÇMİŞ

Bu çalışmayı yapan Selçuk ANAR 10.5.1967 tarihinde Sarıkamış'ta doğdu. 1984 yılında İstanbul Şehremini Lisesi'ni bitirdikten sonra aynı yıl İstanbul Teknik Üniversitesi'ne girdi. 1988 yılında bu üniversitenin Elektrik-Elektronik Fakültesi'nden elektrik mühendisi olarak mezun oldu. Aynı yıl girdiği İstanbul Teknik Üniversitesi Yüksek Lisans Programına devam etmektedir.

