

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

**ŞEBEKE BAĞLANTILI TEK FAZLI MİKRO EVİRİCİNİN
TASARLANMASI VE GERÇEKLEŞTİRİLMESİ**

YÜKSEK LİSANS TEZİ

Emre ÇELİK

Elektrik Mühendisliği Anabilim Dalı

Elektrik Mühendisliği Programı

MAYIS 2015

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

**ŞEBEKE BAĞLANTILI TEK FAZLI MİKRO EVİRİCİNİN
TASARLANMASI VE GERÇEKLEŞTİRİLMESİ**

YÜKSEK LİSANS TEZİ

**Emre ÇELİK
504101014**

Elektrik Mühendisliği Anabilim Dalı

Elektrik Mühendisliği Programı

Tez Danışmanı: Yrd. Doç.Dr. Deniz YILDIRIM

MAYIS 2015

İTÜ, Fen Bilimleri Enstitüsü'nün 504101014 numaralı Yüksek Lisans Öğrencisi **Emre ÇELİK**, ilgili yönetmeliklerin belirlediği gerekli tüm şartları yerine getirdikten sonra hazırladığı “**ŞEBEKE BAĞLANTILI TEK FAZLI MİKRO EVİRİCİNİN TASARLANMASI VE GERÇEKLEŞTİRİLMESİ**” başlıklı tezini aşağıda imzaları olan jüri önünde başarı ile sunmuştur.

Tez Danışmanı: **Yrd. Doç. Dr. Deniz YILDIRIM**
İstanbul Teknik Üniversitesi

Jüri Üyeleri: **Doç. Dr. Özgür ÜSTÜN**
İstanbul Teknik Üniversitesi

Doç. Dr. A. Faruk BAKAN
Yıldız Teknik Üniversitesi

Teslim Tarihi : **3 Mayıs 2015**
Savunma Tarihi : **28 Mayıs 2015**

Aileme...

ÖNSÖZ

Yüksek Lisans çalışmalarım boyunca birikimini ve katkılarını benden esirgemeyen değerli hocam ve danışmanım Yrd. Doç. Dr. Deniz YILDIRIM' a , aynı şekilde süreç içerisinde yardımlarını esirgemeyen değerli mesai arkadaşlarım ve Yrd. Doç. Dr. Mustafa YAZ' a teşekkürlerimi sunarım. Ayrıca bugüne kadar tüm eğitim hayatım boyunca maddi ve manevi desteklerini en zor durumlarda dahi hiçbir zaman benden esirgemeyen aileme teşekkürlerimi bir borç bilirim

Mayıs 2015

Ar. Gör. Emre ÇELİK

İÇİNDEKİLER

Sayfa

ÖNSÖZ.....	vii
İÇİNDEKİLER.....	ix
KISALTMALAR.....	xi
ÇİZELGE LİSTESİ.....	xiii
ŞEKİL LİSTESİ.....	xv
SEMBOL LİSTESİ.....	xvii
ÖZET.....	xix
SUMMARY.....	xxi
1. GİRİŞ.....	1
1.1 Fotovoltaik Paneller.....	2
1.2 Mikro Eviriciler.....	4
2. DA-DA ÇEVİRİCİSİ.....	7
2.1 DA Devresi Giriş Katmanı.....	7
2.2 Regülatörler.....	10
2.2.1 5V Regülatör.....	11
2.2.2 12V Regülatör.....	11
2.3 DA Analizi.....	12
2.3.1 DA-DA Çevirici kayıpları.....	21
3. DA-DA ÇEVİRİCİ GERÇEKLEMESİ VE DENEYSEL ÇALIŞMALAR.....	29
3.1 Mikrodenetleyici.....	29
3.2 Mosfetler ve Sürücü Devresi.....	30
3.3 Transformatör.....	31
3.4 Köprü Doğrultucu.....	41
3.5 Çıkış Filtre İndüktörü.....	42
3.6 Çıkış Filtre Kapasitörü.....	43
4. DA-AA EVİRİCİ.....	45
4.1 Sinüzoidal Darbe Genişlik Modülasyonu (SDGM) ve H köprüsü.....	45
4.2 Evirici Çıkış Filtresi.....	47
5. DA-AA EVİRİCİ GERÇEKLENMESİ VE DENEYSEL SONUÇLAR.....	53
6. KONTROL.....	59
6.1 Şebeke Bağlantısız Çalışma.....	59
6.2 Şebeke Bağlantılı Çalışma Ve Maksimum Güç Noktası Takibi (MPPT).....	64
7. SONUÇ VE ÖNERİLER.....	71
KAYNAKLAR.....	73
EKLER.....	75
ÖZGEÇMİŞ.....	103

KISALTMALAR

AA	: Alternatif Akım
DA	: Doğru Akım
PV	: Fotovoltaik
MPP	: Maksimum Güç Noktası
AGK	: Anahtarlama Güç Kaynağı
ESR	: Eşdeğer Seri Direnç
CCM	: Sürekli İletim Modu
ADC	: Analog Dijital Çevirici
PWM	: Darbe Genişlik Modülasyonu
MOSFET	: Metal Oxide Semiconductor Field Effect Transistor
SMPS	: Switch Mode Power Supply
PI	: Proportional Integral
D	: Çalışma Oranı
SDGM	: Sinüzoidal Darbe Genlikli Modülatör

ÇİZELGE LİSTESİ

Sayfa

Çizelge 2.1 : SolarField SF(P) 60-250 elektriksel özellikleri.	8
Çizelge 2.2: DA-DA çevirici tiplerinin karşılaştırılması.	13
Çizelge 2.3: İtme-çekme çevirici kayıp eleman faktörleri.....	21
Çizelge 2.4: Parazitik etkiler ve bazı devre eleman değerleri.....	25
Çizelge 2.5: Parazitik etkilerin verime etkisi ($D=0.5$ olamk üzere)	27
Çizelge 3.1: İtme-çekme çevirici giriş çıkış özellikleri	29
Çizelge 3.2: Farklı çevirici tipleri ve nüve boyutları için frekans-güç ilişkileri	32
Çizelge 5.1: Mikro evirici verim karakteristiği.....	57
Çizelge 6.1: PI kontrol parametrelerinin etkileri.....	62
Çizelge C.1: Kullanılan ekipmanların listesi	79

ŞEKİL LİSTESİ

Sayfa

Şekil 1.1 : Dünya genelinde her sene kurulan fotovoltaik güç miktarları [1].....	1
Şekil 1.2 : Fotovoltaik sistem şeması	2
Şekil 1.3 : Fotovoltaik hücre modeli [2]	2
Şekil 1.4 : Fotovoltaik hücre Akım-Gerilim karakteristiği [4]	3
Şekil 1.5 : Fotovoltaik panel Akım-Gerilim, Güç-Gerilim karakteristiği [2]	4
Şekil 1.6 : Evirici Topolojileri	5
Şekil 2.1 : (a)Fotovoltaik panel gerilimi ve akımı, (b) Solar sistem şematığı	7
Şekil 2.2 : Fotovoltaik panel gerilim ve akım dalgalanmalarının MPP'te etkisi [6]....	9
Şekil 2.3 : Ani Giriş Akımını Engelleme Devresi.....	9
Şekil 2.4 : Giriş Kapasitör Geriliminin Zamana Göre Değişimi.....	10
Şekil 2.5 : LM2575 ile Kurulan 5V'luk Regülatör	11
Şekil 2.6 : MC34063 ile Kurulan 12V'luk Regülatör Devresi	11
Şekil 2.7 : Transformator yarım ve tam dalga manyetizasyonu [7]	12
Şekil 2.8 : İtme çekme çevirici.....	13
Şekil 2.9 : İtme çekme çevirici $0 < t < D(T)$ çalışma aralığı	14
Şekil 2.10 : İtme-çekme çevirici $D(T) < t \leq T/2$ çalışma aralığı.....	16
Şekil 2.11 : İtme-çekme çevirici $T/2 < t \leq T/2 + D(T)$ çalışma aralığı	17
Şekil 2.12 : İtme-Çekme çevirici $T/2 + (DT) < t \leq T$ çalışma aralığı.....	18
Şekil 2.13 : İtme-çekme çevirici dalga şekilleri [8]	20
Şekil 2.14 : Parazitik elemanları eklenmiş itme-çekme çevirici	21
Şekil 2.15 : Çevirici kayıplı ve kayıpsız çevirme oranları.....	25
Şekil 2.16 : Çevirici çalışma oranına karşılık verim grafiği	26
Şekil 2.17 : Değişken yük altında çalışma oranına karşılık verim grafiği.....	28
Şekil 3.1 : Mosfetlerin V_{DS} (Drain-Source) gerilim grafiği	30
Şekil 3.2 : Orta uçlu primer, tek sargılı sekonder transformator ve köprü diyot çifti	31
Şekil 3.3 : B-f eğrisi [11]	34
Şekil 3.4 : (a) Deneysel amaçlı sarılmış transformator, (b-c) Çalışmanın son aşamasında kullanılan transformator	36
Şekil 3.5 : Transformator primer-sekonder dirençleri ve manyetizasyon-kaçak indüktanslarının frekans bağımlılığı grafiği [12]	36
Şekil 3.6 : Frekans bağımlılığına karşı (a) L_p (sekonder açık olmak üzere), ...	37
Şekil 3.7 : Transformator primer akımı ve mosfet savak-kaynak gerilimi.....	38
Şekil 3.8 : Transformator sargı teknikleri [13]	39
Şekil 3.9 : Transformator kesiti.....	40
Şekil 3.10 : Frekans bağımlılığına karşı (a) L_p (sekonder açık olmak üzere), ...	41
Şekil 3.11 : DA-DA çevirici güç-verim grafiği	43
Şekil 3.12 : DA-DA çevirici dalga şekilleri.....	44
Şekil 4.1 : SDGM sinyali.....	45
Şekil 4.2 : Köprü tipi evirici yapısı (H).	46
Şekil 4.3 : MOSFET kapı tetikleme sinyalleri.	47
Şekil 4.4 : LCL filtre devre diyagramı ve modeli.	48

Şekil 4.5 : LCL Filtre tasarım adımları	49
Şekil 4.6 : Modülasyon indeksinin çıkış akımına etkisi.....	50
Şekil 4.7 : LCL filtre bode diyagramı (rad/s)	51
Şekil 5.1: ADUM4223 MOSFET sürücü diyagramı	53
Şekil 5.2 : MOSFET kapı tetikleme sinyalleri (a) V_{g1} - V_{g4} , (b) V_{g1} - V_{g2} , (c) V_{g3} - V_{g4} , (d) Çözünürlüğü arttırılmış V_{g3} - V_{g4}	54
Şekil 5.3 : Farklı yükler için evirici giriş çıkış dalga şekilleri.....	55
Şekil 5.4 : Mikroevirici güç-verim grafiği.	56
Şekil 6.1 : Sistem blok diyagramı	59
Şekil 6.2 : Gerilim geri besleme devresi	60
Şekil 6.3 : Evirici çıkış gerilimi ve geri besleme sinyali.....	60
Şekil 6.4 : Kontrolörün yük değişimine karşılık, çıkış gerilimi(kırmızı) ve akımı(mavi) üzerinde ki etkisi	63
Şekil 6.5 : Kontrolörsüz durumda meydana gelen yük değişiminin çıkış gerilimi(kırmızı) ve akımı(mavi) üzerine etkisi.....	63
Şekil 6.6 : ACS 712 Şematığı	64
Şekil 6.7 : Örneklenmiş Çıkış Akımı	65
Şekil 6.8 : Şebeke Sinyalini Algılama ve Örnekleme Devresi	66
Şekil 6.9 : MPPT algoritması	67
Şekil 6.10 : (a-b) Şebekeye aktarılan akım, (c) Şebekeye aktarılan akım ve örneklenmiş şebeke gerilimi (kırmızı font , sensör çıkışı)	68
Şekil A.1 : Düzenek üstten görünüş.....	76
Şekil A.2 : Düzenek yandan görünüş.....	76
Şekil B.1 : PCB baskı devresi(Ana Kart).....	77
Şekil B.2 : Çıkış Gerilim ve Akım Sensörleri Devresi	78
Şekil B.3 : H-Köprüsü Sürücü Devresi	78

SEMBOL LİSTESİ

R_p	: Paralel direnç
R_s	: Seri direnç
C_{bulk}	: Yığın kapasitörü
f_{ripple}	: Dalgalanma frekansı
V_{ripple}	: Dalgalanma gerilimi
L_{m1}	: Üst yarı manyetizasyon endüktansı
L_{m2}	: Alt yarı manyetizasyon endüktansı
r_{DS}	: Drain-Source direnci
C_0	: Mosfet çıkış kapasitansı
R_F	: Diyot iletim direnci
V_F	: Diyot iletim gerilim düşümü
r_L	: İndüktör seri direnci
r_c	: Filtre kapasitörü seri direnci
r_T	: Transformör sargı direnci
r_{T1}	: Transformör primer sargı direnci
f_s	: Anahtarlama frekansı
$P_{R_{ploss}}$	: Primer sargılarda ki bakır kaybı
L_{min}	: Minimum çıkış filtre indüktörü
K_p	: Orantısal katsayı
K_I	: Integral katsayı
$u(t)$	: PI kontrolcü çıkışı
$e(t)$	: Hata işareti
K_{kritik}	: Kritik osilasyon katsayısı
P_{kritik}	: Kritik osilasyon frekansı

ŞEBEKE BAĞLANTILI TEK FAZLI MİKRO EVİRİCİNİN TASARLANMASI VE GERÇEKLEŞTİRİLMESİ

ÖZET

Yenilenebilir enerji kaynakları kullanımının her geçen gün artış gösterdiği gözlemlenmektedir. Bu artışın başlıca sebeplerine baktığımız zaman; fosil yakıtların her geçen gün artan enerji ihtiyacını karşılayamayacak olması, buna bağlı olarak artan enerji maliyetleri, çevre kirliliği ve güvenlik etkenleri olarak sıralayabiliriz. Bu sebeple yenilenebilir enerji kaynaklarından özellikle de rüzgar ve güneş ön plana çıkmaktadır. Halen gelişme aşamasını tamamlamamış olan bu sistemler üzerinde yoğun çalışmalar devam etmektedir. Bu tezin kapsamında yenilenebilir enerji kaynaklarından bizi ilgilendiren kaynak güneş enerjisidir.

Güneş enerjisi incelendiği zaman bu enerji türünün üzerinde de halen çalışmalar yapıldığı gözlemlenmektedir. Çalışılan ve öne çıkan başlıca konular güneş panellerinin verimi, panellerden alınan enerjinin maksimum seviyeye çıkarılması, panellerin ürettiği doğru akım (DA) türünde ki enerjinin alternatif akıma (AA) çevrilmesi, elde edilen ve çevrilen enerjinin tüketicilere güvenli ve doğru bir şekilde aktarılması şeklinde sıralanabilir.

Özellikle de bu tez kapsamında üzerinde çalışılan konu güneş panellerinden elde edilen doğru akımın alternatif akıma çevrilmesi ve çevrilen bu enerjinin şehir şebekesine veya şebeke bağlantısız bağımsız olarak tüketiciye doğru bir şekilde aktarılmasını kapsamaktadır. Diğer bir ifadeyle çalışma bir eviricinin tasarlanması ve gerçekleştirilmesidir. Bahsi geçen çalışma büyük güçlü merkezi bir evirici olmayıp kendine göre bir çok avantajı bulunan her bir güneş paneline bağımsız olarak takılan ve her bir panelin kendisinden alternatif akım elde etmemizi sağlayan mikro eviricidir.

Yapılan çalışma; güneş panellerinden doğru akım şeklinde ki enerjinin alınması ve bu enerjinin yüksek seviyelerde tekrar bir doğru akıma çevrilmesi, yüksek seviyelerde ki doğru akımın alternatif akıma çevrilmesi, çevrilen alternatif akımın filtrelenmesi, elde edilen uygun alternatif akımın şebeke bağlantısız yükler için kontrolünün yapılması ve yük üzerinde ki gerilimin sürekli olarak şebeke şartlarında tutulması, şebeke bağlantılı çalışma şekli için şebeke gerilim ve frekans değerlerinin izlenmesi ve uygun ve güvenli enerji aktarımının yapılması, sistemin çalışması esnasında güneş panellerinden alınan enerjiden maksimum oranda faydalanmak için maksimum güç noktası takibinin (MPPT) yapılması ve bütün bu hususların tek bir mikro denetleyici tarafından kontrol edilmesini içermektedir.

Bu amaçla yapılması planlanan mikro eviricinin tasarım aşaması ve simülasyonları aşama aşama yapılmış olup, deneysel olarak da yapılan çalışmaların doğruluğu ve uygulanabilirliğinin görülebilmesi amacıyla sistem gerçekleştirilmiştir. Gerçeklenen sistem şebeke bağlantısız durumlar için başarılı bir şekilde gerilim regülasyonu yaparken şebeke bağlantılı çalışma durumunda ise şebekeyle senkronize olarak ulusal elektrik şebekesine akım aktarımı sağlamıştır. Son olarak teorik ve pratik çalışmalar karşılaştırılıp gözlemler, sonuçlar, farklılıklar ve öneriler sunulmuştur.

DESIGN AND REALISATION OF GRID CONNECTED SINGLE PHASE MICROINVERTER

SUMMARY

The day by day increase in using renewable energy is being observed. The main reasons could be explained the fossil fuel's being not able to meet the rapid growing energy demand, increased energy costs, environmental pollution and safety factors caused by this deficiency. The solar and wind from the renewable energies are the prominent ones. The detailed studies keep going on the systems whose development process still continues. This study deals with solar energy source within the sources of renewable energy.

Solar energy usage is increasing regularly each year. Especially, according to the technological improvements on multilayer cells, photovoltaic panels' efficiencies are increased, therefore amortization and investment expenses are reduced which effected solar energy industry in a positive way.

Today, amongs the countries, the best ratio of solar energy production to total energy consumption belongs to Italy with 7.9 percent, afterwards Greece with a ratio of %7.6 and Germany is the third with %7 in the world. On the other side, according to the installed capacity, ranking is totally different. Germany has the largest installed solar energy capacity with 38GW which is followed by China. China has 28GW solar energy production capacity, lastly the third is Japan with a 23GW installed solar energy capacity. Unfortunately Turkey is at the beginning of solar energy industry. Right now, Turkey has 71.2MW total installed solar power capacity that fulfills the %0.1 of total energy demand. However it is worthwhile to state that, %56 of the installed capacity is settled up in 2014. While the total capacity of Turkey is 31.2MW till 2014, it reached 71.2MW by 2015. So it can be extracted that an aggressive solar market growing will be held in Turkey next decades..

This thesis, in particular, contains transferring the direct current to alternating current and transferring this converted energy to national grid or independent consumers in a safe way. In other words the study is a design of an inverter and realizing it. The study is not on a large – central inverter instead on a micro inverter which can be installed on each solar panel, which maintains to gather alternating current from itself and which has many advantages as well.

In general, micro inverters are produced at a power range of 100W to 300W and they have some advantages over the central large capacity inverters. First of all, in a situation of malfunction or shade, the whole systems that work with central inverters are effected. However, in a system which works with micro inverter, the malfunction individually effects the single photovoltaic panel which has the problem in spite of the whole system.

Additionally, due to their low power levels micro inverters are safer than central inverters and they do not need active cooling systems which means more quiet plants. Recently, by developments of soft switching techniques more efficient

systems could be produced. However, compared to the central inverters, they are a little bit more expensive systems.

According to some resources it is extremely likely that production expenses will be reduced much more due to widespread usage and mass production. Because; in spite of using a 20kW central inverter 80 unit 250W micro inverter must be used. In other words; more unit production means less component costs.

The study will be detailed. But to mention in general the study contains these steps; getting energy as direct current from solar panels and transferring this energy again as direct current at high voltage levels; converting the high voltage leveled direct current to alternating current; filtering the alternating current; checking the appropriate current for grid disconnected loads and keeping the voltage on the load appropriate for grid conditions; monitoring the grid voltage and frequency values and realizing proper-safe energy transferring for grid connected study; fulfilling maximum power point tracking (MPPT) for benefitting from the energy at the maximum level coming from the solar panels during system run and controlling all these steps only by one single microcontroller.

At the conversation stage of low direct current to high level direct current, push-pull circuit topology is used. It is also determined as the most convenient circuit topology for the range of power that is needed for this study which is around 250W, besides it provides galvanic isolation. Even though any soft switching technique isn't used, %92 efficiency is achieved from the implemented circuit design for rated power.

The high level direct current is converted to alternating current after it is subject to "H" bridge and filter combination that is triggered with unipolar pwm technique whose switching losses are lower. LCL filter is designed as filter topology which is a third order filter, it has better harmonic attenuation and allows less volume for the same amount of attenuation compared to L and LC filter topologies. Efficiency of implemented H bridge and LCL filter combination obtained as % 94.5. As a whole micro inverter system efficiency which is propotion of generated photovoltaic panel power to delivered alternating current power is %88.

Control stage of the inverter involves micro controller, current and voltage sensors that are located at the input and output sides. To keep galvanic isolation chain, both current-voltage sensors and sensor supplies are used isolated.

In this study, synchronization issue is solved as monitoring and following grid voltage in real time that is different from many conventional inverter's synchronization algorithm which is based on phase locked loop(PLL).

Following grid voltage and regulating the injected current according to that voltage requires fast digital analog conversion stage and unlike phase locked loop algorithm it does not have to use past grid frequency data for regulating upccoming sinus cycles. Drawback of phase locked loop is little phase misleadings because of using previous frequency data for regulating current sinus signal.

For benefitting from the photovoltaic panel as possible as, the micro inverter is fitted up with maximum power point tracking(MPPT) algorithm because the current-voltage charachteristic is different from most direct current sources. As the photovoltaic panel delivers current to load, panel voltage tends to collapse. In other words, PV panel's current and voltage are inversely propotional quantities. As the PV panel delivers more current it produces more power. However, increasing the

current injection does not always raise the delivered power, because PV panel voltage is decreasing at the same time.

While the power term is multiplication of current and voltage, the aim should be maximize the current-voltage multiplication rather than just current injection. For a certain condition there is a certain amount of current that maximize delivered power, but as you can guess environmental conditions are changing dynamically at any time, so considering a fixed current for maximum power harvesting is not a logical approach because aging, moisture, temperature, radiation and such kind of weather situations that effects power generation of PV panel are always changing. Therefore MPPT algorithm must consider the situation.

The MPPT algorithm is based on perturbation and observation, after applying a little perturbation to the system the resulted effect is observed, if the perturbation provides harvesting more power from photovoltaic panel, the perturbation direction is kept till decreasing the harvested power, when a decreasing is realized the direction of perturbation is changed and so on.

The term perturbation means increasing or decreasing current injection physically by regulating duty ratio of inverter. The controller which operates behind the control and MPPT algorithm is proportional and integral (PI) type controller. The designed and implemented micro inverter makes voltage regulation successfully for off grid operation, while it achieves synchronized current injection to national grid for grid tie operation.

During a malfunction or a state that is beyond the micro inverter's capacity and specification, means of power and potential, a relay that is located at the output stage separates the inverter and load side safely, after separation it enters stand by mode. This circumstance occurs when low input voltage level and excessive output current level detection.

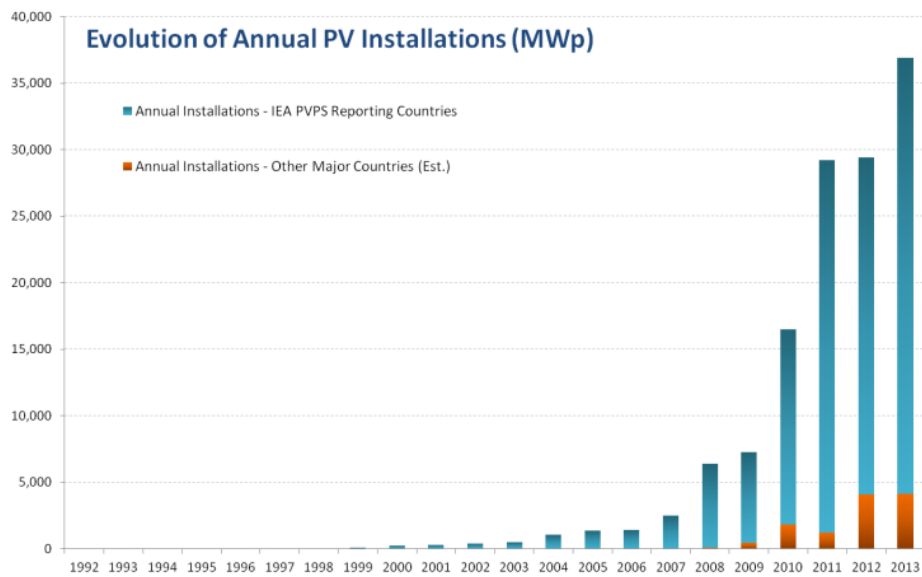
For the aim of realizing all the above mentioned; the design and simulation processes are done step by step and the system is actualized for the purpose of observing the accuracy and practicability of the studies. In accordance with these; the theoretical design process, calculated parameters, simulation outcomes and comparasions are presented. For inconsistent results; essential revision are made and the process is repeated until observing consistent results. Based on gathered data and simulation results, the implementation process is served and carried out step by step, for each part, calculated and simulated results are compared with implemented outcomes. The differences between theorical and experimental data are presented and discussed.

In summary, from beginning to completion a grid connected micro inverter is designed, simulated and implemented whose all workload is controlled by a single micro controller. Successful operation is ensured and supported by outcomes and results, then proposals are offered accordingly.

1. GİRİŞ

Günümüzde yenilenebilir enerji kaynaklarından biri olan fotovoltaik sistemlerin kullanımı her geçen gün artmakta olup dünya genelinde her sene kurulan PV sistemlerin güç miktarları Şekil 1.1’de verilmiştir [1]. Bu sistemlerle beraber çalışan güç elektroniği cihazları da aynı oranda önem kazanmaktadırlar. Bu çalışmanın odak noktasını da güneş paneli sistemleriyle entegre çalışan mikro evirici devreleri oluşturmaktadır. Bu sistemler güneş panellerinden alınan doğru akımı özel uygulamalar dışında, yaygın olarak günümüz cihazlarında kullanılan alternatif akıma çevirmektedirler. Teknolojinin gelişmesiyle beraber bahsi geçen evirici sistemleri de kullanım yerlerine ve amaçlarına göre çeşitlilik göstermekte ve güvenilirlik, verim, maliyet gibi faktörlerde aşama kaydedilmektedir.

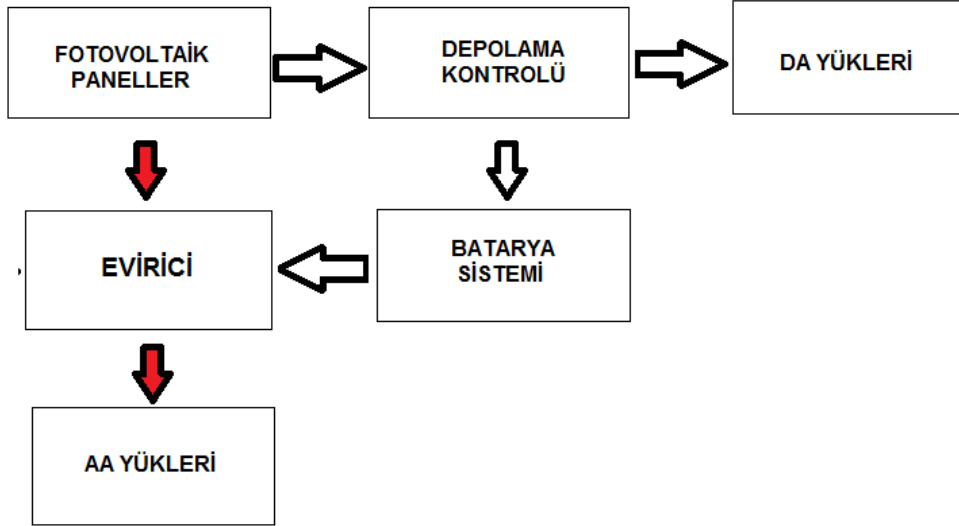
Çıkış gerilim şekillerine göre; üç fazlı, tek fazlı ve bazı özel uygulamalar için farklı faz sayılarına sahip eviriciler bulunmaktadır. Bununla beraber güç seviyelerine göre; merkezi büyük güçlü eviriciler ve mikro eviriciler olarak ayrılmaktadırlar. Ayrıca şebeke bağlantısı göz önünde bulundurulduğunda şebeke bağlantılı eviriciler başka bir ifadeyle şebeke senkronizasyonu olan, şebekeden bağımsız çalışan ve her iki bağlantı şekline de uygun olan hibrid eviriciler bulunmaktadır.



Şekil 1.1 : Dünya genelinde her sene kurulan fotovoltaik güç miktarları.

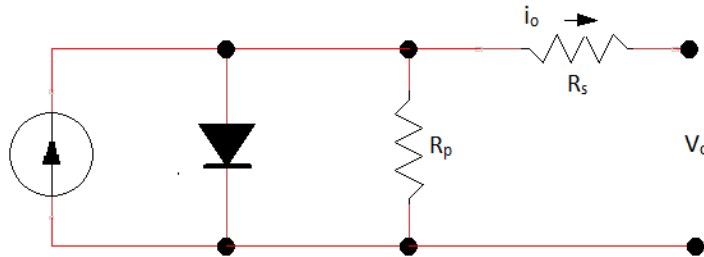
1.1 Fotovoltaik Paneller

Tipik bir fotovoltaik sistem Şekil 1.2’de gösterilmiştir. Bu sistemde batarya sistemi opsiyonel olup çeşitli kullanım amaçları doğrultusunda ihtiyaç görülür ise kesintisiz bir enerji kaynağı oluşturmak üzere sisteme entegre edilebilmektedir. Şemada gösterilen AA (alternatif akım) yükleri şebeke bağlantılı sistemlerde şebekenin kendisi olmaktadır.



Şekil 1.2 : Fotovoltaik sistem şeması.

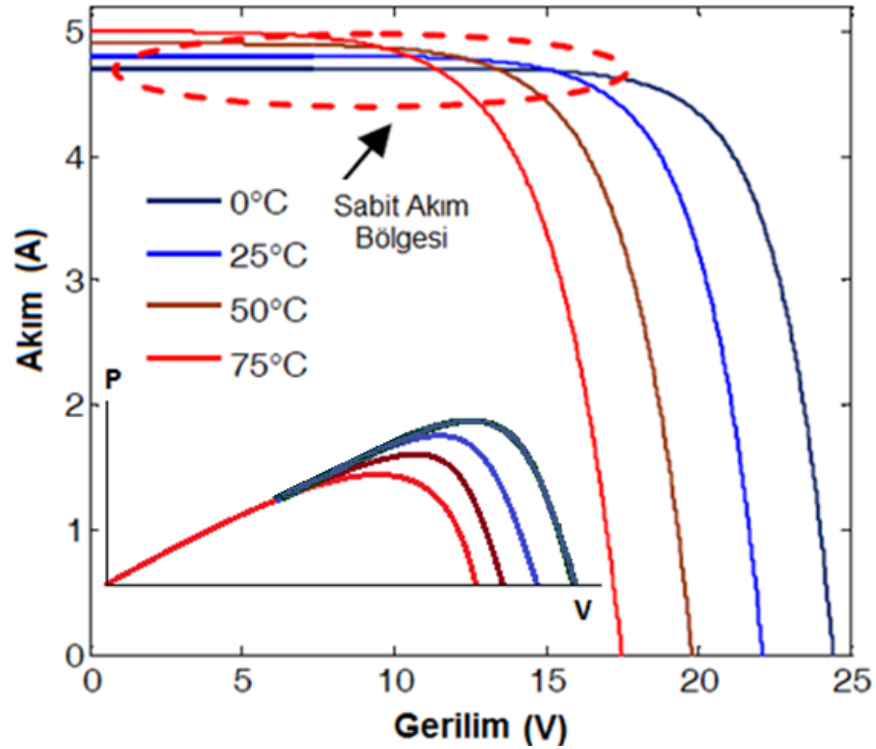
Sistemin enerji kaynağını oluşturan fotovoltaik paneller silikon PN jonksiyonlarından oluşup, güneş ışınlarıyla beraber gelen fotonlar aracılığıyla daha önceden katkılanan yarı iletken katmanlar arasında ki serbest elektronlar harekete geçirilir ve bu şekilde jonksiyondan akım akışı sağlanır. Elektronları serbest hale geçebilmesi için gerekli bir eşik enerji seviyesi olup, yoğun ışın altında başka bir ifadeyle gerekli enerjiden daha fazlası geldiği taktirde bu enerji hücrelerde ısıya dönüşmekte ve fotovoltaik panel verimini olumsuz etkilemektedir. Şekil 1.3’de basitleştirilmiş bir fotovoltaik hücre modeli görülmektedir [2]. Modelde ki akım kaynağı jonksiyondan akan akım olup kaynağı güneş fotonlarıdır.



Şekil 1.3 : Fotovoltaik hücre modeli.

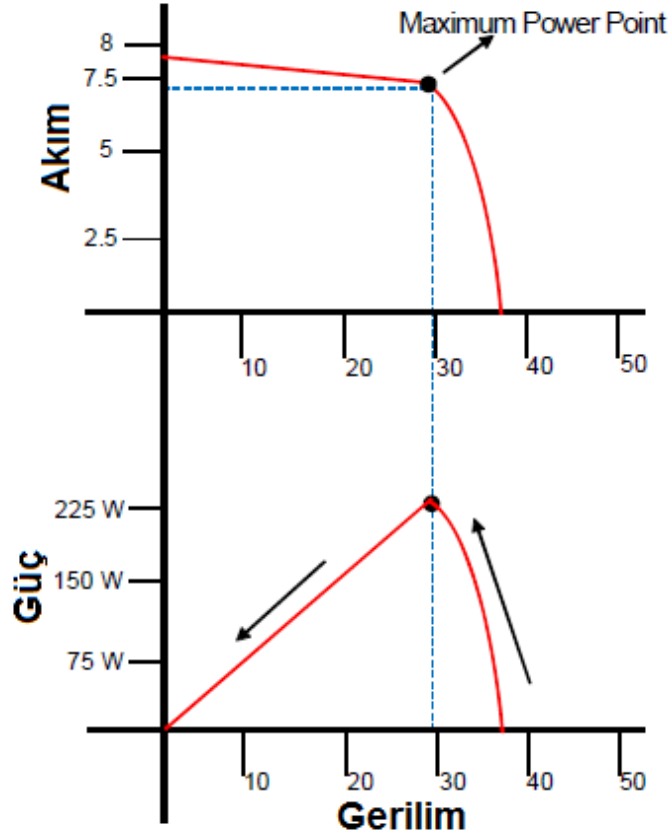
R_p ve R_s dirençleri hücrenin paralel ve seri iç dirençleri olup ideal durum için R_p direnci sonsuz R_s direnci ise sıfır olmalıdır. Seri panel direnci 72 hücreli bir panel için yaklaşık 1Ω olup hücre başına $14m\Omega$ olarak belirtilmiştir [3].

Akım kaynağı şeklinde davranan fotovoltaik panellerin üzerinde durulması gereken bir diğer önemli karakteristiği ise akım –voltaj karakteristikleridir. Şekil 1.4’den anlaşılacağı üzere sıcaklık fotovoltaik paneller üzerinde olumsuz etki oluşturmaktadır [4].



Şekil 1.4 : Fotovoltaik hücre Akım-Gerilim karakteristiği.

Bununla beraber grafikten çıkarılabilecek diğer bir sonuç ise panellerden çekilen akım arttıkça panel geriliminin düşmesidir. Bu durum fotovoltaik sistemler için kullanılan maksimum güç noktası (MPP) kavramını doğurmuştur. Bilindiği üzere panelden çekilen güç panel çıkış voltajı ve çıkış akımının çarpımıdır, fotovoltaik bir panel için ters orantılı olan bu değerlerin çarpımının maksimum olduğu bir nokta vardır. MPP noktası olarak adlandırılan bu çalışma koşulunun sağlanması panelden maksimum oranda faydalanılmasını öngörür. Şekil 1.5’de fotovoltaik panellerin akım-gerilim ve güç gerilim karakteristiği görülmektedir [2].



Şekil 1.5 : Fotovoltaik panel Akım-Gerilim, Güç-Gerilim karakteristiği.

1.2 Mikro Eviriciler

Mikro eviriciler topoloji yapıları olarak çok çeşitli olup diğer genel büyük güçlü eviricilerle bazı noktalarda ayrılışlar da benzer yapılarıdadırlar, mikro olarak sınıflandırılmalarının temel nedeni isminden de anlaşılacağı üzere güç seviyelerinden kaynaklanmaktadır.

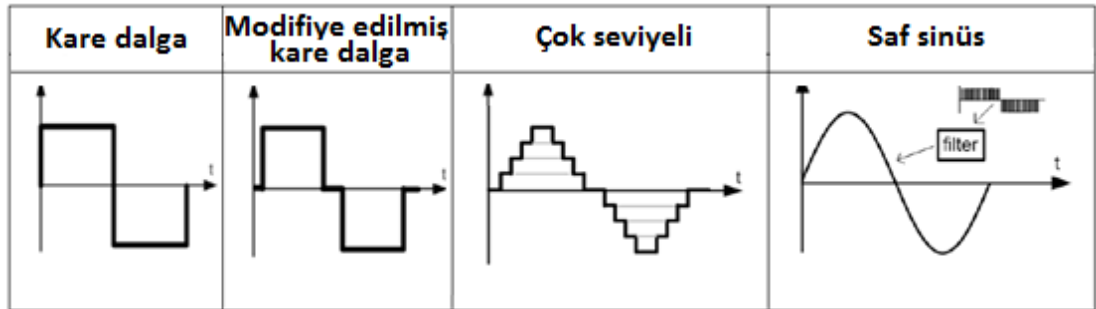
Yaygın olarak 100W-300W güç aralığında olan bu eviriciler genelde her bir fotovoltaik panele bir evirici olacak şekilde takılırlar. Büyük güçlü merkezi eviricilere göre mikro eviriciler bazı avantajlar sağlamaktadırlar; öncelikle her bir fotovoltaik panelin üzerine takılan bu evirici tipleri panelden direkt olarak AA almamızı sağlarlar bununla beraber 1kW, 5kW, 10kW gibi bazı standart değerlerde üretilen daha büyük güçlü eviricilerin kullanımı ara değerler diyebileceğimiz veya çok daha az güç gereken uygulamalar için uygun olmamaktadırlar. Bununla beraber merkezi büyük güçlü eviricilerde meydana gelebilecek problemler tüm sistemi kullanılamaz hale getirmekte ve servis süresi boyunca bütün sistemi atıl hale getirmektedir. Bir diğer durum ise merkezi eviricilerin büyük giriş voltajı

gereksinimleridir, bu gereksinim birkaç fotovoltaiik panelin seri bağlanmasını gerektirmekte ve panellerde gelebilecek bir arıza, hücre çatlağı veya gölgelenme (bulutlanma ve kirlenme) durumu arızalı panele bağlı olan tüm panellerin akım yolunu ya sınırlandırmakta veya tamamen kesmektedir. Mikro eviricilerle beraber çalışan bir panelde meydana gelen bir arıza ise sadece arızalı panelin kendisini bağlamakta ve genel sistem üzerinde daha az etki oluşturmaktadır.

Mikro eviricilerin avantajlarının yanında bazı dezavantajlarından da söz etmek mümkündür; bunların başında maliyet gelmekte olup diğer bir husus ise genelde fotovoltaiik panel altında monte edilen mikro eviricilerin dış çevre şartlarına maruz kalmalarıdır, en yaygın görülen problem ise eviricilerde ki ısınma problemidir.

Mikro eviriciler yapı olarak panellerden aldıkları düşük doğru akımı öncelikle yükseltirler, bu bir DA-DA çevirici katmanıdır, bu katmanda çapraz (flyback), itme-çekme(push-pull), tam köprü, cuk gibi çeşitli topolojiler kullanılabilmektedir. Her topolojinin avantaj ve dezavantajları bulunmakla beraber ilerleyen bölümler de detaylı olarak bahsedilecek olup bu çalışmada DA-DA katmanı için itme-çekme çevirici tipi kullanılmıştır.

DA-AA çevrimi ise ayrı bir güç katmanını oluşturmaktadır. Bu katmanın yapmış olduğu çevrime göre eviriciler modifiye sinüs, doğru sinüs gibi çeşitli isimler alırlar. Çıkış dalga şekillerine göre yapılmış sınıflandırma Şekil 1.6'da görülmektedir [5].



Şekil 1.6: Evirici Topolojileri.

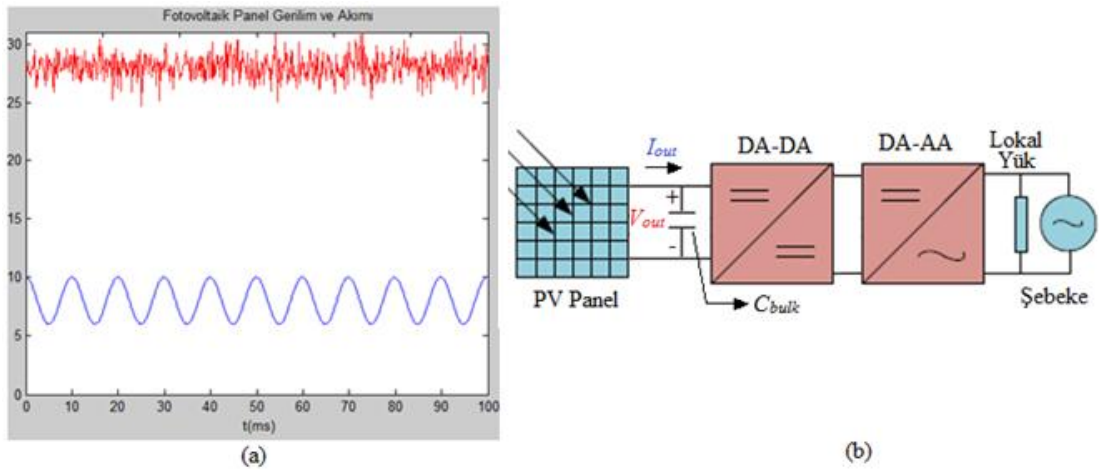
2. DA-DA ÇEVİRİCİSİ

2.1 DA Devresi Giriş Katmanı

Eviricinin en önemli yapılarından birisi DA-DA yükseltici katmanıdır. Bu katmanın işlevselliğini düzgün yapabilmesi için çeviricinin giriş kısmı da önem arz etmektedir.

Bu katmanın enerji kaynağını oluşturan fotovoltaik paneller daha önce de bahsedildiği gibi hassas bir akım-gerilim ilişkisine sahiptirler. Dolayısıyla AGK (Anahtarlamalı Güç Kaynağı) olan yükseltici DA-DA çeviricisinin giriş kısmında ki gerilimin sabit tutulması, hem çeviricinin işlevselliği ve kontrolü açısından önemli hem de panel için çok önemlidir çünkü sistemin bütünü bir evirici devresi olduğu için çıkışa aktarılan anlık güç (V_{out} ve I_{out} efektif değerler olmak üzere) sürekli olarak değişkendir. (2.1)'den anlaşılacağı üzere çıkış gücünde çıkış frekansının iki katı olan bir terim görülmektedir, bu terim giriş tarafından çekilen akım ve gerilime de etki etmektedir. Şekil 2.1(a)'da kırmızı fontlu görülen dalga PV panel çıkış gerilimi olup mavi fontlu dalga şekli ise PV panel akım grafiğidir.

$$P_{out}(t) = \frac{1}{2} V_{out} I_{out} + \frac{1}{2} V_{out} I_{out} \cos(2\omega t) \quad (2.1)$$



Şekil 2.1 : (a) Fotovoltaik panel gerilimi ve akımı (b) Solar sistem şematığı.

Çıkışa aktarılan anlık gücün değişken olması sistemin giriş kısmından çekilen gücünde değişken olmasına sebebiyet vermektedir. Bu durum fotovoltaiik panel çıkışında gerilim ve akım dalgalanmaları oluşturmakta, bu dalgalanmalar ise MPP noktasının tutturulmasını güçleştirmekte ve sonuç olarak panelden daha az bir verimle yararlanılmaktadır. Kısacası stabil ve verimli bir çalışma için giriş geriliminde ki dalgalanmaların belirli bir seviyede tutulması gerekmektedir. Bu amaç doğrultusunda fotovoltaiik paneller ve DA-DA AGK arasında filtre görevi üstlenen ayırıcı kapasitörler (decoupling capacitors, C_{bulk}) bulunur. Unutulmamalıdır ki giriş katmanında ki dalgalanmaların tek sebebi değişken anlık güç olmayıp aynı zamanda AGK olan DA-DA çeviricisinin anahtarlama frekansına bağlı olarak yüksek frekanslı akım ihtiyaçları da duruma etki eden bir diğer faktördür.

Bu kapasitörler anlık yüksek akım ihtiyaçlarını karşılamakta ve panelden çekilen akımı mümkün mertebe sabit tutma görevini üstlenmektedirler. Bununla beraber gerilimin de stabil olmasını sağlamaktadırlar.

Belirli bir güç ve dalgalanma değeri için gerekli olan kapasite değeri hesabı; formül (2.2) [2] de verilmiştir. Burada f_{ripple} çıkış frekansı olan 50Hz'in iki katıdır.

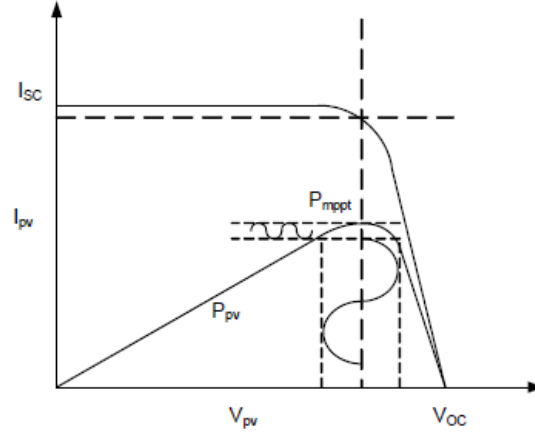
$$C_{bulk} = \frac{P_{MPP}}{2\pi \cdot f_{ripple} V_{mpp} V_{ripple}} \quad (2.2)$$

Çalışma kapsamında kullanılacak olan fotovoltaiik panel 250W'lık SolarField marka olup elektriksel özellikleri Çizelge 2.1'de belirtildiği üzeredir. (2.2)'de ki P_{MPP} , V_{MPP} ve f_{ripple} değerleri sırasıyla 250W, 30.78V ve 100Hz olup giriş gerilimde ki 1V'luk dalgalanma öngörülmesi durumunda gerekli olan ayırıcı

Çizelge 2.1 : SolarField SF(P) 60-250 elektriksel Özellikleri.

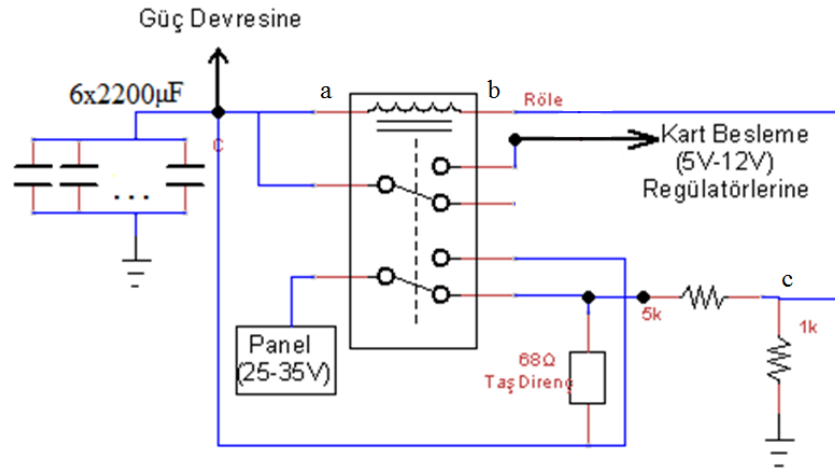
MODEL	SF(P) 60-250
Nominal Güç Pmax (W)	250
Açık Devre Voltajı Voc (V)	37.44
Nominal Güç Voltajı Umpp (V)	30.78
Kısa Devre Akım Isc (A)	8.90
Nominal Güç Akımı Impp (A)	8.13
Nominal Güç Toleransı (W)	-0 ~ +5W
ISC Sıcaklık Katsayısı	+0.0062% / °C
β Voc Sıcaklık Katsayısı	-0.330% / °C
Pmax Sıcaklık Katsayısı	-0.450% / °C
Standart Test Koşulları	Işınım 1000W/m ² , Modül sıcaklığı 25 °C AM:1,5

kapasitör değeri 13mF olarak hesaplanmıştır. Çalışmada 6 adet 63V 2200 μ F lık kapasitörler kullanılmıştır. Bu kapasitörler 99m Ω 'luk düşük eşdeğer seri dirence sahip ve 100Hz'de ki AA dalgalanma akım kapasiteleri 1.78A dir. Fotovoltaik panel gerilim ve akım dalgalanmalarının, MPP noktası üzerinde oluşturduğu sapmalar Şekil 2.2 'de görüldüğü üzeredir.



Şekil 2.2 : Fotovoltaik panel gerilim ve akım dalgalanmalarının MPP'te etkisi [6].

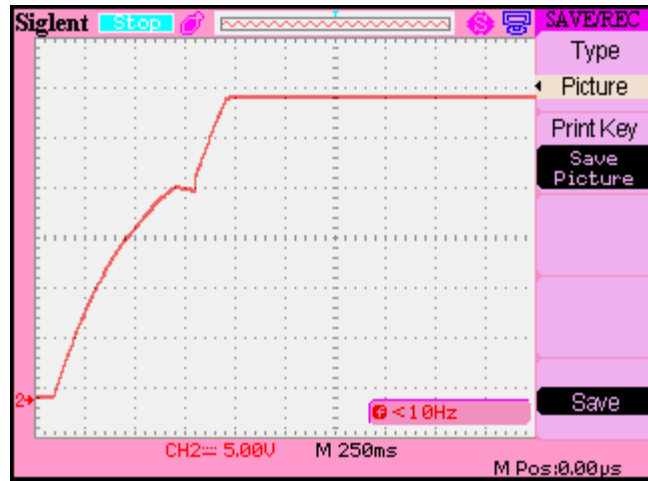
Göreceli olarak yüksek bir kapasite değeri olan 13mF lık kapasitörlerin ilk dolum anında ani yüksek akımlar (inrush current) çekmesi beklenmektedir. Bu ani akımlar panele ve bazı devre elemanlarına zarar verebileceği için ayırıcı kapasitörlerden önce Şekil 2.3'te görüldüğü gibi girişe röle ve taş direnç kombinasyonundan oluşan bir sistem tasarlanmıştır. Kısaca bahsetmek gerekirse kapasitörler 20-22V'a ulaşıncaya kadar 68 Ω 'luk bir taş direnç üzerinden dolmakta bu gerilim eşiği aşıldıktan sonra da direnç baypas edilip kapasitörler direkt olarak girişten beslenmektedirler. Ayrıca bazı entegre ve sensörleri beslemek üzere var olan 5-12V luk regülatörler de bu eşik değeri geçildikten sonra enerjilendirilmektedirler.



Şekil 2.3 : Ani Giriş Akımını Engelleme Devresi.

Rölenin kendi bobini üzerine düşen gerilim a-b noktaları arasında ki gerilimdir. Kapasitörler doldukça V_{a-b} artış göstermekte ve belli bir eşik değerden sonra röle çekmektedir. Rölenin çekme anında 68Ω 'luk taş direnç üzerinden beslenen kapasitörler anlık olarak enerjisiz kalır ve üzerlerinde ki gerilim az da olsa azalır. Rölenin kendi bobini ise bu kapasitörlerden beslenir. Burada ki anlık çökme rölenin tekrar bırakmasına yol açmaktadır. Bu durumu engellemek için 5k-1k kombinasyonundan oluşan bir gerilim bölücü tasarlanmıştır. Rölenin çekmesiyle beraber “c” noktasında ki gerilim azalmakta ve a-b arasına düşen gerilim (V_{a-b}) daha fazla artmaktadır. Böylece rölenin tekrar bırakması engellenmiş olmaktadır.

Şekil 2.4'te ise giriş kapasitörlerinin zamana bağlı ilk enerjilendirilme anında ki gerilim grafiği görülmektedir.



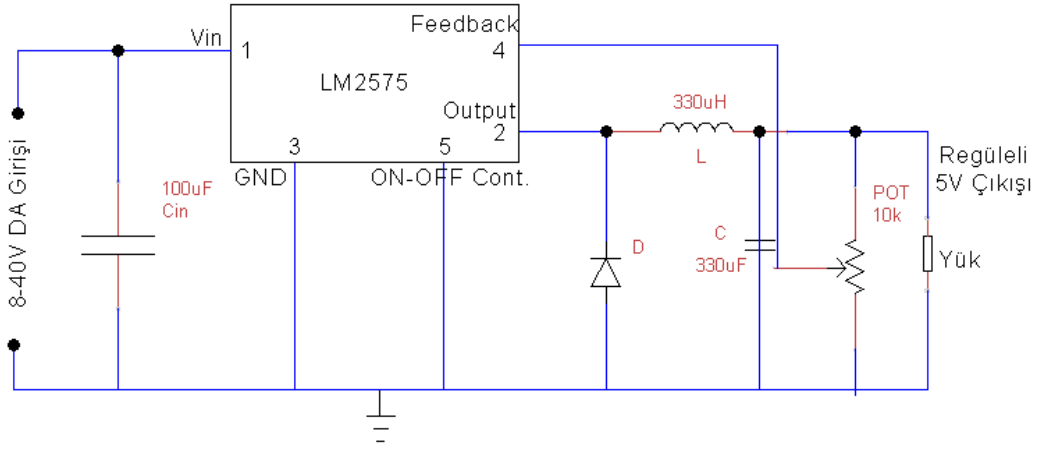
Şekil 2.4 : Giriş Kapasitör Geriliminin Zamana Göre Değişimi.

2.2 Regülatörler

Eviricinin girişi olan fotovoltaik panel çıkış gerilimi Çizelge 2.1'de belirtildiği üzere 37.44V'a kadar çıkmaktadır. Bu gerilim değeri evirici içerisinde yer alan mikro denetleyici, sensörler, MOSFET sürücüler gibi çeşitli entegrelerin çalışabilmesi için çok yüksek olup düşürülmesi gerekmektedir. Diğer bir husus ise panel çıkış geriliminin her zaman sabit olmamasıdır, bu durumda devre içerisinde bahsi geçen entegrelerin çalışabilmesi için evirici kartında bir tanesi 5V diğeri 12V olmak üzere iki adet regülatör bulunmaktadır.

2.2.1 5V Regülatör

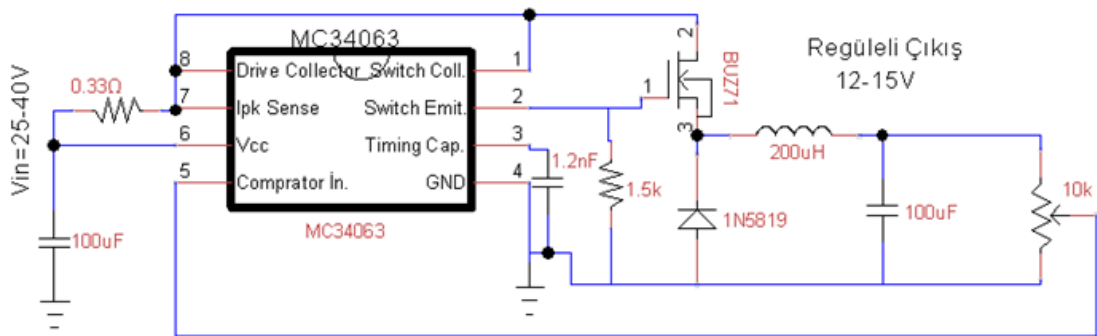
5V ile çalışan entegreleri beslemek üzere LM2575 entegresi kullanılmıştır bu entegre 4.75-40V gibi geniş bir giriş gerilim aralığına müsade etmektedir çıkış akımı maksimum 1A olup %4 lük hassasiyetle çıkış gerilimini regüle edebilmektedir. Entegre çıkış devresinden geri besleme almakta olup geri besleme referans gerilimi 1.23V tur. Şekil 2.5'te LM2575 ile kurulan devre şeması verilmiştir. Anahtarlama bir regülatör olan LM2575 entegresine ait katalog bilgisi ekler kısmında bulunmaktadır.



Şekil 2.5 : LM2575 ile Kurulan 5V'luk Regülatör.

2.2.2 12V Regülatör

12V luk regülatör devresinin kullanım amacı devre üzerinde ki MOSFET kapı sürücülerini beslemektir. LM2575 gibi düşürücü (buck) topolojisine sahip olan bu devre de farklı olarak entegre iç anahtarı yerine harici anahtarlama (MOSFET) elemanı bağlanmış olup bu şekilde regülatörün gücü yükseltilmiştir. Devrenin kontrol entegresi MC34063 olup devre şeması Şekil 2.6'da ki gibidir.

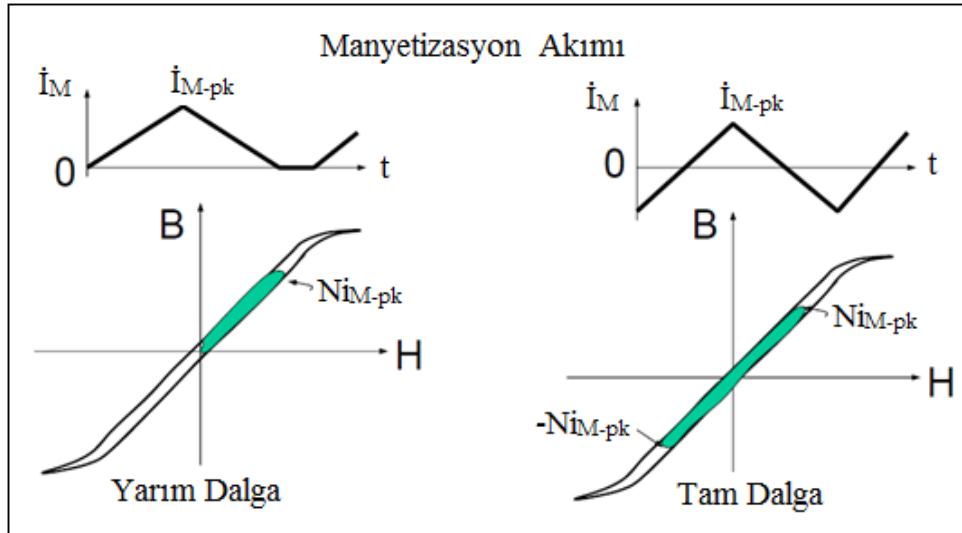


Şekil 2.6 : MC34063 ile Kurulan 12V'luk Regülatör Devresi.

Her iki regülatör için geri besleme pinlerine potansiyometre bağlanmış olup çıkış gerilimleri istenilen değere getirilebilmektedir.

2.3 DA Analizi

Evirici devresinin DA-DA yükseltici güç katmanı için farklı topoloji opsiyonları mevcuttur. Bu çalışma için seçilen topoloji itme-çekme topolojisidir. Öncelikle devrenin izoleli olması gerekliliğinden dolayı topoloji tipleri birkaç seçeneğe düşmektedir. Yaygın olarak kullanılan topolojiler; çapraz(flyback), ileri yön(forward), itme-çekme, yarım köprü , tam köprü gibi topolojilerdir. Çapraz ve ileri yön çevirici tiplerinde ki transformatör bir nevi endüktör görevi üstlendiği için daha büyük transformatör boyutlarına ihtiyaç duyarlar ayrıca bu topolojiler Şekil 2.7’de görüldüğü üzere [7] manyetik B-H eğrisinin bir yarısını kullanılır bu yüzden 100-200W üzeri güçler için çok uygun değildir. Bunun yanı sıra eleman sayıları az ve gerçeklenmeleri kolay olduğu için düşük güçlü uygulamalar için yaygın olarak kullanılırlar.



Şekil 2.7 : Transformatör yarım ve tam dalga manyetizasyonu.

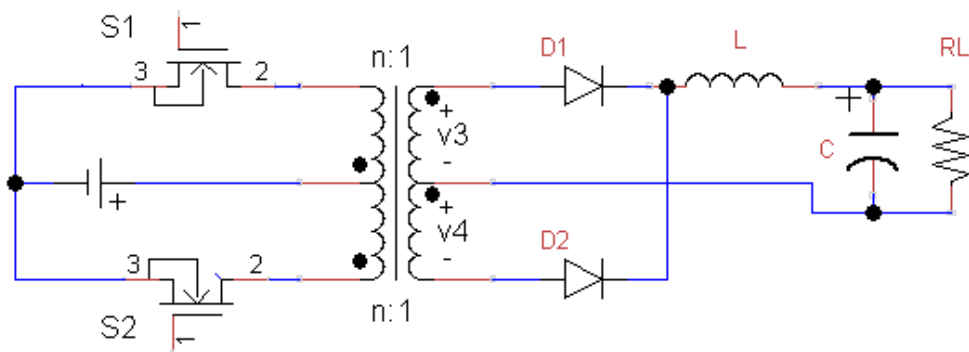
Bu tez kapsamında ilk olarak 250W güce erişebilmek için active clamp interleaved flyback(çapraz) topolojisi denenmiş olup gerçekleştirme safhasında istenilen verim elde edilememiştir. Ve verim %75 mertebelerinde kalmıştır. Ayrıca çeviricinin interleaved olması ve anahtarlama kayıplarını azaltmak için active clamp MOSFET tetikleme yöntemi kullanılması topojinin implementasyonunu iyice zorlaştırmış olup daha sonra bu topolojiden vazgeçilmiştir.

Tam köprü ve yarım köprü çevirici tipleri ise yüksek güçler için uygundur fakat bu çalışma kapsamında ihtiyaç duyulan güç 250W'tır. Dolayısıyla eleman sayıları çok fazla ve gerçekleşmeleri de zor olan bu topolojiler tercih edilmemiştir. Çalışma için kullanılan topoloji tipi daha önce de bahsedildiği üzere itme-çekme topolojisidir. Bu topolojinin en büyük avantajı anahtarlama elemanlarının devrenin toprağına bağlı olmasıdır böylece kapı tetiklemeleri için izoleli kaynak kullanımına yada yükseltilmiş tetikleme (bootstrap) devresine gereksinim duymazlar. En büyük dezavantajları ise anahtarlama elemanları üzerinde ki gerilim streslerinin giriş geriliminin iki katı olmasıdır. Ayrıca orta uçlu (center tap) transformatör kullanımı söz konusudur aynı çekirdek üzerinde ki bu sarımlardan geçen akımlar dengeli olmalıdır aksi taktirde transformatör düzgün resetlenemez ve bir süre sonra çekirdek doyuma ulaşır. Farklı DA-DA çeviricilerine ait karşılaştırma Çizelge 2.2'de verilmiştir [8].

Çizelge 2.2: DA-DA çevirici tiplerinin karşılaştırılması.

TOPOLOJİ	GÜÇ ARALIĞI	GERÇEKLEME ZORLUĞU
Çapraz	1-100W	Kolay
İleri Yön	1-200W	Orta
İtme-Çekme	200-500W	Orta
Yarım Köprü	200-500W	Zor
Tam Köprü	500-2000W	Çok Zor

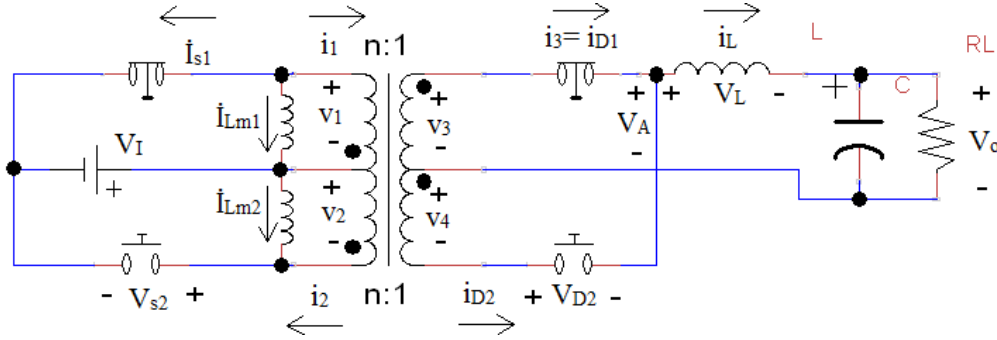
Şekil 2.8'de tipik bir itme-çekme çeviricisi görülmektedir.



Şekil 2.8 : İtme çekme çevirici.

Öncelikle kayıpsız tamamen ideal elemanlardan oluşmuş itme-çekme topolojisinin sürekli iletim modu (CCM) için, anahtarlama ve yarıiletken elemanlarının durumlarına göre, devre zaman aralıklarına ayrılıp, DA analizi yapılacaktır.

$0 < t \leq D(T)$ zaman aralığı;



Şekil 2.9 : İtme çekme çevirici $0 < t < D(T)$ çalışma aralığı.

Bu zaman aralığında S_1 anahtarı ve D_1 diyotu iletimde S_2 anahtarı ve D_2 diyotu kesimdedir. Bu durumda üst yarı manyetizasyon endüktansı (L_{m1}) üzerinde ki gerilim;

$$v_1 = v_{Lm1} = -V_I \text{ dir.} \quad (2.3)$$

alt yarı manyetizasyon endüktansı (L_{m2}) üzerinde ki gerilim;

$$v_2 = v_1 = -V_I \quad (2.4)$$

Sekonder üst ve alt sargı gerilimleri;

$$v_3 = -\frac{v_1}{n} = \frac{V_I}{n} \quad (2.5)$$

$$v_4 = v_3 = \frac{V_I}{n} \text{ şeklindedir.} \quad (2.6)$$

D_2 diyotu ve S_2 anahtarı üzerinde ki gerilim değerleri sırasıyla (2.7) ve (2.8)'te ki gibidir.

$$v_{D2} = -(v_3 + v_4) = -\left(\frac{V_I}{n} + \frac{V_I}{n}\right) = -\frac{2V_I}{n} \quad (2.7)$$

$$v_{S2} = V_I - v_2 = V_I - (-V_I) = 2V_I \quad (2.8)$$

Üst yarı manyetizasyon indüktansı üzerinde ki gerilim;

$$v_{Lm1} = -v_1 = -V_I = L_{m1} \frac{di_{Lm1}}{dt} \quad (2.9)$$

(2.9) ifadesinin her iki tarafının da integralini alırsak;

$$i_{Lm1} = \frac{1}{L_{m1}} \int_0^t v_{Lm1} dt + i_{Lm1}(0) = \frac{1}{L_{m1}} \int_0^t (-V_I) dt + i_{Lm1}(0) = -\frac{V_I}{L_{m1}} t + i_{Lm1}(0) \quad (2.10)$$

(2.10) ifadesinin DT zamanı üzerinden değeri;

$$i_{Lm1}(DT) = -\frac{V_I DT}{L_{m1}} + i_{Lm1}(0) = -\frac{V_I D}{f_s L_{m1}} + i_{Lm1}(0) \quad (2.11)$$

Manyetizasyon akımının minimum ve maksimum değerleri arasında ki fark (2.9) ifadesinin de bir formu;

$$\Delta i_{Lm1} = i_{Lm1}(0) - i_{Lm1}(DT) = \frac{V_I D}{f_s L_{m1}} \text{ dir.} \quad (2.12)$$

$$i_{Lm1}(0) = \frac{\Delta i_{Lm1}}{2} = \frac{V_I D}{2 f_s L_{m1}} \text{ olmak üzere} \quad (2.13)$$

DT zamanında ki manyetizasyon akımı (2.14) değerini alır.

$$i_{Lm1}(DT) = -\frac{\Delta i_{Lm1}}{2} = -\frac{V_I D}{2 f_s L_{m1}} \quad (2.14)$$

(2.13) ifadesi (2.10)'da yerine koyulduğu zaman manyetizasyon akımının zaman bağımlı ifadesi;

$$i_{Lm1} = -\frac{V_I}{L_{m1}} t + \frac{V_I D}{2 f_s L_{m1}} \text{ şeklinde olur.} \quad (2.15)$$

Aynı analizler alt yarı manyetizasyon akımı için yapıldığında alt yarı manyetizasyon akımı (2.16) da ki şekilde bulunur.

$$i_{Lm2} = -\frac{V_I}{L_{m2}} t + i_{Lm2}(0) = -\frac{V_I}{L_{m2}} t + \frac{V_I D}{2 f_s L_{m2}} \quad (2.16)$$

Alçak filtre önünde ki gerilim değeri;

$$v_A = v_3 = \frac{V_I}{n} \text{ olup} \quad (2.17)$$

Çıkış filtre indüktör gerilimi v_L ;

$$v_L = v_A - V_o = \frac{V_I}{n} - V_o = L \frac{di_L}{dt} \quad (2.18)$$

Analizi, yapılan zaman aralığı için D_1 diyotu iletimde olup akımı indüktör akımına eşittir. İndüktör gerilim fadesinin (2.18) integrali alınırsa;

$$i_3 = i_{D1} = i_L = \frac{1}{L} \int_0^t v_L dt + i_L(0) = \frac{1}{L} \int_0^t \left(\frac{V_I}{n} - V_o \right) dt + i_L(0) = \frac{\frac{V_I}{n} - V_o}{L} t + i_L(0) \quad (2.19)$$

İndüktör maksimum akımına bu zaman aralığı sonunda ($t=DT$) ulaşır değeri (2.20)'de ki gibidir.

$$i_L(DT) = \frac{\left(\frac{V_I}{n} - V_o \right) DT}{L} + i_L(0) \quad (2.20)$$

İndüktör akımının maksimum ve minimum değerleri (peak to peak) arasında ki fark;

$$\Delta i_L = i_L(DT) - i_L(0) = \frac{\left(\frac{V_I}{n} - V_o \right) DT}{L} = \frac{\left(\frac{V_I}{n} - V_o \right) D}{f_s L} = \frac{V_o(0.5 - D)}{f_s L} \quad (2.21)$$

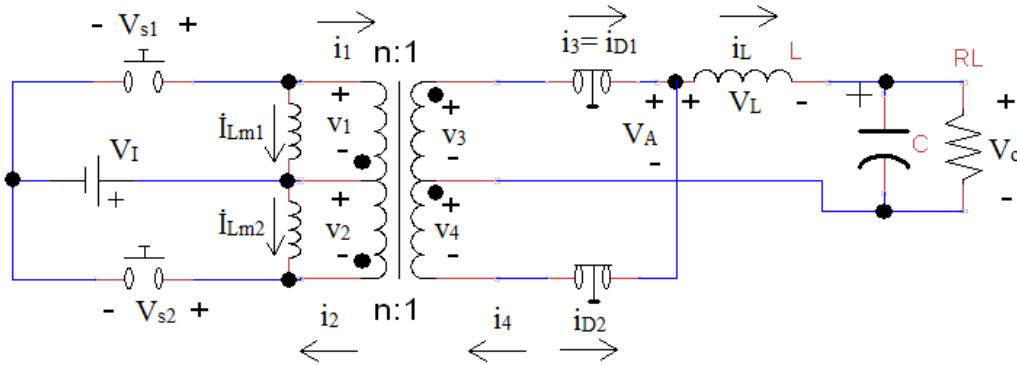
Transformatör primer üst sargı akımı;

$$i_1 = -\frac{i_3}{n} = -\frac{\left(\frac{V_I}{n} - V_o \right)}{nL} t - \frac{i_L(0)}{n} \quad (2.22)$$

Ve S_1 anahtar akımı;

$$i_{S1} = -i_1 - i_{Lm1} = \frac{\left(\frac{V_I}{n} - V_o \right)}{nL} t + \frac{i_L(0)}{n} + \frac{V_I}{L_{m1}} t - i_{Lm1}(0) \text{ şeklindedir.} \quad (2.23)$$

$D(T) < t \leq T/2$ zaman aralığı;



Şekil 2.10 : İtme-çekme çevirici $D(T) < t \leq T/2$ çalışma aralığı.

Bu zaman aralığında anahtarlama elemanlarının her ikisi de kesimde ve üzerlerinde ki gerilim giriş gerilimine eşittir, diyotlarında her ikisi iletimde olup akımları eşittir. Transformatörün sekonder sargılarından akan akımlarda eşit genlikli olup birbirlerine zıt yönde akmaktadırlar. Bu durumun sonucu olarak transformatörün primer ve sekonder olmak üzere bütün sargıların üzerinde ki gerilimlerde sıfırdır.

$$v_1 = v_2 = v_3 = v_4 = L_{m1} \frac{di_{Lm1}}{dt} = L_{m2} \frac{di_{Lm2}}{dt} = 0 \quad (2.24)$$

Bu zaman aralığında manyetizasyon indüktans akımları sabit olup zamandan bağımsızdır;

$$i_{Lm1} = i_{Lm1}(DT) = -\frac{V_I D}{2 f_s L_{m1}} \quad (2.25)$$

$$i_{Lm2} = i_{Lm2}(DT) = -\frac{V_I D}{2 f_s L_{m2}} \quad (2.26)$$

Çıkış indüktörü üzerinde ki gerilim;

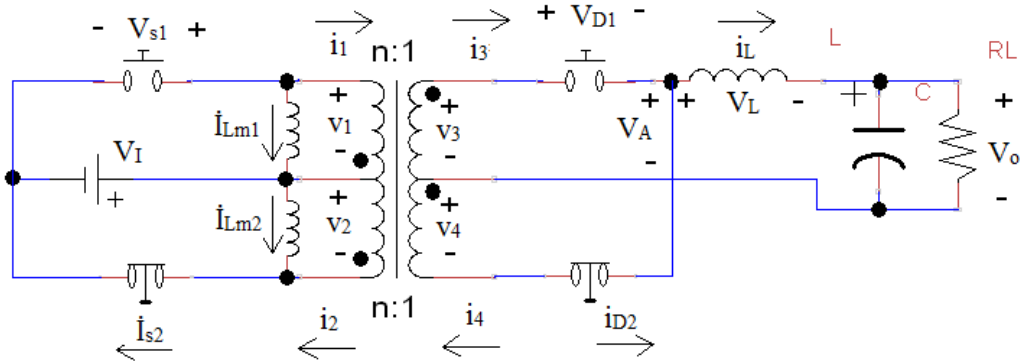
$$v_L = -V_o = L \frac{di_L}{dt} \text{ olup} \quad (2.27)$$

Akımı;

$$i_L = \frac{1}{L} \int_{DT}^t v_L dt + i_L(DT) = \frac{1}{L} \int_{DT}^t (-V_o) dt + i_L(DT) = -\frac{V_o}{L} (t - DT) + i_L(DT) \text{ dir} \quad (2.28)$$

Diyotlardan akan akım ise indüktör akımının yarısıdır.

$T/2 < t \leq T/2 + D(T)$ Zaman Aralığı;



Şekil 2.11 : İtme-çekme çevirici $T/2 < t \leq T/2 + D(T)$ çalışma aralığı.

Bu zaman aralığında S_2 anahtarı ve D_2 diyotu iletimde olup, S_1 anahtarı ve D_1 diyotu kesimdedir. Bu aralık 1. zaman periyodunun simetriği şeklindedir. S_1 anahtarı üzerinde ki gerilim;

$$v_{s1} = V_1 + v_1 = 2V_I \quad (2.29)$$

D_1 diyotu üzerinde ki gerilim;

$$v_{D1} = v_3 + v_4 = -\frac{2V_I}{n} \quad (2.30)$$

Ve alt yarı manyetizasyon indüktansı üzerinde ki gerilim ve akım;

$$v_{Lm2} = V_I = L_{m2} \frac{di_{Lm2}}{dt} \quad (2.31)$$

$$i_{Lm2} = \frac{1}{L_{m2}} \int_{T/2}^t v_{Lm2} dt + i_{Lm2}\left(\frac{T}{2}\right) = \frac{V_I}{L_{m2}} \left(t - \frac{T}{2}\right) + i_{Lm2}\left(\frac{T}{2}\right) = \frac{V_I}{L_{m2}} \left(t - \frac{T}{2}\right) - \frac{V_I D}{2f_s L_{m2}}, \text{ dir.} \quad (2.32)$$

Aynı şekilde üst yarı manyetizasyon akımı;

$$i_{Lm1} = \frac{V_I}{L_{m1}} \left(t - \frac{T}{2}\right) + i_{Lm1}\left(\frac{T}{2}\right) = \frac{V_I}{L_{m1}} \left(t - \frac{T}{2}\right) - \frac{V_I D}{2f_s L_{m1}} \text{ olup} \quad (2.33)$$

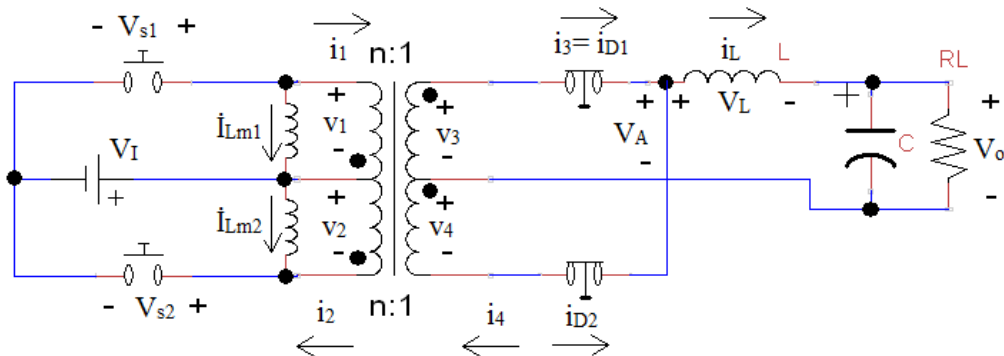
Bu arada çıkış filtresi üzerinde ki gerilim;

$$v_L = v_A - V_o = \frac{V_I}{n} - V_o = L \frac{di_L}{dt} \quad \text{‘dir.} \quad (2.34)$$

Ve son olarak iletimde olan D_2 diyotu üzerinde ki akım;

$$i_{D2} = i_L = \frac{1}{L} \int_{T/2}^t v_L dt + i_L\left(\frac{T}{2}\right) = \frac{\frac{V_I}{n} - V_o}{L} \left(t - \frac{T}{2}\right) + i_L\left(\frac{T}{2}\right) \text{ şeklindedir.} \quad (2.35)$$

$T/2 + (DT) < t \leq T$ Zaman Aralığı;



Şekil 2.12 : İtme-çekme çevirici $T/2 + (DT) < t \leq T$ çalışma aralığı.

Bu zaman aralığı $D(T) < t \leq T/2$ zaman aralığı ile aynı olup tek fark manyetizasyon akımlarının ters işaretli olmasıdır;

$$i_{Lm1} = i_{Lm1}(DT) = \frac{V_I D}{2 f_s L_{m1}} \quad (2.36)$$

$$i_{Lm2} = i_{Lm2}(DT) = \frac{V_I D}{2 f_s L_{m2}} \quad (2.37)$$

İtme-çekme çeviriciler için önem arz eden diğer bir hususta yarı iletken elemanlar üzerinde oluşan streslerdir.

Maksimum anahtar gerilimleri giriş geriliminin iki katıdır;

$$V_{S\max} = 2V_{Imax} \quad (2.38)$$

Maksimum anahtar akımları çıkış akımının primer tarafında ki yansıması ve manyetizasyon akımlarının toplamı olarak ifade edilebilir;

$$I_{s\max} = \frac{I_{o\max}}{n} + \frac{\Delta I_{L\max}}{2n} + \frac{\Delta I_{Lm1\max}}{2} \quad (2.39)$$

Maksimum diyot akımları ise çıkış akımı ve çıkış indüktörünün tepe değerinin bir fonksiyonudur;

$$I_{D\max} = I_{o\max} + \frac{\Delta I_{L\max}}{2} = I_{o\max} + \frac{V_o(0.5 - D_{\min})}{2 f_s L} \quad (2.40)$$

Son olarak diyotlar üzerinde oluşan maksimum gerilimler ise;

Orta uçlu transformatör için;

$$V_{D\max} = \frac{2V_{Imax}}{n} \quad (2.41)$$

Tek çıkış sargılı köprü diyotla doğrultulmuş sistem için;

$$V_{D\max} = \frac{V_{Imax}}{n} \quad (2.42)$$

Görüldüğü üzere diyot gerilimi köprü diyotla doğrultulmuş sistem için yarı yarıya düşmektedir bu çalışmada da köprü diyot sistemi tercih edilmiş olup, bu hususa ilerleyen bölümlerde daha detaylı olarak değinilmiştir. Çevirici elemanlarına ait tüm dalga şekillerine Şekil.2.13 de yer verilmiştir.

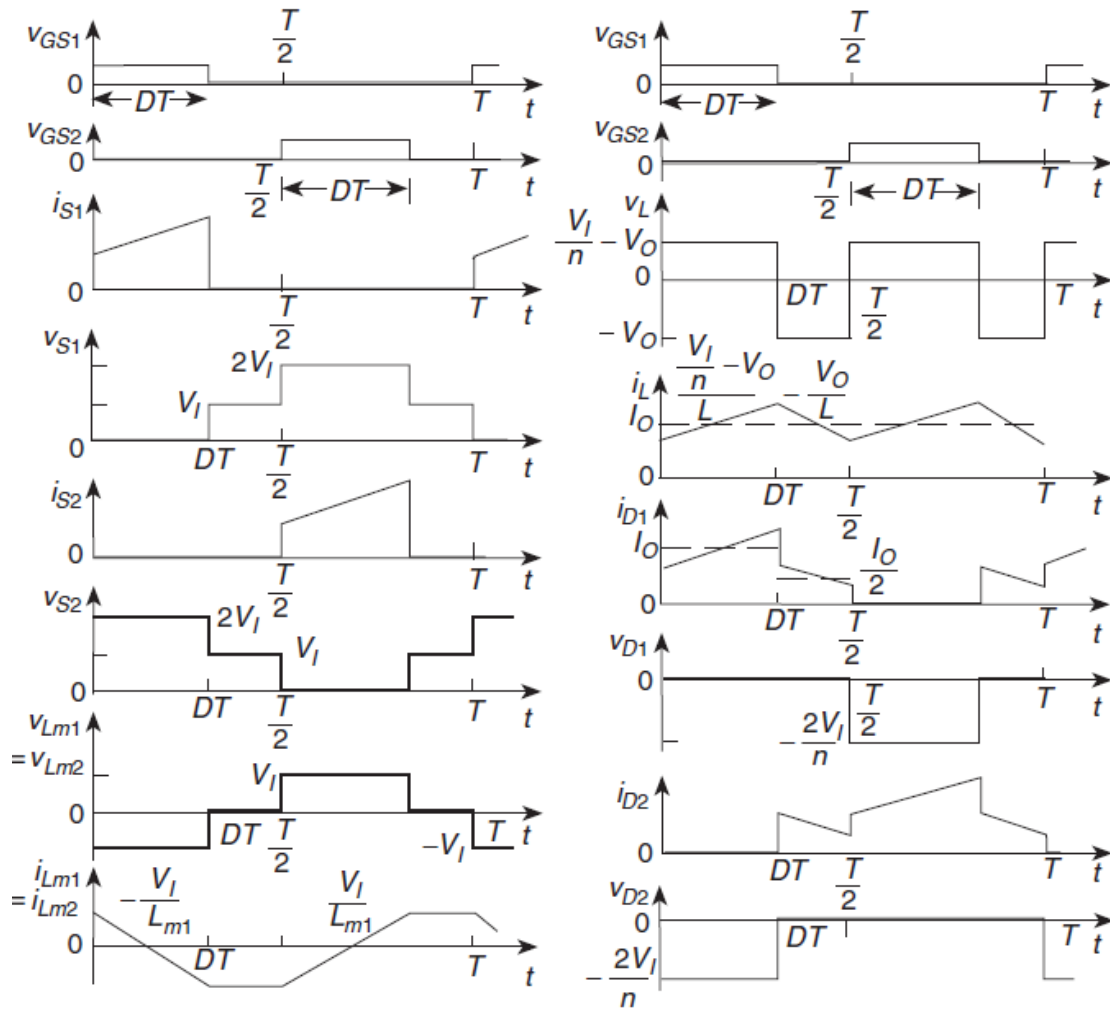
DA Transfer Fonksiyonu;

Şekil 2.13’de de görüleceği üzere çıkış indüktörü üzerinde ki ortalama (voltaj).(saniye) ürünü sıfır olup **(2.43)** eşitliği elde edilir.

$$\left(\frac{V_I}{n} - V_o\right)DT = V_o\left(\frac{1}{2} - D\right)T \quad (2.43)$$

Eşitlik düzenlenirse çeviricinin çevirme oranı M; tek bir anahtar periyodu için $D < 0.5$ olmak üzere **(2.44)**’te ki gibi elde edilir. Çeviriciye ait dalga şekilleri Şekil 2.13’de ki gibidir [8].

$$M = \frac{V_o}{V_I} = \frac{I_I}{I_o} = \frac{2D}{n} \quad (2.44)$$



Şekil 2.13 : İtme-çekme çevirici dalga şekilleri.

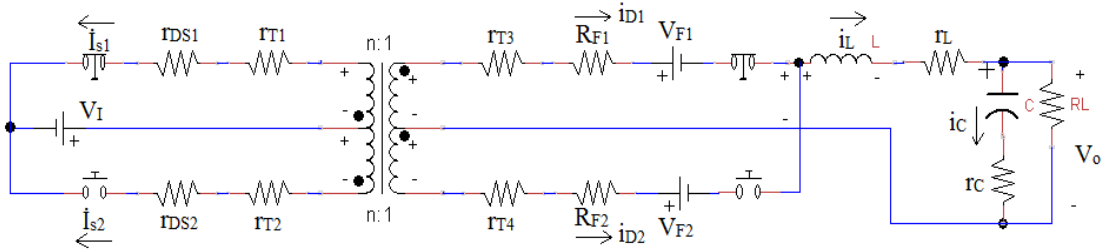
2.3.1 DA-DA Çevirici kayıpları

DA-DA çevirici elamanları gerçekte hiçbir zaman ideal değildirler, dolayısıyla yapılan analizler devre gerçeklemeleriyle yakın olsa dahi tam olarak örtüşmezler, yapılacak olan kayıp analizleri ideal eleman hesaplamalarıyla yapılan analizlerin tamamlayıcısı durumundadırlar. Kayıp analizlerinin bir diğer önemi ise devre gerçekleştirileceği zaman seçilecek olan elemanların streslerini ortaya çıkarması ve sınırlarının belirlenmesini sağlamalarıdır.

Çizelge 2.3'te çevirici kayıp hesaplamalarında hangi elemanların parazitik etkilerinin göz önünde bulundurulduğu görülmektedir.

Çizelge 2.3: İtme-çekme çevirici kayıp eleman faktörleri.

DEVRE ELEMANI	PARAZİTİK FAKTÖR
MOSFET	r_{DS} :Drain-Source direnci, C_o :MOSFET çıkış kapasitesi
DİYOT	R_F :Diyot iletim direnci, V_F :Diyot iletim gerilim düşümü
İNDÜKTÖR	r_L :İndüktör seri direnci
KAPASİTÖR	r_C :Filtre kapasitörü seri direnci
TRANSFORMATÖR	r_T :Transformatör sargı direnci



Şekil 2.14 : Parazitik elemanları eklenmiş itme-çekme çevirici.

Şekil 2.14'te ki devre üzerinden DA analizi yapıldığı taktirde;

S_1 Anahtarı üzerinden geçen akım (2.45)'de ki gibi ifade edilebilir;

$$i_{S1} = \begin{cases} \frac{I_o}{n}, 0 < t \leq DT, \\ 0, DT < t \leq T/2 \end{cases} \quad (2.45)$$

Anahtar üzerinde ki akımın rms değeri;

$$I_{S1rms} = \sqrt{\frac{1}{T} \int_0^T i_{S1}^2 dt} = \sqrt{\frac{1}{T} \int_0^{DT} \left(\frac{I_o}{n}\right)^2 dt} = \frac{I_o \sqrt{D}}{n} \text{ olup} \quad (2.46)$$

MOSFET iletim kaybı;

$$P_{r_{DS1}} = r_{DS} I_{S1rms}^2 = \frac{Dr_{DS} I_o^2}{n^2} = \frac{Dr_{DS}}{n^2 R_L} P_o \quad \text{dir.} \quad (2.47)$$

Devre simetrik olduğu için her iki anahtarında iletim ve anahtarlama kayıpları eşittir .

$$P_{r_{DS1}} = P_{r_{DS2}} \quad (2.48)$$

Her bir anahtar için anahtarlama kaybı;

$$P_{SW} = f_s C_o V_{SM}^2 = f_s C_o (2V_I)^2 = 4 f_s C_o V_I^2 = \frac{f_s C_o n^2 V_o^2}{D^2} \quad (2.49)$$

$$= \frac{4 f_s C_o V_o^2}{M_{VDC}^2} = \frac{f_s C_o n^2 R_L}{D^2} P_o = \frac{f_s C_o R_L}{M_{VDC}^2} P_o \quad \text{'dir.}$$

(2.47) ve (2.49) denklemleri kombine edildiğinde her bir anahtarda ki toplam kayıp;

$$P_{FET} = \left(\frac{Dr_{DS}}{n^2 R_L} + \frac{2 f_s C_o R_L}{M_{VDC}^2} \right) P_o \quad \text{olur.} \quad (2.50)$$

Anahtarlar ve sargı akımlarının rms değerleri eşit olup her bir sargıda ki iletim (bakır) kaybı;

$$P_{r_{T1}} = r_{T1} I_{T1rms}^2 = \frac{Dr_{T1} I_o^2}{n^2} = \frac{Dr_{T1}}{n^2 R_L} P_o \quad \text{şeklindedir.} \quad (2.51)$$

Diyotlar üzerinden geçen akım (2.52)'de ki şekilde ifade edilebilir;

$$i_{D1} = \begin{cases} I_o, 0 < t \leq DT \\ \frac{I_o}{2}, DT < t \leq T/2 \\ 0, T/2 < t \leq T/2 + DT \\ \frac{I_o}{2}, T/2 < t \leq T \end{cases} \quad (2.52)$$

Diyot akımlarının rms değeri;

$$I_{D1rms} = \sqrt{\frac{1}{T} \int_0^T i_{D1}^2 dt} = \sqrt{\frac{1}{T} \left[\int_0^{DT} I_o^2 dt + \int_{DT}^{T/2} \left(\frac{I_o}{2} \right)^2 dt \right]} = \frac{I_o \sqrt{2D+1}}{2} \quad (2.53)$$

Diyot iç direncinden kaynaklanan kayıp;

$$P_{RF1} = R_F I_{D1rms}^2 = \frac{(2D+1)R_F I_o^2}{4} = \frac{(2D+1)R_F}{4R_L} P_o \quad (2.54)$$

Diyot gerilim düşümünün oluşturduğu kayıp ise;

$$I_D = \frac{1}{T} \int_0^T i_{D1} dt = \frac{I_o}{2} \quad \text{diyet ortalama akımı olmak üzere} \quad (2.55)$$

$$P_{VF1} = V_F I_D = \frac{V_F I_o}{2} = \frac{V_F}{2V_o} P_o \quad \text{dir.} \quad (2.56)$$

Her bir diyotun kaybı eşit olmak üzere bir diyetin toplam iletim kaybı;

$$P_{D1} = P_{RF1} + P_{VF1} = \frac{(2D+1)R_F I_o^2}{4} + \frac{V_F I_o}{2} = \left[\frac{(2D+1)R_F}{4R_L} + \frac{V_F}{2V_o} \right] P_o \quad \text{dir.} \quad (2.57)$$

Transformatör sekonder sargılarından geçen akımlar diyet akımlarıyla özdeştir, her bir sargı için iletim kaybı;

$$P_{r_{T3}} = r_{T3} I_{D1rms}^2 = \frac{(2D+1)r_{T3} I_o^2}{4} = \frac{(2D+1)r_{T3}}{4R_L} P_o \quad \text{şeklindedir.} \quad (2.58)$$

Çeviricide oluşan bir diğer kayıp filtre indüktör iç direncinden kaynaklanan kayıptır. İndüktör rms akımının çıkış akımına eşit olduğu varsayımı yapılırsa indüktör iletim kaybı;

$$P_{r_L} = r_L I_{Lrms}^2 = r_L I_o^2 = \frac{r_L}{R_L} P_o \quad \text{şeklinde olur.} \quad (2.59)$$

Son olarak çıkış filtre kapasitörünün seri iç direncinden kaynaklanan kayıp incelenmiştir. Kapasitör rms akımı;

$$i_c = i_L - I_o = \begin{cases} \frac{\Delta i_L}{DT} t - \frac{\Delta i_L}{2}, 0 < t \leq DT \\ -\frac{\Delta i_L}{(\frac{1}{2}-D)T} + \frac{\Delta i_L}{2}, DT < t \leq T/2 \end{cases} \quad \text{olmak üzere,} \quad (2.60)$$

$$i_{Crms} = \sqrt{\frac{1}{T/2} \int_0^T i_c^2 dt} = \frac{V_o(1/2-D)}{\sqrt{12} f_s L} \quad \text{olarak bulunur.} \quad (2.61)$$

Kapasitör üzerinde ki kayıp;

$$P_{r_C} = r_C I_{Crms}^2 = \frac{r_C R_L (1/2 - D)^2}{12 f_s^2 L^2} P_o \quad \text{dur.} \quad (2.62)$$

Toplam kayıp;

$$P_{LS} = 2P_{r_{DS1}} + 2P_{SW} + 2P_{r_{T1}} + 2P_{r_{T3}} + 2P_{D1} + P_{r_L} + P_{r_C} \quad (2.63)$$

$$= \left[\frac{2D(r_{DS} + r_{T1})}{n^2 R_L} + \frac{8f_s C_o R_L}{M_{VDC}^2} + \frac{(2D+1)(R_F + r_{T3})}{2R_L} + \frac{V_F}{V_o} + \frac{r_L}{R_L} + \frac{r_C R_L (1/2 - D)^2}{12 f_s^2 L^2} \right] P_o$$

olarak ifade edilebilir.

Çevirici verimi ise denklem (2.64)'te ki gibidir;

$$\eta = \frac{P_o}{P_o + P_{LS}} = \frac{1}{1 + \frac{P_{LS}}{P_o}} \quad (2.64)$$

$$= \frac{1}{1 + \left[\frac{2D(r_{DS} + r_{T1})}{n^2 R_L} + \frac{8f_s C_o R_L}{M_{VDC}^2} + \frac{(2D+1)(R_F + r_{T3})}{2R_L} + \frac{V_F}{V_o} + \frac{r_L}{R_L} + \frac{r_C R_L (1/2 - D)^2}{12 f_s^2 L^2} \right]}$$

Kayıp hesapları yapıldığında beklenildiği üzere çeviricinin giriş çıkış arasında ki transfer fonksiyonu da değişime uğramaktadır;

İtme çekme çevirici akım transfer fonksiyonu;

$$M_{IDC} = \frac{I_o}{I_I} = \frac{n}{2D} \quad (2.65)$$

şeklinde olup gerilim TF'nun tersidir. Çevirici verimi (2.64);

$$\eta = \frac{P_o}{P_I} = \frac{V_o I_o}{V_I I_I} = M_{VDC} M_{IDC} \quad (2.66)$$

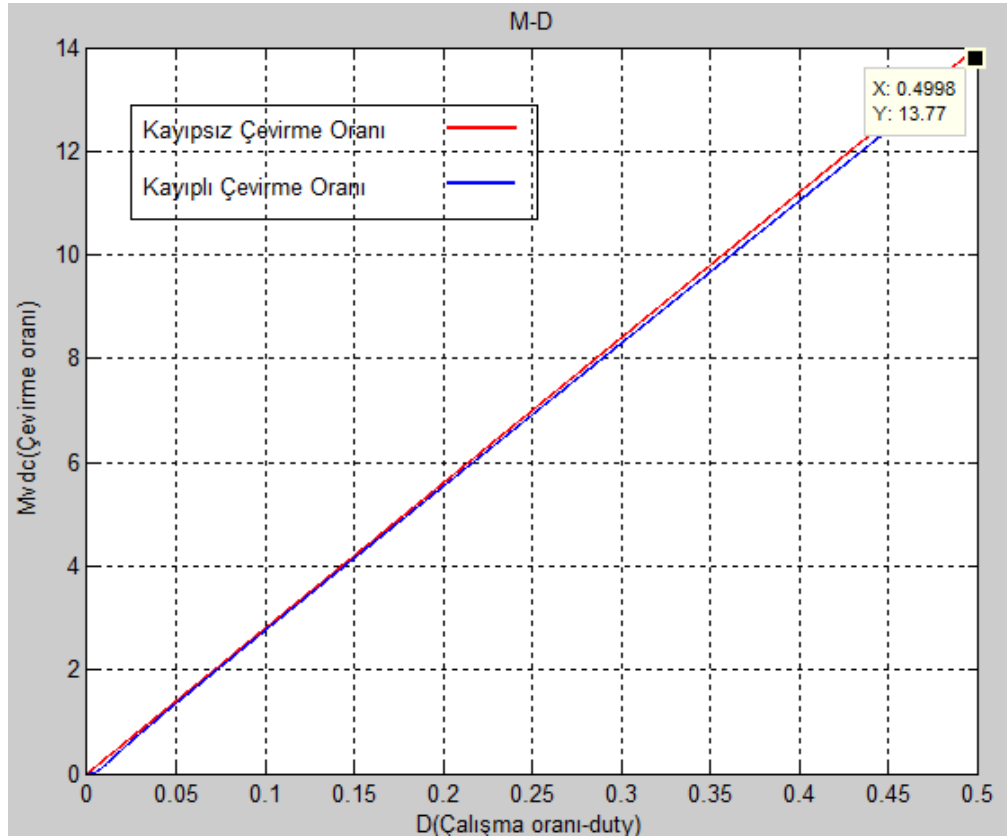
(2.66) ifadesinden gerilim transfer fonksiyonu çekilirse kayıplı çeviricinin gerilim transfer fonksiyonu (2.67)'da ki şekilde elde edilir.

$$M_{VDC} = \frac{\eta}{M_{IDC}} = \frac{2\eta D}{n} \quad (2.67)$$

Kayıplı gerilim çevirme oranı (2.67) ve kayıpsız gerilim çevirme oranı (2.44) fonksiyonları Matlab’da çizdirilmiştir (Şekil 2.15). Göz önünde bulundurulmuş parazitik etkiler ve bazı devre eleman değerleri Çizelge 2.4 ‘te gösterilmiştir. Bu değerler devrenin gerçekleştirilme aşamasında kullanılan elemanlara ait olup ilerleyen bölümlerde daha detaylı olarak değinilecektir.

Çizelge 2.4: Parazitik etkiler ve bazı devre eleman değerleri.

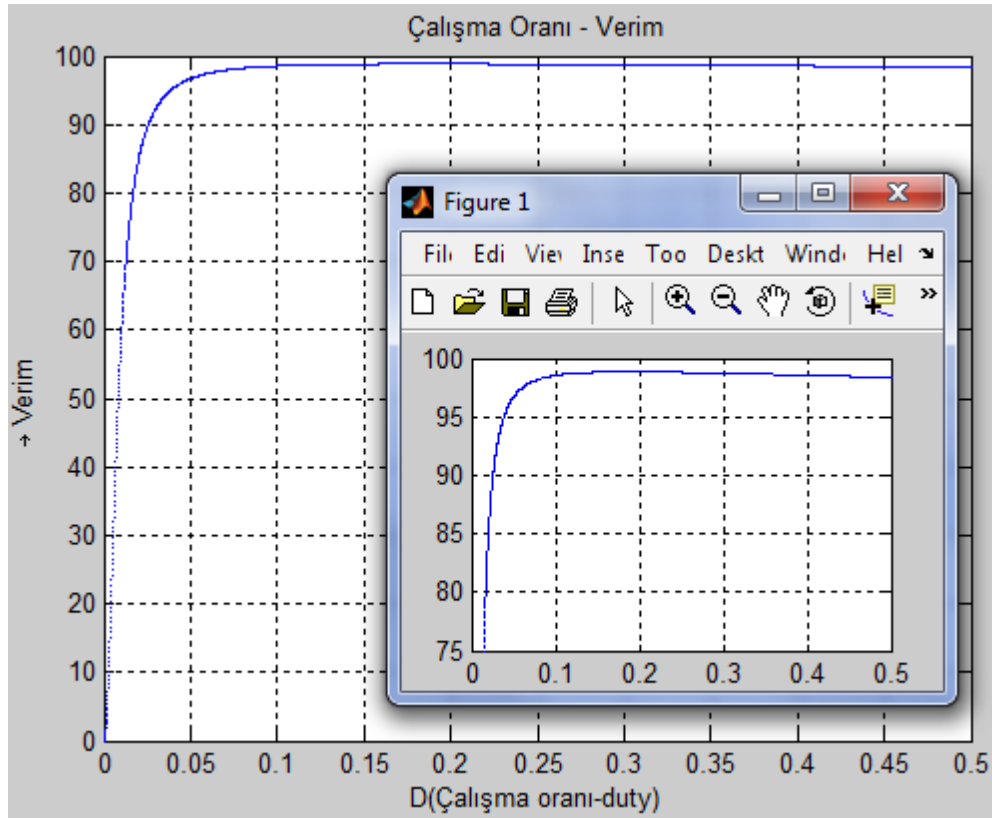
r_{DS}	:Drain-Source direnci	17m Ω
r_{T1}	:Transformatör primer sargı direnci	8m Ω
n	:Transformatör çevirme oranı	1:14
f_s	:Anahtarlama frekansı	30kHz
C_o	:MOSFET çıkış kapasitesi	460pF
R_L	:Çıkış yükü (Nominal)	490 Ω
R_F	:Diyot iletim direnci,	0.25 Ω
r_{T3}	:Transformatör sekonder sargı direnci	0.4 Ω
V_F	:Diyot iletim gerilim düşümü	1.4V
V_o	:Nominal çıkış gerilimi	350V
r_L	:İndüktör seri direnci	0.5 Ω
r_C	:Filtre kapasitörü seri direnci	50m Ω
L	:Çıkış filtre indüktansı	3.5mH



Şekil 2.15 : Çevirici kayıplı ve kayıpsız çevirme oranları.

Şekil 2.15'te görüleceği üzere $n: 1:14$ çevirme oranına sahip bir transformatörle kurulan çeviricinin $D=0.5$ için maksimum çevirme oranı 14 olması gerekirken kayıpların oluşturduğu etkiyle maksimum çalışma oranında ($D=0.5$) 13.77'ye kadar düşmektedir. Ayrıca dikkat edilirse çok düşük çalışma oranlarında da ($D=0-0.01$) çevirme oranı beklenenden düşük kalmaktadır.

Çizdirilen bir diğer grafik ise Şekil 2.16'da ki çalışma oranına karşılık verim grafiğidir. Verimin düşük çalışma oranlarında çok düşük olduğu ve belirli bir çalışma oranından sonra da tekrar düşüş eğilimine geçtiği görülmektedir, bu durumun daha iyi gözlemlenebilmesi için grafiğin sağ alt köşesine yerleştirilmiş olan grafik asıl grafiğin aynısı olup verim aralığı %75-100 ile sınırlandırılmıştır. Verimin maksimum değeri %98.85 olup bu verim değeri $D=0.16-0.22$ çalışma oranına denk gelmektedir. $D=0.5$ çalışma oranı için ise verim %98.35 olarak ölçülmüştür.



Şekil 2.16 : Çevirici çalışma oranına karşılık verim grafiği.

Çizelge 2.4 'te ki kayba neden olan elemanların verime olan etkilerini araştırmak üzere her seferinde sadece tek bir elemanın parazitik etkisi 2 katına çıkarılmış olup $D=0.5$ çalışma oranı için yeni DA-DA çevirici verimi elde edilmiştir. Örnek olarak $17m\Omega$ olan MOSFET iç direnci $34m\Omega$ 'a çıkarılıp yeni verim yüzdesinin %98.35'ten

%97.71'e düřtüęü gözlemlenmiřtir. Bu prosedür parazitik etkiye sahip bütün elemanlar için yapılmıř elde edilen grafik sonuçları Çizelge 2.5'te verilmiřtir.

Çizelge 2.5: Parazitik etkilerin verime etkisi ($D=0.5$ olmak üzere).

PARAZİTİK ELEMAN	YENİ VERİM YÜZDESİ
$r_{DS} : 34m\Omega$	%97.71
$r_{T1} : 16m\Omega$	%98.07
$C_o : 920pF$	%98.35
$R_F : 0.5\Omega$	%98.28
$r_{T3} : 0.8\Omega$	%98.28
$V_F : 2.8V$	%98.00
$r_L : 1\Omega$	%98.28
$r_C : 100m\Omega$	%98.35
Tüm parazitik elemanlar aynı anda iki katına çıkarılırsa:	%96.78

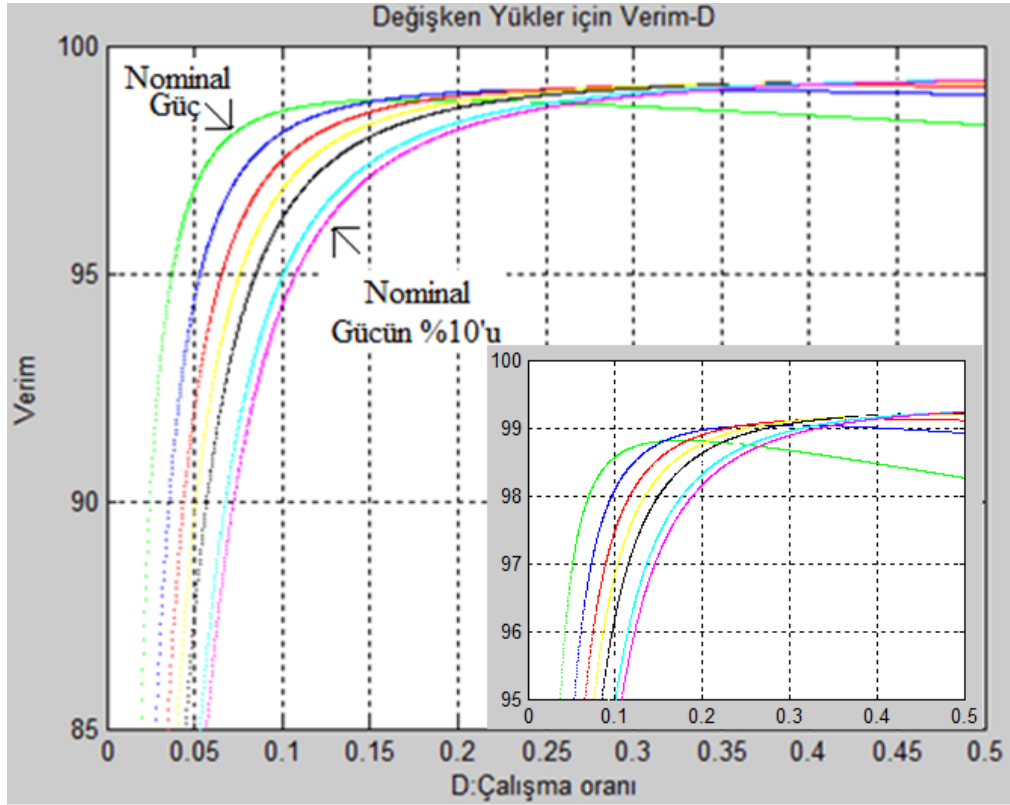
Çizelge 2.5'te görüldüğü üzere %98.35 olan eski verim değerini en büyük oranda düşüren MOSFET iç direnci olmuřtur, bunu diyot gerilim düşümü, transformatör primer sargı direnci ardından transformatör sekonder sargı direnci, diyot iç direnci ve filtre indüktör direnci izlemektedir. Çizelge den MOSFET çıkıř kapasitansı ve filtre kapasitör ESR'nin etkisi her ne kadar yok gibi görünse de bu durum ondallıklı kısmın sadece 2 dijit olmasından kaynaklanmaktadır. Bütün parazitik etkiye sahip değerlerin hepsinin aynı zamanda 2 katına çıkarıldıđı durumdaysa verim %96.78'e kadar gerilemektedir.

Formül (2.67) de çevirme oranı ve verimin direkt olarak doğru orantılı olduđu görölmektedir. Dolayısıyla Çizelge 2.5 aynı zaman da direkt olarak çevirici çevirme oranıyla ilişkilendirilebilir. Tekrar etmek gerekirse en büyük verim düşüklüğüne sebep olan eleman MOSFET iç direnciyken, verim üzerinde ki en az etkiye sahip elemanlar çıkıř kapasite ESR'si ve MOSFET çıkıř kapasitansıdır.

Son olarak çeviricinin yük bağımlılığı da incelenmiř olup verim-yük grafiđi Şekil 2.17' de görölmektedir. Yeřil fontlu grafik nominal güçte ki yük olup pembe fontlu grafik ise nominal yükün 1/10'u kadar olan yüke ait verim-çalışma oranı grafiđidir. Düşük çalışma oranları için nominal yük ve ona yakın ağır yüklerin verim grafiđi daha iyi iken, yüksek çalışma oranları için ise hafif yüklerin verim oranı daha iyi çıkmaktadır. Hafif yüklerin düşük çalışma oranlarında ki verim düşüklüğü; yük akımından bağımsız her zaman aynı olan MOSFET çıkıř kapasitansının oluřturduđu kayıp, regülatör devre kayıpları gibi kayıpların düşük güçler için daha yüksek bir

oran teşkil etmesidir. Buna karşılık düşük çevirme oranlarında daha iyi bir verim grafiği çizen ağır yüklerin

yüksek çevirme oranları için verimlerinin düşmesi artan yük akımına bağlanabilir. Devre de sirküle eden akım arttıkça buna bağlı olarak transformatör ve filtre indüktör bakır kaybı, diyot, MOSFET iletim kayıpları ve diyot gerilim düşümünün oluşturduğu kayıplar ciddi oranda artmaktadır.



Şekil 2.17 : Değişken yük altında çalışma oranına karşılık verim grafiği.

3. DA-DA ÇEVİRİCİ GERÇEKLEMESİ VE DENEYSEL ÇALIŞMALAR

DA-DA itme-çekme çevirici gerçekleştirme kısmını detaylandırmadan önce çeviricinin güç, giriş-çıkış gerilimleri gibi bazı spesifikasyonları, Çizelge 3.1’ de verilmiştir.

Çizelge 3.1: İtme-çekme çevirici giriş çıkış özellikleri.

Nominal Güç	250W
Giriş Gerilimi	26-40V
Çıkış Gerilimi	350V
Anahtarlama Frekansı	30kHz
Maksimum Çıkış Dalgalanması	%1

İlerleyen kısımlarda gerçekleştirme safhasında kullanılan komponentlerin özelliklerinden ve neden kullanıldıkları hakkında detaylı bilgi verilmiştir.

3.1 Mikrodenetleyici

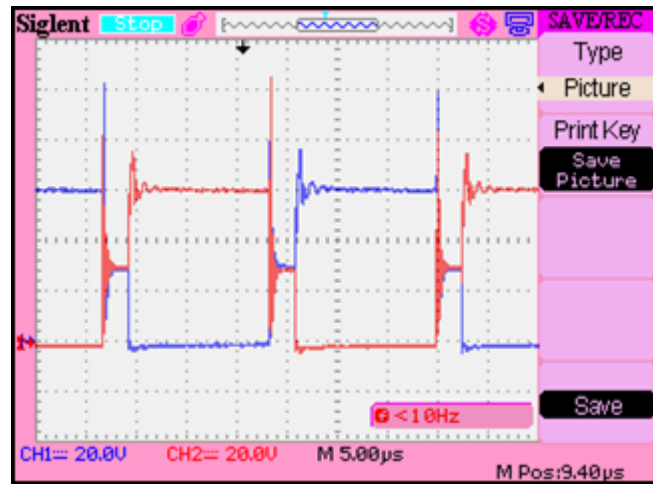
Çevirici ve tüm sistem olarak evirici kısmında anahtarlama ve kontrol görevini üstlenen mikro denetleyici entegresi olarak Microchip® ürünü olan dsPIC30F2020 kullanılmıştır. Bu mikro denetleyici Microchip® firmasının AGKlar (SMPS) için üretmiş olduğu bir entegredir. Mikro denetleyici hakkında detaylı bilgi ekler kısmında bulunmakla beraber bu çalışma için seçilmesinin en önemli nedenleri; ayarlanabilir olmakla beraber 480MHz’e kadar çıkabilen hızlı bir dahili osilatöre sahip olması, donanımsal olarak 3 çift PWM kanala sahip olması ve her bir PWM kanalının “tamamlayıcı, itme-çekme, çok fazlı, değişken fazlı” gibi PWM dalga şekillerini desteklemesi, PWM dalgalarının başlangıç ve bitiş noktalarına bir birinden bağımsız olarak istenilen miktarda ölü zaman eklenebilmesi, dalgaların polaritelerinin değiştirilebilmesi ve 8 kanallı 10 bitlik 2Msps’lık hızlı bir ADC (Analog Digital Converter)’ye sahip olması olarak sıralanabilir.

3.2 Mosfetler ve Sürücü Devresi

Bir önce ki bölümde yapılan analizler de MOSFETler üzerinde ki maksimum

Gerilimin giriş geriliminin iki katı olduğu **(2.38)** tespit edilmiştir. İlerleyen kısımlarda detaylı olarak bahsedilecektir fakat anahtarlar üzerinde ki tek gerilim stresinin giriş geriliminin iki katından ibaret olmayıp; ek olarak transformatör kaçak indüktansının anahtarların kapanma zamanlarında üzerinde depoladığı enerjinin oluşturduğu gerilim sıçramaları da (peak) mevcuttur. Bu gerilim sıçramaları MOSFETler üzerinde ciddi bir gerilim stresi oluşturmaktadır. Çizelge 3.1'e göre maksimum giriş geriliminin iki katına ($40 \times 2 = 80$) ek olarak kaçak indüktansın sebep olduğu gerilim yükselmeleri de göz önünde bulundurularak (Şekil 3.1) maksimum Drain-Source voltajı 200V olan IRFB4227 Model MOSFETler kullanılmıştır. MOSFET'in bazı önemli parametreleri EK-D kısmında verilmiştir.

Anahtarlama elemanlarıyla alakalı bir diğer önemli husus ise onların sürülmeleridir. Daha önce bahsedildiği üzere MOSFETlerin kaynak (source) ucu güç devresi toprağına bağlı olduğu için "bootstrap" olarak ifade edilen sürüş tekniğine ihtiyaç duyulmamıştır. MOSFET sürücüsü olarak 4A'lık Microchip ürünü olan TC1413 model sürücüler kullanılmıştır. 4.5-16V arası sürüş gerilimine müsaade eden bu sürücüler 1800pF'lık kapasitif yükleri 20ns gibi kısa bir sürede sürebilmektedirler. Sürücü ile alakalı detaylı bilgi ekler kısmında mevcuttur.



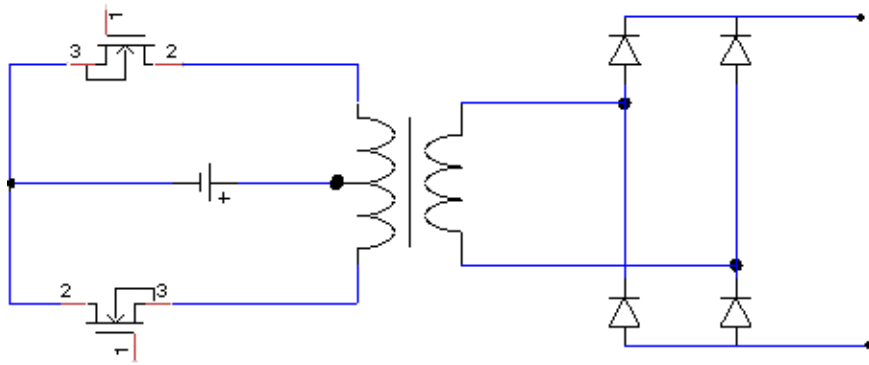
Şekil 3.1 : Mosfetlerin V_{DS} (Drain-Source) gerilim grafiği.

Sürücünün sürüş kısmında ki kaynak uçlarına MOSFETlerin tetikleme anında ihtiyaç duydukları ani akımları karşılamak üzere 1µF lık seramik kapasitörler bağlanmıştır. Ayrıca tetikleme anında oluşan gerilim parazitlerini absorbe etmek

üzere düşük empedans gösteren $0.1\mu F$ kapasitörlerde aynı uçlara paralel olarak bağlanmışlardır. Şekil 3.1’de kaçak indüktansın etkileri gerilim sıçramaları olarak gözlemlenebilmektedir.

3.3 Transformatör

Transformatör itme-çekme çeviricinin en önemli kısmını oluşturmaktadır. Sarılan transformatörün primer kısmı orta uçlu (center tap) olup sekonder kısmı Şekil 2.3’te görüldüğü üzere tek sargılıdır. Daha öncede bahsedildiği üzere sekonder kısmında indüklenen gerilim bir köprü diyot ile doğrultulmaktadır.



Şekil 3.2 : Orta uçlu primer, tek sargılı sekonder transformatör ve köprü diyot çifti.

Transformatörün sekonder tarafının tek sargılı yapılmasında ki amaç kısıtlı olan nüve hacminden daha fazla faydalanmaktır. Bu doğrultuda sargılar daha kalın iletken kesidiyle sarılmış olup bakır kayıpları azaltılmıştır. Kullanılan transformatör tipi ardından köprü diyot kullanımını mecburi kılmaktadır, burada akım yolu her seferinde iki adet diyottan geçmekte ve diyot kayıpları da iki ye katlanmaktadır bu nokta bir dezavantaj oluştursa da (2.41) ve (2.42) ‘ye göre her bir diyot üzerine düşen maksimum gerilim ise yarıya inmektedir.

Transformatör tasarımı yapılırken öncelikle nominal güç göz önünde bulundurularak bu gücü kaldırabilecek nüve (çekirdek) boyutu saptanmıştır. Çizelge 3.2’ de N87 materyaline sahip transformatörlerin değişik çevirici tipleri için farklı frekans değerlerinde çekirdeklerinin dayanabildikleri maksimum güç değerleri verilmiştir. Sebepleri ilerleyen bölümler de detaylı olarak açıklanmıştır fakat anahtarlama frekansı olarak 30kHz seçilmiştir. Çizelge 3.2 incelendiğinde [10] itme-çekme topolojisi için 30kHz’te 250W nominal gücü sağlayan çekirdek tipi ETD 39 olarak

belirlenmiştir. Bu nüve 25kHz'te 230VA, 50kHz'te 310VA ve 100kHz anahtarlama frekansında 430VA'lık güçleri kaldırabilmektedir.

Çizelge 3.2: Farklı çevirici tipleri ve nüve boyutları için frekans-güç ilişkileri.

Type size	Frequency	Power - N87/PL7		
		Flyback	Forward	Push-pull
ETD 29	25 kHz	66 VA	77 VA	110 VA
	50 kHz	90 VA	105 VA	150 VA
	100 kHz	120 VA	140 VA	200 VA
ETD 29 open	25 kHz	66 VA	77 VA	110 VA
	50 kHz	90 VA	105 VA	150 VA
	100 kHz	120 VA	140 VA	200 VA
ETD 29 potted	25 kHz	66 VA	77 VA	110 VA
	50 kHz	90 VA	105 VA	150 VA
	100 kHz	120 VA	140 VA	200 VA
ETD 34	25 kHz	96 VA	112 VA	160 VA
	50 kHz	126 VA	147 VA	210 VA
	100 kHz	174 VA	203 VA	290 VA
ETD 34 open	25 kHz	96 VA	112 VA	160 VA
	50 kHz	126 VA	147 VA	210 VA
	100 kHz	174 VA	203 VA	290 VA
ETD 34 potted	25 kHz	96 VA	112 VA	160 VA
	50 kHz	126 VA	147 VA	210 VA
	100 kHz	174 VA	203 VA	290 VA
ETD 34 plug chamber	25 kHz	96 VA	112 VA	160 VA
	50 kHz	126 VA	147 VA	210 VA
	100 kHz	174 VA	203 VA	290 VA
ETD 39	25 kHz	138 VA	161 VA	230 VA
	50 kHz	186 VA	217 VA	310 VA
	100 kHz	258 VA	301 VA	430 VA
ETD 39 open	25 kHz	138 VA	161 VA	230 VA
	50 kHz	186 VA	217 VA	310 VA
	100 kHz	258 VA	301 VA	430 VA
ETD 39 standing	25 kHz	138 VA	161 VA	230 VA
	50 kHz	186 VA	217 VA	310 VA
	100 kHz	258 VA	301 VA	430 VA
ETD 39 potted	25 kHz	138 VA	161 VA	230 VA
	50 kHz	186 VA	217 VA	310 VA
	100 kHz	258 VA	301 VA	430 VA
ETD 44	25 kHz	210 VA	245 VA	350 VA
	50 kHz	264 VA	308 VA	440 VA
	100 kHz	396 VA	462 VA	660 VA
ETD 44 open	25 kHz	210 VA	245 VA	350 VA
	50 kHz	264 VA	308 VA	440 VA
	100 kHz	396 VA	462 VA	660 VA
ETD 44 standing	25 kHz	210 VA	245 VA	350 VA
	50 kHz	264 VA	308 VA	440 VA
	100 kHz	396 VA	462 VA	660 VA
ETD 44 potted	25 kHz	210 VA	245 VA	350 VA
	50 kHz	264 VA	308 VA	440 VA
	100 kHz	396 VA	462 VA	660 VA

Technical changes and optimisation reserved. All details are guide values, variations are possible.

Transformatör sarılmadan önce primer ve sekonder sayılarının belirlenmesi gerekmektedir. Sarım sayısı hesabı üzerinde durmak gerekirse; Faraday Yasasına göz atmakta fayda bulunmaktadır (3.1). Faraday yasasına göre değişken bir manyetik akı akan iletkende gerilim indüklenmesi oluşur.

$$e = - \frac{d\lambda}{dt} \quad (3.1)$$

Faraday yasasına tersinden bakmakta mümkündür değişken bir gerilimin aynı zamanda bir manyetik akı üretmesi söz konusudur. Çünkü burada transformatörün primer kısmından bakmaktayız ve uyguladığımız girdi gerilim olup nüvede manyetik akı oluşumu sağlanmaktadır. λ halkalanma akısı olup birimi weber (volt.saniye) dir. Devrede transformatörün giriş gerilimi ve anahtarlama frekansı sabit olup uygulanan volt.saniye çarpımı değişmemektedir, başka bir ifadeyle primer tarafında ki

kümülatif manyetik akı (halkalanma akısı) sargı sayısı arttırılsa dahi sabit kalmaktadır, arttırılan sargı sayısı sargı başına düşen gerilim düşüreceği için sargı başına düşen manyetik akıyı (Φ) (volt.saniye) azaltır ($\lambda = N\Phi$).

Halkalanma akısı ve manyetik akı yoğunluğu (B) arasında ise (3.2) ilişkisi mevcuttur.

$$\lambda = NBA \quad (3.2)$$

Bu denklemde manyetik akı çizgilerinin çekirdek kesitini dik kestiği varsayımı yapılmış olup $\cos\theta$ ifadesi dikkate alınmamıştır. (3.2)'de ki λ halkalanma (toplam) akısı olup daha önce de bahsedildiği üzere volt.saniye ürünü olduğu için bir periyot toplamı boyunca sabit kalmaktadır. Bu noktada arttırılan sargı sayısı (N) manyetik akı yoğunluğunu B'yi düşürmektedir. 'A' ise manyetik akının takip ettiği ve sargıların üzerine sarıldığı nüvenin kesit alanını teşkil etmektedir. Transformatör çekirdeklerini doyuma ulaştıran sınırlayıcı faktör; üzerlerinde ki manyetik akı yoğunluğudur (B). (3.2)'den anlaşılacağı üzere arttırılan primer sargı sayısı ve çekirdeğin kesit alanı manyetik akı yoğunluğunu düşüren faktörlerdir.

Bahsi geçen halkalanma akısı (λ) ve manyetik akı yoğunluğu (B) büyüklüklerinin sabit değerler olmadığı unutulmamalıdır. Aksi takdirde türev ifadesi barındıran Faraday Yasasının (3.1) geçerliliğinden de bahsetmek mümkün olmazdı. Kare dalga gerilim uygulanan transformatörde üretilen akı; yarım periyot için alt üst limitleri ϕ_{max} , $-\phi_{max}$ olan bir üçgen dalga fonksiyonudur. Denklem (3.1)'in yarım periyot (T/2) üzerinden integrali alınırsa denklem (3.3) elde edilir.

$$\int_0^{T/2} (e)dt = \int_0^{T/2} Nd\Phi, \quad (e)T/2 = 2N\Phi \quad (3.3)$$

$\Phi = BA$ olmak üzere (3.3)'te yerine koyulursa (3.3)'ün manyetik akı yoğunluğu (B) cinsinden ifadesi (3.4)'teki gibi olur;

$$e = \frac{4NB_{max}A}{T} \quad (3.4)$$

E; e'nin efektif değeri olmak üzere (kare dalga için $e = E$) ve $f = \frac{1}{T}$ olmak üzere

(3.4) ifadesinin düzenlenmiş hali;

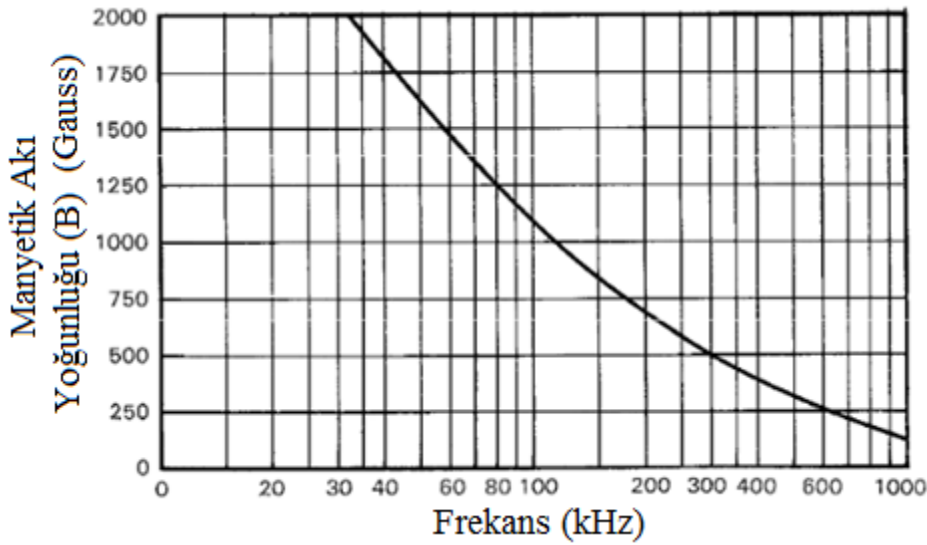
$$E = 4fNB_{max}A \text{ olur.} \quad (3.5)$$

(3.5) Transformatöre uygulanan kare dalga gerilimler için geçerli olup sinüzoidal dalgalar için 4 çarpanı 4.44 olarak (3.6) düzeltilmelidir.

$$E = 4.44 f N B_{\max} A \text{ olur.} \quad (3.6)$$

Denklem (3.5)'de ki birimler $E = V_{\text{rms}}$, $B = \text{Tesla}$, $A = \text{m}^2$ ve $f = \text{Hz}$ ' dir.

Kayıplar ve ısınmalar da göz önünde bulundurulduğunda N87 materyali yerine maksimum manyetik akı yoğunluğu kapasitesi ($B_{\max}$) ve manyetik geçirgenliği (μ) daha yüksek olan 3C90 materyaline sahip Ferroxcube marka ETD-39 çekirdeği tercih edilmiştir. Çekirdek katalog bilgisi ekler kısmında verilmiştir. Burada bizim için önem arz eden parametrelerden bahsetmek gerekirse; 'A' kesit alanı bu nüve için 1.25cm^2 'dir. 25kHz ve 100°C 'de ki maksimum manyetik akı yoğunluğu ise 0.33T (3300Gauss) olarak belirtilmiştir. Bu çalışmada ki anahtarlama frekansı 30kHz olup maksimum manyetik akı yoğunluğu kapasitesinin frekansla ters orantılı olduğu Şekil 3.3'te görüldüğü gibi bilinmektedir [11].



Şekil 3.3 : B-f eğrisi.

Bu yüzden sarım sayısı hesabı yapılmadan önce transformatörün çalışacağı manyetik akı yoğunluğu aralığı belirlenmelidir. Her ne kadar katalog bilgisi, 25kHz için 0.33T lık bir manyetik akı yoğunluğu kapasitesi belirtse de, 30kHz anahtarlama için %40 civarı bir pay bırakılıp $B = 0.22\text{T}$ olarak hesaplamalar yapılmıştır. Ayrıca unutulmamalıdır ki düşük manyetik akı yoğunluğu daha düşük nüve kaybı demektir. Bununla birlikte giriş geriliminin rms değeri 'E' fotovoltaik panelin nominal güç çıkış voltajı olan 30V alınmıştır, aslında çevirici girişine uygulanan gerilim kare dalga olduğu için çalışma oranı $D = 100\%$ olduğu vakit giriş geriliminin rms değeri 30V

olur, bunun dışında hiçbir zaman rms değeri 30V’u bulmayacaktır fakat burada da bir pay bırakma söz konusudur.

Formül (3.5) ‘de ki sarım sayısı ‘N’ dışında ki bütün parametreler açığa çıkarılmıştır. (3.5) sarım sayısı için yeniden düzenlenirse;

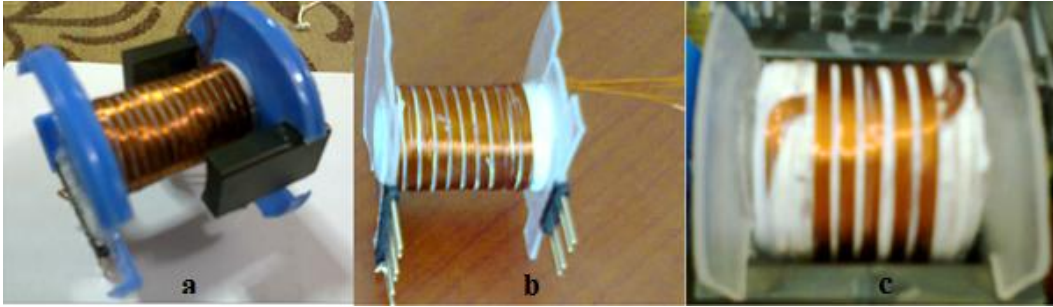
$$N = \frac{E}{4 f B_{\max} A} = \frac{30}{4(30.000)(0.22)(1.25)10^{-4}} \approx 9 \quad (3.7)$$

Primer sarım sayısı 9 olarak bulunmuştur.

Sekonder sarım sayısı ise direkt olarak primer sarım sayısının fonksiyonu olup burada belirlenmesi gereken asıl faktör transformatörün “n” çevirme oranıdır. ‘n’ çevirme oranı daha önce ki bölümler de ‘14’ olarak belirtilmişti. Tüm sistem bir mikro evirici olduğu için DA-DA çeviricisinin çıkışı, evirici ünitesine bağlıdır bu ünite ise 50Hz 220Vrms ‘lik şebekeye bağlı olacaktır. Mikro eviricinin şebekeye akım basabilmesi için şebeke gerilim değerinin üzerine çıkma gerekliliği vardır. 220Vrms’in tepe değeri ~311V’tur, dolayısıyla DA-DA çıkış gerilimi 311V un üzerinde olmalıdır. Çeviricinin minimum giriş gerilimi 26V olarak belirlenmişti (Çizelge 3.1). Bölüm 2.3.1’de çevirici kayıpları hesaplanmış ve ideal durum için transformatör çevirme oranı n=14 olmak üzere çevirici gerilim transfer fonksiyonunun (M_{VDC}) kayıpların etkisiyle $D=0.5$ çalışma oranı için 13.77’ye gerilediği görülmüştü. Bununla birlikte çalışma oranı itme-çekme çevirici için anahtarlama elemanlarının tetiklemeleri arasında ölü zaman bulunacağı için efektif olarak hiçbir zaman transfer fonksiyonu 13.77’ye ulaşamayacaktır. %95’lik bir çalışma oranı için $M_{vdc} = (13.77) (0.95)=13.08$ ’e gerileyecektir. Ayrıca son olarak evirici kısmında da gerilim düşümleri yaşanacaktır bu kısım içinde %5’lik bir düşüm ön görülürse $\{(13.08) \times (0.95) = 12.42\}$ yükün göreceği gerilim ile giriş gerilimi arasında ki oran 12.42’ye kadar gerileyecektir. Giriş geriliminin minimum değeri 26V olmak üzere yukarıda yaptığımız nominal yükler için ön görülen hesaplamalar doğrultusunda çıkış gerilimi $V_o=(26V)(12.42)=323V$ olacaktır. Bu gerilim sinüs dalgasının tepe değeri olan 311V ‘tan halen daha yüksektir. Burada ki hesaplamalar en ağır yük koşulları ve en düşük giriş gerilimi için yapılmıştır. Normal şartlarda fotovoltaiik panelin nominal güçteki çıkış gerilimi Çizelge 2.1’den 30.78V olarak görülmektedir. 12.42’lik bir çevirme oranı için çıkış gerilimi $V_o=(30.78V)(12.42)=382V$ olmaktadır. Bu çıkış voltajı şebeke bağlantısının beslenebilmesi için yeterli marjine sahiptir.

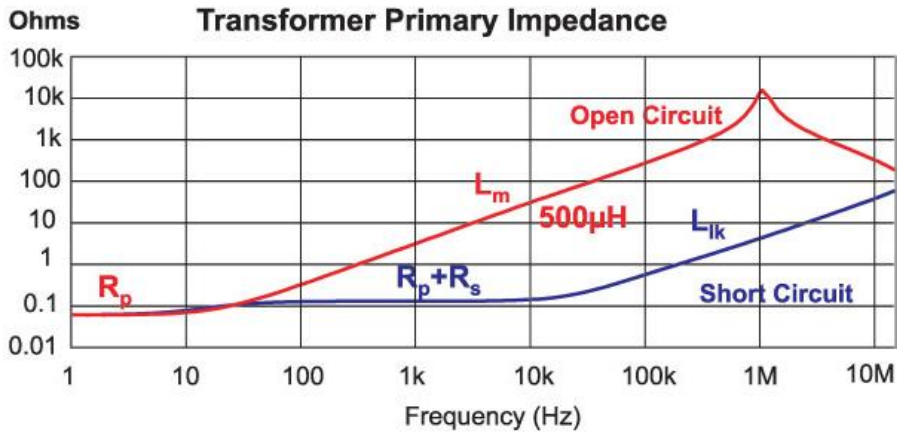
Sonuç olarak 1:14 'lük çevirme oranına sahip transformatörün primer sarım sayısı 9 iken sekonder sarım sayısı $9 \times 14 = 126$ 'dır ($N_1=9$, $N_2=126$, $n=1:14$).

İlk önce Şekil 3.4(a)'da ki mavi karkaslı transformatör sarımı yapılmıştır. İlektken ve sarım detaylarına girmeden önce, sarılan bu transformatörün %60-70 lik güç yüklenmelerinden sonra aşırı derece de ısındığı tespit edilmiştir. Yapılan araştırmalar sonucun da genelde transformatör tasarım aşamalarıyla alakalı literatürde çok fazla bahsedilmeyen transformatörün rezonans frekansı ve empedansı ile alakalı bazı bilgilere ulaşılmıştır.



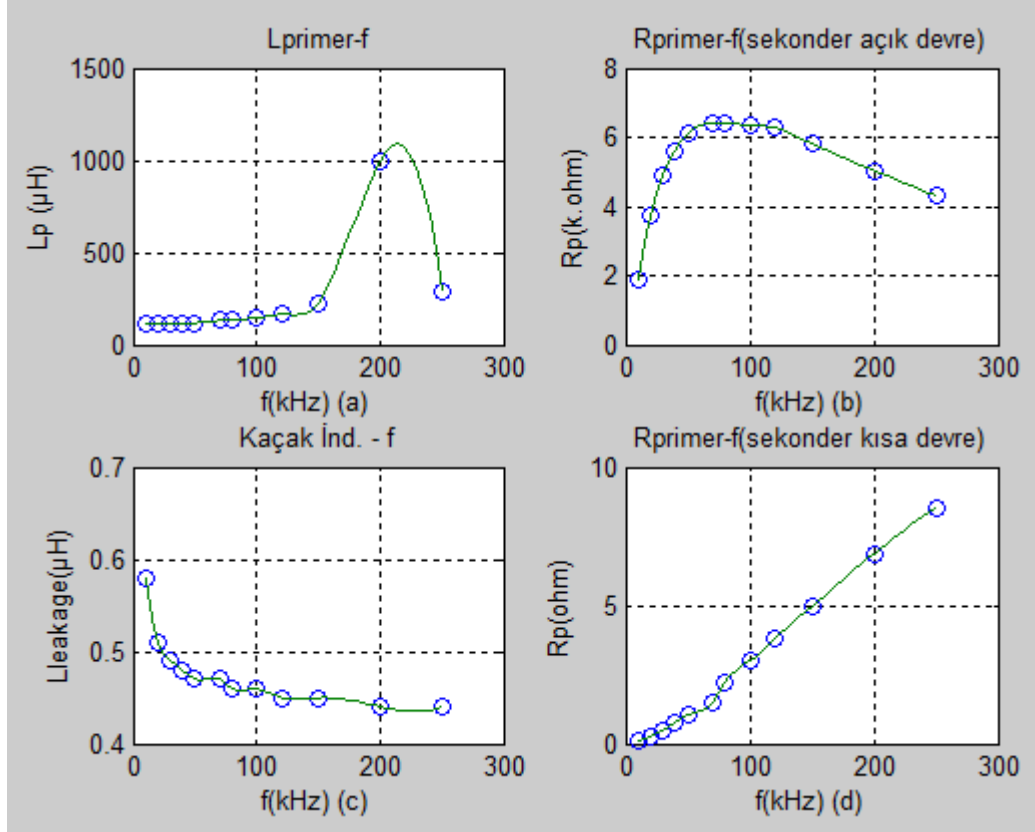
Şekil 3.4 : (a) Deneysel amaçlı sarılmış transformatör, (b-c) Çalışmanın son aşamasında kullanılan transformatör.

Şekil 3.5'te yüksek frekans transformatörlerin temsili olarak frekansa karşılık primer ve sekonder dirençleri ile manyetizasyon ve kaçak indüktans grafiği verilmiştir [12]. Sekonder tarafı açık olarak alınan ölçümlerde primer direncinin maksimum olduğu nokta transformatörün rezonans frekansını göstermektedir. Bununla beraber artan frekansla beraber primer-sekonder rezistanslarının bir noktadan sonra ciddi artış gösterdiği gözlemlenmektedir. Bunun sebebi ise yakınlık etkisinin (proximity effect) yüksek frekanslarda ağırlık kazanmasıdır.



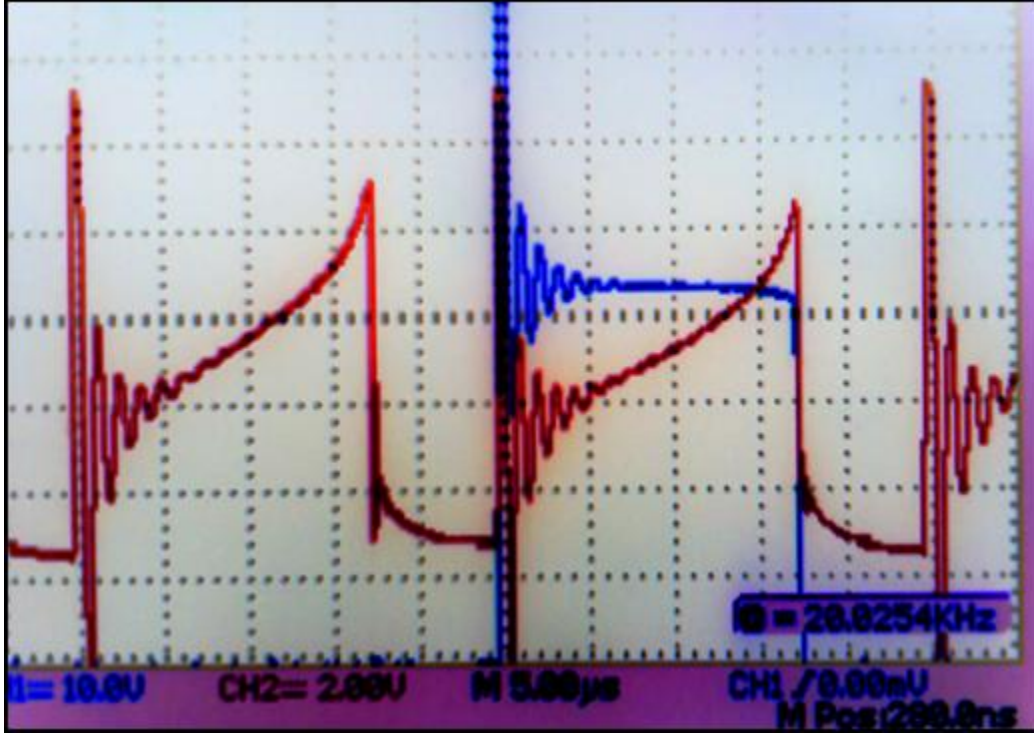
Şekil 3.5 : Transformatör primer-sekonder dirençleri ve manyetizasyon-kaçak indüktanslarının frekans bağımlılığı grafiği.

Aynı gözlemleri yapabilmek ve verim düşüklüğünün sebebini anlamak üzere 20Hz-1MHz ölçüm aralığına sahip Agilent 4284A marka bir LCR metre ile benzer ölçümler alınmış olup grafik olarak çizdirilip Şekil 3.6 'te gösterilmiştir.



Şekil 3.6 : Frekans bağımlılığına karşı (a) L_p (sekonder açık olmak üzere), (b) R_p (sekonder açık olmak üzere), (c) L_l (sekonder kısa devre), (d) R_p (sekonder kısa devre).

Şekil 3.6(b) incelendiği zaman transformatörün rezonans frekansının 80kHzler mertebesinde olduğu görülmektedir bu noktada transformatörün empedansı maksimum seviyeye ulaşmakta ve kayıplar da en yüksek seviyeye ulaşmaktadır. Çevirici anahtarlama frekansının (30kHz) mümkün mertebe rezonans frekansından uzak olması gereklidir. Yapılan deneysel çalışmalarda anahtarlama frekansının daha çok düşürülmesi çeviricide duyulabilir seslere neden olurken çekilen primer akımın tepe değerini de arttırmakta ve kayıpların farklı bir noktadan artmasına sebep vermektedir hatta ağır yükler için transformatörün doyuma girdiği saptanmıştır. Şekil 3.7'de anahtarlama frekansı 20kHz'e kadar indirilmiş transformatörün primer akımı (kırmızı fontlu grafik, skala:1A/V) görülmektedir. Akımın logaritmik olarak artış göstermesi transformatörün doyuma ulaşmış ve daha çok akım çektiğini göstermektedir.

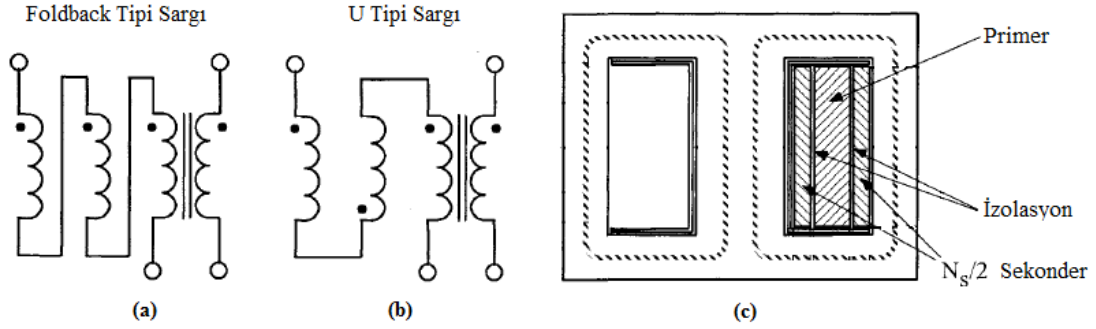


Şekil 3.7 : Transformatör primer akımı (kırmızı) ve mosfet savak-kaynak gerilimi (mavi).

Efektif olarak rezonans frekansından uzaklaşmak adına anahtarlama frekansını düşürmek çok yararlı görünmemektedir. Dolayısıyla transformatör rezonans frekansının arttırılması gerekmektedir. Bu amaçla bazı iyileştirmeler yapıp Şekil 3.4(b,c)'de görülen ve çevirici üstünde bulunan ikinci bir transformatör sarımı yapılmıştır.

İtme-çekme transformatör aşamasında gözetilmesi gereken ve önemli olan bir faktörde anahtarlar üzerinde gerilim stresi oluşturan kaçak indüktansın mümkün mertebe minimum seviyede tutulmasıdır. Bu nedenle ilk olarak sarılan Şekil3.4(a)'da ki transformatör sargıları çok sıkı sarılmış olup katlar arası izolasyon çok ince tutulmuştur. Bu da kaçak indüktansı azaltmış Şekil3.4(c) fakat aynı sargının katları arasında ki kapasitans ile primer-sekonder sargıları arasında ki kapasitansı ciddi derece de arttırıp rezonans frekansını azaltmıştır. Transformatör sargılarının daha gevşek sarılması ise rezonans frekansını arttırmakta fakat bu sefer de kaçak indüktans miktarı artmaktadır. Bu problemi çözmek için Şekil 3.8(a)'da ki “foldback” sarım tekniği kullanılmıştır [13] bu teknikte ki farklılık her bir katmanda ki sarımın sonuna gelindiğinde yeni katman sarılmadan önce tekrar ilk sarımın yapılmaya başlandığı taraftan sarıma başlanmasıdır. Bu yöntemde sargı teli tekrar başa döndürüldüğü için döndürülen telin hacminden dolayı hem sargı katmanlarının

arasını açmakta ve sonuç olarak sargı katmanları arasında ki kapasitansı azaltmakta (izolasyon ve kaçak indüktansı arttırmakta) hem de katman sonlarında ki sargı eğimini azaltmaktadır (sargı manyetik akıya daha dik konumlandırılabilir).



Şekil 3.8 : Transformatör sargı teknikleri.

Sargı yönteminin değiştirilmesi dışında Şekil3.8(c)'deki gibi sekonder sargıları iki parçaya ayrılıp primer bloğu sekonderlerin arasına alınmıştır. Bu yöntem de primer ve sekonder arasında daha iyi bir indükleme (coupling) sağlamakta ve kaçak indüktans değerini düşürmektedir. Böylece foldback sarım tekniğinin dezavantajı da ortadan kaldırılmaktadır.

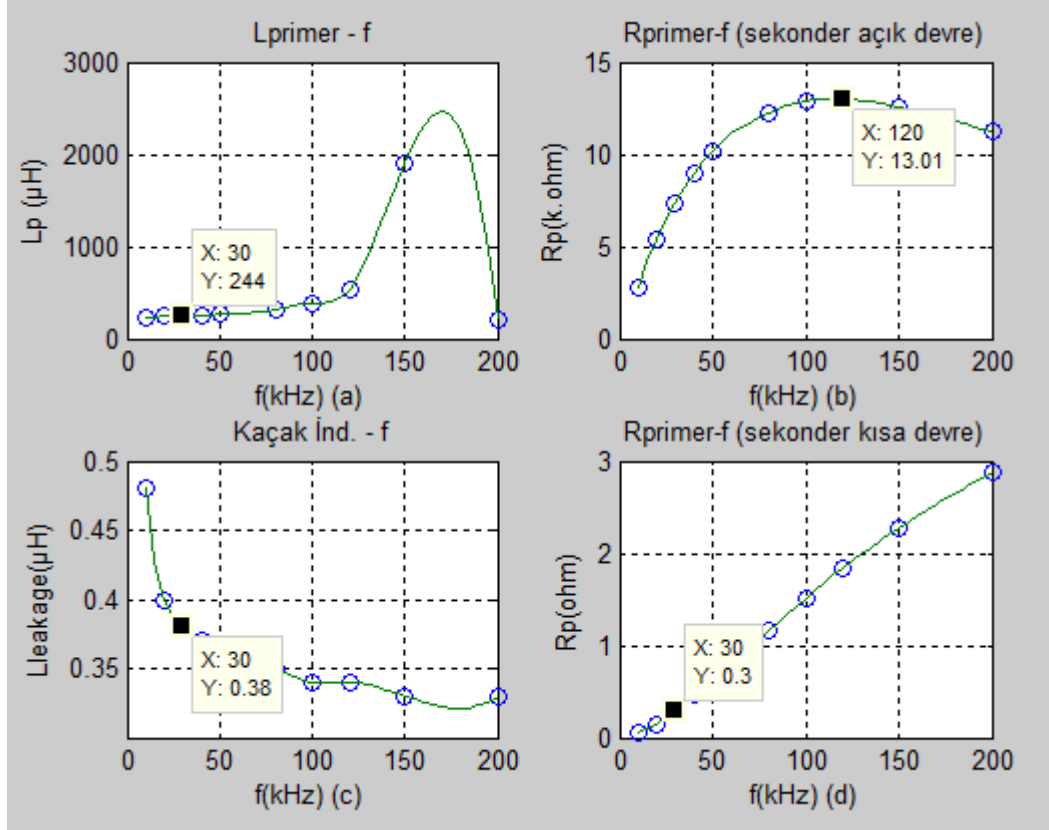
Şekil 3.8(c)'deki sandviç yöntemi temsili bir gösterim olup gerçekte bir itme-çekme transformatörünün primer katmanında da çift sargı (orta uçlu) bloğu bulunmaktadır. Şekil 3.9 çevirici üstünde bulunan ve yeni sarılmış olan transformatörün bire bir gerçek sargı yapısını temsil etmektedir. Primer sargıları deri etkisini azaltmak için toplamda 15 paralel 0.30mm'lik emaye telden sarılmıştır. 15 telin birden paralellenip sarılması teorik olarak mümkünse de pratikte uygun değildir, paralellenen 15 tel $N_p = 9$ tur olarak sarılırsa karkas boyutlarını aşacaktır dolayısıyla bir sargı için 9 tur sayısına ulaşamaz, bir diğer husus ise paralelleşmiş çok sayıda tel hacminden dolayı sargı sonlarında voltaj eğimi (gradient) aşırı derecede artacaktır. Bu sebeple primer sargıları birbirine paralel olan 5 farklı katmana yayılmıştır. Her bir katmanda; her bir primer sargısı için 3 paralel tel kullanılmış olup toplamda 5 katman için 15 paralel tel sayısına ulaşılmıştır. Ayrıca Şekil 3.9' da da görüleceği üzere dağılımın daha homojen olması için; bir katman primer1 sargısıyla başlıyorsa diğer bir katman primer2 sargısıyla başlatılmıştır.

Sekonder sargısı ise 6 paralel 0.25mm'lik tellerden sarılmıştır. Dikkat edilirse her bir sargı arasına bir tel hacminde boşluk bırakılmıştır, bunun sebebi yakınlık etkisinin

dolayı primer direnci yükselmektedir. Anahtarlama frekansında $R_p=0.3\Omega$ (Şekil 3.10 (d)) olarak ölçülmüştür. Nominal yükte ki primer rms akımı (nominal yük (250W) ve minimum giriş voltajı (26V) için) maksimum 10A civarındadır. Primer sargılarında ki bakır kaybı;

$$P_{R_{ploss}} = I_{S_{rmsmax}}^2 (0.3) = 3W .$$

Sekonder bakır kaybı ise ($I_{S_{rmsmax}} \approx 1A$ olmak üzere) 0.4W mertebelerindedir.



Şekil 3.10 : Frekans bağımlılığına karşı (a) L_p (sekonder açık olmak üzere), (b) R_p (sekonder açık olmak üzere), (c) L_l (sekonder kısa devre), (d) R_p (sekonder kısa devre).

3.4 Köprü Doğrultucu

Daha önce bahsedildiği üzere ve Şekil 3.1' de de görüldüğü gibi transformatör sekonder sargısı orta uçlu olmayıp tek sargıdır, dolayısıyla transformatör çıkışında köprü tipi doğrultucu kullanılmıştır. (2.42)'de belirtildiği üzere köprü diyotlarında ki maksimum gerilim stresi maksimum giriş gerilimi nin çevirme oranıyla çarpımıdır. Çeviricinin ideal olduğu düşünülürse $V_{Dmax} = 40 \times 14 = 560V$ olarak bulunur. Pratik olarak bu gerilime hiçbir zaman ulaşılmayacaktır çünkü DA-DA çeviricinin çıkış gerilimi 350V lar seviyesinde olduğu için diyot üzerinde ki gerilimde bu seviyelerde

seyredecektir. Köprü doğrultucu da kullanılan diyotun katalog bilgileri ekler kısmında verilmiştir.

3.5 Çıkış Filtre İndüktörü

Çıkış filtresi belirli bir yük aralığında çeviricinin sürekli iletim modunda çalışmasını sağlayacak şekilde tasarlanmıştır. Bu aralık güç olarak nominal gücün %10'u na kadar inmektedir. Yani 25W ve üstünde ki yükler için çevirici sürekli iletim modunda çalışacaktır. R_L : yük, D_{min} : itme-çekme çeviricinin yarım periyot için minimum çevirme oranı, f_s : çevirici anahtarlama frekansı olmak üzere bu sınır denklem (3.9) da verilmiştir.

$$L_{min} = \frac{R_L (0.5 - D_{min})}{2 f_s} \quad (3.9)$$

İlerleyen bölümlerde detaylı olarak bahsedilecektir fakat eviricinin kontrolünü kolaylaştırmak açısından çevirici çalışma oranı %90-95 mertebelerinde sabitlenecektir. Bu çalışma oranları daha önce de bahsedildiği üzere minimum giriş voltajı ve maksimum yük koşullarında dahi şebeke gerilim seviyelerine çıkmak için yeterlidir. Dolayısıyla (3.9) 'da ki D_{min} çalışma oranı 0.45 (T/2 periyot için %90) olarak alınacaktır. R_L çevirici çıkış yükü olup 25W 350V'luk bir çıkış gerilimi için 4900Ω olmaktadır. Denklem (3.9) 'dan L_{min} hesaplanırsa.

$$L_{min} = \frac{4900(0.5 - 0.45)}{2(30000)} \approx 4mH \text{ olarak bulunur.}$$

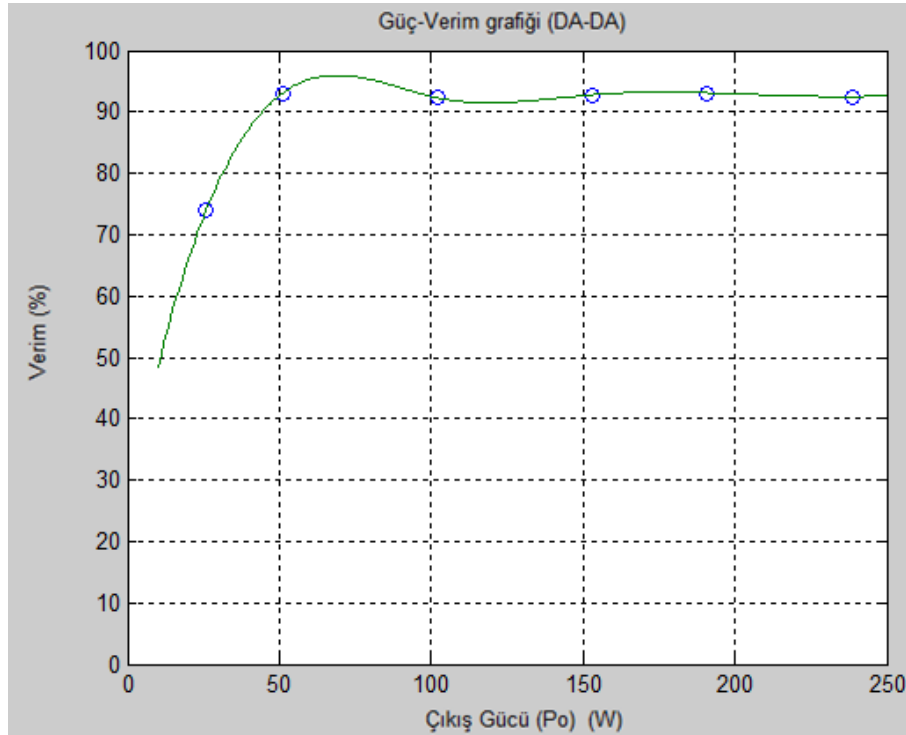
Genelde filtreler için çok tercih edilmemekle beraber bu çalışmada çıkış filtre indüktörü için E tipi çekirdek kullanılmıştır. Burada ki amaç E tipi nüvede hava aralığının ayarlanabilmesidir. İndüktör 10 paralel 0.25mm lik emaye tel kullanılarak 30 spir olarak sarılmıştır. Hava aralığı bırakılmadığı taktirde bu sarım sayısı nüvenin nominal indüktans katsayısı (A_L) yüksek olduğu için yüksek bir indüktans değeri elde edilmektedir. Bu durum bilinçli olarak yapılp indüktans değeri 4mH'ye inene kadar hava aralığı arttırılmıştır. Bu değerinde elde edildiği hava aralığı takriben 1mm civarındadır. Bu hava aralığı ile indüktörün doyuma ulaşmaması garanti altına alınmıştır.

3.6 Çıkış Filtre Kapasitörü

Çıkış filtre kapasitörü olarak kapasitör ESR'sini düşürmek için 2 adet 56µF 450V'luk elektrolitik kapasitör paralel (112 µF) bağlanmıştır. Normalde bu kapasitör değerleri %1 lik bir salınım payı için çok büyüktür fakat tüm sistem evirici devresi olduğu için sürekli değişken yüke maruz kalınacağından salınımları azaltmak adına olması gereken değerlerden daha büyük kapasitörler seçilmiştir. Tasarımın bu şekilde yapılmasın da etken olan bir diğer faktör ise çevirici sürekli olarak %90 çalışma oranında çalıştırılacak olup tüm sistemin kontrol mekanizması olarak evirici kısmının kullanılacak olmasıdır. Dolayısıyla kapalı kontrol ünitesiyle donatılmayacak olan DA- DA çevirici ünitesi çıkışının mümkün mertebe stabil olması istenmektedir. Δi_L : çıkış filtre akım salınımı, ΔV_o : çıkış gerilim dalgalanması ve f_s : çevirici anahtarlama frekansı olmak üzere; Kapasitör salınım formülü (3.10) de ki gibi olup teorik hesaplamalar için %1 lik bir salınım için yaklaşık 1µF'lık bir kapasitör yeterlidir.

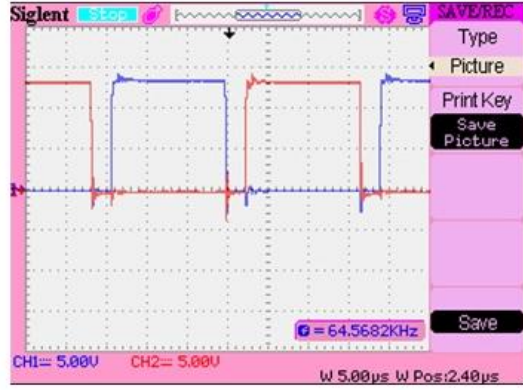
$$C = \frac{1}{8} \frac{\Delta i_L}{\Delta V_o f_s} \quad (3.10)$$

Kurulan tüm devrenin şeması ve fotoğrafı ekler kısmında verilmiş olup. Gerçeklenen çevirici verimi Şekil 3.11'de ki gibidir.

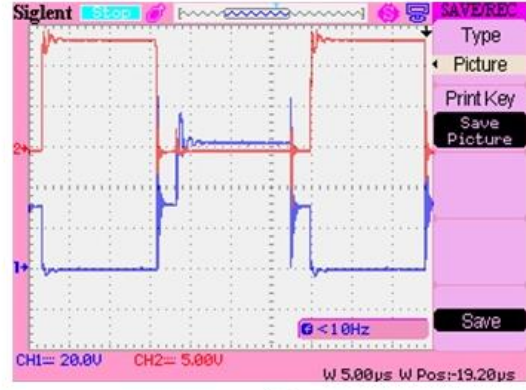


Şekil 3.11 : DA-DA çevirici güç-verim grafiği.

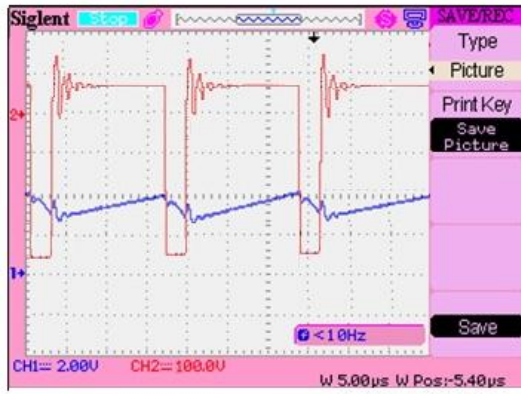
Çeviriciden alınan bazı ölçümler; (a) MOSFET tetikleme sinyalleri, (b) MOSFET tetikleme sinyali ve drain-source gerilimi, (c) Filtre indüktör gerilimi ve akımı (d) MOSFET tetikleme sinyali ve primer akımı, (e) Doğrultucu diyot gerilimi, (f) Çıkış voltajı ve akımı olmak üzere Şekil 3.12 de verilmiştir.



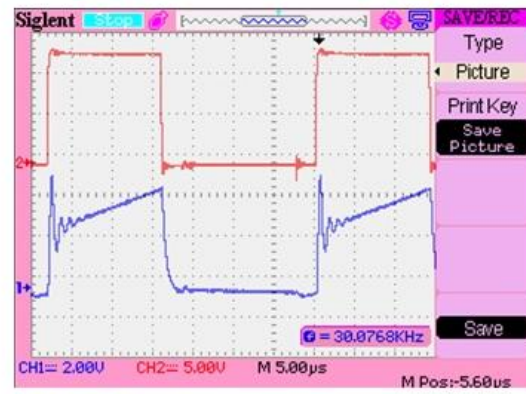
(a)



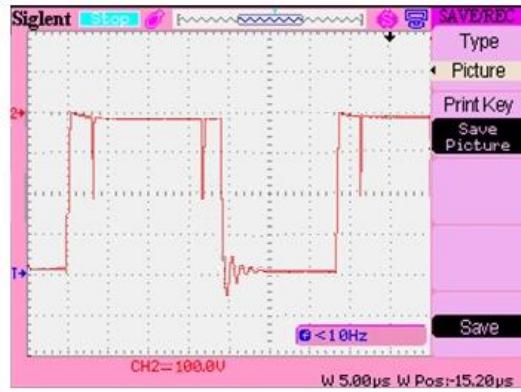
(b)



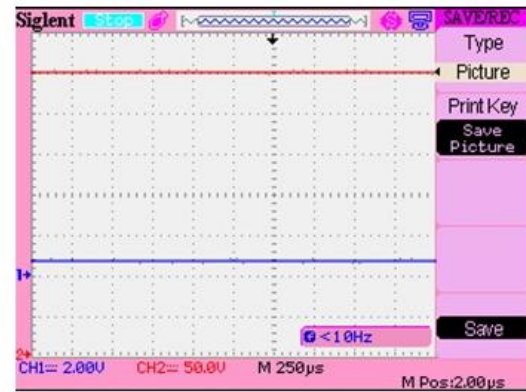
(c)



(d)



(e)



(f)

*Şekil 13 (c-d-f) grafiklerin deki sanı fontlu dalga şekilleri akım dalga şekilleri olup skala: 1A/V'tur.

Şekil 3.12 : DA-DA çevirici dalga şekilleri.

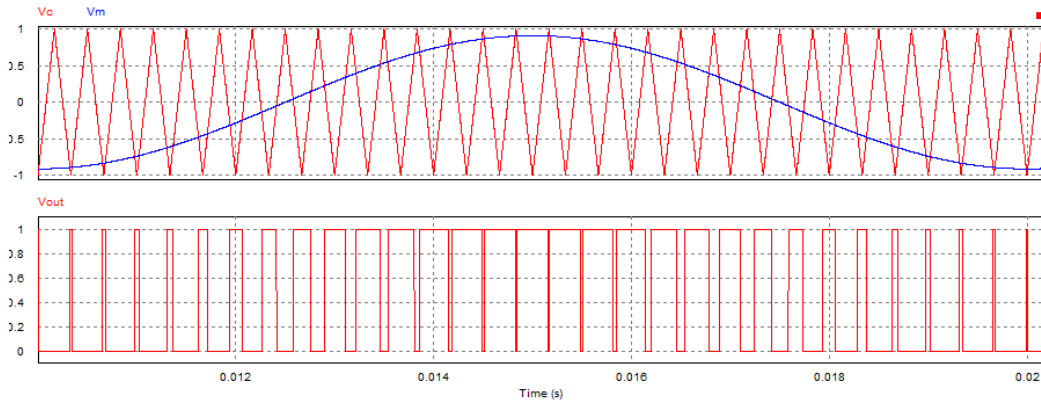
4. DA-AA EVİRİCİ

Bölüm 2.3'te DA-DA çevirici analizi ve gerçeklemesi detaylı olarak incelenmiştir. Bu kısımda mikro eviricinin DA-DA çeviricisinden sonra ki güç katmanını oluşturan DA-AA evirici ünitesi incelenmiştir.

4.1 Sinüzoidal Darbe Genişlik Modülasyonu (SDGM) ve H köprüsü

DGM bilindiği üzere kare dalgalardan oluşan ve çalışma oranı 'D' ye bağlı olarak darbe genişliği değişen bir sinyal çeşididir. Darbe genişliğinin periyodik olarak sinüzoidal bir sinyal baz alınarak sürekli olarak değiştirilmesi sonucu elde edilen DGM sinyali ise Şekil 4.1'de görüldüğü gibi sinüzoidal darbe genişlikli modülasyon (SDGM) sinyali halini alır.

SDGM sinyalinin elde edilmesinde ki amaç; DA-DA çeviricisinden elde edilen doğru akım gerilimini bir "H" köprüsünden geçirip, köprü çıkışında sinüzoidal formda bir sinyal elde edilmesidir. Bu aşama da "H" köprüsünde ki anahtarlar elde edilen SDGM sinyali tarafından tetiklenirler.



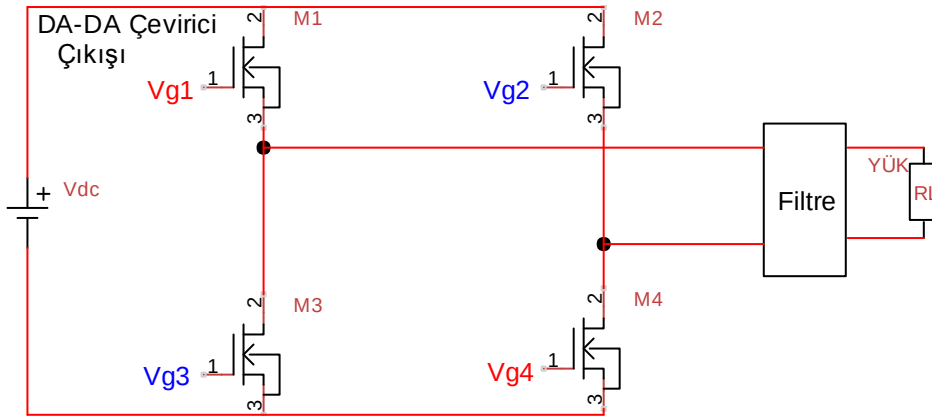
Şekil 4.1 : SDGM sinyali.

Şekil 4.1'de görülen grafiklerde V_m sinyali modülasyon sinyali olup sürekli olarak bir karşılaştırıcı tarafından V_c taşıyıcı sinyali ile karşılaştırılır. $V_m > V_c$ durumları için karşılaştırıcı çıkış verirken $V_c > V_m$ durumları için karşılaştırıcı çıkışı sıfırdır. Çıkış SDGM sinyalinin frekansı taşıyıcı frekansıdır.

Modülasyon sinyal genliğinin, taşıyıcı sinyal genliğine oranı modülasyon indeksi olarak bilinir (4.1).

$$m = \frac{V_m}{V_c} \quad (4.1)$$

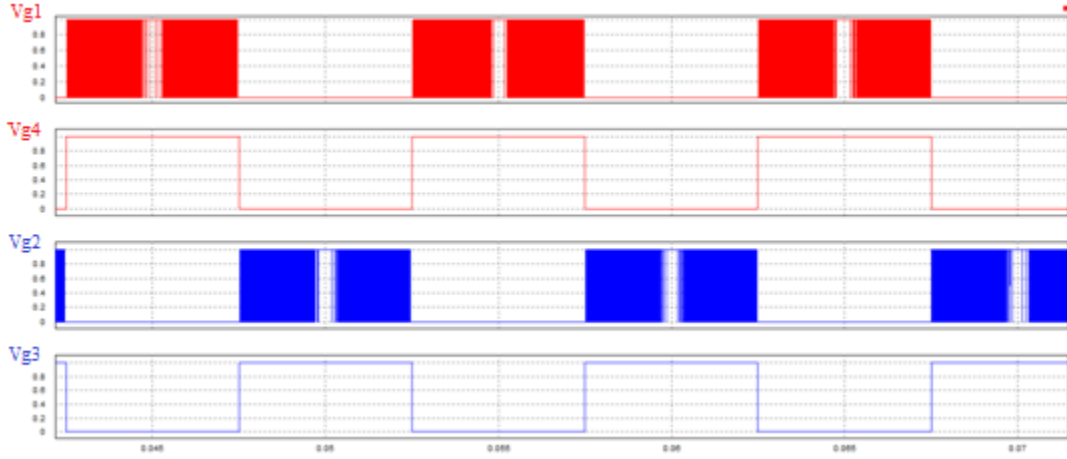
Modülasyon indeksi (m) teorik olarak 1'den büyük olabilir (over modulation) fakat bu durum çıkış sinyalinin darbe genişliğini maksimum yapıp (D=%100) $m > 1$ durumları için darbe genişliği üzerinde artık bir etki oluşturmaz. Bu nedenle modülasyon indeksi $0 < m < 1$ olacak şekilde ayarlanır. Ayrıca çıkış sinyali bir "H" köprüsü ile evirici oluşturacak şekilde organize edilirse modülasyon indeksinin $m > 1$ olduğu durumlarda evirici çıkışı ile kontrol sinyali çıkışı arasında ki lineer ilişki kaybedilir, bununla beraber bu durum köprü anahtarlarını bir süre sürekli iletimde bırakacağı için evirici girişi tarafında ki DA barasından gelen düşük frekanslı harmoniklerin de evirici tarafına geçmesine sebep olur [17]. Şekil 4.2'de köprü tipi evirici yapısı görülmektedir. Köprü çıkışı filtreden geçirildikten sonra doğru bir sinüs gerilimi elde edilmektedir.



Şekil 4.2: Köprü tipi evirici yapısı (H).

MOSFET tetiklemeleri SDGM sinyali elde edildikten sonra çeşitli formlarda olabilmektedir. Bu çalışmada bağımsız tek kutuplu (independent unipolar) DGM tetikleme yöntemi kullanılmıştır.

Anahtarlara ait kapı tetikleme sinyalleri Şekil 4.3'te ki gibidir.



Şekil 4.3 : MOSFET kapı tetikleme sinyalleri.

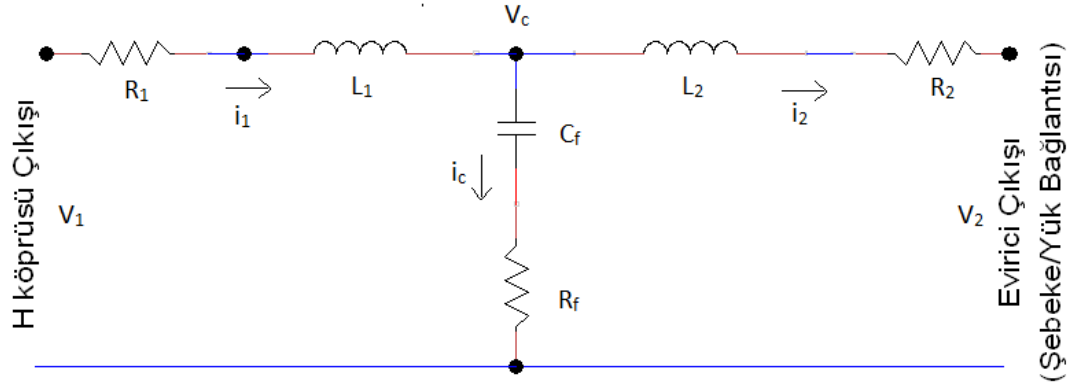
H köprüsünde alt tarafta bulunan MOSFET’ler yarım periyot boyunca açık olup SDGM sinyali sadece üst tarafta ki MOSFET’lere uygulanmaktadır. Bu anahtarlama yöntemi anahtarlama kayıplarını azaltmaktadır. Evirici girişi yüksek gerilim düşük akıma sahip olduğu için iletim kayıpları daha azdır.

4.2 Evirici Çıkış Filtresi

Evirici çıkışında filtre kullanımı zorunludur. Çünkü evrilen sinyal yine DGM sinyali olup sadece genliği yüksektir. Dolayısıyla bu sinyal anahtarlama frekansı ve katlarında harmonikler barındırmaktadır.

Evirici çıkışında kullanılan filtre tipi LCL filtredir. Bu filtre topolojisinin seçilmesinde etkili olan faktörler; filtrenin 3. dereceden olup istenmeyen harmonikler üzerinde daha iyi sönümlene yapabilmesi (rezonans frekansından sonra 60dB/dec) ve klasik “L” ve “LC” filtrelerine kıyasla filtre boyutları olarak bir avantaj sağlaması, üzerinde ki voltaj düşümünün daha az olması ve iyi sönümlene yapabilmesinden dolayı daha düşük anahtarlama frekanslarında kullanılabilmesidir.

Şekil 4.4’te şebeke bağlantılı LCL filtresinin devre diyagramı ve modeli bulunmaktadır [18].



Şekil 4.4: LCL filtre devre diyagramı ve modeli.

Şebeke, üzerine gönderilen ana frekans dışında ki harmoniklere kısa devre özelliği gösterir. Filtre indüktörlerinin iç dirençleri göz ardı edilecek olunur ise LCL filtrenin transfer fonksiyonu (4.2)'de ki gibi olur. Unutulmaması gereken bir nokta da; geri besleme sinyali şebekeye giden akım olduğu için transfer fonksiyonu; çıkış akımının giriş gerilimine oranı olmasıdır.

$$H(s)_{LCL} = \frac{i_2}{V_1} = \frac{C_f R_f s + 1}{L_1 C_f L_2 s^3 + C_f (L_1 + L_2) R_f s^2 + (L_1 + L_2) s} \quad (4.2)$$

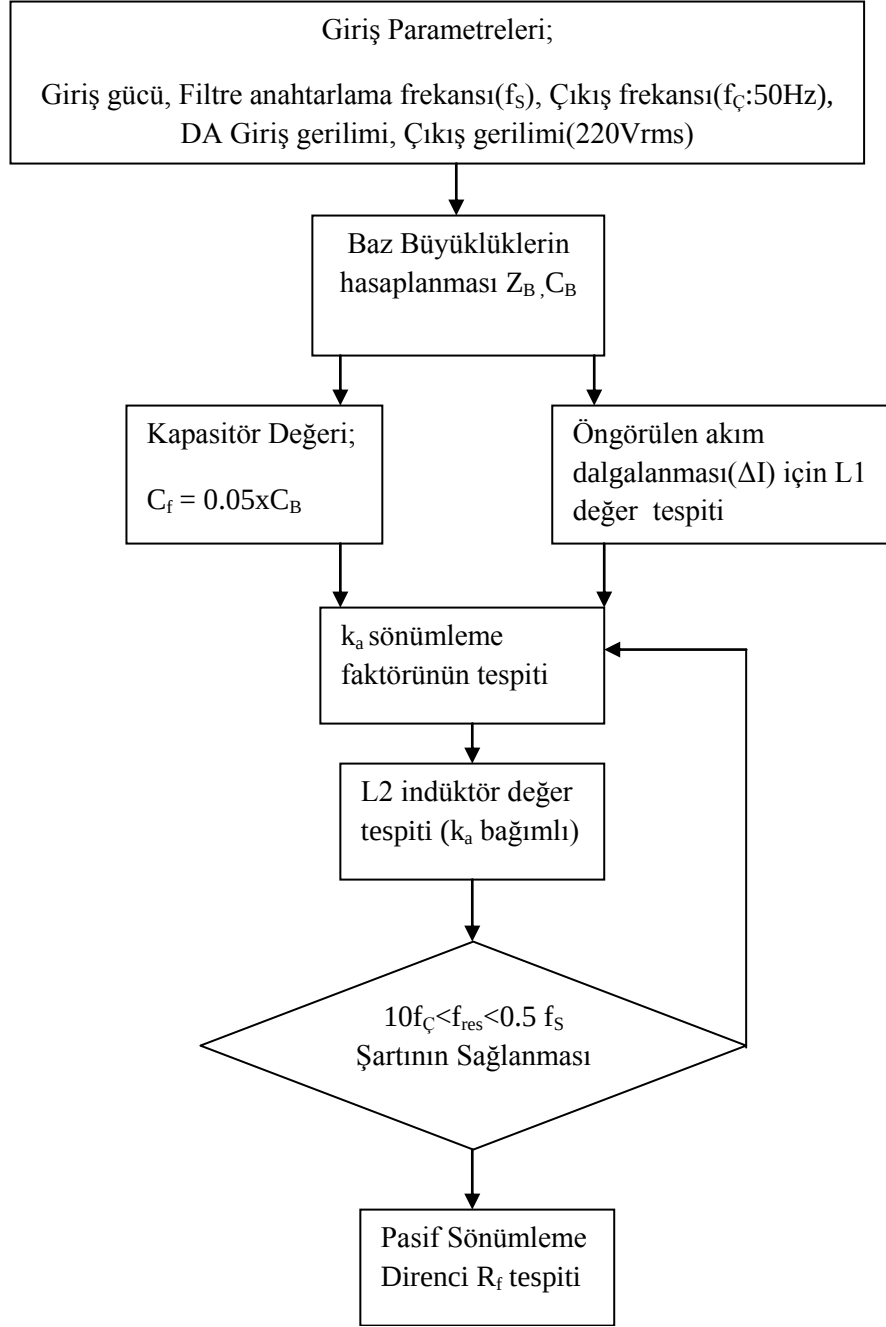
Filtre tasarlanırken, rezonans frekansı, akım dalgalanması, filtre boyutu, sönümleme kapasitesi, reaktif gücü absorbe edebilmesi, filtre üzerinde ki gerilim düşümü ve kayıplar gibi bazı faktörlerin göz önünde bulundurulması gerekir.

Tasarım aşamasında izlenen prosedür Şekil 4.5'teki gibidir.

Bu çalışmada ki sistem için filtre gücü:250W, anahtarlama frekansı f_s :25kHz (H köprü anahtarları), çıkış frekansı f_c :50Hz, DA gerilimi :350V ve çıkış gerilimi 220Vrms'tir. Sistemin baz empedans ve kapasitansı ise (4.3) ve (4.4)'te verilmiştir.

$$Z_B = \frac{350V^2}{250W} = 490\Omega \quad (4.3)$$

$$C_B = \frac{1}{2\pi f_c Z_B} = 6.5\mu F \quad (4.4)$$



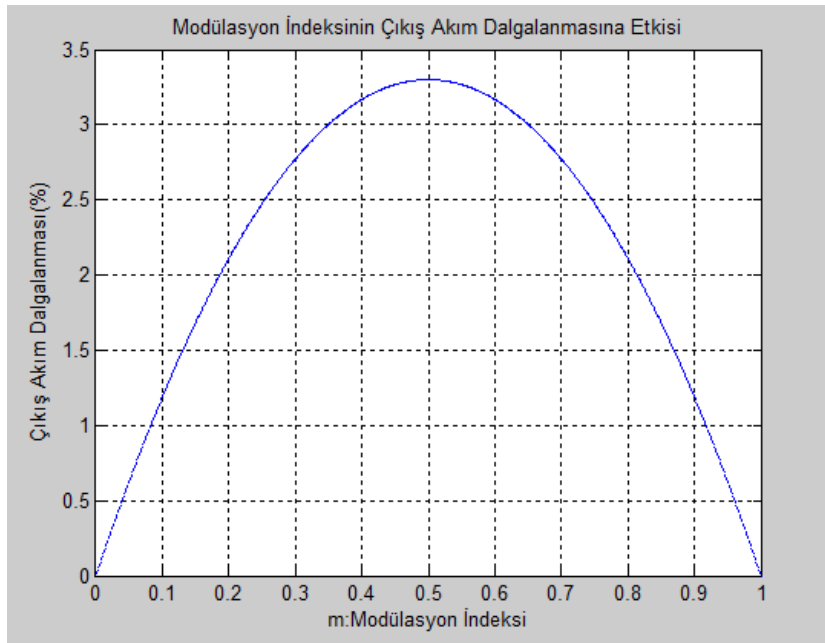
Şekil 4.5: LCL Filtre tasarım adımları.

Üçüncü adım “ $C_f = 0.05 \times C_B$ ” bir dizayn genellemesi olup eğer sistem ihtiyaç duyarsa, sistemin indüktif reaktansını kompanze etmesi için yükseltilebilir. Ayrıca daha büyük kapasite kullanımı toplam indüktans değerini ($L_1 + L_2$) düşürmektedir, bununla beraber çok yüksek kapasite değerleri ise indüktör akımlarında ki harmonik genliklerini arttırmaktadır [19]. C_f baz kapasitansın %5’i olarak alındığında 325nF olmaktadır, bu çalışma için 220nF’lık bir kapasitör kullanılmıştır.

Filtre çıkışında ki maksimum akım dalgalanması [18] **(4.5)**;

$$\Delta i_{L_{\max}} = \frac{V_{DC}}{2L_1 f_s} (1-m)m \quad \text{'dir.} \quad (4.5)$$

(4.5)' te ki “m” modülasyon indeksidir. Öngörülen akım dalgalanması için L_1 denklem **(4.5)**'ten hesaplanabilir. Dalgalanmanın maksimum değeri $m=0.5$ iken olur. Maksimum dalgalanmanın 0.37A olması öngörülüp ($m=0.5$ için) $L_1=4.6\text{mH}$ olarak hesaplanmıştır. Bu dalgalanma çıkış nominal akımının (250W/220Vrms) %33'ü kadardır. Bu dalgalanma değeri göreceli olarak yüksek olsa sadece L_1 indüktörü için geçerlidir çıkış akımında ki dalgalanma L_1 'de ki dalgalanmanın yaklaşık %10'u kadardır [20] çünkü sistem de L_2 indüktörü ikinci bir sönümleme sağlamaktadır. Bu değerler için çıkış akımında ki dalgalanma $m=0.5$ için %3.3 olarak öngörülebilir. Şekil 4.6'da modülasyon indeksine bağlı olarak çıkış akımında ki dalgalanmanın nominal akıma oranı çizdirilmiştir;



Şekil 4.6: Modülasyon indeksinin çıkış akımına etkisi.

L_2 , k_a (sönümleme faktörü) bağımlılığı **(4.6)** da ki gibidir.

$$L_2 = \frac{\sqrt{\frac{1}{k_a^2} + 1}}{C_f \omega_s^2} \quad (4.6)$$

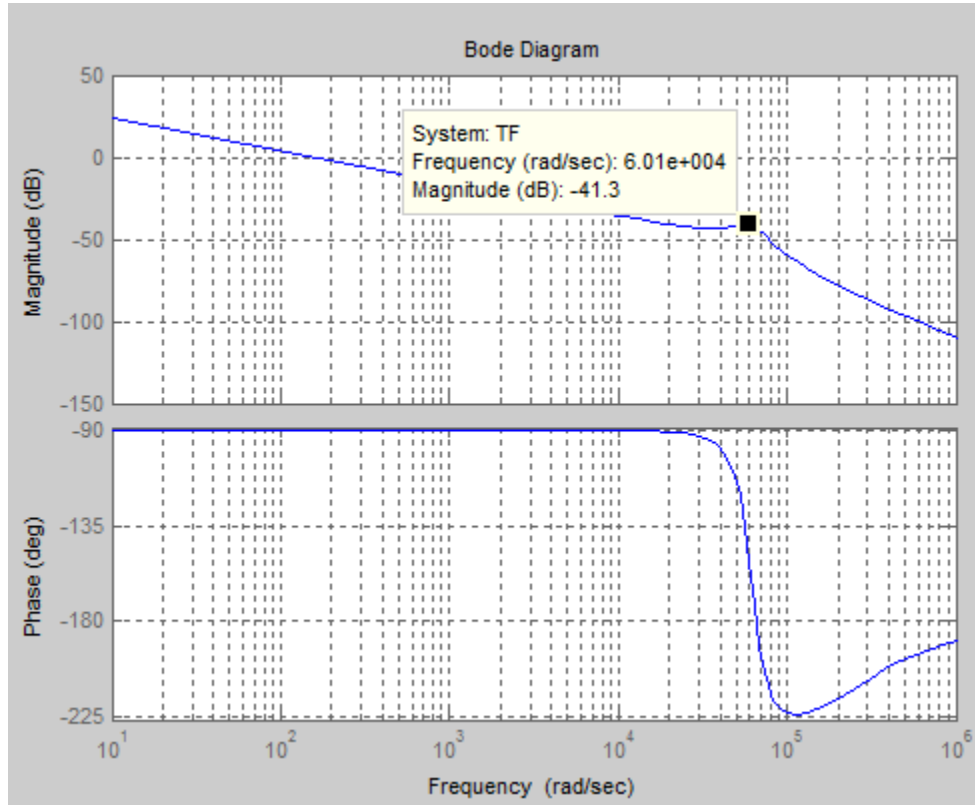
%13'luk ($k_a=0.13$) luk bir sönümleme faktörü için $L_2=1.6\text{mH}$ olarak hesaplanmıştır. Filtrenin rezonans frekansı ve sönümleme direnci ise **(4.7)** ve **(4.8)**'de ki gibidir;

$$\omega_{res} = \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_f}} = \sqrt{\frac{4.6mH + 1.6mH}{((4.6mH)1.6mH)(0.22\mu F)}} = 61879 \text{ rad / s} = 9.84 \text{ kHz} \quad (4.7)$$

$$R_f = \frac{1}{3\omega_{res} C_f} = \frac{1}{3(61879 \text{ rad / s})(220nF)} = 24.4\Omega \quad (4.8)$$

LCL filtrelerin dezavantajı şebeke ile rezonansa girebilmeleridir [21]. Bu yüzden filtre kapasitörüne seri, bir sönümlenme direncine ihtiyaç duyarlar. Sönümlemenin kayıpsız yapıldığı aktif sönümlenme yöntemleri de mevcuttur.

Filtrenin belirlenen parametrelerine karşılık bode diyagramı çizdirilip Şekil 4.7’de ki gibidir.



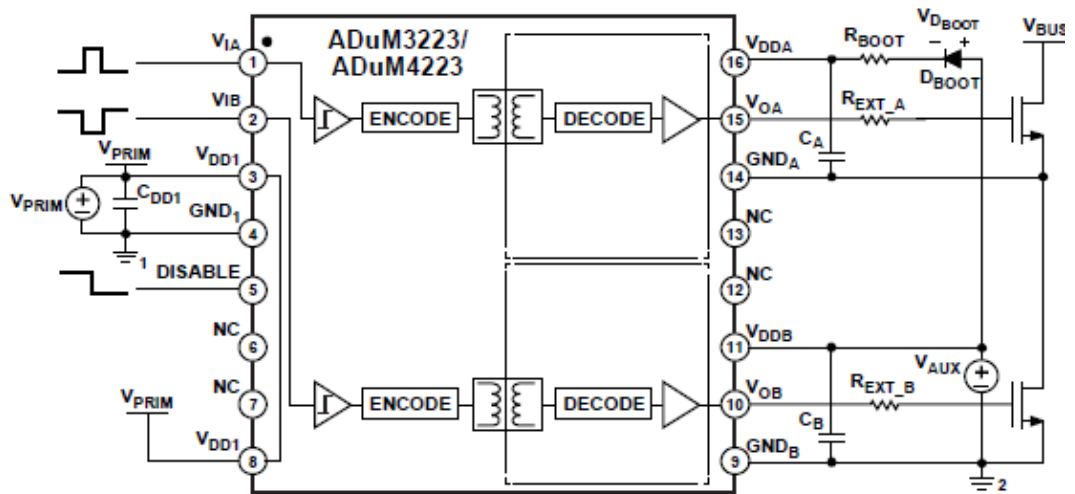
Şekil 4.7 : LCL filtre bode diyagramı (rad/s).

Filtrenin rezonans frekansı 9.84kHz civarında olup kesim frekansı da 50Hz civarındadır. Bu frekans değerleri ana harmoniği geçirirken yüksek frekanslı harmonikler için iyi bir sönümlenme sağlamaktadır. Ayrıca filtre $10f_c < f_{res} < 0.5 f_s$ şartını da sağlamaktadır.

5. DA-AA EVİRİCİ GERÇEKLENMESİ VE DENEYSEL SONUÇLAR

Bölüm 4’te anlatılan SDGM sinyalleri mikro denetleyici içerisine gömülen bir sinüs tablosu tarafından üretilmektedir. Bu tablo bir periyotluk sinüs sinyali için 182 değerden oluşmakta ve iyi derece de bir çözünürlük sağlamaktadır. 50Hz’lik sinüs sinyalinin bir periyodu 20ms’dir. 20ms’nin 182 parçaya ayrılması; yaklaşık olarak her 110µs’de bir tablodan değer okunması anlamına gelmektedir. Köprü anahtarlamaları 25kHz’de yapılmaktadır. 25kHz’lik bir SDGM sinyalinde kare dalgaların periyodu 40µs olup ($110\mu s/40\mu s=2.75$) yaklaşık her 3 DGM dalgasından sonra yeni bir değer okunmakta ve DGM sinyalinin çalışma oranı (D) yeni bir değerle değiştirilmektedir. Bu nedenle tabloda ki eleman sayısını arttırmak bu noktadan sonra çok mantıklı durmamakta ve sonuç olarak elde edilecek sinüs sinyalinin çözünürlüğü üzerinde fazla etki oluşturmayacaktır.

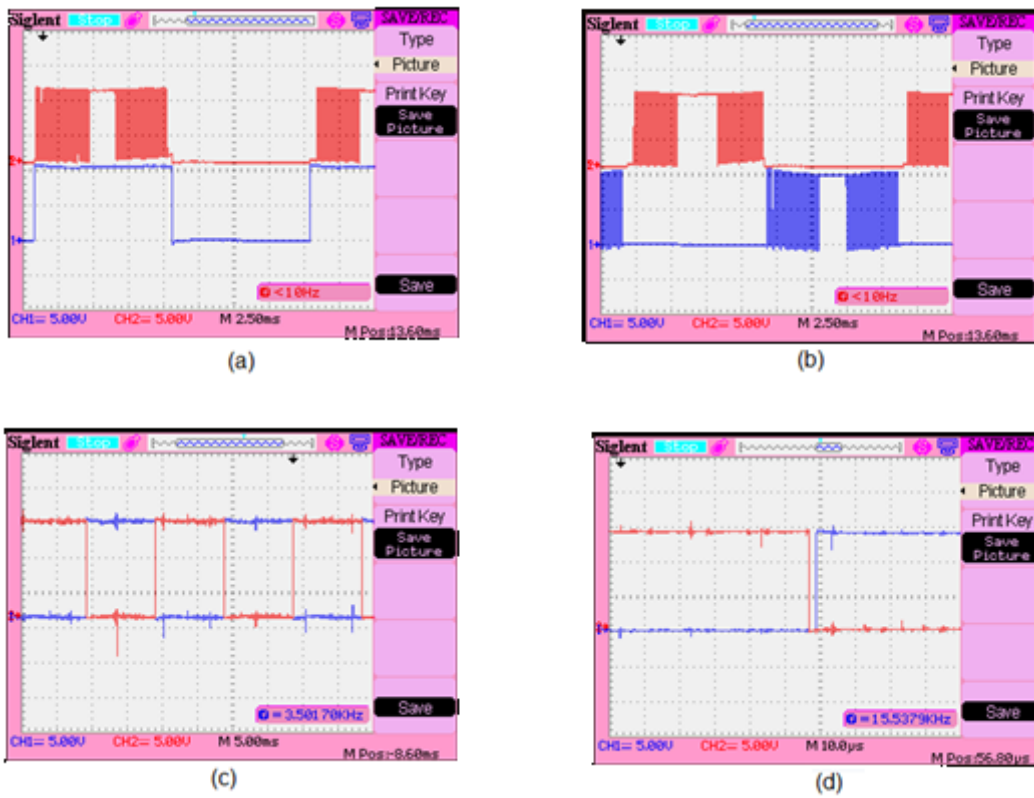
Mikro denetleyici tarafından üretilen SDGM sinyali H köprü MOSFET’lerini süren MOSFET sürücüsüne gitmektedir. H köprüsü DA-DA çeviricisinin sekonder kısmında kaldığı için galvanik izolasyonu korumak adına MOSFET sürücüsü primer tarafından izole edilmelidir. Bu amaçla içerisinde mikro transformatörler bulunan, kendinden izoleli 4A’lık 5kV izolasyon sağlayan yarım köprü MOSFET sürücüsü “ADUM4223” kullanılmıştır. Sürücüyle alakalı detaylı bilgi ekler kısmında verilmiş olup Şekil 5.1’de sürücüye ait bir şematik görülmektedir.



Şekil 5.1: ADUM4223 MOSFET sürücü diyagramı.

Ayrıca izolasyon zincirini kırmamak için sürücünün kaynak (sürüş) kısmında yine 1W,12V'luk izoleli mikro bir DA-DA (XP-POWER-IL1212S) kaynak kullanılmıştır. Dört adet MOSFET barındıran H köprüsünü sürebilmek için 2 adet MOSFET sürücüsü kullanılmıştır. Şekil 5.1'de görülen üst taraf (High side) MOSFETleri sürmek için kullanılan A kanalı yükseltici (bootstrap) devresiyle konfigüre edilmiştir. Bootstrap kapasitörü olan C_A alt tarafta ki MOSFET iletimde iken dolmaktadır, dolayısıyla D_{BOOT} diyotu (USB260) yeterince hızlı olacak şekilde seçilmiştir.

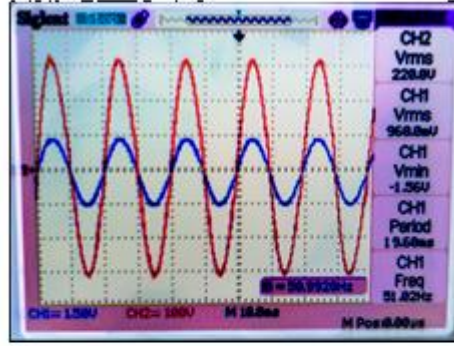
Şekil5.2'de MOSFET sürücüsünden çıkan ve MOSFET V_{GS} kapı sinyallerine ait tetikleme sinyalleri görülmektedir.



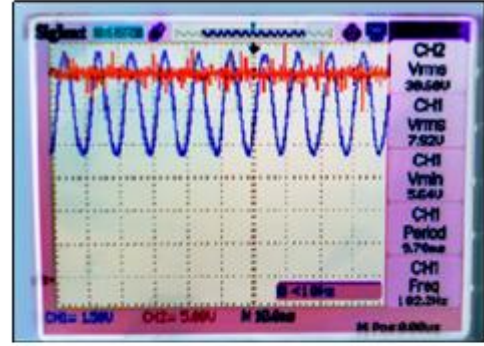
Şekil 5.2 : MOSFET kapı tetikleme sinyalleri (a) V_{g1} - V_{g4} , (b) V_{g1} - V_{g2} , (c) V_{g3} - V_{g4} , (d) Çözünürlüğü arttırılmış V_{g3} - V_{g4} .

Şekil5.2 (a)'da ki sinyaller yarım periyottaki MOSFET çiftine aittir, dalga şekli olarak her iki MOSFET çifti içinde aynı olup aralarında yarım periyotluk zaman farkı vardır. Şekil5.2 (b)'de ki sinyalleri ise üst yarı MOSFET'lerine aittir, görüldüğü üzere farklı MOSFET çiftleri için tetiklemeler hiçbir zaman aynı ana denk gelmemektedir, aksi halde DA girişi kısa devre olur, bu amaçla MOSFET çiftleri arasında ki tetikleme sinyalleri arasına $1\mu s$ 'lik ölü zaman payı bırakılmıştır. Şekil5.2 (c) ve Şekil5.2 (d) aynı grafiğe ait olup ölü zaman payının gösterilmesi için osiloskop çözünürlüğü arttırılmıştır.

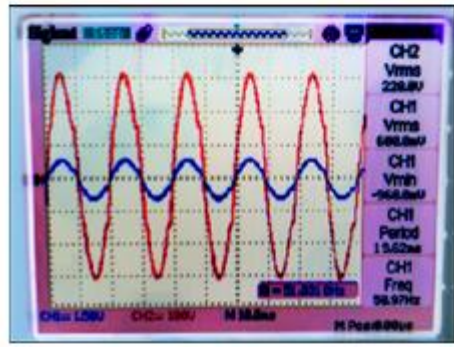
Tasarlanan LCL filtre elemanları H köprüsü ile entegre edilip evirici kısım tamamlanmıştır. İndüktörlerin iç dirençleri $L_1=0162\Omega$ ve $L_2=0122\Omega$ olarak ölçülmüştür. Farklı yükler için alınan evirici çıkış ve girişine ait akım gerilim grafikleri Şekil 5.3'te verilmiştir.



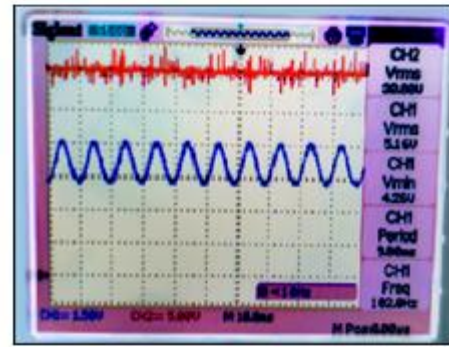
(a)



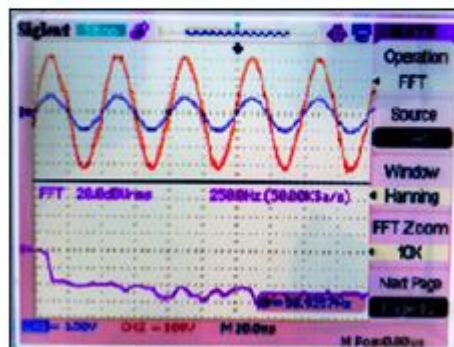
(b)



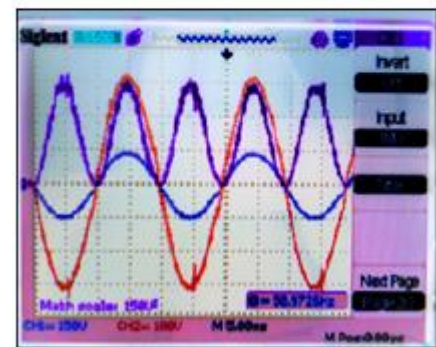
(c)



(d)



(e)



(f)

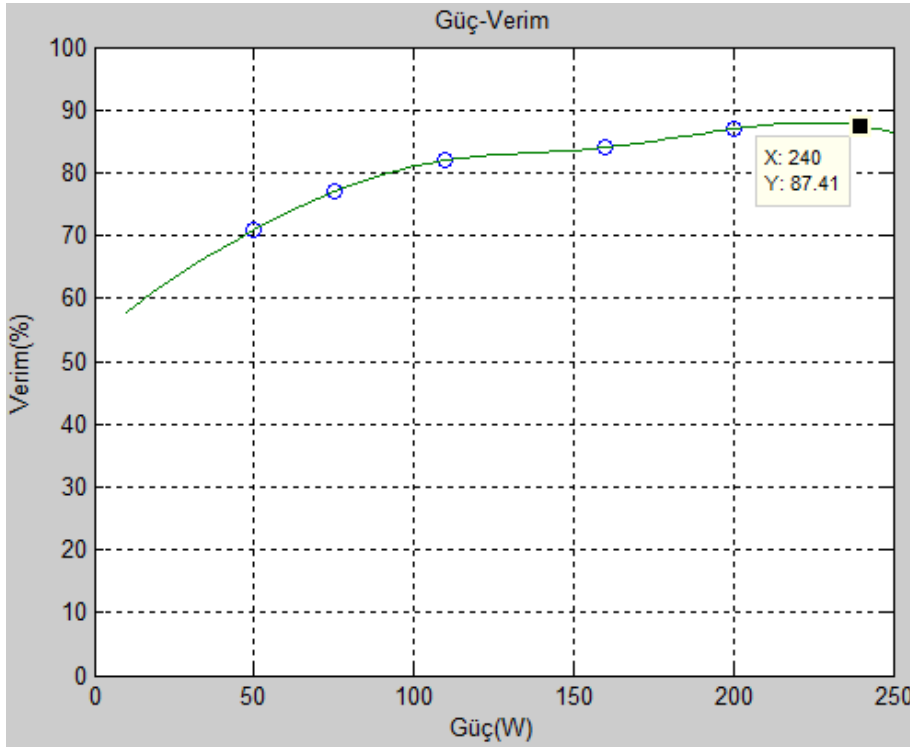
*Akım dalgaları 1A/V divizyona sahiptir.

Şekil 5.3: Farklı yükler için evirici giriş çıkış dalga şekilleri .

Şekil 5.3 (a) evirici çıkış gerilim(kırmızı fontlu grafik) ve akımı(mavi fontlu grafik)* iken Şekil 5.3 (b) giriş akımı ve gerilimini göstermektedir. Giriş gücü 242.35W, çıkış

gücü 211.2W olup verim %87.15'tir. Beklenildiği üzere giriş geriliminde anahtarlama frekansında (30kHz) dalgalanmalar mevcut olup giriş akımında ki dalgalanmalar ise çıkış akımının 2 katı olup 100Hz civarındadır, çünkü çıkış gücü sinüs dalgasının her yarım periyodunda minimumdan maksimuma ulaşır tekrar minimuma inmektedir (Şekil 5.3(f)). Bu durumun yansıması giriş akımında gözlenir. Gerilimin yüksek frekans gürültüleri dışında sabit kalmasının sebebi ise giriş kapasitörleridir. Şekil 5.3 (b)-(c) grafikleri ise hafifletilmiş yük altında ki çıkış dalga şekilleri ve giriş dalga şekillerine aittir. Giriş gücü:158.92W, çıkış gücü:132W olup verim %83 olarak hesaplanmıştır. Daha hafif yükler için sinüs dalgası bozulmaya uğramaktadır bunun sebebi filtre indüktöründe ki dalgalanma payının düşük güçler için daha büyük bir oran teşkil etmesidir. Çıkış akımı arttıkça filtre de ki akım dalgalanma marjini çıkış akımına göre düşük kalmaktadır, bu da çıkışta daha temiz bir sinüs sinyal görmemizi sağlar. Şekil 5.3 (e) ve (f) grafikleri Şekil 5.3(a) grafiğiyle aynı olup bu grafiklerde sırasıyla çıkış akımının FFT analizi ve çıkış gücü görülmektedir (mor fontlu grafikler). FFT analizinde 50Hz bariz şekilde baskın görülmektedir, (f) grafiğinde ise anlık çıkış gücü gözlemlenmiştir.

Farklı çıkış güçleri için birkaç ölçüm alınmış olup tüm evirici sistemin güç verim grafiği çizdirilip Şekil 5.4' te verilmiştir.



Şekil 5.4: Mikroevirici çıkış gücü-verim grafiği.

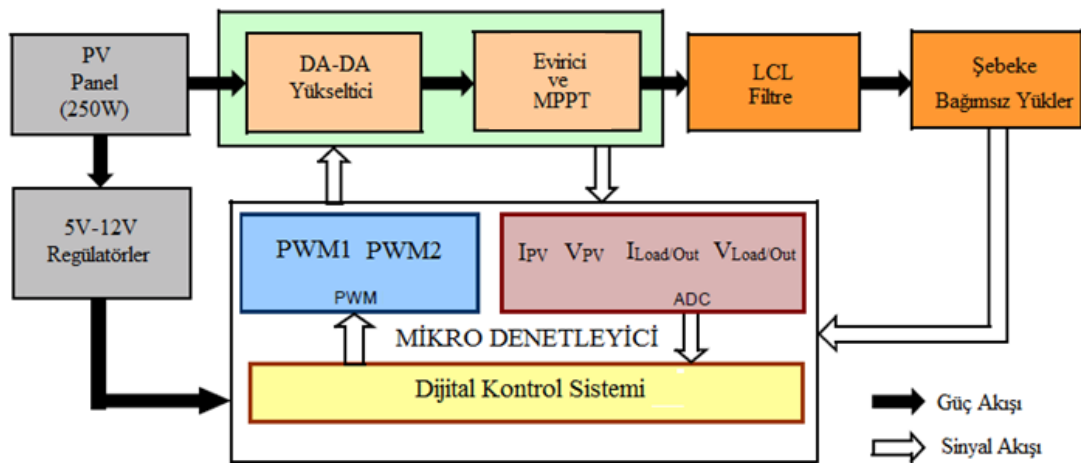
Şekil 5.4'te ki güç verim grafiği sadece evirici kısmın olmayıp tüm devrenin güç-verim grafiğidir. Nominal güce yaklaşıldıkça verim %87-88 mertebesine ulaşmaktadır. DA-DA çeviricinin nominal güçte ki verimi ise %92 ler mertebesindedir. Dolayısıyla sistemin sadece evirici kısmının (H köprüsü ve filtre) verimi= $\%87/\%92=\%94.5$ mertebelerindedir.

Çizelge 5.1: Mikro evirici verim karakteristiği

İlgili Kısım	Verim
DA-DA Çeviricisi	%92
H köprüsü ve Filtre	%94.5
Tüm Evirici Sistemi (DA-AA)	%87

6. KONTROL

Mikro eviricinin iki çeşit çalışma durumu bulunup bunlardan biri şebekeyle senkron çalışma diğeri ise şebeke bağlantısız (stand alone) bağımsız çalışma şeklindedir. Her iki çalışma durumunun kendine göre kontrol algoritmaları bulunmaktadır. Sistemin genel blok diyagramı Şekil 6.1 'de ki gibidir.

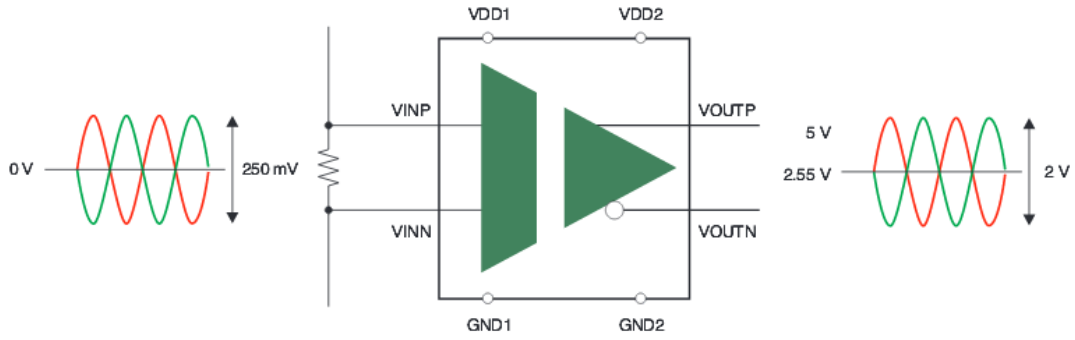


Şekil 6.1: Sistem blok diyagramı.

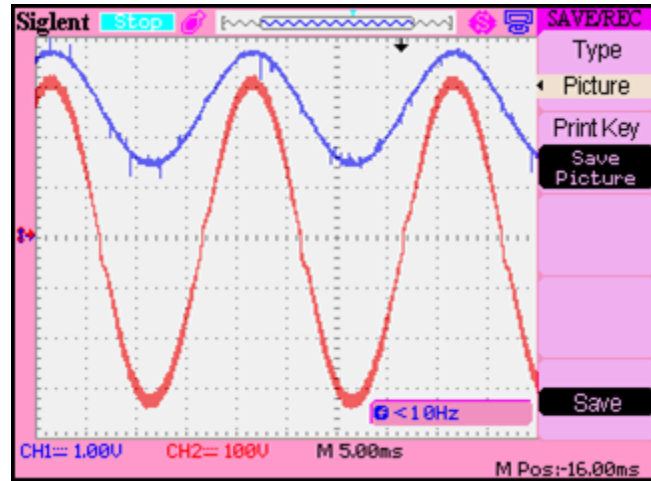
6.1 Şebeke Bağlantısız Çalışma

Mikro evirici şebekeden bağımsız çalıştığı zaman bir gerilim kaynağı olarak davranır. Dolayısıyla bu çalışma durumu için kontrol edilecek unsur çıkış gerilimidir. Çıkış geriliminin mikro denetleyici tarafından geri besleme sinyali olarak kullanılabilmesi için izoleli ve mikro denetleyicinin kullanabileceği şekilde uygun gerilim seviyelerine düşürülmesi gerekmektedir. Bu amaçla izolasyonlu fark yükseltici (differential isolation amplifier) kullanılmıştır. AMC1200 kodlu bu devre elemanı 4kV'luk izolasyon kapasitesine sahip olup minimum bant genişliği 60kHz'tir. 250mV genlikli bir giriş gerilimini 8 kat yükseltip entegrenin birincil (primer) tarafında 2 volta denk düşecek şekilde çıkış vermektedir. Ayrıca AMC1200 fark yükseltecinin kullanılmasında ki bir diğer amaç ise 0V'luk giriş gerilimini çıkışta 2.55V olarak vermesidir. Evirici çıkışından alınan gerilim AA sinyali olduğu için; AMC1200 tarafından algılanan ve öncelikle bir gerilim bölücü ile 250mV'a düşürülmüş 220V_{rms}'lik evirici çıkış gerilimi, entegrenin çıkışında; 2.55V merkezli

olmak üzere 1.55V ile 3.55V arasında bir gerilime çevrilir, bu gerilim değerleri ise direkt olarak mikro denetleyicinin kullanabileceği gerilim seviyelerinde olup her hangi ek bir işleme tabi tutulmadan mikro denetleyiciye gönderilir. Şekil 6.2’de AMC1200 entegresinin şematiği görülmektedir. Belirtilmesi gereken bir diğer nokta ise; entegrenin ikincil yani yüksek gerilimin ölçüldüğü kısımda ki besleme gücünün 5V, 1W’lık küçük bir izoleli kaynakla sağlandığıdır. Birincil, yani örneklenip işlemciye giden sinyal tarafında ki güç beslemesi ise, aynı zamanda mikro denetleyiciyi besleyen kaynakla aynıdır. Şekil 6.3’de evirici çıkış gerilimi ve AMC1200 tarafından izoleli olarak örneklenmiş ve mikro denetleyicinin kullanabileceği seviyeye düşürülmüş sinyal görülmektedir.



Şekil 6.2 : Gerilim geri besleme devresi.



Şekil 6.3 : Evirici çıkış gerilimi(kırmızı) ve geri besleme sinyali(mavi).

Alınan geri besleme sinyalinin de bir referans sinyal ile karşılaştırılması gerekmektedir bu amaçla; önce ki bölümde belirtildiği üzere mikro denetleyici içerisine 182 değerden oluşan bir sinüs tablosu gömülmüştür. Referans sinyalimizi sinüs tablosu oluşturur iken geri besleme sinyalimizi ise AMC1200 tarafından

1.55V-3.55V gerilim aralığına çevrilen evirici çıkış gerilimi oluşturmaktadır. Sinüs tablosunda ki referans değeri ile o anda ki evirici çıkışından gelen geri besleme sinyali karşılaştırılıp bir hata sinyali üretilmekte ve ardından PI kontrol algoritması işletilmektedir.

Kontrol algoritmasında ki en önemli unsurlardan biri ise kontrolörün hızıdır. Kontrolör hızı ne kadar yüksek olursa kontrol işlemi de o derece de başarıya ulaşmaktadır. Çalışmada kullanılan mikro denetleyici dsPIC30F2020 120MHz'lik ana saat hızı ile çalıştırılmaktadır ve evirici çıkışından gelen geri besleme sinyalini 1µs gibi kısa bir sürede ADC biriminde işleyebilmektedir. Fakat kontrol algoritmasının hızı sadece ADC biriminin hızına bağlı olmayıp, dijitalle çevrilen geri besleme sinyalinin referansla karşılaştırılıp hata sinyali üretilmesi ve PI algoritmasında işletilip çıktı olarak yeni bir çalışma oranına (D) çevrilip MOSFET sürücülerine gönderilene kadar geçen süreyi kapsamaktadır. Bu çevrim yaklaşık olarak 15µs'lik bir zaman dilimine tekabül etmektedir. Fakat PI çevrimine girme süresi 18.33µs olarak ayarlanmıştır. Her 18.33µs'de bir ADC birimi geri besleme sinyalini almakta ve PI çevrimi gerçekleştirilmektedir. Daha önce belirtildiği üzere her PI çevrimi 15µs sürmekte ve arta kalan 3.33µs süre de ise işlemci başka işlemleri yürütmektedir.

50Hz (T=20ms) lik bir sinüs sinyali 182 değer ile örneklenip referans olarak mikro denetleyici içerisine gömülmüştür. PI kontrol algoritması işletilirken her bir referans değeri yaklaşık 110µs içerisinde yenisi ile değiştirilmektedir. Dolayısıyla 182 değerın mikro denetleyici hafızasından çekilmesi $\rightarrow (110\mu s) * 182 = 20ms$ sürmektedir. Evirici çıkışı bu referansı takip ettiği için çıkışta gördüğümüz sinyal periyodu 20ms olan bir sinüs sinyali olmaktadır. Başka bir ifadeyle evirici çıkışında 50Hz'lik bir sinüs sinyali elde edilir. Şayet referans sinyalleri sinüs tablosundan daha hızlı; örnek olarak her 91.6µs'de bir çekilseydi ($91.6\mu s * 182 = 16.66ms \gg 20ms$) evirici çıkışında 60Hz'lik bir sinüs sinyali elde edilmiş olunurdu. Mikro denetleyici hafızasından bir referans değeri çekildikten sonra 18.33µs'de bir PI çevrimi işletilmektedir, yeni referans değeri ise 110µs'de bir değişmektedir, dolayısıyla aynı referans değeri için $((110\mu s / 18.33\mu s) = 6)$ PI çevrimi 6 kez işletilmektedir. Her bir çevrimde hata sinyali azaltılmakta ve referansa daha çok yaklaşılmaktadır. Şayet PI çevrimi çok daha hızlı olsaydı; örnek olarak 10µs'de bir PI çevrimi işletilebilseydi, yeni referans hafızadan çekilmeden PI algoritması 11 kez işletilecekti dolayısıyla

çıkış sinyalinin referansı yakalaması daha çabuk ve daha az hata payıyla yapılabilecekti. Yapılan deneysel çalışmalarda mevcut kontrol hızının gayet iyi olduğu ve başarılı bir kontrol yaptığını göstermektedir.

Kontrolör olarak PI kontrolörü kullanılmıştır. PI tipinde bir kontrolcüde oransal (P) ve integral (I) olmak üzere iki tip kontrol parametresi bulunmaktadır. Oransal etkide kontrolcü çıkışına referans büyüklüğü ile ölçülen büyüklük arasında ki hata farkının belirli bir katsayı (K_p katsayısı) değeri çarpımı kadar etki edilmiş olunur. Dolayısıyla oransal etki o anda ki hata ile ilgilidir ve kontrolcü çıkışına verilen tepki o an ki hatanın bir fonksiyonudur. İntegral etkide ise kontrolcü çıkışında kontrol işleminin başladığı andan etkinin hesaplandığı ana kadar geçen tüm anlarda ki hatanın toplamına orantılı olarak etkisini gösterir. Böylelikle o anda ki hata değilde geçmişte yapılan hatalar da kontrolcü çıkışını etkilemektedir. (6.1)'de PI kontrolör kontrol sinyali görülmektedir.

$$u(t)=K_p e(t)+K_i \int e(\tau)d(\tau) \quad (6.1)$$

Kontrol edilen birimin referans büyüklüğüne ulaşması geciktikçe integral etkisi kendisini daha da fazla gösterir. PI kontrolcüde P ve I etkileri birbirlerini tamamlayıcı olarak çalışırlar oransal etki kontrol edilen birim referans büyüklüğüne yaklaştığında etkisi oldukça azalmaktadır integral etkisi ise bu noktadan sonra sürekli hal hatasını azaltmak için etkili olmaya devam eder, böylelikle kalıcı hata yavaş da olsa yok olur ve sistem tam olarak referans değerine oturur.

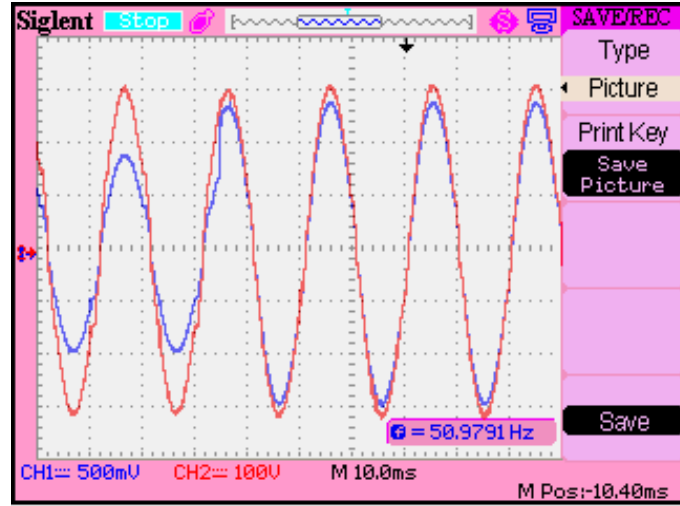
PI kontrolörün etki ettiği parametre SDGM sinyalinin çalışma oranıdır (D) başka bir deyişle modülasyon indeksi de denilebilir. PI kontrolör parametreleri ayarlanırken Çizelge 6.1 dikkate alınmıştır.

Çizelge 6.1: PI kontrol parametrelerinin etkileri.

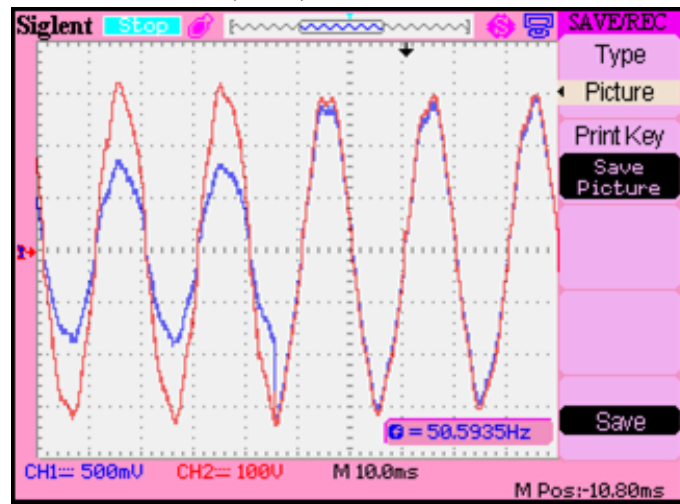
Parametre	Yükselme zamanı	Aşma Miktarı	Oturma zamanı	Sürekli hal hatası
K_p	Azalı	Artar	Az değişim	Azalı
K_i	Azalı	Artar	Artar	Kalkar

P ve I parametrelerinin sistemi ne yönde etkiledikleri irdelendikten sonra PI kontrolörün nasıl ayarlandığı irdelenebilir. Ziegler-Nichols metodu ile PI parametreleri ayarlandığı gibi deneme yöntemiyle de PI katsayıları hesaplanabilir. PI

kontrolör ayarında öncelikle K_p ve K_I katsayıları sıfıra eşitlenir. Daha sonra K_p parametresi 0 dan sistemin osilasyona başladığı anda ki kritik değere kadar artırılır. $K_p = K_{kritik}$ anında ki K_{kritik} değeri ile osilasyonların periyodu P_{kritik} kaydedilir. Bu değerler elde edildikten sonra $K_p = 0.455 * K_{kritik}$ ve $K_I = 0.833 * P_{kritik}$ değerlerini alırlar ve böylelikle PI kontrolcü ayarlanmış olur. Yapılan deneysel çalışmalarda PI kontrolör katsayıları sırasıyla $K_p = 5$ ve $K_I = 0.1$ olarak tespit edilip kontrolör tasarlanmıştır. Kontrolörün etkilerini incelemek üzere evirici %50 nominal yükte çalışırken, %80 nominal yüke denk gelecek şekilde çıkışa yeni bir yük bağlanmıştır. Bu esnada alınan çıkış akım (mavi fontlu grafik , 1A/Vdiv) ve gerilim grafiği Şekil 6.4 'te ki gibidir.



Şekil 6.4 : Kontrolörün yük değişimine karşılık, çıkış gerilimi(kırmızı) ve akımı(mavi) üzerinde ki etkisi.



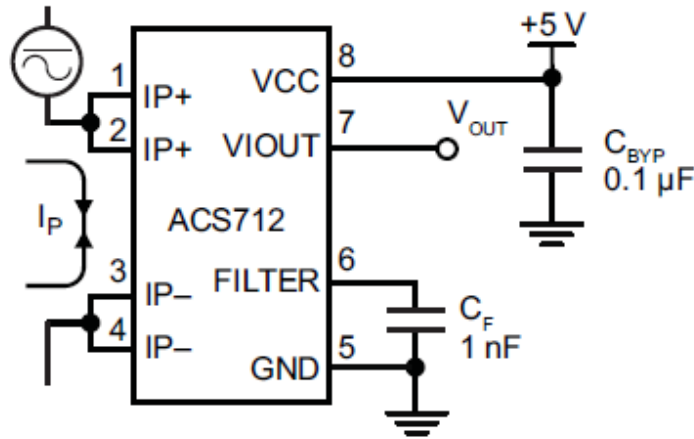
Şekil 6.5 : Kontrolörsüz durumda meydana gelen yük değişiminin çıkış gerilimi(kırmızı) ve akımı(mavi) üzerine etkisi.

Görüldüğü üzere nominal yük arttırıldığı an gerilimde bir periyot boyunca gerilim çökmesi gözlemlenmekte olup daha sonra tekrar referans değerine ulaşmaktadır.

Aynı işlem kontrolör yazılımı devre dışı bırakılıp sadece sinüs referans tablosunu izleyen bir yazılım ile tekrar gerçekleştirilmiştir. Kontrolörsüz olarak gerçekleştirilen bu deneyde hem ciddi gerilim çökmeleri gözlenmekte hem de sinüs sinyalinde ciddi bozulmalar meydana gelmektedir.

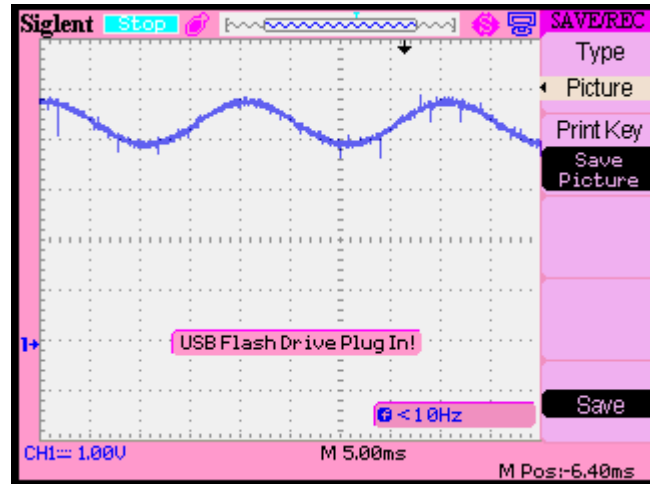
6.2 Şebeke Bağlantılı Çalışma Ve Maksimum Güç Noktası Takibi (MPPT)

Mikro eviricinin şebeke bağlantılı çalışma durumu daha farklı olup, evirici; şebekenin düşük empedansından dolayı akım kaynağı gibi davranır. Bu duruma bağlı olarak kontrol edilen parametre çıkış gerilimi olmaktan çıkıp, çıkış akımına dönüşür. Bu durumda geri besleme olarak kullanılan sinyal evirici çıkış akımıdır. Bu akımın izoleli olarak mikro denetleyici tarafından okunabilmesi için ACS712 entegresi kullanılmıştır entegrenin 5-20 ve 30 amperlik 3 modeli bulunmaktadır. Bu çalışmada 5A'lık model kullanılmıştır çünkü nominal güçte çıkış akımının maksimum değeri 1.6-1.7A mertebelerindedir. Ve her 1A lik akım; sensör çıkışında yaklaşık 0.185V luk gerilim üretmektedir (185mV/1A). Hiç akım akmadığında ise sensör çıkışı 2.5V'luk bir gerilim üretmektedir, sensörden akan akımın yönüne göre 2.5V merkezli olacak şekilde sensör çıkışında bir gerilim üretilir. Tepe noktası 2A olan sinüzoidal bir akım sensör çıkışında ($185\text{mV} \times 2 = \pm 370\text{mV}$) 2.13V ile 2.87V arasında olacak şekilde bir sinüzoidal sinyale çevrilir. Şekil6.6'te ACS 712 akım sensörünün şematiği verilmiştir.



Şekil 6.6: ACS 712 Şematiği.

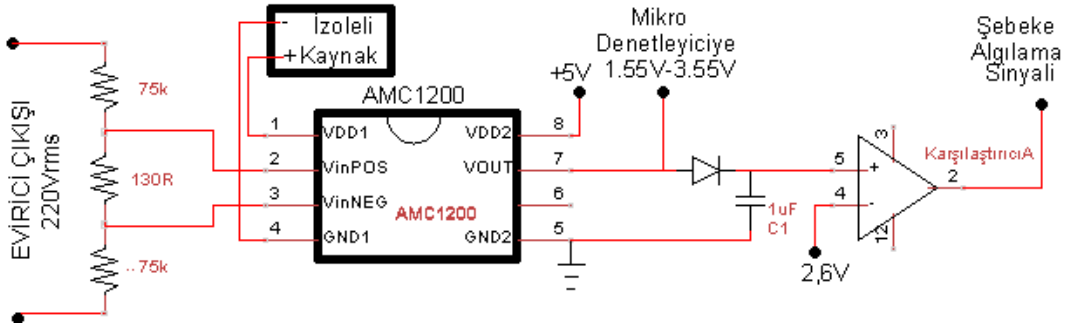
Yapılan deneysel çalışmalarda sensörün sağlıklı çalışmasına rağmen çözünürlüğünün çok düşük olması (185mV/1A) ve devrede ki gürültüler, sağlıklı bir kontrole izin vermemektedir. Filtreleme amacıyla Şekil6.6'deki C_F filtre kapasitörü gürültüleri bastırmak amacıyla büyütüldüğünde gerçek akım şekliyle sensör çıkışında üretilen sinyal arasında faz kaymaları olduğu gözlemlenmiştir. Faz kaymasını engellemek ve düşük olan sensör hassasiyetini arttırmak amacıyla; opamp devresiyle sensör çıkışı 1.7 kat yükseltip daha sonra filtrelenmiştir. Şekil 6.7'da nominal yük için örneklenen akım şekli görülmektedir.



Şekil 6.7: Örneklenmiş Çıkış Akımı.

Geri besleme sinyali olarak elde edilen akım yaklaşık 4.25V merkezli olacak şekilde nominal yük için 4.75V ile 3.75V arasında değerler almaktadır. Bu arada ölçüm hassasiyeti de artırılıp 185mV/1A den 0.314mV/1A seviyesine çıkarılmıştır.

Şebeke bağlantılı çalışma şekli için; referans sinyali sinüs tablosu yerine gerçek zamanlı şebeke gerilimidir ayrıca kontrol edilmeye çalışılan sinyal evirici çıkış gerilimi değil evirici çıkış akımıdır dolayısıyla şebeke bağlantılı durum için işletilen kontrol algoritması da farklı şekilde işlemektedir. Bu durumda mikro denetleyicinin, eviricinin şebekeye bağlı olup olmadığını algılaması ve ona göre kontrol yapması gerekmektedir. Bu amaçla Şekil6.8'de ki gibi bir devre tasarlanmıştır.

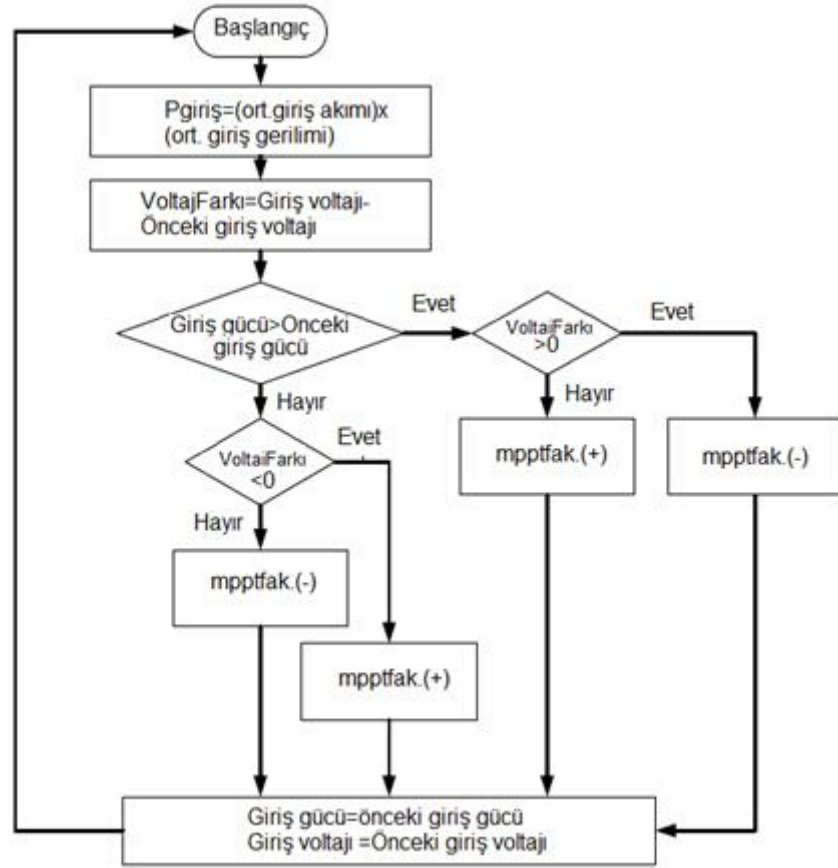


Şekil 6.8: Şebeke Sinyalini Algılama ve Örnekleme Devresi.

Daha öncede belirtildiği üzere evirici çıkış gerilimini ölçen devre elemanı AMC1200'un 220Vrms gerilimi 2.55V merkezli olmak üzere 1.55V ile 3.55V arasında bir gerilim aralığında örneklediğini belirtmiştik. Bu sinyal mikro denetleyiciye evirici çıkış gerilim bilgisini (şebekeye bağlı ise şebeke gerilimini) iletmektedir. Aynı çıkış bir diyot üzerinden bir kapasitör de depolanmaktadır. Şayet evirici şebekeye bağlı değilse (çıkış gerilimi 0V) başka bir ifadeyle evirici “stand alone” modda çalışacak ise AMC1200 çıkışı 2.55V üretecektir. Aynı gerilim Şekil6.8’da ki C1 kapasitörü üzerinde depolanacak ve karşılaştırıcı (referans2.6V) çıkışı sıfır olacaktır. Eğer evirici şebekeye bağlanır ise AMC1200 entegresi 1.55V-3.55V arasında bir gerilim üretecektir, bu gerilim diyot üzerinden geçirilip kapasitör de depolanmaktadır. Kapasitörde depolanan gerilim karşılaştırıcı referans gerilimi olan 2.6V ‘un üzerine çıkmaktadır bu durumda karşılaştırıcı çıkışı 5V olmakta (lojik 1) ve mikro denetleyici eviricinin şebekeye bağlı olduğunu algılamaktadır. Dolayısıyla kontrol algoritmasını bu bilgiye göre yürütmektedir.

Şebekeye aktarılabilecek akım ve güç miktarı fotovoltaik panel gücüyle sınırlıdır. Bölüm 1’de de bahsedildiği üzere fotovoltaik panelden akım çekildikçe panel gerilimi düşmektedir. Dolayısıyla belirli bir noktadan sonra panelden aşırı derece akım çekilirse en basit ifadeyle (akım)x(gerilim) olan güç ifadesi de düşecektir, bu yüzden çekilen akımın panelden elde edilen gücü maksimize edecek şekilde ayarlanması gerekir. Burada MPPT algoritması devreye girmektedir.

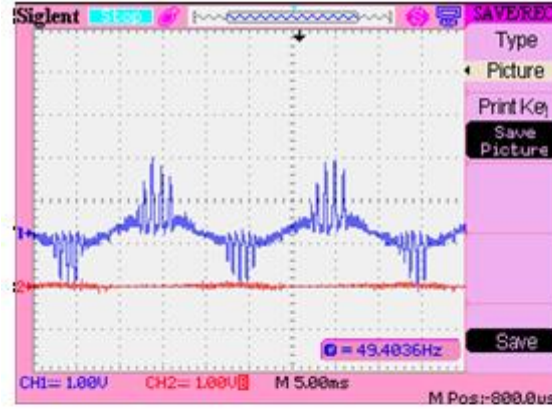
Bu çalışmada kullanılan MPPT algoritması boz ve gözle (perturb & observe) [22] şeklindedir. Algoritmaya ait diyagram Şekil 6.9’te verilmiştir.



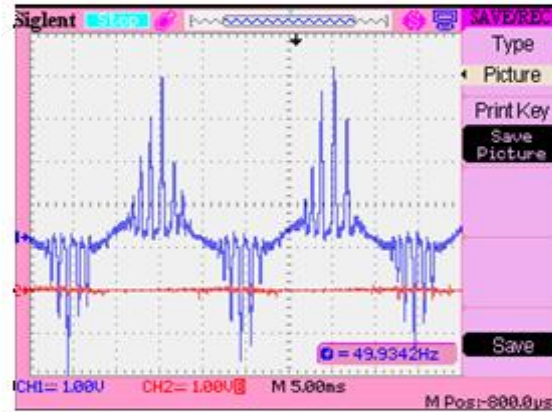
Şekil 6.9 : MPPT algoritması.

Bu algoritmaya göre giriş gücü belirli bir zaman periyodunca hesaplanır ve mikro denetleyici hafızasına kaydedilir. Daha sonra mpptfak.(mppt faktörü) olarak adlandırılan ve aslında izlenen gerilim şebekesinin kazanç faktörü (gain) olan “mpptfak” arttırılıp azaltılır, dolayısıyla kontrolörün akım referansı olarak kullandığı bu gerilim genliği değiştirilmiş olunur. Değiştirilen referans genliği ise şebekeye aktarılan akımı değiştirmektedir (arttırıp-azaltmaktadır). Bahsi geçen kazanç faktörü bir periyot önce hesaplanan güce göre değiştirilir. Şayet kazanç faktörünün arttırılması güneş panelinden çekilen gücü arttırıyor ise; kazanç faktörü arttırılmaya devam edilir. Aksi durumda bu faktör azaltılır. Burada ki bir diğer önemli husus ise güneş panelinden çekilen gücün artması ile beraber panel geriliminin düşmesidir, eğer bu gerilim düşümü belirli bir eşiğin altına düşer ise evirici çıkışında ki gerilim şebeke gerilimine ulaşamaz. Bu durumdan kaçınmak için yazılımsal olarak giriş gerilim seviyesi sürekli olarak kontrol edilmektedir, şayet evirici giriş gerilimi 25V’un altına düşer ise evirici çalışmayı durdurmaktadır. Benzer bir önlem ise çıkış akımı için aşırı akım koruması olarak yapılmıştır.

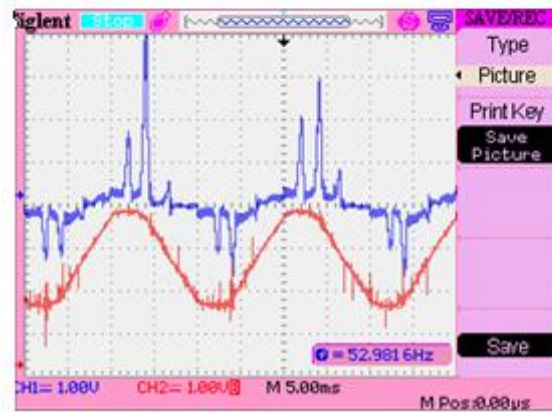
Şebeke ile yapılan deneysel çalışmalarda şebeke gerilimi referans alınarak şebekeye akım aktarılmıştır, bununla beraber istenilen temizlikte bir güç aktarımı yapılamamıştır. Aktarılan akım sinüs sinyalinin tepe değerlerinde Şekil 6.10'da görüldüğü üzere ciddi harmonikler barındırmaktadır.



(a)



(b)



(c)

Şekil 6.10 : (a-b) Şebekeye aktarılan akım, (c) Şebekeye aktarılan akım ve örneklenmiş şebeke gerilimi(kırmızı font, sensör çıkışı).

Şekil 6.10(a) grafiğinin elde edildiği çalışma durumunda ki giriş gücü 120W, Şekil 6.10(b) ölçümü alındığında ise mikro evirici giriş gücü 150W olarak ölçülmüştür.

Şekil 6.10(c) grafiğinde ki kırmızı fontlu grafik örneklenmiş şebeke gerilimi olup 2.5V DA bileşenli olarak 220Vrms değeri için 3.55V ile 1.55V arasında salınmaktadır. Aşırı derecede harmonikli ve hatta bozuk çıkan akım dalga şekillerinin muhtemel sebepleri olarak; kontrolörün yavaş kalması olasılığı, kontrolör katsayılarının düzgün optimize edilememesi ve sensör bilgilerinin gürültülü gelmesi olarak sıralanabilir. Yaygın olarak şebeke senkronizasyonlu eviricilerde şebeke fazına kilitlenilir ve referans olarak ise bir sinüs tablosu kullanılır. Bu çalışmada kullanılan kontrol yöntemi ise tablo yerine gerçek zamanlı olarak gerilim sensöründen alınan şebeke geriliminin izlenmesi şeklindedir. Dolayısıyla sensör algılamasının yapıldığı nokta ile anahtarlama frekansında harmonikler barındıran evirici çıkışı aynı noktadır. Şekil 6.10(c)'de örneklenen şebeke gerilimi gözlemlenebilir (kırmızı fontlu grafik). Her ne kadar çok gürültülü bir sinyal olarak görünmese de şebeke empedansının çok dinamik olması, kontrolör tasarımını zorlaştırmaktadır, bu durum referans sinyalinin temiz olmasını önemli kılmaktadır.

7. SONUÇ VE ÖNERİLER

Bu çalışmada hibrit bir mikro evirici tasarımı ve gerçekleştirilmesi yapılmıştır. Tasarım ve gerçekleştirme süreçleri adım adım anlatılmış olup bu süreçler grafikler ve çizelgelerle desteklenmiştir. Teorik hesaplamalar ve deneysel çalışmalar uyumluluk göstermektedir. Çalışma esnasında ki detaylar ve karşılaşılan ve karşılaşılmaması muhtemel problemler ortaya konmuştur.

Bununla beraber çalışma geliştirilmeye müsait olup öneri özelliği taşıyabilecek bazı teorik hususlara değinilecek olunursa, bunlar iki ana başlık altında toplanabilir; güvenlik ve verim.

Güvenlik açısından çalışma incelenirse; tasarım ve gerçekleştirme aşamasının her adımında galvanik izolasyon korunmuştur. Öneri mahiyeti taşıyan ve tüm mikro eviricilerde standart olmamakla beraber bu çalışmada da bulunmayan “islanding” adalanma özelliği çalışmaya eklenebilecek bir diğer faktördür. Bilindiği üzere aynı şebekeye bağlı bulunan eviriciler şebeke gerilimi kesilse dahi evirici çalışma algoritmasına bağlı olarak şebekeye akım basmaya devam edebilirler üstelik başka eviricilere de referans olabilirler, bu durumda bakım onarım veya herhangi bir güvenlik unsurundan dolayı kesilen şebeke gerilimi kullanıcıların haberi olmadan halen enerji barındırabilir, böyle bir durum büyük güvenlik zafiyetlerine yol açabilir.

Verim açısından çalışma incelenecek olursa başarısız denemezse de açık bir şekilde geliştirilmeye müsaittir. Devre üzerinde transformatör ve MOSFET’ler üzerinde güvenlik sınırlarını aşmasa da ısınmalar oluşmaktadır. MOSFET’ler için yumuşak anahtarlama yöntemleri uygulanabilir bununla beraber yüksek akım taşıyan DA-DA çevirici primer tarafı için ciddi kayıp faktörü olan ve ısıdıkça belirli bir katsayı oranında artan MOSFET iç dirençlerini azaltmak için paralel bağlanmış MOSFET’ler kullanılabilir. Ayrıca verim üzerinde ciddi bir etki oluşturmaya da H köprüsü MOSFET’lerini sürmek üzere izoleli 1W’lık hazır bir DA-DA kaynağı kullanılmıştır, devre topolojisi gereği (itme-çekme) içinde hali hazırda transformatör

barındırmaktadır, transformatöre sarılacak ek bir sargı ile sekonder tarafında ki izoleli kaynak ihtiyacı ortadan kaldırılabilir.

Çalışmada geliştirilmeye açık bir diğer kısım ise LCL çıkış filtresidir. Evirici düşük güçlerde çalışırken sinüzoidal çıkış sinyali çok fazla olmamakla beraber bozulmalara uğramaktadır, bu durum LCL filtre kaynaklı olup indüktörlerde ki akım dalgalanmalarından kaynaklanmaktadır, daha büyük bir sönümleme katsayısı ile tasarım yeniden yapılabilir. Bu durum da daha büyük indüktörler kullanılmak zorunda kalınacaktır yada anahtarlama frekansı arttırılabilir bu durumda da köprüde ki anahtarlama kayıpları artacaktır. Çalışmanın bu kısmı bir optimizasyon aşaması barındırmaktadır.

Son olarak; evirici kısmında ki köprü; unipolar DGM ile anahtarlansmaktadır, çalışma içeriğinde bahsedilmemekle beraber yapılan deneysel çalışmalar esnasında bipolar DGM yöntemi de denenmiş olup gerilim dalga şekli olarak (sinüzoidal) unipolar DGM daha iyi bir performans sağlarken, akım dalga şekli olarak bipolar DGM tekniğinin daha iyi bir performans gösterdiği gözlemlenmiştir. Mikro denetleyici de yapılacak olan bir yazılım değişikliği ile her iki tetikleme tekniği de aynı evirici içerisinde hibrit olarak kullanılabilir. Zira eviricinin beslediği yük çeşidine göre akım ve gerilim harmonikleri farklı önemler taşımaktadır.

KAYNAKLAR

- [1] **IEA International Energy Agency** (2014). PVPS report. Snapshot of global PV 1992-2013. Preliminary trends information from the IEA PVPS programme. Report International Energy Agency Photovoltaic Power Systems Programme T1-24. Alındığı tarih: 13.12.2014, adres: <http://www.iea-pvps.org/index.php?id=92>
- [2] **Dumais, A. ve Kalyanaraman, S.** (2012). Grid-connected solar microinverter reference design. *Microchip Technology Inc.* Alındığı tarih: 13.12.2014, adres: <http://ww1.microchip.com/downloads/en/AppNotes/01338D.pdf>
- [3] **Kjær, S. B.** (2005). *Design and control of an inverter for photovoltaic applications*, (doktora tezi), Aalborg University, Denmark. Alındığı tarih: 13.12.2014, adres: http://vbn.aau.dk/files/36989298/soeren_baekhoej_kjaer.pdf
- [4] **Ertasgin, G., Whaley, D. M., Ertugrul, N., ve Soong, W. L.** (2006). A current-source grid-connected converter topology for photovoltaic systems. *Proceedings of the 2006 Australasian Universities Power Engineering Conference (AUPEC'06)*, Melbourne, Australia, 10-13 December, Alındığı tarih: 13.12.2014, adres: <http://digital.library.adelaide.edu.au/dspace/handle/2440/35236>
- [5] **Johns, M., Le, H. ve Seeman, M.** (2009). Grid-connected solar electronics. *EE-290N-3 – Contemporary Energy Issues*. Alındığı tarih: 13.12.2014, adres: http://www.eecs.berkeley.edu/~mervin/courses/290N_2009_sp/EE290N_Report_Mervin_Phuc_Mike.pdf
- [6] **Alex D. ve Sabarish K.** (2012). Grid-Connected Solar Microinverter Reference Design Alındığı tarih: 13.12.2014, adres: <http://ww1.microchip.com/downloads/en/AppNotes/01338D.pdf>
- [7] **Lai, J. S.** (2009). High-efficiency power conversion for renewable energy and distribution generation. *Power Electronics and Drive Systems (PEDS)*. Alındığı tarih: 13.12.2014, adres: <http://www.peds09.ntust.edu.tw/files/Jason%20Lai.pdf>
- [8] **Mack, R. A.** (2005). Demystifying switching power supplies. *Demystifying Technology Series*. United States of America.
- [9] **Kazimierczuk, M. K.** (2008). Pulse-width modulated DC–DC power converters. *A John Wiley and Sons, Ltd, Publication*. United Kingdom.
- [10] **Url-2** <<http://www.tauscher.com/html/hfcomponents5.html>>, alındığı tarih: 13.12.2014.
- [11] **Url-3**<http://www.lodestonepacific.com/distrib/pdfs/Magnetics/Design_Application_Notes.pdf>, alındığı tarih: 13.12.2014

- [12] **Url-4**<<http://www.ridleyengineering.com/transformer-measurement?Showall=start=2>>, alındığı tarih: 13.12.2014.
- [13] **Url-5**<<http://www.ridleyengineering.com/traer-measurements.html?showall=1&limitstart=>>>, alındığı tarih: 13.12.2014.
- [14] **Mclyman, C. W. T.** (2004). Transformer and inductor design handbook. Chapter 17: Winding Capacitance and Leakage Inductance. *Marcel Dekker, Inc.* United States of America. Alındığı tarih: 13.12.2014, adres: http://coefs.uncc.edu/mnoras/files/2013/03/Transformer-and-Inductor-Design-Handbook_Chapter_17.pdf
- [15] **Url-6** <http://en.wikipedia.org/wiki/Electrical_resistivity_and_conductivity>, alındığı tarih: 13.12.2014.
- [16] **Url-7** <http://en.wikipedia.org/wiki/Relative_permittivity>, alındığı tarih: 13.12.2014.
- [17] DC to AC converters, lesson 37 sine PWM and its realization. Version 2 EE Indian Institute of Technology Kharagpur Alındığı tarih: 15.12.2014, adres: [http://nptel.ac.in/courses/108105066/PDF/L-37\(DP\)\(PE\)%20\(\(EE\)NPTEL\).pdf](http://nptel.ac.in/courses/108105066/PDF/L-37(DP)(PE)%20((EE)NPTEL).pdf)
- [18] **Cha, H. ve Vu, T. K.** (2010). Comparative analysis of low-pass output filter for single-phase grid connected photovoltaic inverter. *IEEE*, 1659-1665.
- [19] **Karshenas, H. R. ve Saghafi, H.** (2006). Basic criteria in designing LCL filters for grid connected converters. *IEEE International Symposium on Industrial Electronics*, 1996-2000.
- [20] **Liserre, M., Blaabjerg, F. ve Hansen. S.** (2001). Design and control of an LCL-filter based three-phase active rectifier. *IEEE*, 299-307.
- [21] **Reznik, A., Simões, M. G., Al-Durra, A. ve Mueen, S. M.** (2014). LCL filter design and performance analysis for grid-interconnected systems. *IEEE Transactions on Industry Applications*, 50(2), 1225-1232.
- [22] **Femia, N., Petrone, G., Spagnuolo, G., ve Vitelli, M.** (2005). Optimization of perturb and observe maximum power point tracking method. *IEEE Transactions on Power Electronics*, 20(4), 963-973.

EKLER

EK A : Düzenek Resimleri

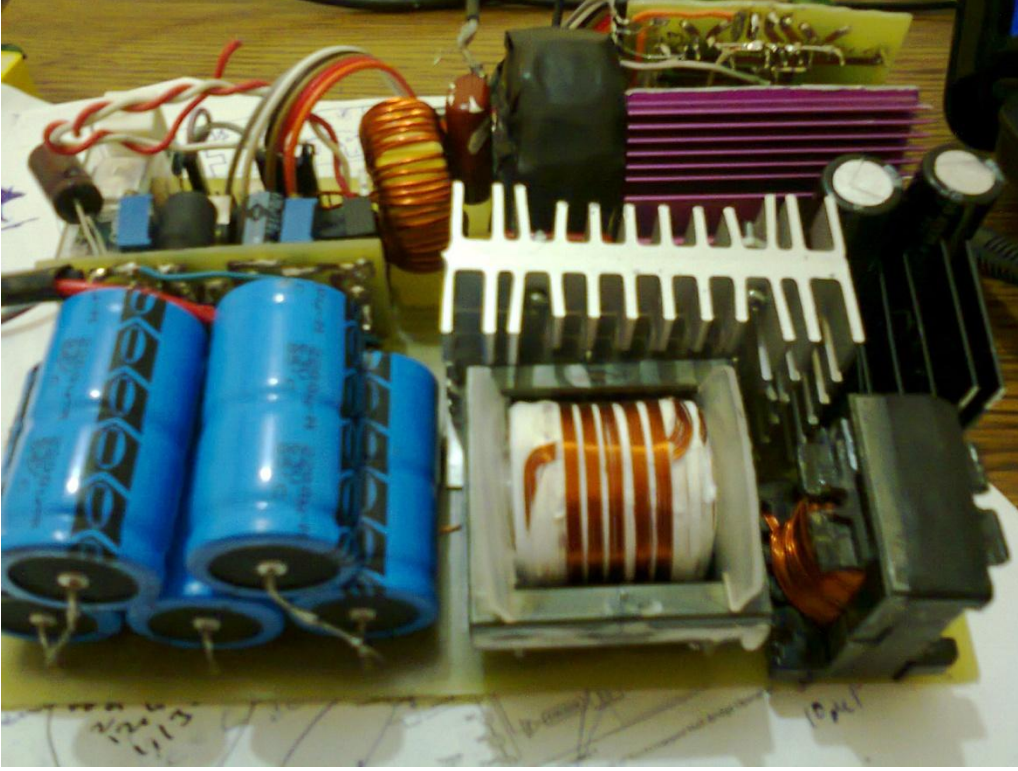
EK B : Baskı Devreler

EK C : Kullanılan Elemanlar

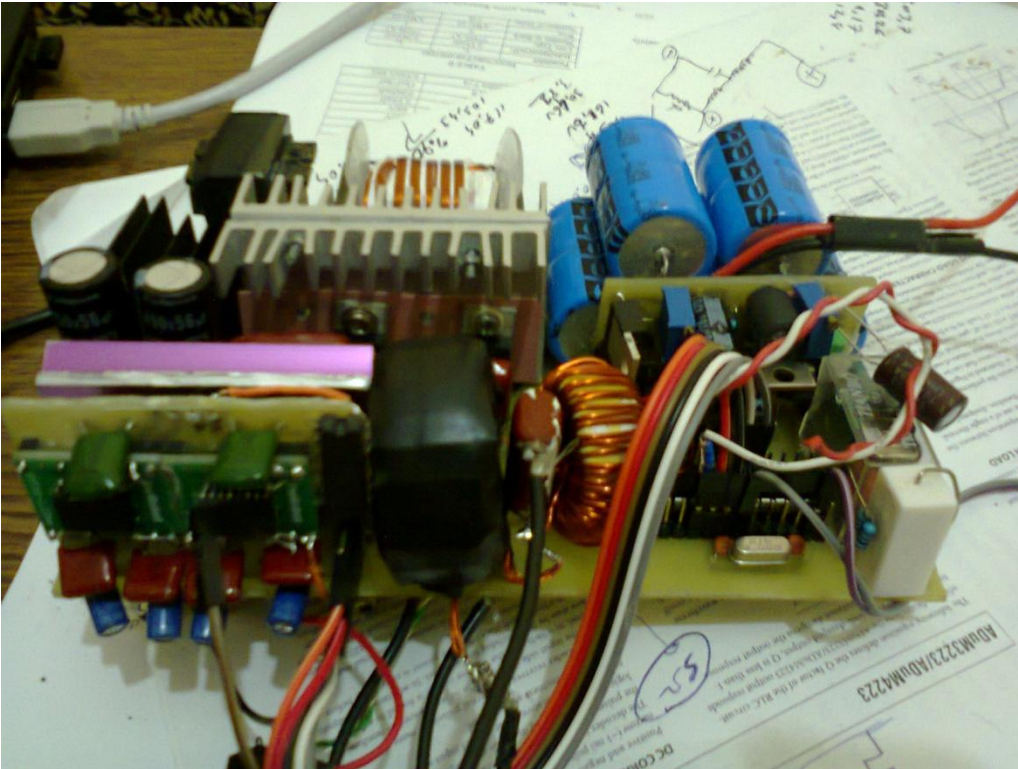
EK D : Kullanılan Malzemelerin Bilgi Sayfaları

EK E : Mikrodenetleyici Programı

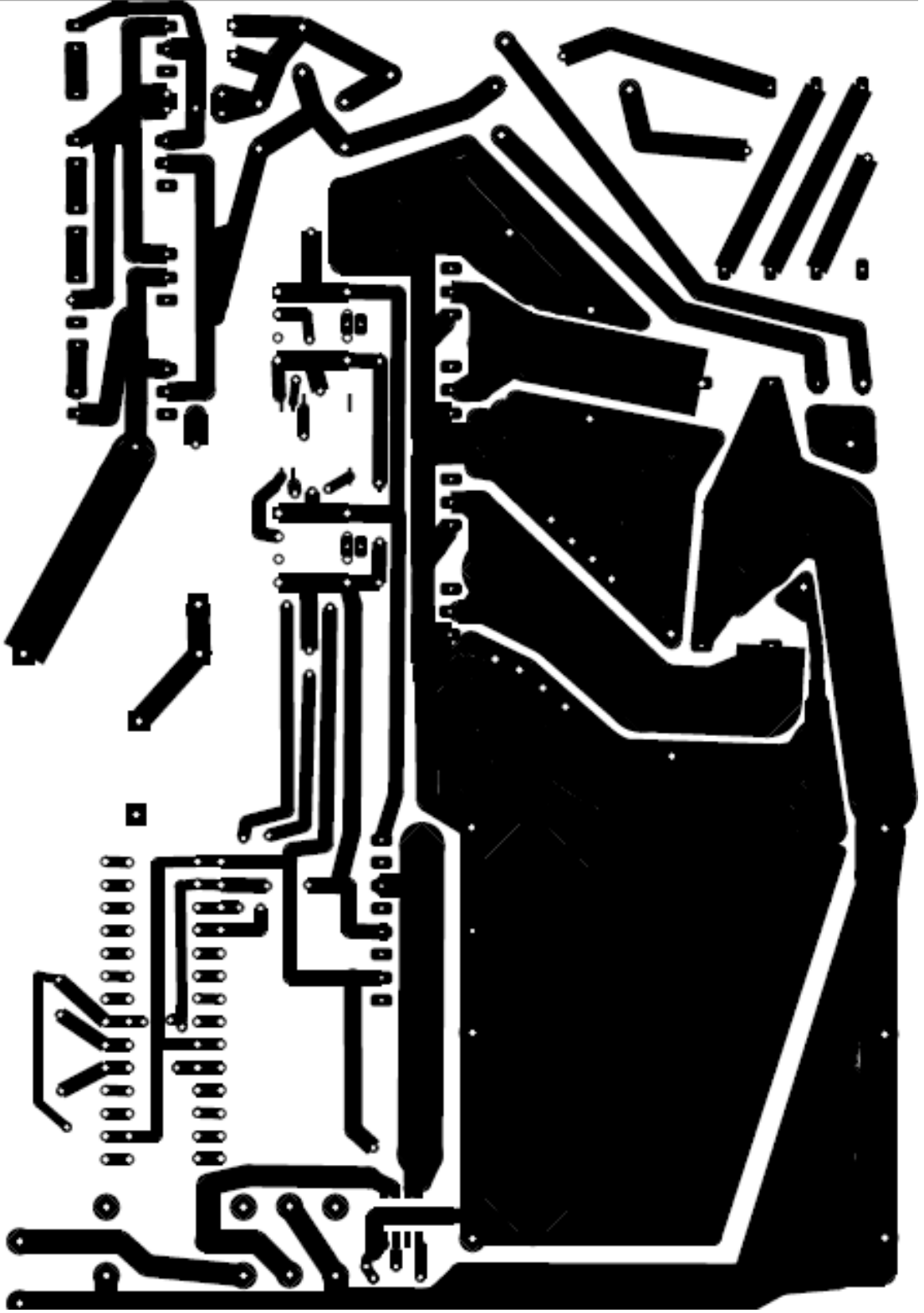
EK A : Düzenek Resimleri



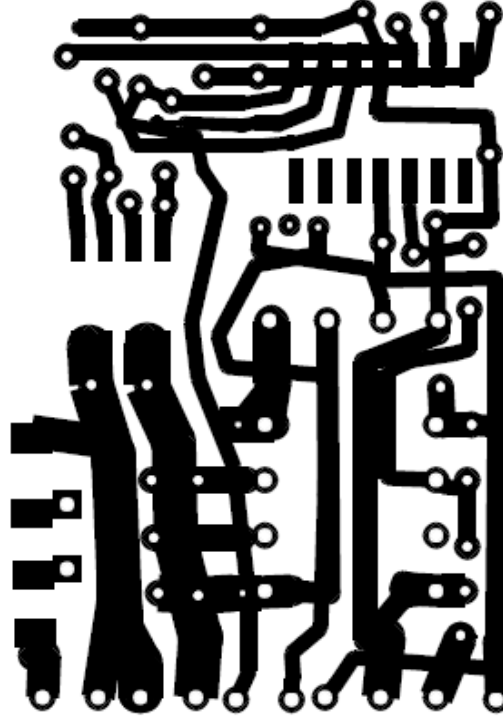
Şekil A.1 : Düzenek üstten görünüş



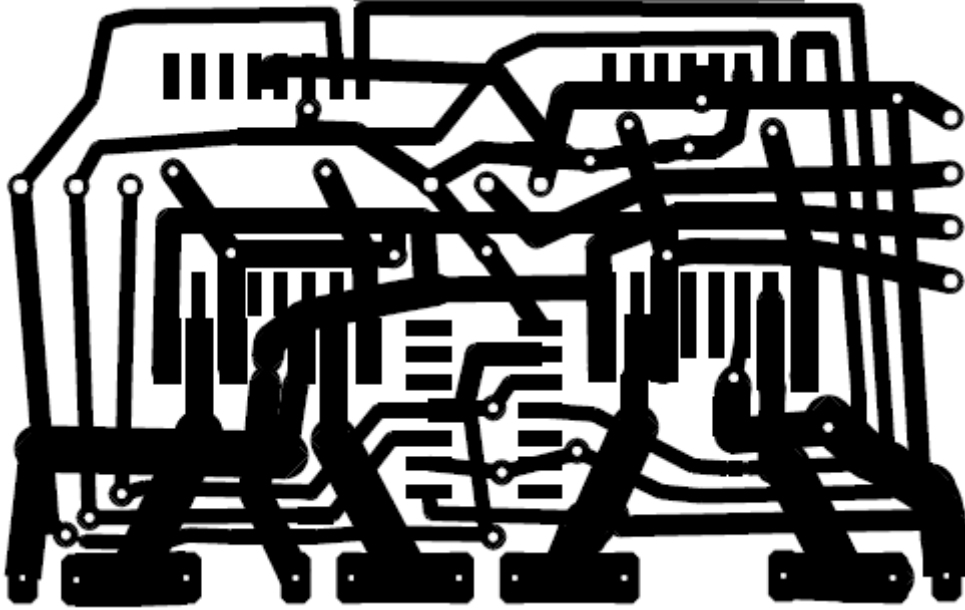
Şekil A.2 : Düzenek yandan görünüş



Şekil B.1 : PCB baskı devresi (Ana Kart)



Şekil B.2: Çıkış Gerilim ve Akım Sensörleri Devresi



Şekil B.3: H-Köprüsü Sürücü Devresi

EK C : Kullanılan Ekipmanlar

Çizelge C.1 : Kullanılan ekipmanların listesi

Akım Probu :	I prober-520 Positional Current Probe (DC-5Mhz)
Osiloskop :	Siglent SDS 1302CE (300Mhz)
LCR metre :	Agilent 4230A (20Hz-1MHz)
Güç Kaynağı:	TT Technic MCH 305-D
Multimetre :	Peaktech 2010DMM



dsPIC30F1010/202X

28/44-Pin dsPIC30F1010/202X Enhanced Flash SMPS 16-Bit Digital Signal Controller

Note: This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the "dsPIC30F Family Reference Manual" (DS70046). For more information on the device instruction set and programming, refer to the "dsPIC30F/33F Programmer's Reference Manual" (DS70157).

High-Performance Modified RISC CPU:

- Modified Harvard architecture
- C compiler optimized instruction set architecture
- 83 base instructions with flexible addressing modes
- 24-bit wide instructions, 16-bit wide data path
- 12 Kbytes on-chip Flash program space
- 512 bytes on-chip data RAM
- 16 x 16-bit working register array
- Up to 30 MIPS operation:
 - Dual Internal RC
 - 9.7 and 14.55 MHz ($\pm 1\%$) Industrial Temp
 - 6.4 and 9.7 MHz ($\pm 1\%$) Extended Temp
 - 32X PLL with 480 MHz VCO
 - PLL inputs $\pm 3\%$
 - External EC clock 6.0 to 14.55 MHz
 - HS Crystal mode 6.0 to 14.55 MHz
- 32 interrupt sources
- Three external interrupt sources
- 8 user-selectable priority levels for each interrupt
- 4 processor exceptions and software traps

DSP Engine Features:

- Modulo and Bit-Reversed modes
- Two 40-bit wide accumulators with optional saturation logic
- 17-bit x 17-bit single-cycle hardware fractional/integer multiplier
- Single-cycle Multiply-Accumulate (MAC) operation
- 40-stage Barrel Shifter
- Dual data fetch

Peripheral Features:

- High-current sink/source I/O pins: 25 mA/25 mA
- Three 16-bit timers/counters; optionally pair up 16-bit timers into 32-bit timer modules
- One 16-bit Capture input functions
- Two 16-bit Compare/PWM output functions
 - Dual Compare mode available
- 3-wire SPI modules (supports 4 Frame modes)
- I²C™ module supports Multi-Master/Slave mode and 7-bit/10-bit addressing
- UART Module:
 - Supports RS-232, RS-485 and LIN 1.2
 - Supports IrDA® with on-chip hardware endec
 - Auto wake-up on Start bit
 - Auto-Baud Detect
 - 4-level FIFO buffer

Power Supply PWM Module Features:

- Four PWM generators with 8 outputs
- Each PWM generator has independent time base and duty cycle
- Duty cycle resolution of 1.1 ns at 30 MIPS
- Individual dead time for each PWM generator:
 - Dead-time resolution 4.2 ns at 30 MIPS
 - Dead time for rising and falling edges
- Phase-shift resolution of 4.2 ns @ 30 MIPS
- Frequency resolution of 8.4 ns @ 30 MIPS
- PWM modes supported:
 - Complementary
 - Push-Pull
 - Multi-Phase
 - Variable Phase
 - Current Reset
 - Current-Limit
- Independent Current-Limit and Fault Inputs
- Output Override Control
- Special Event Trigger
- PWM generated ADC Trigger

dsPIC30F1010/202X

Analog Features:

ADC

- 10-bit resolution
- 2000 Ksps conversion rate
- Up to 12 input channels
- "Conversion pairing" allows simultaneous conversion of two inputs (i.e., current and voltage) with a single trigger
- PWM control loop:
 - Up to six conversion pairs available
 - Each conversion pair has up to four PWM and seven other selectable trigger sources
- Interrupt hardware supports up to 1M interrupts per second

COMPARATOR

- Four Analog Comparators:
 - 20 ns response time
 - 10-bit DAC reference generator
 - Programmable output polarity
 - Selectable input source
 - ADC sample and convert capable
- PWM module interface
 - PWM Duty Cycle Control
 - PWM Period Control
 - PWM Fault Detect
- Special Event Trigger
- PWM-generated ADC Trigger

Special Microcontroller Features:

- Enhanced Flash program memory:
 - 10,000 erase/write cycle (min.) for industrial temperature range, 100k (typical)
- Self-reprogrammable under software control
- Power-on Reset (POR), Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Flexible Watchdog Timer (WDT) with on-chip low power RC oscillator for reliable operation
- Fail-Safe clock monitor operation
- Detects clock failure and switches to on-chip low power RC oscillator
- Programmable code protection
- In-Circuit Serial Programming™ (ICSP™)
- Selectable Power Management modes
 - Sleep, Idle and Alternate Clock modes

CMOS Technology:

- Low-power, high-speed Flash technology
- 3.3V and 5.0V operation ($\pm 10\%$)
- Industrial and Extended temperature ranges
- Low power consumption

dsPIC30F SWITCH MODE POWER SUPPLY FAMILY

Product	Pins	Packaging	Program Memory (Bytes)	Data SRAM (Bytes)	Timers	Capture	Compare	UART	SPI	I ² C™	PWM	ADCs	S & H	A/D Inputs	Analog Comparators	GPIO
dsPIC30F1010	28	SDIP	6K	256	2	0	1	1	1	1	2x2	1	3	6 ch	2	21
dsPIC30F1010	28	SOIC	6K	256	2	0	1	1	1	1	2x2	1	3	6 ch	2	21
dsPIC30F1010	28	QFN-S	6K	256	2	0	1	1	1	1	2x2	1	3	6 ch	2	21
dsPIC30F2020	28	SDIP	12K	512	3	1	2	1	1	1	4x2	1	5	8 ch	4	21
dsPIC30F2020	28	SOIC	12K	512	3	1	2	1	1	1	4x2	1	5	8 ch	4	21
dsPIC30F2020	28	QFN-S	12K	512	3	1	2	1	1	1	4x2	1	5	8 ch	4	21
dsPIC30F2023	44	QFN	12K	512	3	1	2	1	1	1	4x2	1	5	12 ch	4	35
dsPIC30F2023	44	TQFP	12K	512	3	1	2	1	1	1	4x2	1	5	12 ch	4	35

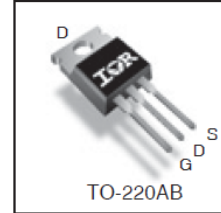
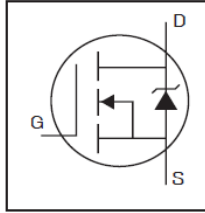
IRFB4227PbF

Features

- Advanced Process Technology
- Key Parameters Optimized for PDP Sustain, Energy Recovery and Pass Switch Applications
- Low E_{PULSE} Rating to Reduce Power Dissipation in PDP Sustain, Energy Recovery and Pass Switch Applications
- Low Q_G for Fast Response
- High Repetitive Peak Current Capability for Reliable Operation
- Short Fall & Rise Times for Fast Switching
- 175°C Operating Junction Temperature for Improved Ruggedness
- Repetitive Avalanche Capability for Robustness and Reliability
- Class-D Audio Amplifier 300W-500W (Half-bridge)

Key Parameters

V_{DS} max	200	V
V_{DS} (Avalanche) typ.	240	V
$R_{DS(ON)}$ typ. @ 10V	19.7	mΩ
I_{RP} max @ $T_C = 100^\circ\text{C}$	130	A
T_J max	175	°C



G	D	S
Gate	Drain	Source

Description

This HEXFET® Power MOSFET is specifically designed for Sustain; Energy Recovery & Pass switch applications in Plasma Display Panels. This MOSFET utilizes the latest processing techniques to achieve low on-resistance per silicon area and low E_{PULSE} rating. Additional features of this MOSFET are 175°C operating junction temperature and high repetitive peak current capability. These features combine to make this MOSFET a highly efficient, robust and reliable device for PDP driving applications.

Absolute Maximum Ratings

	Parameter	Max.	Units
V_{GS}	Gate-to-Source Voltage	±30	V
I_D @ $T_C = 25^\circ\text{C}$	Continuous Drain Current, V_{GS} @ 10V	65	A
I_D @ $T_C = 100^\circ\text{C}$	Continuous Drain Current, V_{GS} @ 10V	46	
I_{DM}	Pulsed Drain Current ①	260	
I_{RP} @ $T_C = 100^\circ\text{C}$	Repetitive Peak Current ②	130	
P_D @ $T_C = 25^\circ\text{C}$	Power Dissipation	330	W
P_D @ $T_C = 100^\circ\text{C}$	Power Dissipation	190	
	Linear Derating Factor	2.2	W/°C
T_J	Operating Junction and	-40 to +175	°C
T_{STG}	Storage Temperature Range		
	Soldering Temperature for 10 seconds	300	
	Mounting Torque, 6-32 or M3 Screw	10lb·in (1.1N·m)	

Thermal Resistance

	Parameter	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case ④	—	0.45	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	0.50	—	
$R_{\theta JA}$	Junction-to-Ambient ④	—	62	

Notes ① through ⑥ are on page 8

www.irf.com

1

09/10/07

IRFB4227PbF

International
IR Rectifier

Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
BV_{DSS}	Drain-to-Source Breakdown Voltage	200	—	—	V	$V_{GS} = 0V, I_D = 250\mu A$
$\Delta BV_{DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	170	—	mV/°C	Reference to $25^\circ\text{C}, I_D = 1mA$
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	19.7	24	mΩ	$V_{GS} = 10V, I_D = 46A$ ③
$V_{GS(th)}$	Gate Threshold Voltage	3.0	—	5.0	V	$V_{DS} = V_{GS}, I_D = 250\mu A$
$\Delta V_{GS(th)}/\Delta T_J$	Gate Threshold Voltage Coefficient	—	-13	—	mV/°C	
I_{DSS}	Drain-to-Source Leakage Current	—	—	20	μA	$V_{DS} = 200V, V_{GS} = 0V$
		—	—	1.0	mA	$V_{DS} = 200V, V_{GS} = 0V, T_J = 125^\circ\text{C}$
I_{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	$V_{GS} = 20V$
	Gate-to-Source Reverse Leakage	—	—	-100	nA	$V_{GS} = -20V$
g_{fs}	Forward Transconductance	49	—	—	S	$V_{DS} = 25V, I_D = 46A$
Q_g	Total Gate Charge	—	70	98	nC	$V_{DS} = 100V, I_D = 46A, V_{GS} = 10V$ ③
Q_{gd}	Gate-to-Drain Charge	—	23	—	nC	
$t_{d(on)}$	Turn-On Delay Time	—	33	—	ns	$V_{DS} = 100V$
t_r	Rise Time	—	20	—	ns	$I_D = 46A$
$t_{d(off)}$	Turn-Off Delay Time	—	21	—	ns	$R_{\theta} = 2.5\Omega$
t_f	Fall Time	—	31	—	ns	$V_{GS} = 10V$ ③
t_{st}	Shoot Through Blocking Time	100	—	—	ns	$V_{DS} = 160V, V_{GS} = 15V, R_{\theta} = 4.7\Omega$
E_{PULSE}	Energy per Pulse	—	570	—	μJ	$L = 220nH, C = 0.4\mu F, V_{GS} = 15V$ $V_{DS} = 160V, R_{\theta} = 4.7\Omega, T_J = 25^\circ\text{C}$
		—	910	—	μJ	$L = 220nH, C = 0.4\mu F, V_{GS} = 15V$ $V_{DS} = 160V, R_{\theta} = 4.7\Omega, T_J = 100^\circ\text{C}$
C_{iss}	Input Capacitance	—	4600	—	pF	$V_{GS} = 0V$
C_{oss}	Output Capacitance	—	460	—	pF	$V_{DS} = 25V$
C_{rss}	Reverse Transfer Capacitance	—	91	—	pF	$f = 1.0MHz,$
$C_{oss\ eff.}$	Effective Output Capacitance	—	360	—	pF	$V_{GS} = 0V, V_{DS} = 0V \text{ to } 160V$
L_D	Internal Drain Inductance	—	4.5	—	nH	Between lead, 6mm (0.25in.) from package and center of die contact
L_S	Internal Source Inductance	—	7.5	—	nH	

Avalanche Characteristics

	Parameter	Typ.	Max.	Units
E_{AS}	Single Pulse Avalanche Energy ②	—	140	mJ
E_{AR}	Repetitive Avalanche Energy ①	—	33	mJ
$V_{DS(Avalanche)}$	Repetitive Avalanche Voltage ①	240	—	V
I_{AS}	Avalanche Current ②	—	39	A

Diode Characteristics

	Parameter	Min.	Typ.	Max.	Units	Conditions
$I_S @ T_C = 25^\circ\text{C}$	Continuous Source Current (Body Diode)	—	—	65	A	MOSFET symbol showing the integral reverse p-n junction diode.
I_{SM}	Pulsed Source Current (Body Diode) ①	—	—	260	A	
V_{SD}	Diode Forward Voltage	—	—	1.3	V	$T_J = 25^\circ\text{C}, I_S = 46A, V_{GS} = 0V$ ③
t_{rr}	Reverse Recovery Time	—	100	150	ns	$T_J = 25^\circ\text{C}, I_P = 46A, V_{DS} = 50V$
Q_{rr}	Reverse Recovery Charge	—	430	640	nC	$di/dt = 100A/\mu s$ ③



TC1413/TC1413N

3A High-Speed MOSFET Drivers

Features

- Latch-Up Protected: Will Withstand 500 mA Reverse Current
- Input Will Withstand Negative Inputs Up to 5V
- ESD Protected: 4 kV
- High Peak Output Current: 3A
- Wide Input Supply Voltage Operating Range:
 - 4.5V to 16V
- High Capacitive Load Drive Capability:
 - 1800 pF in 20 nsec
- Short Delay Time: 35 nsec Typ
- Matched Delay Times
- Low Supply Current
 - With Logic '1' Input: 500 μ A
 - With Logic '0' Input: 100 μ A
- Low Output Impedance: 2.7 Ω
- Available in Space-Saving 8-pin MSOP Package
- Pinout Same as TC1410/TC1411/TC1412

General Description

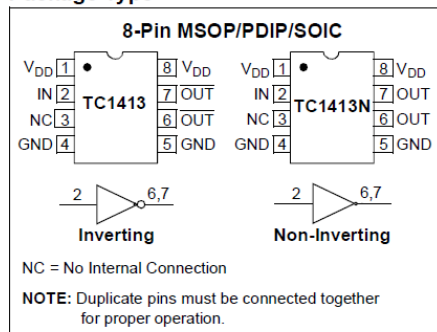
The TC1413/TC1413N are 3A CMOS buffers/drivers. They will not latch-up under any conditions within their power and voltage ratings. They are not subject to damage when up to 5V of noise spiking of either polarity occurs on the ground pin. They can accept, without damage or logic upset, up to 500 mA of current of either polarity being forced back into their output. All terminals are fully protected against up to 4 kV of electrostatic discharge.

As MOSFET drivers, the TC1413/TC1413N can easily charge an 1800 pF gate capacitance in 20 nsec with matched rise and fall times, and provide low enough impedance in both the ON and the OFF states to ensure the MOSFET's intended state will not be affected, even by large transients. The leading and trailing edge propagation delay times are also matched to allow driving short-duration inputs with greater accuracy.

Applications

- Switch Mode Power Supplies
- Line Drivers
- Pulse Transformer Drive
- Relay Driver

Package Type



TC1413/TC1413N

1.0 ELECTRICAL CHARACTERISTICS

Absolute Maximum Ratings†

Supply Voltage	+20V
Input Voltage	$V_{DD} + 0.3V$ to GND – 5.0V
Power Dissipation ($T_A \leq 70^\circ C$)	
MSOP	340 mW
PDIP	730 mW
SOIC	470 mW
Storage Temperature Range	-65°C to +150°C
Maximum Junction Temperature	+150°C

† Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only and functional operation of the device at these or any other conditions above those indicated in the operation sections of the specifications is not implied. Exposure to Absolute Maximum Rating conditions for extended periods may affect device reliability.

PIN FUNCTION TABLE

Symbol	Description
V_{DD}	Supply input, 4.5V to 16V
INPUT	Control input
NC	No connection
GND	Ground
GND	Ground
OUTPUT	CMOS push-pull output, common to pin 7
OUTPUT	CMOS push-pull output, common to pin 6
V_{DD}	Supply input, 4.5V to 16V

DC ELECTRICAL CHARACTERISTICS

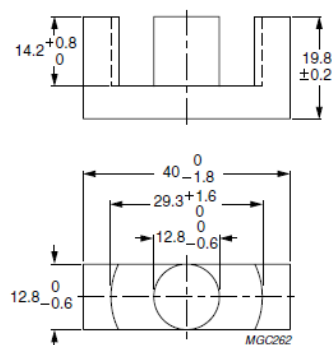
Electrical Specifications: Unless otherwise noted, over operating temperature range with $4.5V \leq V_{DD} \leq 16V$. Typical values are measured at $T_A = +25^\circ C$, $V_{DD} = 16V$.						
Parameters	Sym	Min	Typ	Max	Units	Conditions
Input						
Logic '1', High Input Voltage	V_{IH}	2.0	—	—	V	
Logic '0', Low Input Voltage	V_{IL}	—	—	0.8	V	
Input Current	I_{IN}	-1.0 -10	—	1.0 10	μA	$0V \leq V_{IN} \leq V_{DD}$, $T_A = +25^\circ C$ $-40^\circ C \leq T_A \leq +85^\circ C$
Output						
High Output Voltage	V_{OH}	$V_{DD} - 0.025$	—	—	V	DC Test
Low Output Voltage	V_{OL}	—	—	0.025	V	DC Test
Output Resistance	R_O	—	2.7 3.3 3.3	4.0 5.0 5.0	Ω	$V_{DD} = 16V$, $I_O = 10\text{ mA}$, $T_A = +25^\circ C$ $0^\circ C \leq T_A \leq +70^\circ C$ $-40^\circ C \leq T_A \leq +85^\circ C$
Peak Output Current	I_{PK}	—	3.0	—	A	$V_{DD} = 16V$
Latch-Up Protection Withstand Reverse Current	I_{REV}	—	0.5	—	A	Duty cycle $\leq 2\%$, $t \leq 300\text{ }\mu\text{sec}$, $V_{DD} = 16V$
Switching Time (Note 1)						
Rise Time	t_R	—	20 22 24	28 33 33	nsec	$T_A = +25^\circ C$ $0^\circ C \leq T_A \leq +70^\circ C$ $-40^\circ C \leq T_A \leq +85^\circ C$, Figure 4-1
Fall Time	t_F	—	20 22 24	28 33 33	nsec	$T_A = +25^\circ C$ $0^\circ C \leq T_A \leq +70^\circ C$ $-40^\circ C \leq T_A \leq +85^\circ C$, Figure 4-1

Note 1: Switching times ensured by design.

CORE SETS

Effective core parameters

SYMBOL	PARAMETER	VALUE	UNIT
$\Sigma(l/A)$	core factor (C1)	0.737	mm ⁻¹
V_e	effective volume	11 500	mm ³
l_e	effective length	92.2	mm
A_e	effective area	125	mm ²
A_{min}	minimum area	123	mm ²
m	mass of core half	≈ 30	g



Dimensions in mm.

Fig.1 ETD39/20/13 core half.

Core halves

Clamping force for A_L measurements, 40 ± 20 N. Gapped cores are available on request.

GRADE	A_L (nH)	μ_e	AIR GAP (μ m)	TYPE NUMBER
3C90	3000 $\pm 25\%$	≈ 1760	≈ 0	ETD39/20/13-3C90
3C94	3000 $\pm 25\%$	≈ 1760	≈ 0	ETD39/20/13-3C94
3C95 des	3650 $\pm 25\%$	≈ 2145	≈ 0	ETD39/20/13-3C95
3F3	2800 $\pm 25\%$	≈ 1640	≈ 0	ETD39/20/13-3F3

Properties of core sets under power conditions

GRADE	B (mT) at	CORE LOSS (W) at				
	H = 250 A/m; f = 25 kHz; T = 100 °C	f = 25 kHz; $\hat{B}$ = 200 mT; T = 100 °C	f = 100 kHz; $\hat{B}$ = 100 mT; T = 100 °C	f = 100 kHz; $\hat{B}$ = 200 mT; T = 25 °C	f = 100 kHz; $\hat{B}$ = 200 mT; T = 100 °C	f = 400 kHz; $\hat{B}$ = 50 mT; T = 100 °C
3C90	≥ 330	≤ 1.4	≤ 1.5	–	–	–
3C94	≥ 330	–	≤ 1.2	–	≤ 6.0	–
3C95	≥ 330	–	–	≤ 7.25	≤ 6.9	–
3F3	≥ 320	–	≤ 1.4	–	–	≤ 2.5



C4D02120E Silicon Carbide Schottky Diode Z-REC[®] RECTIFIER

V_{RRM}	=	1200 V
$I_F (T_c=135^{\circ}\text{C})$	=	4.5 A
Q_c	=	11 nC

Features

- 1.2kV Schottky Rectifier
- Optimized for PFC Boost Diode Application
- Zero Reverse Recovery Current
- High-Frequency Operation
- Temperature-Independent Switching Behavior
- Positive Temperature Coefficient on V_F

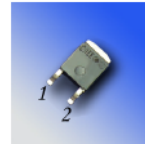
Benefits

- Replace Bipolar with Unipolar Rectifiers
- Essentially No Switching Losses
- Higher Efficiency
- Reduction of Heat Sink Requirements
- Parallel Devices Without Thermal Runaway

Applications

- Solar Inverters
- Power Factor Correction
- LED Lighting Power Supplies
- X-Ray Tube Power Drivers
- EV Charging and Power Conversion

Package



TO-252-2



Part Number	Package	Marking
C4D02120E	TO-252-2	C4D02120

Maximum Ratings ($T_c=25^{\circ}\text{C}$ unless otherwise specified)

Symbol	Parameter	Value	Unit	Test Conditions	Note
V_{RRM}	Repetitive Peak Reverse Voltage	1200	V		
V_{RSM}	Surge Peak Reverse Voltage	1300	V		
V_{DC}	DC Blocking Voltage	1200	V		
I_F	Maximum DC Current	9 4.5 2	A	$T_c=25^{\circ}\text{C}$ $T_c=135^{\circ}\text{C}$ $T_c=162^{\circ}\text{C}$	
I_{FRM}	Repetitive Peak Forward Surge Current	14.4 10	A	$T_c=25^{\circ}\text{C}$, $t_p=10$ ms, Half Sine pulse $T_c=110^{\circ}\text{C}$, $t_p=10$ ms, Half Sine pulse	
I_{FSM}	Non-Repetitive Peak Forward Surge Current	19 16.5	A	$T_c=25^{\circ}\text{C}$, $t_p=10$ ms, Half Sine pulse $T_c=110^{\circ}\text{C}$, $t_p=10$ ms, Half Sine pulse	
$I_{F,Max}$	Non-Repetitive Peak Forward Current	200 160	A	$T_c=25^{\circ}\text{C}$, $t_p=10$ μs , Pulse $T_c=110^{\circ}\text{C}$, $t_p=10$ μs , Pulse	
P_{tot}	Power Dissipation	51.7 22.4	W	$T_c=25^{\circ}\text{C}$ $T_c=110^{\circ}\text{C}$	
T_j	Operating Junction Range	-55 to +175	$^{\circ}\text{C}$		
T_{stg}	Storage Temperature Range	-55 to +135	$^{\circ}\text{C}$		



Electrical Characteristics

Symbol	Parameter	Typ.	Max.	Unit	Test Conditions	Note
V_F	Forward Voltage	1.4 1.9	1.8 3	V	$I_F = 2\text{ A}$ $T_J = 25^\circ\text{C}$ $I_F = 2\text{ A}$ $T_J = 175^\circ\text{C}$	
I_R	Reverse Current	10 40	50 150	μA	$V_R = 1200\text{ V}$ $T_J = 25^\circ\text{C}$ $V_R = 1200\text{ V}$ $T_J = 175^\circ\text{C}$	
Q_C	Total Capacitive Charge	11		nC	$V_R = 800\text{ V}$, $I_F = 2\text{ A}$ $di/dt = 200\text{ A}/\mu\text{s}$ $T_J = 25^\circ\text{C}$	
C	Total Capacitance	167 11 8		pF	$V_R = 0\text{ V}$, $T_J = 25^\circ\text{C}$, $f = 1\text{ MHz}$ $V_R = 400\text{ V}$, $T_J = 25^\circ\text{C}$, $f = 1\text{ MHz}$ $V_R = 800\text{ V}$, $T_J = 25^\circ\text{C}$, $f = 1\text{ MHz}$	

Note:

1. This is a majority carrier diode, so there is no reverse recovery charge.

Thermal Characteristics

Symbol	Parameter	Typ.	Unit
$R_{\theta JC}$	TO-252 Package Thermal Resistance from Junction to Case	2.9	$^\circ\text{C}/\text{W}$

Typical Performance

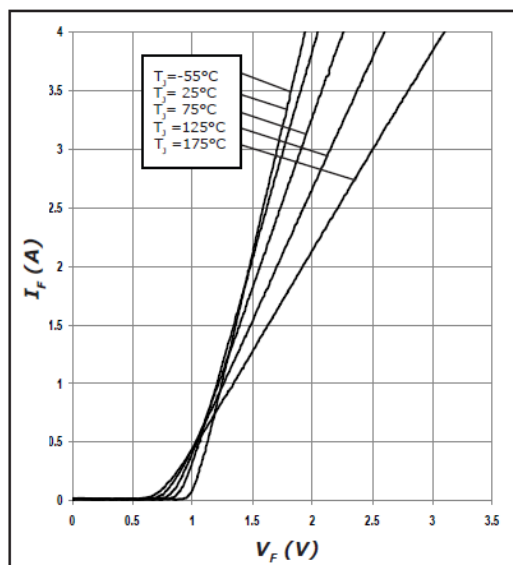


Figure 1. Forward Characteristics

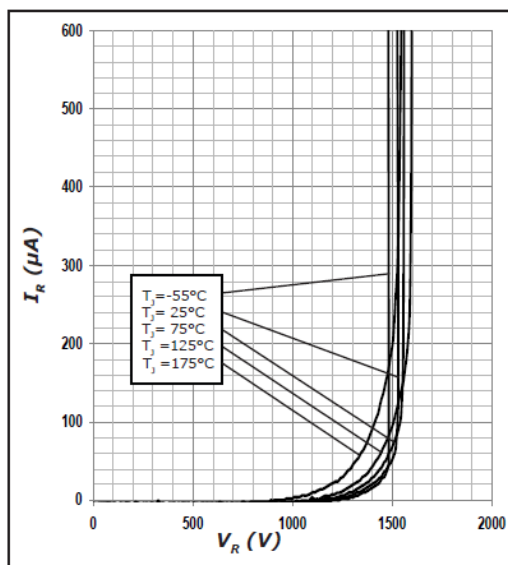


Figure 2. Reverse Characteristics

Fully Integrated, Hall Effect-Based Linear Current Sensor IC with 2.1 kVRMS Isolation and a Low-Resistance Current Conductor

Features and Benefits

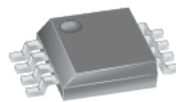
- Low-noise analog signal path
- Device bandwidth is set via the new FILTER pin
- 5 μ s output rise time in response to step input current
- 80 kHz bandwidth
- Total output error 1.5% at $T_A = 25^\circ\text{C}$
- Small footprint, low-profile SOIC8 package
- 1.2 m Ω internal conductor resistance
- 2.1 kVRMS minimum isolation voltage from pins 1-4 to pins 5-8
- 5.0 V, single supply operation
- 66 to 185 mV/A output sensitivity
- Output voltage proportional to AC or DC currents
- Factory-trimmed for accuracy
- Extremely stable output offset voltage
- Nearly zero magnetic hysteresis
- Ratiometric output from supply voltage



TUV America
Certificate Number:
USV 06 05 64214 010



Package: 8 Lead SOIC (suffix LC)



Approximate Scale 1:1



Description

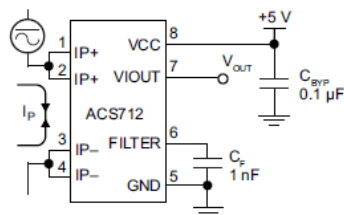
The Allegro™ ACS712 provides economical and precise solutions for AC or DC current sensing in industrial, commercial, and communications systems. The device package allows for easy implementation by the customer. Typical applications include motor control, load detection and management, switch-mode power supplies, and overcurrent fault protection. The device is not intended for automotive applications.

The device consists of a precise, low-offset, linear Hall circuit with a copper conduction path located near the surface of the die. Applied current flowing through this copper conduction path generates a magnetic field which the Hall IC converts into a proportional voltage. Device accuracy is optimized through the close proximity of the magnetic signal to the Hall transducer. A precise, proportional voltage is provided by the low-offset, chopper-stabilized BiCMOS Hall IC, which is programmed for accuracy after packaging.

The output of the device has a positive slope ($>V_{IOUT(Q)}$) when an increasing current flows through the primary copper conduction path (from pins 1 and 2, to pins 3 and 4), which is the path used for current sampling. The internal resistance of this conductive path is 1.2 m Ω typical, providing low power loss. The thickness of the copper conductor allows survival of

Continued on the next page...

Typical Application



Application 1. The ACS712 outputs an analog signal, V_{OUT} , that varies linearly with the uni- or bi-directional AC or DC primary sampled current, I_P , within the range specified. C_F is recommended for noise management, with values that depend on the application.



Isolated Precision Half-Bridge Driver, 4 A Output

Data Sheet

ADuM3223/ADuM4223

FEATURES

4 A peak output current

Working voltage

High-side or low-side relative to input: 565 V peak

High-side to low-side differential: 800 V peak

High frequency operation: 1 MHz maximum

3.3 V to 5 V CMOS input logic

4.5 V to 18 V output drive

UVLO at 2.5 V V_{DD1}

ADuM3223A/ADuM4223A UVLO at 4.1 V V_{DD2}

ADuM3223B/ADuM4223B UVLO at 7.0 V V_{DD2}

ADuM3223C/ADuM4223C UVLO at 11.0 V V_{DD2}

Precise timing characteristics

54 ns maximum isolator and driver propagation delay

5 ns maximum channel-to-channel matching

CMOS input logic levels

High common-mode transient immunity: >25 kV/ μ s

Enhanced system-level ESD performance per IEC 61000-4-x

High junction temperature operation: 125°C

Thermal shutdown protection

Default low output

Safety and regulatory approvals

ADuM3223 narrow body, 16-lead SOIC

UL 1577 3000 V rms input-to-output withstand voltage

ADuM4223 wide body, 16-lead SOIC

UL 1577 5000 V rms input-to-output withstand voltage

Qualified for automotive applications

APPLICATIONS

Switching power supplies

Isolated IGBT/MOSFET gate drives

Industrial inverters

GENERAL DESCRIPTION

The ADuM3223/ADuM4223¹ are 4 A isolated, half-bridge gate drivers that employ the Analog Devices, Inc., iCoupler[®] technology to provide independent and isolated high-side and low-side outputs. The ADuM3223 provides 3000 V rms isolation in the narrow body, 16-lead SOIC package, and the ADuM4223 provides 5000 V rms isolation in the wide body, 16-lead SOIC package. Combining high speed CMOS and monolithic transformer technology, these isolation components provide outstanding performance characteristics superior to the alternatives, such as the combination of pulse transformers and gate drivers.

The ADuM3223/ADuM4223 isolators each provide two independent isolated channels. They operate with an input supply ranging from 3.0 V to 5.5 V, providing compatibility with lower voltage systems. In comparison to gate drivers employing high voltage level translation methodologies, the ADuM3223/ADuM4223 offer the benefit of true, galvanic isolation between the input and each output. Each output may be continuously operated up to 565 V peak relative to the input, thereby supporting low-side switching to negative voltages. The differential voltage between the high-side and low-side may be as high as 800 V peak.

As a result, the ADuM3223/ADuM4223 provide reliable control over the switching characteristics of IGBT/MOSFET configurations over a wide range of positive or negative switching voltages.

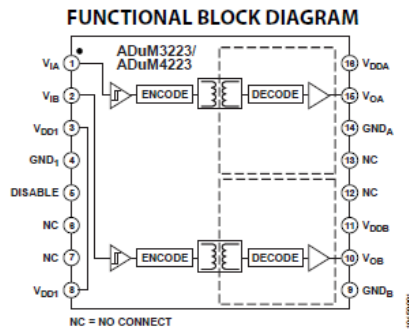


Figure 1.

¹ Protected by U.S. Patents 5,952,849; 6,873,065; 7,075,239. Other patents pending.

Rev. C

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2012–2013 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com

Fully-Differential Isolation Amplifier

Check for Samples: [AMC1200](#), [AMC1200B](#)

FEATURES

- $\pm 250\text{-mV}$ Input Voltage Range Optimized for Shunt Resistors
- Very Low Nonlinearity: 0.075% max at 5 V
- Low Offset Error: 1.5 mV max
- Low Noise: 3.1 mV_{RMS} typ
- Low High-Side Supply Current: 8 mA max at 5 V
- Input Bandwidth: 60 kHz min
- Fixed Gain: 8 (0.5% accuracy)
- High Common-Mode Rejection Ratio: 108 dB
- 3.3-V Operation on Low-Side
- Certified Galvanic Isolation:
 - UL1577 and IEC60747-5-2 Approved
 - Isolation Voltage: 4250 V_{PEAK} (AMC1200B)
 - Working Voltage: 1200 V_{PEAK}
 - Transient Immunity: 10 kV/ μs min
- Typical 10-Year Lifespan at Rated Working Voltage (see Application Report [SLLA197](#))
- Fully Specified Over the Extended Industrial Temperature Range

APPLICATIONS

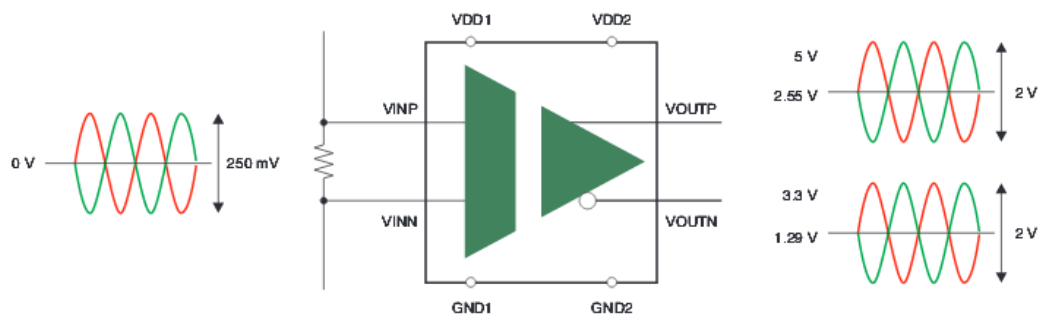
- Shunt Resistor Based Current Sensing in:
 - Motor Control
 - Green Energy
 - Frequency Inverters
 - Uninterruptible Power Supplies

DESCRIPTION

The AMC1200 and AMC1200B are precision isolation amplifiers with an output separated from the input circuitry by a silicon dioxide (SiO₂) barrier that is highly resistant to magnetic interference. This barrier has been certified to provide galvanic isolation of up to 4250 V_{PEAK} (AMC1200B) or 4000 V_{PEAK} (AMC1200) according to UL1577 and IEC60747-5-2. Used in conjunction with isolated power supplies, these devices prevent noise currents on a high common-mode voltage line from entering the local ground and interfering with or damaging sensitive circuitry.

The input of the AMC1200 or AMC1200B is optimized for direct connection to shunt resistors or other low voltage level signal sources. The excellent performance of the device supports accurate current control resulting in system-level power saving and, especially in motor-control applications, lower torque ripple. The common-mode voltage of the output signal is automatically adjusted to either the 3-V or 5-V low-side supply.

The AMC1200 and AMC1200B are fully specified over the extended industrial temperature range of -40°C to $+105^{\circ}\text{C}$ and are available in a wide-body SOIC-8 package (DWW) and a gullwing-8 package (DUB).



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet. All trademarks are the property of their respective owners.

LM2575, NCV2575

1.0 A, Adjustable Output Voltage, Step-Down Switching Regulator

The LM2575 series of regulators are monolithic integrated circuits ideally suited for easy and convenient design of a step-down switching regulator (buck converter). All circuits of this series are capable of driving a 1.0 A load with excellent line and load regulation. These devices are available in fixed output voltages of 3.3 V, 5.0 V, 12 V, 15 V, and an adjustable output version.

These regulators were designed to minimize the number of external components to simplify the power supply design. Standard series of inductors optimized for use with the LM2575 are offered by several different inductor manufacturers.

Since the LM2575 converter is a switch-mode power supply, its efficiency is significantly higher in comparison with popular three-terminal linear regulators, especially with higher input voltages. In many cases, the power dissipated by the LM2575 regulator is so low, that no heatsink is required or its size could be reduced dramatically.

The LM2575 features include a guaranteed $\pm 4\%$ tolerance on output voltage within specified input voltages and output load conditions, and $\pm 10\%$ on the oscillator frequency ($\pm 2\%$ over 0°C to 125°C). External shutdown is included, featuring 80 μA typical standby current. The output switch includes cycle-by-cycle current limiting, as well as thermal shutdown for full protection under fault conditions.

Features

- 3.3 V, 5.0 V, 12 V, 15 V, and Adjustable Output Versions
- Adjustable Version Output Voltage Range of 1.23 V to 37 V $\pm 4\%$ Maximum Over Line and Load Conditions
- Guaranteed 1.0 A Output Current
- Wide Input Voltage Range: 4.75 V to 40 V
- Requires Only 4 External Components
- 52 kHz Fixed Frequency Internal Oscillator
- TTL Shutdown Capability, Low Power Standby Mode
- High Efficiency
- Uses Readily Available Standard Inductors
- Thermal Shutdown and Current Limit Protection
- Moisture Sensitivity Level (MSL) Equals 1
- Pb-Free Packages are Available*

Applications

- Simple and High-Efficiency Step-Down (Buck) Regulators
- Efficient Pre-Regulator for Linear Regulators
- On-Card Switching Regulators
- Positive to Negative Converters (Buck-Boost)
- Negative Step-Up Converters
- Power Supply for Battery Chargers

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

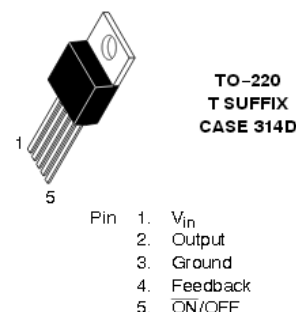


ON Semiconductor®

<http://onsemi.com>



Heatsink surface connected to Pin 3



Heatsink surface (shown as terminal 6 in case outline drawing) is connected to Pin 3

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 25 of this data sheet.

DEVICE MARKING INFORMATION

See general marking information in the device marking section on page 26 of this data sheet.

MC34063A, MC33063A, SC34063A, SC33063A, NCV33063A



ON Semiconductor®

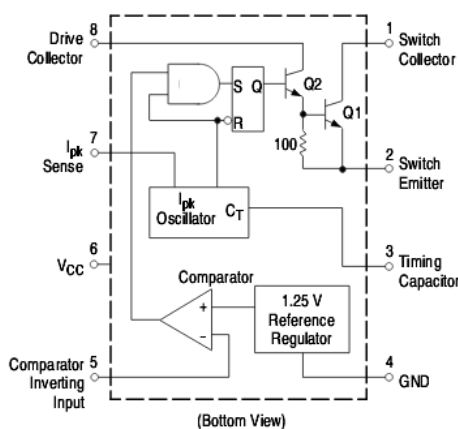
<http://onsemi.com>

1.5 A, Step-Up/Down/ Inverting Switching Regulators

The MC34063A Series is a monolithic control circuit containing the primary functions required for DC-to-DC converters. These devices consist of an internal temperature compensated reference, comparator, controlled duty cycle oscillator with an active current limit circuit, driver and high current output switch. This series was specifically designed to be incorporated in Step-Down and Step-Up and Voltage-Inverting applications with a minimum number of external components. Refer to Application Notes AN920A/D and AN954/D for additional design information.

Features

- Operation from 3.0 V to 40 V Input
- Low Standby Current
- Current Limiting
- Output Switch Current to 1.5 A
- Output Voltage Adjustable
- Frequency Operation to 100 kHz
- Precision 2% Reference
- Pb-Free Packages are Available



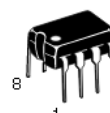
This device contains 79 active transistors.

Figure 1. Representative Schematic Diagram

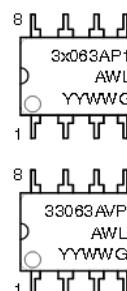
MARKING DIAGRAMS



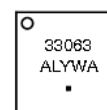
SOIC-8
D SUFFIX
CASE 751



PDIP-8
P, P1 SUFFIX
CASE 626



DFN8
CASE 488AF



x = 3 or 4
A = Assembly Location
L, WL = Wafer Lot
Y, YY = Year
W, WW = Work Week
G or ■ = Pb-Free Package

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 12 of this data sheet.

EK E : Mikrodenetleyici Programı

```
1  #include <2020ONOFF5.h>
2
3  #FUSES NOWDT           //No Watch Dog Timer
4  #FUSES PR,HS
5
6  #FUSES CKSFSM //Clock Switching is enabled, fail Safe clock monitor is enabled
7  #FUSES PR_PLL
8  #use delay(clock=3200000)
9
10 #use fast_io(b)
11
12 //////////////////////////////////////////////////PWM////////////////////////////////////
13 #word PTCON = getenv("SFR:PTCON")
14 #bit PTEN = PTCON.15
15 #word PTPER = getenv("SFR:PTPER")
16 #word MDC = getenv("SFR:MDC")
17 #word IOCON1 = getenv("SFR:IOCON1")
18 #word IOCON2 = getenv("SFR:IOCON2")
19 #word IOCON3 = getenv("SFR:IOCON3")
20 #word DTR1 = getenv("SFR:DTR1")
21 #word DTR2 = getenv("SFR:DTR2")
22 #word DTR3 = getenv("SFR:DTR3")
23 #word PWMCON1 = getenv("SFR:PWMCON1")
24 #word PWMCON2 = getenv("SFR:PWMCON2")
25 #word PWMCON3 = getenv("SFR:PWMCON3")
26 #word PDC1 = getenv("SFR:PDC1")
27 #word PDC2 = getenv("SFR:PDC2")
28 #word PDC3 = getenv("SFR:PDC3")
29 #word ALTDTR1 = getenv("SFR:ALTDTR1")
30 #word ALTDTR2 = getenv("SFR:ALTDTR2")
31 #word ALTDTR3 = getenv("SFR:ALTDTR3")
32 #word Phase1 = getenv("SFR:PHASE1")
33 #word Phase2 = getenv("SFR:PHASE2")
34 #word Phase3 = getenv("SFR:PHASE3")
35 #word OSCCON = getenv("SFR:OSCCON")
36 #word OSCTUN = getenv("SFR:OSCTUN")
37 #word TRIG1 = getenv("SFR:TRIG1")
38 #word SEVTCMP = getenv("SFR:SEVTCMP")
39
40 //////////////////////////////////////////////////ADC////////////////////////////////////
41 #word ADCON = getenv("SFR:ADCON")
42 #word ADPCFG = getenv("SFR:ADPCFG")
43 #word ADSTAT = getenv("SFR:ADSTAT")
44 #bit P0RDY = ADSTAT.0
45 #bit P1RDY = ADSTAT.1
46 #word ADBASE = getenv("SFR:ADBASE")
47 #word ADCPC0 = getenv("SFR:ADCPC0")
48 #bit IRQEN0 = ADCPC0.7
49 #bit IRQEN1 = ADCPC0.15
50 #word ADCBUF0 =GETENV("SFR:ADCBUF0")
51 #word ADCBUF1 =GETENV("SFR:ADCBUF1")
52 #word ADCBUF2 =GETENV("SFR:ADCBUF2")
53 #word ADCBUF3 =GETENV("SFR:ADCBUF3")
54
55 //////////////////////////////////////////////////TIMER1////////////////////////////////////
56 #word T1CON =GETENV("SFR:T1CON")
57 #word PR1 =GETENV("SFR:PR1")
```

```

58 #word TMR1 =GETENV("SFR:TMR1")
59
60 ///////////////INTERRUPT//////////
61 #word IFS0 = getenv("SFR:IFS0")
62 #bit ADIF = IFS0.11
63 #bit T1IF = IFS0.3
64 #word IFS1 = getenv("SFR:IFS1")
65 #bit PWM1IF = IFS1.3
66 #word IFS2 = getenv("SFR:IFS2")
67 #bit ADCP0IF = IFS2.5
68 #bit ADCP1IF = IFS2.6
69 #word IPC2 = getenv("SFR:IPC2")
70 #word IPC0 = getenv("SFR:IPC0")
71 #word IEC0 = getenv("SFR:IEC0")
72 #bit ADIE = IEC0.11
73 #bit T1IE = IEC0.3
74 #word IEC2 = getenv("SFR:IEC2")
75 #bit ADCP0IE = IEC2.5
76 #bit ADCP1IE = IEC2.6
77 #word INTCON1 =GETENV("SFR:INTCON1")
78 #bit NSTDIS = INTCON1.15
79
80 ///////////////DEĞİŞKENLER//////////
81 unsigned int16 b=40;
82 unsigned int16 Vfeedback;
83 unsigned int16 Ifeedback;
84 unsigned int16 Iinput;
85 unsigned int16 Vinput;
86 int16 i = 0;
87
88 signed int16 error=0;
89 signed int16 ierror=0;
90 unsigned int16 Vref=0;
91 signed int16 D=20;
92 unsigned int16 Kp=5;
93
94 float Kpg = 0.8;
95 float PIg = 0.1;
96
97 unsigned int16 Overcurrent=0;
98 unsigned int16 Overcurcounter=0;
99 unsigned int16 Lowincounter=0;
100 unsigned int16 Ki=0.1;
101 signed int16 PI=0;
102 unsigned int16 x=0;
103 signed int16 Ratio=0;
104 unsigned int16 y=0;
105 signed int16 Akim=0;
106 unsigned int16 z;
107 unsigned int16 m=100;
108 unsigned int16 MPPT=0;
109 unsigned int16 MPPTg=0;
110 unsigned int16 MPPTeski=0;
111 unsigned int16 MPPTcounter=0;
112 unsigned int16 deneme=20;
113

```

```

113
114 #ORG 0X000500, 0X000FFE
115
116 //////////////////////////////////////////////////SİNÜS REFERANS TABLOSU////////////////////////////////////
117 □ const unsigned int16 Ref[182] = {
118 527,535,543,550,558,566,574,581,589,596,604,611,618,625,632,639,645,652,658,664
119 ,670,676,682,687,692,697,702,706,711,715,719,722,725,729,731,734,736,738,740,
120 742,743,744,744,745,745,745,745,744,744,743,742,740,738,736,734,731,729,725,722
121 ,719,715,711,706,702,697,692,687,682,676,670,664,658,652,645,639,632,625,618,
122 611,604,596,589,581,574,566,558,550,543,535,527,519,511,503,495,488,480,472,
123 464,457,449,442,434,427,420,413,406,399,393,386,380,374,368,362,356,351,346,
124 341,336,332,327,323,319,316,313,309,307,304,302,300,298,296,295,294,294,293,
125 293,293,293,294,294,295,296,298,300,302,304,307,309,313,316,319,323,327,332,
126 336,341,346,351,356,362,368,374,380,386,393,399,406,413,420,427,434,442,449,
127 457,464,472,480,488,495,503,511,519
128 };
129
130 unsigned int16 a=0; // OFF GRID mi/ GRID TİE mı onu belirliyor.
131 unsigned int16 g=0; // OFF GRID mi/ GRID TİE mı onu belirliyor.
132 unsigned int16 c=0; // counter
133
134 //////////////////////////////////////////////////ADC KESMENİN İÇİ////////////////////////////////////
135 #INT_ADC1
136 □ void adc_kesme()
137 {
138 //output_high(pin_a9);
139 //output_low(pin_a9);
140
141 Vfeedback = ADCBUF0; /* Get the conversion result */
142 Ifeedback = ADCBUF1;
143 Iinput = ADCBUF2;
144 Vininput = ADCBUF3;
145
146 Overcurrent = Ifeedback;
147
148 Iinput=Iinput/5;
149 Vininput=Vininput/5;
150 MPPT = (Vininput*Iinput)/100;
151 MPPTg=MPPTg+MPPT;
152 MPPTcounter++;
153
154 //////////////////////////////////////////////////OFF GRID////////////////////////////////////
155 □ if (a == 0)
156 {
157
158 □ if (x==0)
159 {
160 error = Ref[i] - Vfeedback;
161 }
162 □ else
163 {
164 error = Vfeedback - Ref[i];
165 }
166
167 ierror = ierror + error;
168 PI = (error*Kp)+(ierror*Ki);
169

```

```

169
170
171
172     if (PI>=0)
173     {
174     if (PI>=400)
175     {
176         PI=400;
177     }
178     D = D + PI;
179     if (D<50)
180     {
181         D=50;
182     }
183     if (D>20300)
184     {
185         D=20300;
186     }
187     PDC2 = D;
188     }
189     if (PI<0)
190     {
191         PI = PI*(-1);
192         if (PI>=400)
193         {
194             PI=400;
195         }
196         D = D - PI;
197         if (D<50)
198         {
199             D=50;
200         }
201         if (D>20300)
202         {
203             D=20300;
204         }
205         PDC2 = D;
206     }
207
208     c++;
209     if (c == 6)
210     {
211
212         ierror = 0;
213         c = 0;
214         i++;
215
216         if (i == 91)
217         {
218             output_toggle(pin_b4);
219             output_toggle(pin_b5);
220             x=1;
221         }
222         if (i >= 182)
223         {
224             output_toggle(pin_b4);
225             output_toggle(pin_b5);

```

```

226     i=0;
227     x=0;
228 }
229 }
230 }
231
232 //////////////////////////////////////////////////ON GRID////////////////////////////////////
233 if (a == 1)
234 {
235
236
237 if ( (Vfeedback<=531)&&(Vfeedback>=511) )//Zero-Voltage- Detection
238 {
239     output_low(pin_b5);
240     output_low(pin_b4);
241     y = 1;
242     z = 2;
243 }
244
245
246 if ( Vfeedback > 531 )/////////Pozitif alternans
247 {
248     output_low(pin_b5);
249     output_high(pin_b4);
250     y = 0;
251     z = 1;
252 }
253 if ( Vfeedback < 511 )/////////Negatif alternans
254 {
255     output_low(pin_b4);
256     output_high(pin_b5);
257     y = 0;
258     z = 0;
259 }
260
261
262 Ratio = Vfeedback - 521;
263 Ratio = Ratio*2;
264 Akim = Ifeedback - 506;
265 Akim = (Akim)*(m)/10;    /// (Akim)*4 FULL Load'a denk geliyor!!!
266
267
268
269 if (z == 1)
270 {
271     error = Ratio - Akim;
272 }
273 if (z == 0)
274 {
275     error = Akim - Ratio;
276 }
277
278 if (y == 0)
279 {
280
281 if (error > 0 )

```

```

281  if (error > 0 )
282  {
283      PI = (error*Kp)*1;
284      PI=PI/3;
285      if ( PI >= 850 )
286      {
287          PI = 850;
288      }
289
290      D = D + PI ;
291      if (D<50)
292      {
293          D=50;
294      }
295      if (D>20300)
296      {
297          D=20300;
298      }
299      PDC2 = D;
300  }
301
302  if (error < 0)
303  {
304      PI = error*(-1)*Kp*1;
305      PI=PI/3;
306      if (PI >= 850)
307      {
308          PI=850;
309      }
310      D = D - PI;
311      if (D<50)
312      {
313          D=50;
314      }
315      if (D>20300)
316      {
317          D=20300;
318      }
319      PDC2 = D;
320  }
321  }
322  }
323
324  Ratio = 0;
325  Akim = 0;
326
327  ADIF      = 0;      /* Clear ADC Interrupt Flag */
328
329  P0RDY  = 0;
330  P1RDY  = 0;
331
332  }
333
334
335  void main()
336  {
337

```

```

337
338
339 output_low(pin_b5);
340 output_high(pin_b4);
341
342 //////////////////////////////////////////////////PWM KONFIGÜRASYONU////////////////////////////////////
343 PTPER = 0x2140; // Period timed (Desired period / 1.05ns)
344 PTCON = 0x0402; // Enable immediate period updates
345
346 Phase1 = 0x0040; //
347 Phase2 = 0x50DC; // 2.KANALFREKANS
348 Phase3 = 0x286E;
349 PWMCON1 = 0x0180; // Use Master duty cycle, Enable phase1 function
350 PWMCON2 = 0x0280; // 2.KANAL ICIN DUTY>>PDC2 VE TIMEPER>>PHASE2
351 PWMCON3 = 0x0280;
352 IOCON1 = 0xC800; // PENH and PENL controlled by PWM module
353 IOCON2 = 0xC400; // PENH and PENL controlled by PWM module
354 IOCON3 = 0xC400;
355 DTR1 = 0x0000; // Set dead time to 4*64*1.05ns
356 DTR2 = 0x0000; //
357 DTR3 = 0x0000;
358 ALTDTR1 = 0x000;
359 ALTDTR2 = 0x0000;
360 ALTDTR3 = 0x0000;
361 OSCCON = 0X3320;
362 OSCUN = 0X0008;
363 SEVTCMP = 0X0AA0;
364 TRIG1 = 0X02A8;
365
366
367
368 //////////////////////////////////////////////////TIMER1 KONFIGÜRASYONU////////////////////////////////
369 T1CON = 0XA000;
370 PR1 = 0X0090; // 90=144>>>50Hz 182 değer için
371 TMR1 = 0X0000;
372
373 bit_set(IPC0,14);
374 bit_set(IPC0,13); //ADIP BİTLERİ TIMER1 INTERRUPT PRIORITY EN YÜKSEKTE
375 bit_clear(IPC0,12);
376
377 //////////////////////////////////////////////////ADC KONFIGÜRASYONU////////////////////////////////////
378 ADCON = 0xA0A0;
379 ADPCFG = 0xFFFF; // AN0-1, AN2-3 analog input olarak ayarlandı!!!!!!!
380 ADSTAT = 0;
381
382
383 bit_clear(ADCPC0,0);//ADCPC0 BİTLERİ 0
384 bit_clear(ADCPC0,1);//ADCPC0 BİTLERİ 0
385 bit_set(ADCPC0,2);//ADCPC0 BİTLERİ 1 TMR1 TRİGERS ADC AN0-AN1 KANALLARI İÇİN
386 bit_set(ADCPC0,3);//ADCPC0 BİTLERİ 1
387 bit_clear(ADCPC0,4);//ADCPC0 BİTLERİ 0
388
389 bit_clear(ADCPC0,8);//ADCPC0 BİTLERİ 0
390 bit_clear(ADCPC0,9);//ADCPC0 BİTLERİ 0
391 bit_set(ADCPC0,10);//ADCPC0 BİTLERİ 1TMR1 TRİGERS ADC AN2-AN3 KANALLARI İÇİN
392 bit_set(ADCPC0,11);//ADCPC0 BİTLERİ 1
393 bit_clear(ADCPC0,12);//ADCPC0 BİTLERİ 0

```

```

394
395     ADCBUF0 = 0;
396     ADCBUF1 = 0;
397     ADCBUF2 = 0;
398     ADCBUF3 = 0;
399
400     ///////////////////////////////////İNTERRUPT KONFİGÜRASYONU////////////////////////////////////
401
402     ADIF = 0;          /* Clear AD Interrupt Flag */
403     bit_set(IPC2,14);
404     bit_set(IPC2,13);   //ADIP BİTLERİ
405     bit_set(IPC2,12);   /* Set ADC Interrupt Priority */// EN YÜKSEKTE
406     ADCP0IE = 1;       //Interrupt request enabled FOR ADC PAİR 0
407     ADCP1IE = 1;       //Interrupt request enabled FOR ADC PAİR 1
408     ADCP0IF = 0;       //İNTERRUPT FLAG İNTERRUPT OLUNCA 1 OLUYOR
409     ADCP1IF = 0;
410
411     set_tris_b(0XFFCF); //b0,1,2,3analog giriş  4,5 çıkış
412
413     T1IE = 0;
414
415     while (1)
416     {
417
418         if (g == 0)
419         {
420             delay_us(100); // Grid Sinyalinin algılanması için gecikme
421
422         }
423         if (input(pin_e7)) //GRİD TİE
424         {
425             PR1 = 0X013A; //20us(314 1000kez)
426             g = 1;
427             a = 1;
428             Kp=1;
429             output_low(pin_b5);
430             output_low(pin_b4);
431             PTEN = 1;
432             output_high(pin_e6); //Çıkış Rölesi İÇİN
433             output_high(pin_f7);
434             ADIE = 1; //ADC Enable GENEL
435             IRQEN0 = 1; //ADC Enable Pair 0
436             IRQEN1 = 1; //ADC Enable Pair 1
437         }
438         else/////////////////////////////////OFF GRİD
439         {
440             PR1 = 0X0120; //A0=160
441             g = 1;
442             a = 0;
443             PTEN = 1;
444             output_high(pin_e6); //Çıkış Rölesi İÇİN
445             ADIE = 1; //ADC Enable GENEL
446             IRQEN0 = 1; //ADC Enable Pair 0
447             IRQEN1 = 1; //ADC Enable Pair 1
448         }
449     }

```

```

449     }
450
451     b = b+2; //>>>>>>SOFT START
452     MDC = b;
453
454     if (MDC >= 8350)
455     {
456         MDC =8350;
457         b = 8350;
458     }
459
460
461     ////////////////AŞIRI AKIM KORUMA/////////////////
462     if ((Overcurrent>=730)|| (Overcurrent<=282))
463     {
464         Overcurcounter++;
465         Overcurrent = 0;
466     }
467     if (Overcurcounter>=5000)
468     {
469         output_low(pin_e6); ///SHUT DOWN
470         PTEN = 0;
471     }
472     ////////////////Düşük Giriş Voltajı Algılama/////////
473     if (Vinput<=200)
474     {
475         Lowincounter++;
476     }
477     if (Lowincounter>=5000)
478     {
479         output_low(pin_e6); ///SHUT DOWN
480         PTEN = 0;
481     }
482
483     ////////////////MPPT Algoritması/////////////////
484     if (MPPTcounter>=1000)
485     {
486         if (MPPTg>=MPPTeski)
487         {
488             m--;
489             if (m>=100)
490             {
491                 m=100;
492             }
493             if (m<=10)
494             {
495                 m=10;
496             }
497         }
498         else
499         {
500             m++;
501         }
502         MPPTeski=MPPTg;
503         MPPTg=0;
504         MPPTcounter = 0;
505     }
506 }
507 }
508
509

```

ÖZGEÇMİŞ

Ad Soyad : Emre ÇELİK

Doğum Yeri ve Tarihi : Adana – 11.02.1987

E-Posta : emre.celik@bozok.edu.tr

ÖĞRENİM DURUMU:

- **Lisans** : 2010, TOBB Ekonomi ve Teknoloji Üniversitesi, Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği

Mesleki Deneyim : Bozok Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümünde Araştırma Görevlisi olarak çalışmaktadır.