

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

**ÖZ AYARLAMALI ve SIÇRAMASIZ GEÇİŞLİ
KONTROL SİSTEMİ TASARIMI**

**YÜKSEK LİSANS TEZİ
Müh. Özgenç SUBAŞI**

Anabilim Dalı : ELEKTRİK MÜHENDİSLİĞİ

Programı : KONTROL VE OTOMASYON MÜHENDİSLİĞİ

OCAK 2007

**ÖZ AYARLAMALI VE SIÇRAMASIZ GEÇİŞLİ KONTROL
SİSTEMİ TASARIMI**

**YÜKSEK LİSANS TEZİ
Müh. Özgenç SUBAŞI
504031121**

**Tezin Enstitüye Verildiği Tarih : 25 Aralık 2006
Tezin Savunulduğu Tarih : 2 Şubat 2007**

**Tez Danışmanı : Prof. Dr. İbrahim Eksin
Diğer Jüri Üyeleri Prof. Dr. Müjde Güzelkaya
Yard. Doç. Dr. Berk Üstündağ**

OCAK 2007

ÖNSÖZ

Bu güncel tezin hazırlanmasında değerli zamanını bana ayıran, sahip olduğu bilgi birikimini benimle paylaşan, sürekli yönlendiren değerli hocam Sn.Prof.Dr.İbrahim Eksin'e, çalışmam sırasında destek ve yorumlarıyla katkıda bulunan değerli hocam Sn.Prof Dr. Müjde Güzelkaya'ya, ayrıca, manevi desteğini her zaman hissettiğim aileme ve mesai arkadaşlarıma teşekkürlerimi sunarım.

Ocak 2007

Özgenç SUBAŞI

İÇİNDEKİLER

KISALTMALAR	vii
TABLO LİSTESİ	viii
ŞEKİL LİSTESİ	ix
1 GİRİŞ	1
2 SİSTEM MODELLERİ ve TANIMA YÖNTEMLERİ	4
2.1 Giriş	4
2.2 Sistem Modelleri	5
2.2.1 Üç Parametrelili Model Yapıları	5
2.2.2 Dört Parametrelili Model Yapıları	6
2.3 Birim Basamak Yanıtı Yöntemi	6
2.4 Alanlar Yöntemi	8
2.5 Röle Öz Ayarlama Yöntemi	9
2.5.1 Röle Geri besleme Yöntemiyle Birinci Mertebeden Ölü Zamanlı Sistem Parametrelerinin Tahmin Edilmesi	10
2.5.2 Ön kutuplamalı Röle Kullanılarak Birinci Mertebeden Ölü Zamanlı Sistem Parametrelerinin Tahmin Edilmesi	11
2.6 Tek Bir Salınım Yaptırarak Birinci Mertebeden Ölü Zamanlı Sistem Parametelerinin Kestirimi	13
2.7 En Küçük Kareler Kestirimi Yöntemi	15
2.8 Tekrarlamalı En Küçük Kareler Kestirimi Yöntemi	16
3 PID KONTROL	18
3.1 Giriş	18
3.2 Geri besleme Prensibi	18
3.2.1 Aç – Kapa Kontrol	19
3.2.2 Oransal Kontrol	20
3.3 PID Kontrolörler	21
3.4 PID Kontrolörlerin Modifikasyonları	22
3.4.1 Alternatif Gösterimler	22
3.4.2 Referans değeri ağırlıklandırma	23
3.4.3 Türev Kazancının Sınırlandırılması	24
3.4.4 İntegral Doymasını Engelleme Yöntemleri	25

3.4.5 Otomatik ve El Yordamıyla Kontrolörler Arasında Sıçramasız Geçişler	28
3.5 Ayırık PID Kontrolörler	30
3.5.1 Örnekleme	30
3.5.2 Ayırıklaştırma	30
3.5.2.1 Oransal Terim	30
3.5.2.2 İntegral Terim	31
3.5.2.3 Türevsel Terim	32
3.6 PID Kontrolör Tasarım Yöntemleri	33
3.6.1 Ziegler - Nichols Frekans Yanıtı Yöntemi	33
3.6.2 Ziegler - Nichols Birim Basamak Yanıtı Yöntemi	34
3.6.3 Röle Ayarlama Yöntemi	35
3.6.4 Cohen ve Coon Yöntemi	36
3.6.5 AMIGO Ayarlama Yöntemi	36
3.6.6 İç Model Kontrolü	37
3.7 İki Serbestlik Dereceli Kontrolörler	38
3.7.1 İki Serbestlik Dereceli PID Kontrolör Yapısı	38
3.7.2 İki Serbestlik Dereceli PID Kontrolörün Bir Serbestlik Dereceli Yapılara Göre Üstünlükleri	39
3.7.3 İki Serbestlik Dereceli PID Kontrolörlerin Eşdeğer Yapıları	43
3.8 Genetik Algoritmalar ve PID Parametrelerinin Ayarlanmasında Kullanımları	46
3.8.1 Genetik Algortima Tekniği	46
3.8.2 PID Parametrelerinin Ayarlanmasında Kullanımları	46
4 ÖZAYARLAMALI VE SIÇRAMASIZ GEÇİŞLİ KONTROL SİSTEMİ TASARIMI	48
4.1 Kontrol Edilecek Sistemin Modellenmesi	48
4.2 Bir Serbestlik Dereceli Kontrolör Tasarımı	50
4.3 İki Serbestlik Dereceli Kontrolör Tasarımı	51
4.3.1 Uygulamada Kullanılan İki Serbestlik Dereceli Kontrolörün Yapısı	51
4.3.2 İki Serbestlik Dereceli Kontrolörün Ziegler - Nichols Yöntemi İle Ayarlanmış Kontrolörlerde Kapalı Çevrim Sistem Performansına Etkilerinin Örnek Bir Sistem Üzerinde Gösterilmesi	52
4.3.3 T_f Katsayısının Genetik Algoritma Yardımıyla Optimizasyonu	54
4.3.4 T_f Katsayısının Ayarlanması İçin Alternatif Bir Yöntem Önerilmesi	57
4.3.5 Tasarlanan Algoritmanın Örnek Sistemlere Uygulanması	63
4.4 Sıçramasız Geçişli ve Öz Ayarlamalı Kontrolör Tasarımı	68

4.4.1	Sıçramalı ve Sıçramasız Geçişli Kontrolörlerin Yapısı	68
4.4.2	Sıçramalı ve Sıçramasız Geçişli Öz Ayarlamalı Kontrolör Yapılarının Değişik Sistemler Üzerinde Uygulanması.	72
4.4.3	Sıçramasız Geçişli Öz Ayarlamalı Kontrolör Üzerinde Yük Bozucu Etkisinin Gösterilmesi	77
5	SONUÇLAR	79
	KAYNAKLAR	81
	EKLER	82
	ÖZGEÇMİŞ	90

KISALTMALAR

PID : Proportional Integral Derivative (Oransal Integral Türevsel)
FOPDT : First order plus dead time (Birinci Dereceden Ölü Zamanlı)

TABLO LİSTESİ

	<u>Sayfa No</u>
Tablo 3.1 K_p , T_i , T_d nin artımıyla kapalı çevrim sistem yanıtında oluşabilecek değişiklikler.....	22
Tablo 3.2: Şekil 4.3 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması.....	34
Tablo 3.3: Şekil 4.3 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması.....	34
Tablo 3.4: Şekil 4.3 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması.....	37
Tablo 4.1: Şekil 4.4 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması.....	54
Tablo 4.2: Şekil 4.11 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması.....	64
Tablo 4.3: Şekil 4.12 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması.....	66
Tablo 4.4: Şekil 4.13 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması.....	67

ŞEKİL LİSTESİ

	<u>Sayfa No</u>
Şekil 2.1: Geri beslemeli Basit bir Kontrol Sisteminin Blok Diyagramı	4
Şekil 2.2: Birinci Dereceden Ölü Zamanlı Bir Sistemin Birim Basamak Yanıtı ..	7
Şekil 2.3: Alanlar Yönteminde Kullanılan Değerler ile Sistemin Birim Basamak Yanıtının Gösterilimi	8
Şekil 2.4: Röle geri beslemeli sistemin blok diyagramı	9
Şekil 2.5: Röle Geri beslemeli Sistem İçin, Röle Çıkışı u ve Sistem Çıkışı y nin Gösterilimi	10
Şekil 2.6: Ön kutuplamalı röle	12
Şekil 2.7: Ön kutuplamalı röle ile çalışan sistemdeki salınımlı dalga biçimleri ..	12
Şekil 2.8: Tek salınımda sistem parametrelerini tanıma yöntemi	13
Şekil 3.1: Geri beslemeli sistem blok şeması	18
Şekil 3.2: Aç Kapa kontrol için değişik yöntemler. (A) ideal aç kapa kontrol biçimi (B) ölü bölgesi ve (C) histerezisli kontrol	19
Şekil 3.3: Oransal Kontrolörün Karakteristiği, e kontrol hatası, u kontrol değişkeni	20
Şekil 3.4: PID algoritmasının etkileşimli ve etkileşimsiz biçimleri	23
Şekil 3.5: b nin değişik değerleri için yük bozucularına ve referans değişimlerine ve ölçme gürültülerine karşı sistem yanıtları	24
Şekil 3.6: Tipik bir pratik kontrol sisteminin blok diyagramı	25
Şekil 3.7: İntegratör doymasının gösterimi	26
Şekil 3.8: Ters hesaplama temelli integral doyma engelleyici yapısının blok diyagramı	26
Şekil 3.9: Şekil 3.5 deki sisteme doyma engelleyici yapısının eklenmesi	27
Şekil 3.10: Şekil 3.5 deki sistemde değişik Tt değerleri kullanılarak yapılan benzeşimi	27
Şekil 3.11: Artımsal PID Kontrolör ile el yordamlı kontrolör arasında sarsıntısız geçişi sağlayan değişim bloğu,	28
Şekil 3.12: Seri PID Kontrolör ile el yordamlı kontrolör arasında sarsıntısız geçişi sağlayan değişim bloğu	29
Şekil 3.13: Paralel PID Kontrolör ile el yordamlı kontrolör arasında sarsıntısız geçişi sağlayan değişim bloğu	29

Şekil 3.14: Röle yönteminin blok Şeması	35
Şekil 3.15: Röle beslemeli sistem çıkışı altında, röle çıkışı u ve sistem çıkışı y nin gösterimi	35
Şekil 3.16: İki Serbestlik Dereceli Kontrol Sistemi	38
Şekil 3.17: Bir serbestlik dereceli klasik kontrol sistemi	40
Şekil 3.18: Bir serbestlik dereceli klasik kontrol sisteminin yanıtları	41
Şekil 3.19: İki serbestlik dereceli yapının etkisinin kavramsal olarak ifade edilişi	42
Şekil 3.20: İki serbestlik dereceli kontrol sisteminin yanıtları	43
Şekil 3.21: İleri beslemeli(Feedforward) yapıda iki serbestlik dereceli kontrolör	43
Şekil 3.22: Geri beslemeli(Feedback) yapıda iki serbestlik dereceli kontrolör	44
Şekil 3.23: Referans değer filtreli yapıda iki serbestlik dereceli kontrolör	44
Şekil 3.24: Klasik oran sınırlama operasyonunun yanıtı	45
Şekil 3.25: Referans değer filtresi $F(s)$ in yanıtı	45
Şekil 4.1: Bilinmeyen bir endüstriyel sistemin gösterimi	48
Şekil 4.2: Tasarımda Kullanılan İki Serbestlik Dereceli Kontrolör Yapısı	52
Şekil 4.3: Ziegler - Nichols Yöntemi İle PID parametreleri belirlenmiş örnek bir kapalı çevrim sistemin yanıtı	53
Şekil 4.4: Artan T_f Katsayıları İçin Sistem Yanıtları	53
Şekil 4.5: Birinci Genetik Optimizasyon Denemesi	55
Şekil 4.6: İkinci Genetik Optimizasyon Denemesi	56
Şekil 4.7: Üçüncü Genetik Optimizasyon Denemesi	56
Şekil 4.8: Aşımli bir kontrol sisteminin örneksel birim basamak yanıtı	58
Şekil 4.9: Yerleşme zamanı bir önceki yerleşme zamanından küçük ise, maksimum aşım değerinin bir önceki aşım değeri ile kıyaslanmasında tüm olası durumlar	61
Şekil 4.10: T_f in optimizasyonu için önerilen algoritmanın akış diyagramı	62
Şekil 4.11: Önerilen Aşım Azaltma Algoritmasının $H_1(s)$ sistemine uygulanmasında oluşan döngüler	64
Şekil 4.12: Önerilen Aşım Azaltma Algoritmasının $H_2(s)$ sistemine uygulanmasında karşılaşılan döngüler	65
Şekil 4.13: Önerilen Aşım Azaltma Algoritmasının $H_3(s)$ sistemine uygulanmasında oluşan döngüler	67
Şekil 4.14: Sıçramalı Geçişli Öz Ayarlamalı Kontrol Sisteminin Blok Diyagramı	69
Şekil 4.15: Sıçramalı Geçişli Kontrolörde Sistem Çıkışının Yaklaşık Gösterilimi	70

Şekil 4.16: Sıçramasız Geçişli Öz Ayarlamalı Kontrol Sisteminin Blok Diyagramı.....	71
Şekil 4.17: Sıçramasız Geçişli Kontrolörde Sistem Çıkışının Yaklaşık Gösterilimi	71
Şekil 4.18: $H_1(s)$ Sistemi İçin Filtreli ve Filtresiz, Sıçramalı Geçişli Kontrolör Denemeleri	72
Şekil 4.19: $H_1(s)$ sistemi için Filtresiz ve Sıçramasız Geçişli Kontrolör Denemeleri, $R = 1$, $U_m = 1$	73
Şekil 4.20: $H_1(s)$ sistemi için Filtreli ve Sıçramasız Geçişli Kontrolör Denemeleri, $R = 1$, $U_m = 1$	73
Şekil 4.21: $H_1(s)$ Sistemi Filtreli ve Filtresiz Sıçramasız Geçişli Kontrolörlerin Aynı Skalada Kıyaslanması	74
Şekil 4.22: $H_1(s)$ Sistemi için elle kontrol işareti $U_m=1.5$ olarak Filtreli ve Filtresiz Sıçramasız Geçişli Kontrolörlerin Aynı Skalada Kıyaslanması	75
Şekil 4.23: $H_4(s)$ Sistemi İçin Filtreli ve Filtresiz, Sıçramalı Geçişli Kontrolör Denemeleri	76
Şekil 4.24: $H_4(s)$ Sistemi Filtreli ve Filtresiz Sıçramasız Geçişli Kontrolörlerin Aynı Skalada Kıyaslanması	76
Şekil 4.25: $H_4(s)$ Sistemi için elle kontrol işareti $U_m=1.5$ olarak Filtreli ve Filtresiz Sıçramasız Geçişli Kontrolörlerin Aynı Skalada Kıyaslanması	77
Şekil 4.26: $H_1(s)$ Sistemi için sıçramasız geçişli ve filtreli kontrol yapısı üzerinde yük bozucusunun etkisinin gösterilimi.....	78

ÖZET

ÖZ AYARLAMALI ve SİÇRAMASIZ GEÇİŞLİ KONTROL SİSTEMİ TASARIMI

PID kontrolörler, endüstride pek çok süreci kontrol etmek için anlaşılması ve kullanımı kolay bir kontrol yapısı olduğundan çok sık kullanılmaktadırlar. Bunun yanında, kullanıcılar PID kontrolör parametrelerinin ayarı ile uğraşmak istememektedirler. Bu sebeple günümüzde ticari PID kontrolörlerin pek çoğunda kendi kendini ayarlama özelliği bulunmaktadır. Yarı iletken teknolojilerindeki gelişmeler sayesinde PID kontrolör yapılarına bu özelliklerin de eklenebilmesi kolaylaşmıştır. Ayrıca, bu konularda yapılan bilimsel araştırmaların sayısı da her geçen gün artmaktadır.

Bu çalışmada yeni bir öz ayarlamalı PID kontrol yöntemi önerilmiştir. Bunun için literatürdeki belli başlı sistem tanıma ve PID kontrol yöntemleri incelenmiştir. Ardından PID kontrolör ayarlama yöntemleri incelenmiş ve bir serbestlik dereceli PID kontrolör yapısı ile sistemin referans yanıtının ve yük bozucularına karşı yanıtının aynı anda optimum olarak ayarlanamadığı, alternatif yöntem olarak da iki serbestlik dereceli yapıların kullanılması gerektiği saptanmıştır. Daha sonra da iki serbestlik dereceli bir PID kontrolör yapısı seçilmiş ve birinci serbestlik dereceli kısmın parametreleri, en küçük kareler kestirimi yöntemiyle yapılan sistem tanımanın ardından, Ziegler - Nichols yöntemi kullanılarak ayarlanmıştır. İkinci serbestlik dereceli kısmın parametre ayarı için önce genetik optimizasyon yöntemi kullanılmış ardından aynı işi daha kısa sürede yapabilen bir yöntem önerilmiştir. Son olarak da sistem tanıma süreci ile PID kontrolör yapısı birleştirilerek ve aradaki geçişin sıçramasız biçimde olması sağlanarak sıçramasız geçişli ve öz ayarlamalı yapıda yeni bir kontrol yöntemi önerilmiş ve önerilen yöntem değişik örnek sistemler üzerinde denenerek başarımları gösterilmiştir.

SUMMARY

BUMPLESS SWITCHING AND SELF TUNING PID CONTROL

PID controllers is used in the industry in many process control loops. PID controllers is used very often that's why its structure is easy to use and understand. But users who are using the PID controllers in their systems don't want to tune the PID parameters by themselves. For this reason many commercial PID controllers have auto tuning and self tuning capabilities. Today it is easy to add these facilities to the PID controllers with the improvements of the semiconductor technology. Also research in this area is increasing day by day.

In this work a new method has been suggested for the self tuning of the PID controllers. For this purpose common methods for system identification and PID control are investigated. Then PID tuning methods are reviewed shortly. And it is concluded that one degree of freedom PID controller structures would never tune to optimum for both set-point response and disturbance response at the same time and two degrees of freedom PID controllers are to be used for these purposes. After that a two degrees of freedom PID controller structure is selected and first degree of freedom part has been tuned with Ziegler - Nichols method. And for tuning of the second degree of freedom part first genetic optimization methods have been used after that a new method has been suggested for optimization for reducing the calculation time. And lastly a new method is suggested with combining the system identification, PID control and bumpless transfer methods named 'Bumpless Switching and Self Tuning PID Control'. And the performance of the controller is verified by computer simulations.

1 GİRİŞ

PID kontrolör yapısı, dinamikleri bilinen ve performans gereksinimleri çok karışık olmayan sistemlerde sıklıkla kullanılan bir kontrolör biçimidir. PID kontrolörler tüm endüstri kollarında kendine fazla sayıda uygulama alanı bulmuştur. Süreç kontrolünde kullanılan kontrol yapılarında %90 dan fazla bir oranda PID tipli kontrolörler kullanılmaktadır. Kullanım alanı bu kadar yaygın olduğu için de üzerinde pek çok araştırmalar yapılmış, eksik yönleri giderilmeye çalışılmıştır. Pek çok yetersizliği tespit edilmesine karşın da alternatifi henüz olmadığı için PID kontrol yapıları halen kullanılmaktadırlar.

PID kontrolörler teknoloji değiştikçe pek çok değişim ve gelişime uğramışlardır. Yeni teknolojiler ortaya çıktıkça PID kontrolör yapıları da teknolojinin getirdiği değişimlere uyum sağlamak zorunda kalmışlar, ayrıca teknolojinin getirmiş olduğu kolaylıklar sayesinde PID kontrolörlerin uygulanması kolaylaşmış ve uygulamada ortaya çıkan sorunları çözmek de kolay bir hale gelmiştir. Özellikle mikroişlemci teknolojisindeki gelişmeler PID kontrolörler için heyecanlandırıcı gelişmeleri beraberinde getirmiştir. Bu teknolojinin gelişmesi ile PID kontrolör yapılarında bütünleşik olarak otomatik ayarlama, kazanç planlama ve sürekli uyarılma gibi ilave yapılarında kontrolörle birlikte uygulanmaları kolaylaşmıştır.

Mikroişlemci teknolojisinden önce PID kontrolör yapılarının çoğu analog sistemlerle gerçekleştirilmekteydi. Bu yapıda tasarlanan kontrolörlerde ise kontrolör devreye alındıktan sonra bir operatör yardımıyla kontrolörün parametrelerinin sistemi en verimli şekilde çalıştırabilecek şekilde ayarlanması gerekmekteydi. Oysa mikroişlemci teknolojisindeki gelişmeler ve yapay zeka alanlarındaki ilerlemeler sayesinde bugün pek çok işlem bir operatörün müdahalesine minimum şekilde ihtiyaç duyularak, otomatik olarak kontrol birimlerinin kendisi tarafından gerçekleştirilebilir hale gelmiştir.

Otomatik ayarlama kavramı, kontrol biriminin sistem üzerinde çeşitli denemeler yaparak sistemi tanıması ve tanıdığı sisteme göre uygun kontrolör parametrelerini

hesaplaması anlamına gelmektedir. Bu işlemler operatörün sadece bir tuşa basarak başlatabileceği işlemler olmaktadır. Sürekli adaptasyon ise sistemin sürekli kendini kontrol ederek sistemdeki değişmelere göre kontrolör yapısını tekrardan ayarlaması anlamına gelmektedir. Ayarlama ve adaptasyon pek çok değişik yöntemle yapılabilmektedir. Bu çalışmamızda ise bu konulara değişik bir açıdan bakarak yeni bir ayarlama yöntemi üzerinde yapılan çalışmalar yaparak, elde ettiğimiz sonuçları göstereceğiz.

Herhangi bir kontrol probleminde sistem dinamiklerinin anlaşılması anahtar bir konu olarak gündeme gelmektedir. Bölüm 2 de sistem dinamiklerini modelleyebilmemiz için literatürde bahsedilen değişik yöntemler ele alınacaktır. Değişik yaklaşımlarla sistem modellemenin nasıl yapılacağı anlatılacak, birim basamak yanıtı ile ve frekans yanıtı ile sistemlerin tanıma yöntemleri incelenecektir. Ayrıca ayrık zaman tanım bölgesinde modellenerek fark denklemleriyle ifade edilebilen sistem modelleri için parametre kestirim yöntemleri ele alınacak, bu yöntemlerle sistemin nasıl tanınabileceği gösterilecektir.

3. Bölümde PID kontrolör yapılarının derinlemesine bir şekilde incelenerek ayarlama yöntemleri hakkında bilgiler verilecektir. PID yapılarının değişik şekillerde uygulanış biçimleri ele alınacak, seri ve paralel biçimde PID kontrolör fonksiyonlarının nasıl gerçekleştirilebileceği tartışılacaktır. PID kontrolörlerin pratik uygulanmasında karşılaşılan bazı sorunlar ve bu sorunları aşmak için kontrolör yapısında yapılması gereken modifikasyonlar incelenecektir. Ayrıca mikroişlemciler yardımıyla PID kontrolörleri uygulayabilmemiz için ayrık kontrolör yapıları özet olarak verilecektir. En son olarak da iki serbestlik dereceli kontrolör yapıları incelenerek PID kontrolörlerde referans yanıtlarının ve bozucu etkilere karşı yanıtlarının her ikisinin de aynı anda optimum olarak nasıl ayarlanabileceği konusu şimdiye kadar bu konuda yapılmış çalışmalar üzerinde anlatılacaktır.

4. bölümde iki serbestlik dereceli bir kontrolör yapısı seçilerek, birinci serbestlik derecesindeki kontrolörler Ziegler - Nichols yöntemini kullanarak bozucu etkilere karşı dayanıklı bir şekilde ayarlanacak, ikinci serbestlik dereceli kontrolörün tasarımı ise iki değişik yöntemle yapılacaktır. İkinci serbestlik dereceli kontrolörün tasarımı önce Genetik Optimizasyon algoritması ile bulunmaya çalışılacak daha sonra Genetik Optimizasyon algoritmasından daha hızlı bir yöntem önerilerek aynı tasarımı bu sefer önerilen yöntem ile yapılacak ve sonuçlar karşılaştırılacaktır. Ardından da

sistem tanıma işlemi ve kontrol işlemleri birleştirilerek öz ayarlamalı ve sıçramasız geçişli yeni bir kontrol sisteminin tasarımı yapılmaya çalışılacaktır. Bu sistem diğer öz ayarlama yöntemlerine bir alternatif olarak sunulacak ve örnek sistemler seçilerek bu örnek sistemler üzerinde tasarlanan kontrolör uygulanmaya çalışılacaktır.

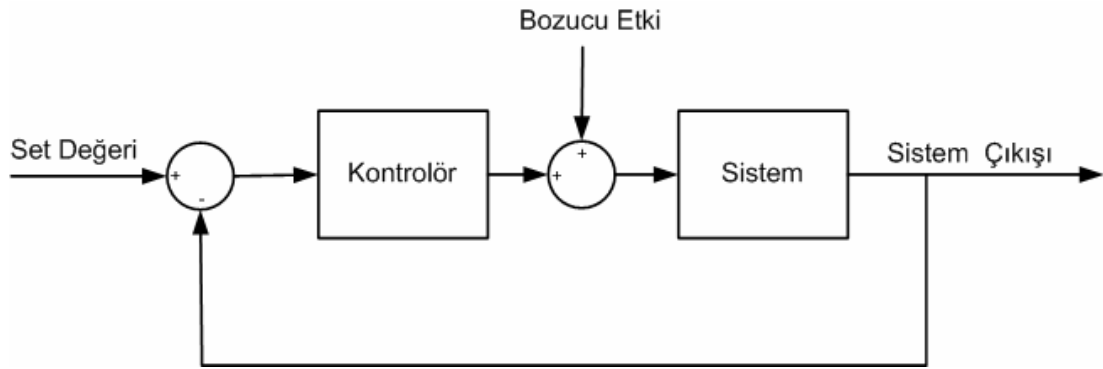
Son bölümde ise yapılan işler özetlenerek bir değerlendirme yapılacak ve konuyla ilgili öneriler sunulacaktır.

2 SİSTEM MODELLERİ ve TANIMA YÖNTEMLERİ

2.1 Giriş

Geri beslemeli, bir giriş bir çıkışlı temel bir kontrol döngüsünün blok diyagramı Şekil 2.1 de görülmektedir. Kontrol döngüsü, sistem ve kontrolör olmak üzere iki ana bileşenden oluşmaktadır. Şekil üzerindeki oklar ile blokların birbiriyle olan giriş çıkış ilişkileri gösterilmektedir. Şekilde, sistem ve kontrolörün geri besleme döngüsü içinde birbirlerine bağlandıkları görülmektedir.

Geri beslemeli kontrol döngüsünün amacı sistem çıkışını, döngüde bozucu etkiler olsa da, set değeri ile belirtilen noktaya getirmek ve o değerde tutmaktır. Geri besleme döngüsünün çalışma mantığı da şu şekilde özetlenebilir: Kapalı çevrim sistem dengede iken sistemin girişine bozucu etkinin girdiğini düşünürsek, sistemin çıkışı set değerinden daha büyük olacaktır. Bu da hatanın negatif olmasına, ve kontrolör çıkışının da sistem çıkışını azaltıcı yönde etki göstermesine neden olacaktır.



Şekil 2.1: Geri beslemeli Basit bir Kontrol Sisteminin Blok Diyagramı

Geri beslemeli kontrol döngüsünün verimli çalışması için kontrolör parametrelerinin optimum şekilde ayarlanmış olması gerekmektedir. Aksi takdirde kontrol döngüsü verimsiz çalışabilir yada kararsız olabilir.

Kontrolör parametrelerini optimuma ayarlamak için iki değişik yol izlenebilir. Bunlardan ilki deneme ve yanılma yöntemidir. Öncelikle kontrolör parametreleri için rasgele başlangıç değerleri belirlenir. Daha sonra kapalı çevrim sistemin çıkışı gözlenir. Parametreler, istenen şekilde bir sistem çıkışı elde edilinceye kadar

değiştirilmeye devam edilir. İstenilen şekilde çıkış elde edildiğinde ise ayarlama sona erdirilir. Diğer bir yöntem ise önce sistemin davranışını belirleyen matematiksel modeli çıkarmak, kontrolörün parametrelerini de bu matematiksel modeli kullanarak kontrolör tasarım yöntemleriyle belirlemektir. Her iki yöntemi de kullanabilmek için de sistem modelleme yöntemlerinin ve modellerinin iyi anlaşılması gerekmektedir. Bu bölümde bu teknikler hakkında detaylı bilgiler verilecektir.

Sistem modeli genel olarak bir giriş bir çıkış sistemler için sonsuz adet parametre ile ifade edilebilmektedir. Bu çalışmada sadece en çok kullanılan gösterimler olarak üç ve dört parametrelili yapılar üzerinde durarak, bu model yapılarının sistem tanıma yöntemleri hakkında verilen bilgiler ile uygulamamız için temel oluşturacağız.

2.2 Sistem Modelleri

Sistem modellerini modeldeki değişken sayısına göre sınıflandırabiliriz. Bu çalışmada, üç parametrelili ve dört parametrelili model yapılarını inceleyerek sistem tanıma yöntemleri hakkında bilgiler vereceğiz.

2.2.1 Üç Parametrelili Model Yapıları

Bu model yapısını ifade eden transfer fonksiyonu:

$$G(s) = \frac{K}{1 + sT} \cdot e^{-sL} \quad (2.1)$$

Sistem üç parametre ile karakterize edilebilir. Kazanç katsayısı K , zaman sabiti T ve ölü zaman L . Bu yapıdaki transfer fonksiyonu PID tipli kontrolörlerin ayarlanmasında en yaygın kullanılan sistem transfer fonksiyonudur. Bu tür sistemler birinci dereceden ölü zamanlı sistemler(FOPDT) de denilmektedir. (2.1) modelinin birim basamak yanıtının zaman tanım bölgesi fonksiyonu:

$$s(t) = K(1 - e^{-(t-L)/T}) \quad (2.2)$$

ile verilir. Bu eşitlikten sistemin ortalama yerleşme zamanını hesaplarsak

$$T_{ar} = \frac{\int_0^{\infty} (s(\infty) - s(t))dt}{K} = L + T \quad (2.3)$$

Bu değer ölüm zamanına oranı ise,

$$\tau = \frac{L}{L+T} = \frac{L}{T_{ar}} \quad (2.4)$$

τ değerini $[0,1]$ aralığında değerler alır. τ değerine normalize ölü zaman da denilmektedir. Bu değer bir prosesin kontrol edilebilirliğinin kolaylığını yada zorluğunu belirlemek için kullanılabilir. Aynı zamanda bu değere kontrol edilebilirlik katsayısı da denilmektedir. Kabaca söyleyecek olursak τ değeri 1'e yakın olan sistemler ölü zaman baskın sistemler olup kontrol edilmesi zor olan sistemler olarak sınıflandırılabilir. τ değeri 0'a yakın olan sistemler ise kontrol edilmesi kolay sistemler olarak ele alınabilir. τ parametresi 1 e yaklaşan sistemlerde PID kontrolör yapısına ek olarak başka tahmin ediciler yada daha karmaşık kontrol yapıları kullanılmaktadır.

2.2.2 Dört Parametrelili Model Yapıları

Sistem modeline daha iyi bir yakınsama yapmak istiyorsak,

$$G(s) = \frac{K}{(1+sT_1)(1+sT_2)} \cdot e^{-sL} \quad (2.5)$$

modelini kullanabiliriz. Bu model yapısında dört bilinmeyen parametre ile sistem modeli verilmektedir. Bu yapıda sistem kazancı K , sistemin ölü zamanı L ve zaman sabitleri de T_1 ve T_2 olmak üzere iki parametre ile verilmektedir. Bu sayede modellemek istediğimiz sistemi daha yaklaşık bir şekilde modelleyebiliriz.

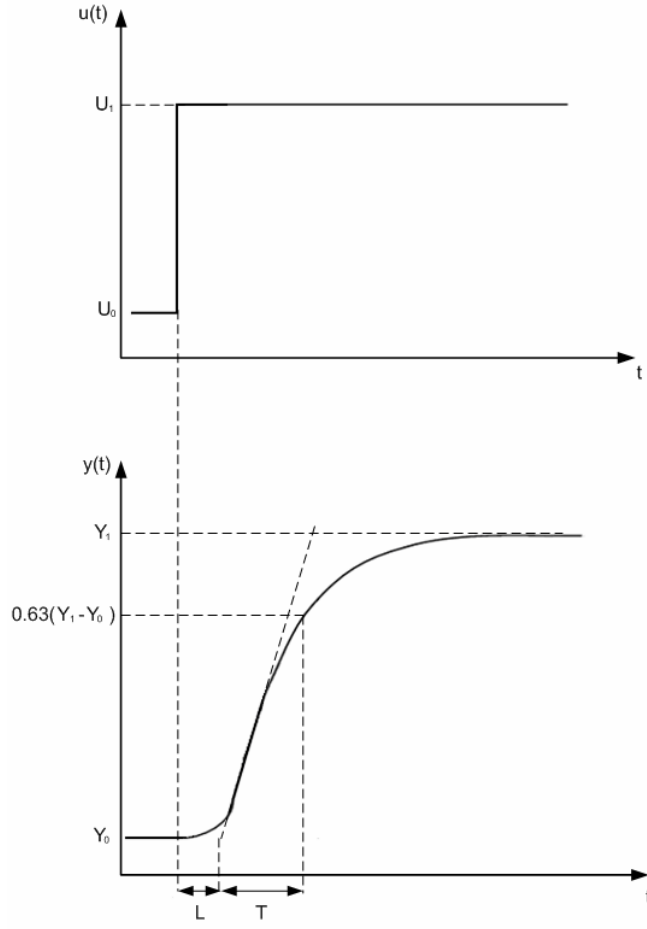
(2.5) sisteminin birim basamak yanıtının zaman tanım bölgesi fonksiyonu,

$$s(t) = K \left(1 + \frac{T_2 \cdot e^{-(t-L)/T_2} - T_1 \cdot e^{-(t-L)/T_1}}{T_1 - T_2} \right) \quad T_1 \neq T_2 \quad (2.6)$$

ile verilir. Bu eşitlikteki bilinmeyen parametrelerin bulunması için fazla sayıda örnek alıp numerik döngüler yardımıyla çözüme gitmek gerekmektedir.

2.3 Birim Basamak Yanıtı Yöntemi

Bu yöntem pratikte sistem tanımak için en çok kullanılan yöntemlerden birisidir. Birinci dereceden ölü zamanlı bir sisteme birim basamak girişi uygulandığında elde edilen çıkış şekil 2.2 de görülmektedir.



Şekil 2.2: Birinci Dereceden Ölü Zamanlı Bir Sistemin Birim Basamak Yanıtı

Sisteme uygulanan kontrol işareti sabit genlikte bir işaret olmalıdır. Bu şekilde bir kontrol işareti sisteme uygulanarak sistem çıkışı gözlemlenir. Sistem çıkışı şekil 2.2 de görüldüğü gibi eksponansiyel bir artım gösterir. Sabit kontrol işareti uygulandığı andan itibaren sistem çıkışının eğiminin maksimum olduğu noktada sistem yanıtına çizilen sabit bir doğru yardımıyla ölü zaman değeri L hesaplanabilir.

Daha sonra $y(t)$ çıkışının sabitlendiği nokta Y_0 'ın kontrol işaretinin genliğine oranından K sistem kazancı hesaplanabilir.

$$K = \left(\frac{Y_1 - Y_0}{U_1 - U_0} \right) \quad (2.7)$$

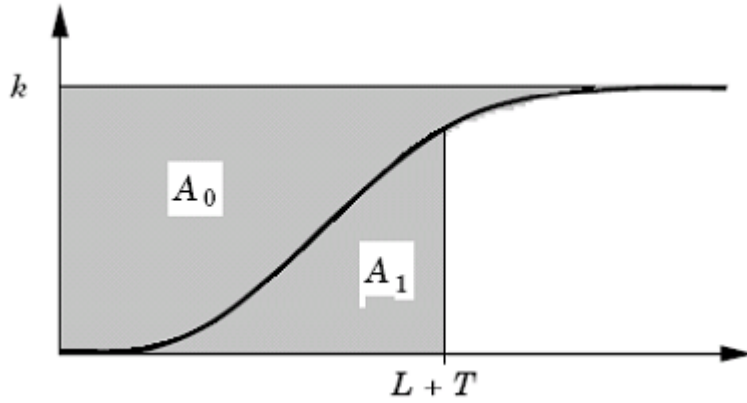
Sistem çıkışının son değerinin 0.63 katına ulaştığı zamana bakılarak da sistemin zaman sabiti hesaplanabilmektedir.

$$y(L + T) = 0.63 \cdot Y_0 \quad (2.8)$$

Bu yöntem pratikte uygulanması oldukça kolay ve sıklıkla uygulanan bir yöntemdir. Ancak pratik uygulamalarda sistem çıkışındaki gürültüden yada algılayıcı çıkışının gürültülü olmasından kaynaklanan sebepler ile sistem parametreleri hesaplanırken hata yapılabilir. Bu hataları önlemek için daha güvenli bir yöntem olan alanlar yöntemi kullanılabilir.

2.4 Alanlar Yöntemi

Birinci mertebeden ölü zamanlı sistem parametrelerini hesaplamak için başka bir yöntemde alanlar yöntemidir. Bu yöntemde birim basamak yanıtı yönteminden farklı olarak sistem çıkışının taradığı alanlar yardımıyla sistem parametreleri hesaplanabilir.



Şekil 2.3: Alanlar Yönteminde Kullanılan Değerler ile Sistemin Birim Basamak Yanıtının Gösterilimi

Sistem girişinin kontrol işareti, $u(t)=1$ olarak seçilerek, önce A_0 ve k hesaplanır. Daha sonra,

$$T + L = \frac{A_0}{k} \quad (2.9)$$

$T + L$ süresine kadar ki sistem yanıtından A_1 hesaplanabilir.

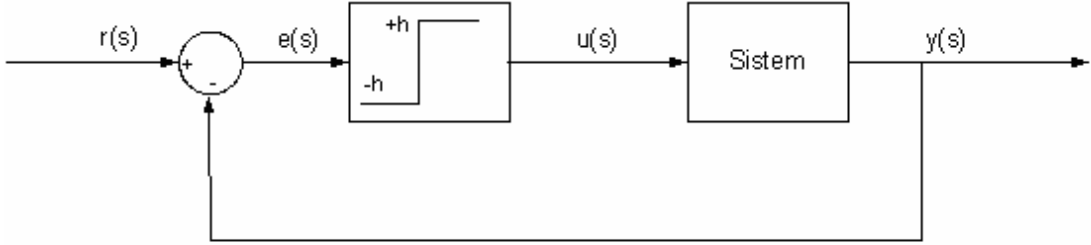
Sonrasında T parametresi

$$T = \frac{eA_1}{k} \quad (2.10)$$

olarak hesaplanabilir. Eğer sistem çıkışından aldığımız sinyal gürültülü ise bu yöntemle sistem parametrelerini hesaplamak daha güvenilir olacaktır.

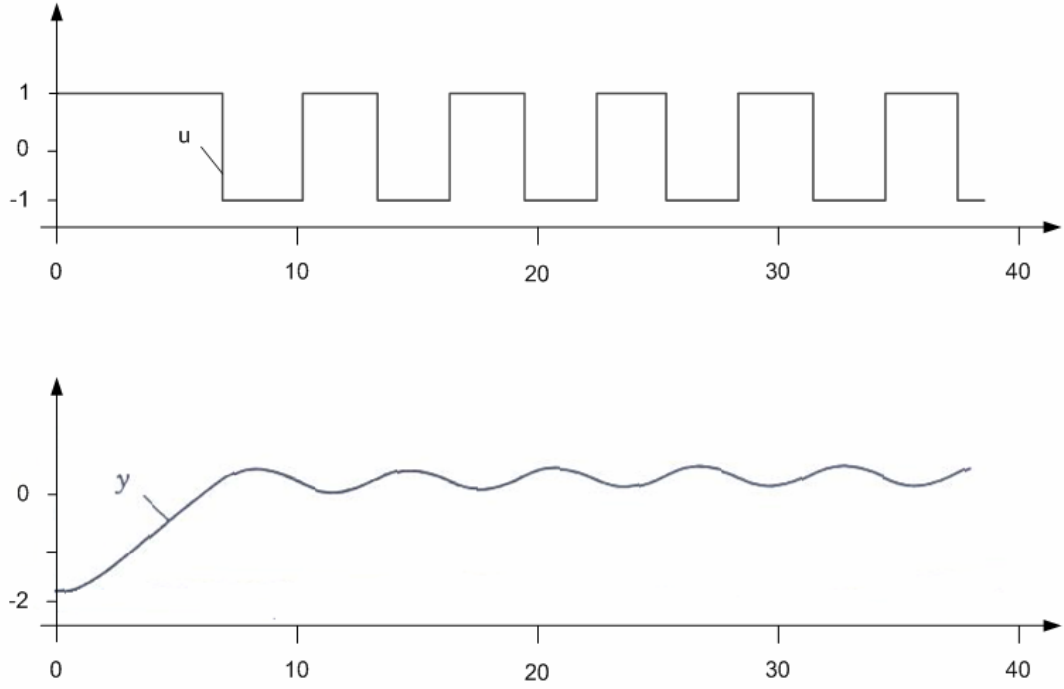
2.5 R le  z Ayarlama Y ntemi

Sistem tanıma i in alternatif y ntemlerden birisi de r le y ntemidir. Sistem  ekil 2.4 de verildiĐi kurulur. Sistemin giri ine hatanın pozitif yada negatif olmasına baĐlı olarak sabit genlikte i aretler uygulanır. Bu  ekilde sistem kararlılık sınırında  alı tırılarak salınım yapması saĐlanır. Bu  ekilde sistemin davranı ları g zlenerek sistem modeli yada kontrol r parametrelerini belirleyebilen bir  ok y ntem bulunmaktadır. Burada birinci derece sistem parametrelerinin r le y ntemi ile hesaplanması ile ilgili iki farklı y ntemden bahsedilecektir. R le y ntemi ile kontrol r parametrelerini ayarlayan y ntemlerden ise ayrıca bahsedilecektir. R le geri beslemeli sistemin genel blok diyagramı a aĐıdaki  ekilde verilmi tir.



 ekil 2.4: R le geri beslemeli sistemin blok diyagramı

R le geri beslemeli sistemde referans i areti ile sistem  ıkı ı arasındaki farka bakılarak sistemin kontrol giri ine $+h$ yada $-h$ deĐerli kontrol i areti uygulanır. Referans i areti sistem  ıkı ındaki deĐeri a tıĐı durumlarda sistem  ıkı ını y kseltmek i in $+h$ deĐerli kontrol i areti, sistem  ıkı ı referans i aretini a tıĐı anlarda ise $-h$ deĐerli kontrol i areti uygulanarak sistemin  ıkı ının salınım yapması saĐlanır. Tipik bir r le geri beslemeli sistemde olu an kontrol i areti ve sistem  ıkı ının grafiĐi  ekil 2.5 deki gibi olmaktadır.



Şekil 2.5: Röle Geri beslemeli Sistem İçin, Röle Çıkışı u ve Sistem Çıkışı y nin Gösterilimi

2.5.1 Röle Geri besleme Yöntemiyle Birinci Mertebeden Ölü Zamanlı Sistem Parametrelerinin Tahmin Edilmesi

Röle yöntemi ile sistem tanıma üzerinde birçok çalışma yapılmıştır. Chidambaram, Vivek çalışmalarında birinci mertebeden sistem parametrelerini röle yöntemi ile salınıma giren sistem yanıtından yararlanarak hesaplayan bir yöntem önermişlerdir [5]. Bu yöntemi detaya girmeden verecek olursak.

Birinci mertebeden sistemin transfer fonksiyonu (2.1) de verildiği gibidir. w , sistem çıkışında gözlemlenen salınımların frekansı olmak üzere $P = 2\pi/w$, $u(t)$ sistem girişi, $y(t)$ sistem çıkışı olmak üzere

$$c_1 = \int_0^P y(t) \cdot \cos(wt).dt \quad (2.11)$$

$$d_1 = \int_0^P y(t) \cdot \sin(wt).dt \quad (2.12)$$

$$c_2 = \int_0^P u(t) \cdot \cos(wt).dt \quad (2.13)$$

$$d_2 = \int_0^P u(t) \cdot \sin(wt).dt \quad (2.14)$$

Bu eşitlikler $y(t)$ ve $u(t)$ verilerini kullanarak nümerik olarak çözümlenebilirler.

$$p = \frac{c_1 c_2 + d_1 d_2}{c_2^2 + d_2^2} \quad (2.15)$$

$$q = \frac{d_2 c_1 - d_1 c_2}{c_2^2 + d_2^2} \quad (2.16)$$

olarak alırsak

$$\pm p - qwT - K_p \cdot \cos(L.w) = 0 \quad (2.17)$$

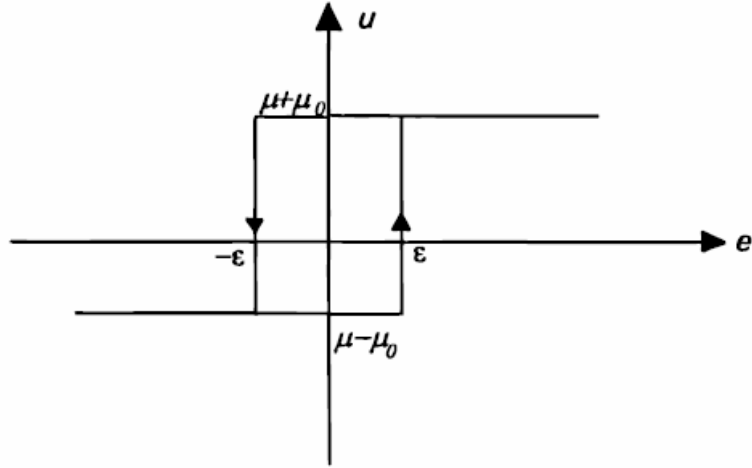
$$pwT \pm q + K_p \cdot \sin(L.w) = 0 \quad (2.18)$$

denklemleri yardımıyla T ve K_p değerleri hesaplanabilir. Ölü zaman L ise $y(t)$ nin tepe değerine geldiği nokta ile $u(t)$ değerinin en son minimum değerine düştüğü nokta arasındaki zaman farkı ölçülerek hesaplanabilir.

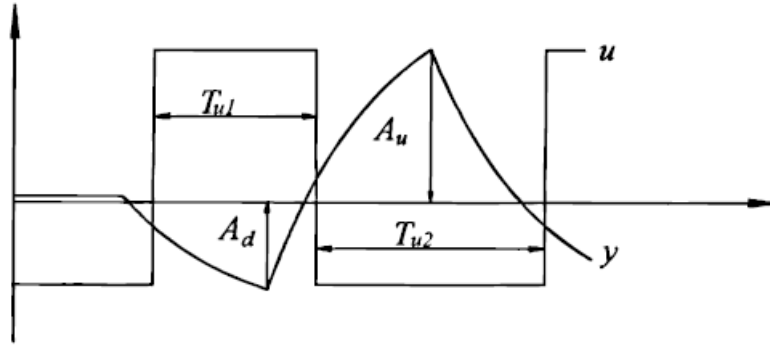
Bu yöntem yüksek doğrulukla sistem parametrelerini hesaplamaktadır. Ancak sistem parametrelerinin tam olarak tanınabilmesi için üç periyottan fazla salınım yapılması gerekmektedir. Ayrıca bu yöntemin uygulanabilmesi için kullanılan rölenin simetrik olması gerekmektedir. Oysa pratikteki birçok sistemde simetrik rölenin uygulanması mümkün olmayabilir. Bunun için rölenin asimetrik ya da ön kutuplamalı olduğu durumlar için de sistem tanıma yöntemlerinin incelenmesi faydalı olacaktır.

2.5.2 Ön kutuplamalı Röle Kullanılarak Birinci Mertebeden Ölü Zamanlı Sistem Parametrelerinin Tahmin Edilmesi

Ön kutuplamalı rölenin blok diyagramı aşağıdaki şekil 2.6 de gözlemlenmektedir. Bu rölenin sisteme uygulanmasıyla oluşan salınımlar da şekil 2.7 da verilmektedir.



Şekil 2.6: Ön kutuplamalı röle



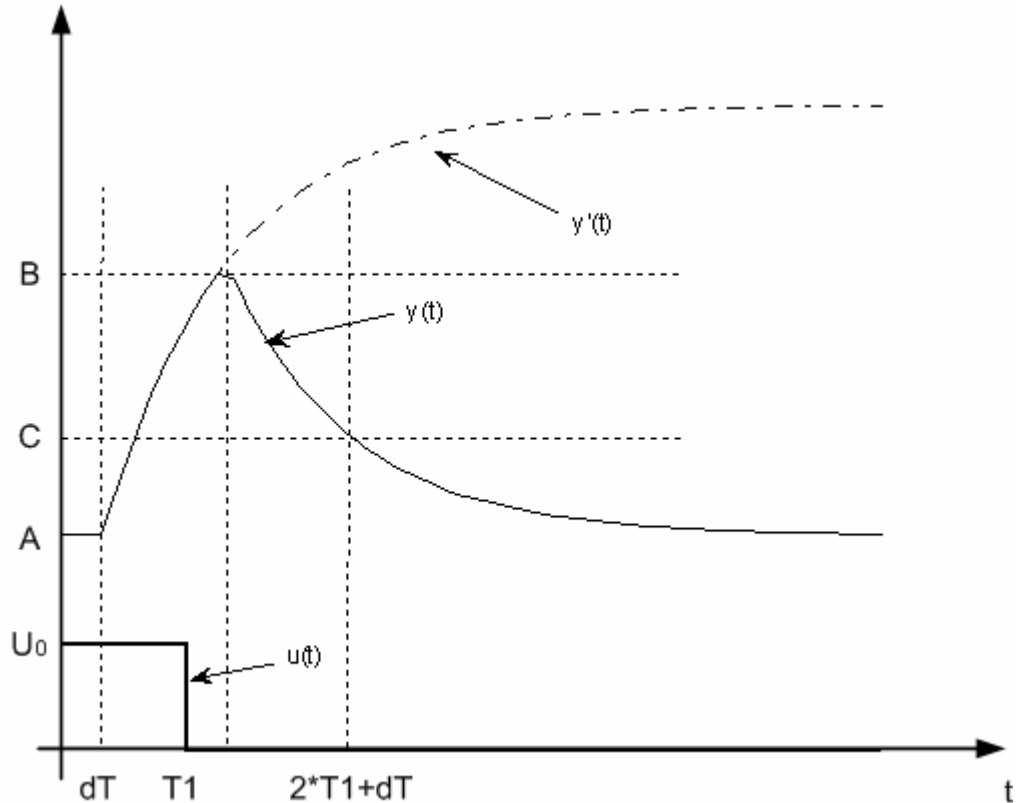
Şekil 2.7: Ön kutuplamalı röle ile çalışan sistemdeki salınımlı dalga biçimleri

Bu yöntemin diğer röle yöntemine göre avantajı sistem girişine simetrik girişler verilemediği durumda ortaya çıkmaktadır. Özellikle bazı sistemlerde (-) işaretli kontrol girişi verilememektedir. Böyle tip sistemlerde asimetrik röle ile sistem tanımaya çalışmak avantajlı olacaktır.

Şekil 2.7 deki salınımlar da görülen A_u , A_d , T_{u1} , T_{u2} değerleri ve röle parametreleri μ , μ_0 , ε değerleri kullanılarak birinci dereceden ölü zamanlı sistemin parametreleri hesaplanabilir [3] .

2.6 Tek Bir Salınım Yaptırarak Birinci Mertebeden Ölü Zamanlı Sistem Parametrelerinin Kestirimi

Sistem tanıma yöntemleri bu çalışma kapsamında incelenirken daha pratik bir yöntem ile birinci mertebeden sistem parametrelerini hesaplanabileceği düşünülmüştür. Birim basamak yanıtı yöntemi uygulanırken, parametreleri hesaplayabilmek için sistem çıkışının sabit değer oturmasını beklemek gerekmektedir. Oysa gerçek sistemlerde zaman sabiti saatleri bulan sistemler de bulunabilmektedir. Özellikle sıcaklık kontrol sistemlerinde, sistemlerin zaman sabitleri çok uzun olabilmektedir. Bu tip sistemlerde birim basamak yanıtı yönteminin kullanılması zaman kaybettirici olmaktadır. Röle yöntemi ise birim basamak yanıtı yöntemine göre daha hızlı sonuç verebilmekte ancak yine zaman sabiti uzun sistemlerde sistemi salınıma sokmak uzun zaman alabilmektedir. Ayrıca bazı sistemlerin salınıma sokulması istenmeyebilir ya da sakıncalı olabilir. Bu düşüncelerden hareketle sistemi daha kısa sürede tanıyabilmek için bir yöntem önerebiliriz.



Şekil 2.8: Tek salınımda sistem parametrelerini tanıma yöntemi

Bu yöntem ile sistemimizi tanımak için sistem girişine önce T_1 süresi boyunca U_0 sabit genlikli kontrol işareti uygulanır. Ardından da yine T_1 süresi boyunca sıfır genlikli kontrol işareti uygulanır. Bu aşamalar devam ederken sistem çıkışının artmaya başladığı noktadaki değeri A, maksimum tepe değeri B ve $2*T_1+dT$ süresi sonundaki değeri C kaydedilir. Birim basamak yanıtı yöntemindekine benzer şekilde, sistem çıkışının maksimum eğime ulaştığı noktadaki eğime bakarak ölü zaman parametresi L değeri hesaplanabilir.

Birinci mertebeden sistem için (2.2) denkleminde yola çıkarak,

$$B - A = K * U_0 (1 - \exp(-T_1/T)) \quad (2.19)$$

yazılabilir. Sistem çıkışının azalmaya başladığı noktadan $2*T_1+dT$ süresine kadarki zaman için de,

$$C - A = (B - A) * (\exp(-T_1/T)) \quad (2.20)$$

denklemleri yazılabilir. Bu denklemdeki $\exp(-T_1/T)$ ifadesini çekip (2.19) da yerine koyarsak sistem kazancı K parametresini çekersek,

$$K = \frac{(B - A)^2}{U_0 * (B - C)} \quad (2.21)$$

Pade yaklaşımı yardımıyla $\exp(-T_1/T)$ ifadesini,

$$\exp(-T_1/T) = \frac{1 - \frac{T_1}{2T}}{1 + \frac{T_1}{2T}} \quad (2.22)$$

şeklinde ifade edip 2.20 denkleminde yerine koyarak T zaman sabitini çekersek,

$$T = \frac{((B + C - 2A) * T_1)}{(2 * (B - C))} \quad (2.23)$$

şeklinde sistemin zaman sabitini hesap edebiliriz.

Görüldüğü gibi bu yöntem kullanılarak sistem parametreleri hem hızlı bir şekilde hem de basit formüller kullanılarak hesaplanabilir.

2.7 En Küçük Kareler Kestirimi Yöntemi

Lineer sistem modellerini bulmak için sık kullanılan yöntemlerden birisi de en küçük kareler kestirimi yöntemidir. Sistem girişine belli bir örnekleme periyodu belirlenerek uygulanan rasgele işaretler ve çıkışından alınan ölçüm değerleri yardımıyla sistem transfer fonksiyonunun matematiksel modeli belirlenmeye çalışılır. Ayrık sistemin transfer fonksiyonu,

$$\frac{Y(z)}{U(z)} = G(z) = \frac{b_1 z^{n-1} + b_2 z^{n-2} + \dots + b_n}{z^n - a_1 z^{n-1} - \dots - a_n} \quad (2.24)$$

denklemleri ile verilir. Sistemi fark denklemleri cinsinden ifade edelim.

$$y(k) = a_1 y(k-1) + a_2 y(k-2) + \dots + a_n y(k-n) + b_1 u(k-1) + b_2 u(k-2) + \dots + b_n u(k-n) \quad (2.25)$$

Sistem girişine uygulanan rasgele $u(k)$ değerleri ve çıkıştan alınan $y(k)$ ölçüm değerleri kullanılarak,

$$\theta = (a_1 \ a_2 \dots a_n \quad b_1 \ b_2 \dots b_n)^T \quad (2.26)$$

katsayı vektörü tahmin edilmeye çalışılır. $f(k)$ vektörü eşitlik (2.27) deki gibi tanımlanır.

$$f^T(k) = [y(k-1) \ y(k-2) \ \dots \ y(k-n) \quad u(k-1) \ \dots \ u(k-n)] \quad (2.27)$$

$n, n+1, \dots, N$ örnekleme periyotları için $y(n)$ çıkış dizisini yazacak olursak,

$$\begin{aligned} y(n) &= f^T(n)\theta + e(n) \\ y(n+1) &= f^T(n+1)\theta + e(n+1) \\ &\vdots \\ y(N) &= f^T(N)\theta + e(N) \end{aligned} \quad (2.28)$$

θ vektörü eşitlik 2.26 de tanımlanmıştı. $y(N), F(N)$ ve $e(N)$ vektörlerini tanımlarsak,

$$y(N) = \begin{bmatrix} y(n) \\ y(n+1) \\ \cdot \\ \cdot \\ \cdot \\ y(N) \end{bmatrix} \quad F(N) = \begin{bmatrix} f^T(n) \\ f^T(n+1) \\ \cdot \\ \cdot \\ \cdot \\ f^T(N) \end{bmatrix} \quad e(N) = \begin{bmatrix} e(n) \\ e(n+1) \\ \cdot \\ \cdot \\ \cdot \\ e(N) \end{bmatrix} \quad (2.29)$$

(2.28) eşitliği tanımlanan vektörler cinsinden ifade edilecek olursa,

$$y(N) = F(N)\theta + e(N) \quad (2.30)$$

değer fonksiyonu $J(\theta)$ hataların karelerinin toplamı olarak tanımlanır.

$$J(\theta) = \sum_{k=n}^N e^2(k) = e^T(N)e(N) \quad (2.31)$$

$J(\theta)$ yı minimize edecek olan θ değeri $\frac{\partial J(\theta)}{\partial \theta}$ yı sıfıra eşitleyerek bulunabilir. Bu

şekilde θ vektörünün en küçük kareler yöntemi ile tahmin edilmiş hali $\hat{\theta}_{LS}$ eşitlik (2.32) da verildiği gibi bulunabilir.

$$\hat{\theta}_{LS} = [F^T(N)F(N)]^{-1}F^T(N)y(N) \quad (2.32)$$

Bu yöntem yardımıyla giriş ve çıkış verilerini yeterli sayıda aldığımız zaman tüm lineer sistemleri modelleyebiliriz. Ancak bu yöntemin dezavantajı, giriş ve çıkış değerlerinin örneklendikten sonra hesap yapılacağı ana kadar hafızada tutulması gerekliliğidir. Ayrıca girişten alınan örnek sayısı arttıkça (2.32) denkleminde çarpım işlemi yapılacak matrislerin de boyutları büyümektedir. Bu sıkıntıların üstesinden gelebilmek için tekrarlamalı en küçük kareler kestirim yöntemleri kullanılabilir.

2.8 Tekrarlamalı En Küçük Kareler Kestirimi Yöntemi

En küçük kareler kestirimi yönteminde, tüm giriş çıkış verileri hafızada tutulup, (2.32) eşitliği yardımıyla sistemin katsayı değerleri hesaplanır. Bu yöntem her örnek değeri geldiğinde hesaplamayı yineleyecek şekilde de ifade edilebilmektedir. Bu yönteme de tekrarlamalı en küçük kareler kestirimi yöntemi adını vermekteyiz.

(2.31) eşitliği ile ifade ettiğimiz değer fonksiyonu belli katsayı değerleri yardımıyla çarpılmış biçimde de ifade edilebilmektedir.

$$J(\theta) = \sum_{k=n}^N w(k) e^2(k) = e^T(N) W(N) e(N) \quad (2.33)$$

Burada W , $w_{ii} = w(i+n-1)$ olacak şekilde köşegen matrisidir. Genellikle ağırlıklandırma terimi olarak

$$w(k) = a\gamma^{N-k} \quad (2.34)$$

eşitliği kullanılır. Bu bilgiler yardımıyla (2.33) eşitliği ile verilen değer fonksiyonunu minimize edecek tekrarlamalı en küçük kareler kestirim eşitlikleri (2.38) eşitliğiyle verilir. Eşitliklerin çıkarımıyla ilgili detaylara burada girilmemiştir. Bu detaylar [8] de ayrıntılı olarak verilmektedir.

$$P(N) = [F^T(N) W(N) F(N)]^{-1} \quad (2.35)$$

$$L(N+1) = \frac{1}{\gamma} P(N) f(N+1) \left[\frac{1}{a} + f^T(N+1) \frac{1}{\gamma} P(N) f(N+1) \right]^{-1} \quad (2.36)$$

$$\hat{\theta}_{WLS}(N+1) = \hat{\theta}_{WLS}(N) + L(N+1) [y(N+1) - f^T(N+1) \hat{\theta}_{WLS}(N)] \quad (2.37)$$

$$P(N+1) = \frac{1}{\gamma} [I - L(N+1) f^T(N+1)] P(N) \quad (2.38)$$

Eşitliklere göre çözüm yapılırken belli sayıda örnek ölçüm değeri alındıktan sonra

$P(N)$ matrisi bulunur. Ardından da $L(N+1)$ ve $\hat{\theta}_{WLS}(N+1)$ değerleri hesaplanır.

Her yeni örnek değerinde döngüa devam edilerek $\hat{\theta}_{WLS}$ vektörünün daha yaklaşık değerine ulaşılmaya çalışılır.

3 PID KONTROL

3.1 Giriş

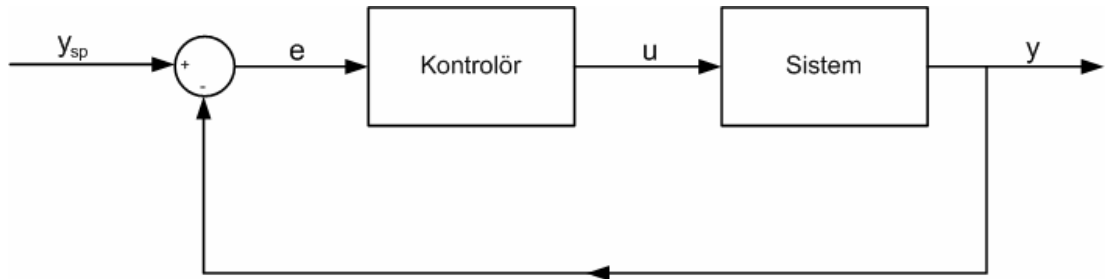
PID kontrolörler pek çok proses kontrol uygulamalarının temel taşıdır. Birçok geri beslemeli kontrol döngüsü bu algoritma yardımıyla kontrol edilir. Bugün dünyada pek çok cihaz ve kontrol mühendisi günlük işlerinde bu tip kontrolörleri kullanmaktadırlar.

Bu bölümde PID kontrol yapıları ve çeşitli varyasyonları, sayısal PID kontrolörler, uygulamada karşılaşılan sorunlar, elle kontrol ve otomatik kontrolörler arasında sıçramasız geçişin sağlanması, ve PID kontrolör öz ayarlama yöntemleri hakkında bilgiler verilecektir.

3.2 Geri besleme Prensipleri

Geri besleme fikri, basit olduğu kadar son derece de güçlü bir düşüncedir. Her zaman teknoloji üzerinde derin etki bırakan bir fikir olmuştur. Geri besleme prensibinin uygulamaları sayesinde, elektronik, kontrol, haberleşme ve ölçme alanlarında önemli gelişmeler yaşanmıştır.

Geri besleme prensibi şekil 3.1 de verilmiş olan blok diyagram yardımıyla şekillendirilebilir. Bu diyagramda kontrol edilen süreç ve kontrolörler blok diyagram şeklinde ifade edilmişlerdir. Şekildeki oklar ise blokların birbirleriyle olan giriş ve çıkış ilişkilerini göstermektedirler. Geri beslemeli bir kontrol sistemi tanımlanmış bir değişkenin bir başkasıyla karşılaştırılması ve bunların farkını göz önünde bulundurarak kontrol edilmesine dayanmaktadır.



Şekil 3.1: Geri beslemeli sistem blok şeması

Geri beslemeli kontrol sistemi genelde, süreci kontrol edebilmek için çıkış değeri ile referans değeri arasındaki farkı kullanır. Kontrol edilecek süreç içinde genelde

referans giriři ile sistemin ıkıřı arasındaki fark yükseltilir ve bu fark sürekli bir şekilde kontrol süreci içinde azaltılmak istenir.

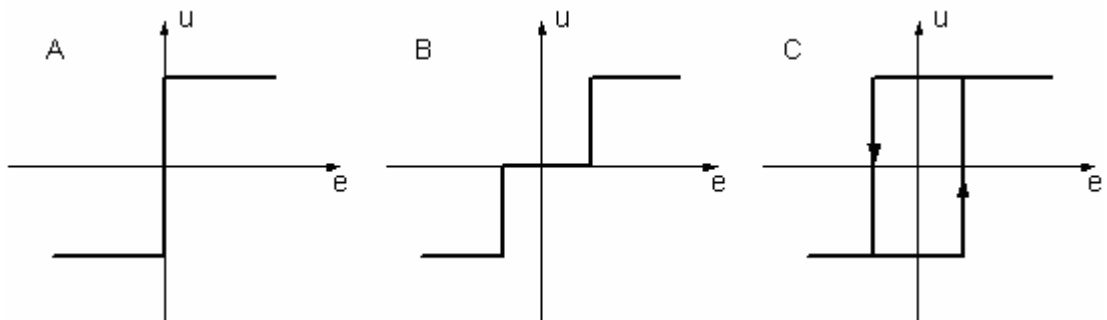
Geri beslemeli kontrol yapıları arasında en temel yapı aç kapa kontrolüdür. Bu yapıdan başlayarak geri beslemeli kontrol yapılarını sırayla inceleyeceğiz.

3.2.1 Aç – Kapa Kontrol

Geri besleme deęiřik şekillerde düzenlenebilir. Basit bir geri besleme mekanizması matematiksel olarak řu şekilde tanımlanabilir,

$$u = \begin{cases} u_{\max} & \text{eger } e > 0 \\ u_{\min} & \text{eger } e < 0 \end{cases} \quad (3.1)$$

Burada $e = y_{sp} - y$ şeklinde tanımlanan kontrol hatasıdır. Bu kontrol kuralına göre her zaman maksimum düzeltici kontrol iřareti kullanır. Bu şekilde kontrol giriři deęeri hata pozitifse en büyük deęerini alır. Eđer negatifse de en küçük deęerini alır. Bu şekildeki geri beslemeli kontrol yöntemine aç – kapa kontrol ismi verilir. Bu şekildeki kontrol yöntemi basit ve herhangi bir parametre seimine gerek duymayan basit bir kontrol yöntemidir. Aç - kapa kontrol yöntemi sistem deęiřkenini referans deęerine yaklařtırmada başarılı olmaktadır. Ancak kontrol deęiřkeni sadece iki durumlu olduęu için sistem ıkıřı salınım yaparak bu iřlemi gerçekleştirir. Aç kapa kontrol yönteminde deęiřik varyasyonlar yapılabilmektedir. Şekil 3.2 de deęiřik aç kapa kontrolör yöntemleri görölmektedir.



Şekil 3.2: Aç Kapa kontrol için deęiřik yöntemler. (A) ideal aç kapa kontrol biçimi (B) ölü bölgesi ve (C) histerezisli kontrol

3.2.2 Oransal Kontrol

Aç kapa kontrol yöntemiyle kontrol edilen sistemlerde salınım olmasının sebebi kontrol hatasındaki küçük değişmelerin, kontrol değişkeninde tam skala da değişimlere sebep vermesidir. Oransal kontrol de ise hata değişkeninin kontrol değişkeniyle orantılı olarak değiştirilerek bu etki azaltılır. Şekil 3.3 de oransal kontrolörün karakteristikleri görülmektedir. Şekilden de görüleceği gibi burada kontrolör $u = f_c(e)$ şeklinde lineer olmayan bir fonksiyon ile ifade edilebilir.

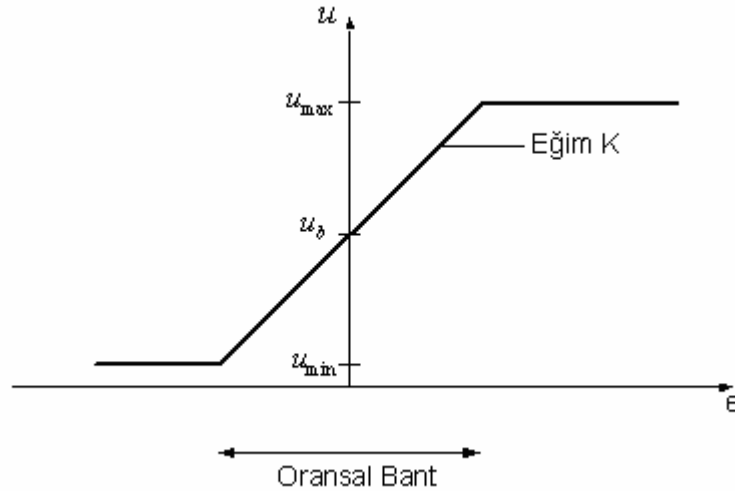
Burada oransal kontrolörün yapısını belirlemek için kontrol değişkeninin maksimum ve minimum değerleri $u_{\max}$ ve $u_{\min}$ olarak tanımlanmalıdır. Lineer bölge matematiksel olarak kazanç fonksiyonunu belirten bir terimle (K kontrolör kazancı) , yada yüzde cinsinden (P_b , oransal bant) tanımlanabilir. Oransal bant ile kontrolör kazancı arasındaki ilişki,

$$u_{\max} - u_{\min} = K.P_b \quad (3.2)$$

ile verilir. Genellikle $u_{\max} - u_{\min} = \%100$ olarak kabul edildiği için,

$$K = \frac{100}{P_b} \quad (3.3)$$

şeklinde ifade edilir. Eğer oransal bant sıfır olarak ayarlanırsa oransal kontrolörün aç kapa kontrolöre dönüşeceği görülebilir.



Şekil 3.3: Oransal Kontrolörün Karakteristiği, e kontrol hatası, u kontrol değişkeni

3.3 PID Kontrolörler

Bölüm 3.2.2 de bahsedilen Oransal Kontrolörle Aç – Kapa kontrolde karşılaşılan salınımların etkisinin azaltıldığından bahsedilmişti. Ancak oransal kontrol ile kontrol edilen sistemlerde de sürekli hal hatası olmaktadır. Bu etkiyi de azaltabilmek için de PID (Proportional-Integral-Derivative:Oransal-Integral-Türev) tipli kontrolörler kullanılabilir. PID kontrolörler geri beslemeli kontrolörler arasında en yaygın kullanılan algoritmalarıdır. PID algoritmasının transfer fonksiyonu denklem (3.4) de verilmiştir.

$$\frac{U(s)}{E(s)} = K_p \left[1 + sT_d + \frac{T_i}{s} \right] \quad (3.4)$$

burada $U(s)$ kontrol değişkenini $E(s)$ ise kontrol hatasını belirtir. Kontrol çıkışı üç terimin toplamı olarak ifade edilir. Burada K_p oransal kazanç, T_i integral zamanı, T_d ise türev zamanı olarak isimlendirilir.

PID kontrolör tasarımının amacı K_p , T_i , T_d katsayılarının bulunması ve verilen kapalı döngü sistemin performans kriterlerinin istenilen şekilde ayarlanmasıdır. PID parametrelerin ayarlanması yapılırken kapalı çevrim sistemin performans kriterleri göz önüne alınarak tasarım yapılır. Bu parametreler yerleşme zamanı, maksimum aşım, bozucu etkilere dayanıklılık vs. gibi parametrelerdir. PID parametrelerini optimum şekilde ayarlayabilmek yada PID kontrol algoritması ile kontrol edilen bir sistemi anlayabilmek için tüm PID katsayılarının kapalı çevrim sistem yanıtı üzerindeki etkileri ayrı ayrı incelenmelidir. Bu parametrelerin her birini arttırdığımızda kapalı çevrim sistem yanıtın nasıl değişeceğini Tablo 3.1 de görebiliriz.

Tablo 3.1 K_p , T_i , T_d nin artımıyla kapalı çevrim sistem yanıtında oluşabilecek değişiklikler

<u>PID Parametresi</u>	Yükselme Zamanı	Maksimum Aşım	Yerleşme Zamanı	Sürekli Hal Hatası
K_p	Azalır	Artar	Az değişir	Azalır
T_i	Azalır	Artar	Artar	Yok Eder
T_d	Az değişir	Azalır	Azalır	Az değişir

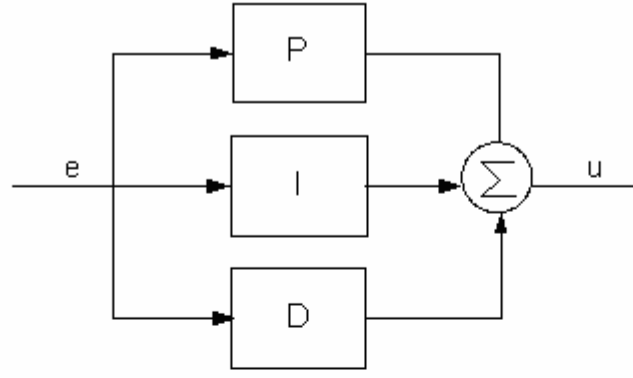
3.4 PID Kontrolörlerin Modifikasyonları

3.4.1 Alternatif Gösterimler

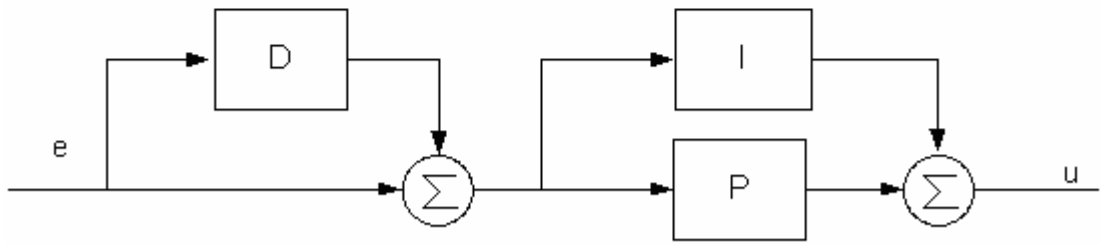
(3.4) Eşitliği ile verilen PID kontrol algoritması, standart biçimli PID algoritması adını alır. Bunun biraz değişik versiyonu olan seri biçimli PID algoritması da ticari kontrolörlerde sıklıkla kullanılır. Bu kontrolör biçimi,

$$\frac{U(s)}{E(s)} = K'_p \left[1 + \frac{1}{sT'_i} \right] (1 + sT'_d) \quad (3.5)$$

transfer fonksiyonu ile ifade edilebilir. Bu kontrolör yapıları şekil 3.4 de görülmektedir. Yine başka bir ifadeyle, eşitlik 3.4 te verilen kontrolör biçimine etkileşimsiz PID kontrolör eşitlik 3.5 de verilen kontrolör biçimine ise etkileşimli PID kontrolör de denilmektedir. Bunun sebebi, etkileşimsiz biçimde T_i parametresi sadece integral kısmını etkilemesi, T_d parametresinin ise sadece türevsel kısmı etkilemesidir. Oysa etkileşimli biçimde T_d' parametresi integral kısmı da etkilemektedir. Dolayısıyla bölümler etkileşimlidirler.



Etkileşimsiz biçim



Etkileşimli biçim

Şekil 3.4: PID algoritmasının etkileşimli ve etkileşimsiz biçimleri

3.4.2 Referans değeri ağırlıklandırma

PID algoritmasının genel transfer fonksiyonu şekil 3.1 de verildiği gibidir. Bu yapının biraz daha geliştirilmiş biçimi referans değeri ile sistem çıkışını ayrı ayrı değerlendirerek oluşturulabilir. Bu şekilde bir PID kontrolör biçimi, zaman tanım bölgesinde,

$$u(t) = K \left(e_p(t) + \frac{1}{T_i} \int_0^t e(s) ds + T_d \frac{de_d}{dt} \right) \quad (3.6)$$

transfer fonksiyonu ile verilebilir. Burada oransal terimin hatası,

$$e_p = by_{sp} - y \quad (3.7)$$

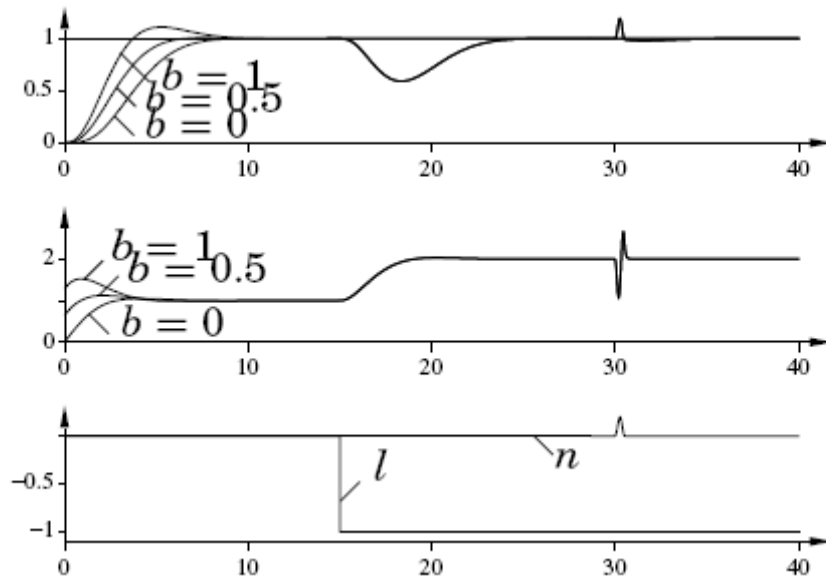
ile verilir. Türevsel kısmın hatası,

$$e_d = cy_{sp} - y \quad (3.8)$$

ifadesiyle verilir. İntegral kısmının hatası ise gerçek kontrol hatası olarak verilmelidir.

$$e = y_{sp} - y \quad (3.9)$$

Burada b ve c için değişik değerlere sahip kontrolörlerin yük bozucularına karşı yanıtları aynı olacaktır, ancak referans yanıtları b ve c nin değişik değerleri için farklı olacaktır. Bu şekilde PID parametrelerini ayarlarken yük bozuculara karşı optimum parametreler hesaplanıp daha sonra b ve c değerleri değiştirilerek referans yanıtı da iyileştirilebilir. Bu yapı ileride detaylı olarak anlatacağımız iki serbestlik dereceli yapılarla benzerlik göstermektedir. Şekil 3.6 da farklı b değerleri için geçici hal yanıtının nasıl değiştiği görülmektedir. Ayrıca yük bozucusuna ve gürültüye karşı da değişik b değerleri için tüm kontrolörlerin aynı performansı gösterdiği de görülmektedir.



Şekil 3.5: b nin değişik değerleri için yük bozucularına ve referans değişimlerine ve ölçme gürültülerine karşı sistem yanıtları

3.4.3 Türev Kazancının Sınırlandırılması

Eğer sistem çıkışında yüksek frekanslı bir ölçme gürültüsü var ise türevsel etki kontrolör performansını olumsuz yönde etki edebilmektedir. Bir sinüzoidal ölçme gürültüsü,

$$n = a \sin \omega t \quad (3.10)$$

kontrol işaretindeki türevsel terime ,

$$u_n = KT_d \frac{dn}{dt} = aKT_d \omega \cos \omega t \quad (3.11)$$

denkleminde verildiği gibi etki eder. buradan da görülebileceği gibi eğer ölçme gürültüsünün frekansı w yüksek ise, kontrol işareti de istenmeyen bir şekilde yüksek olacaktır. Buna göre türevsel terimin yüksek frekans kazancı, bu beklenmedik etkiyi azaltmak için sınırlandırılmalıdır. Bu işlem türevsel terime eşitlik (3.11) deki gibi ekleme yapılarak azaltılabilir.

$$D = -\frac{T_d}{N} \frac{dD}{dt} - KT_d \frac{dy}{dt} \quad (3.12)$$

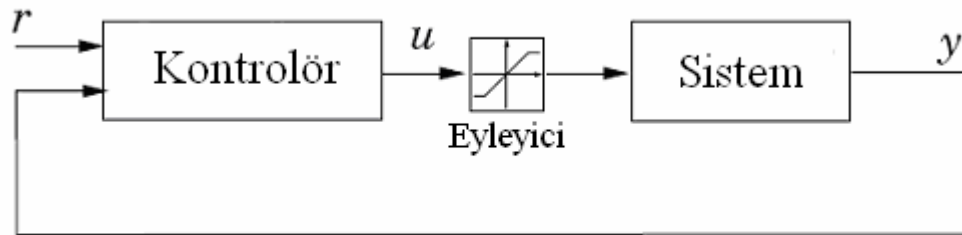
bu eşitliği düzenlersek,

$$D = -\frac{sKT_d}{1 + sT_d/N} y \quad (3.13)$$

eşitliğini elde ederiz. Bu modifikasyonu, türev teriminin önüne zaman sabiti T_d/N olan bir birinci dereceden alçak geçiren bir filtre getirmek şeklinde de ifade edebiliriz. N katsayısının tipik değerleri genellikle 8 ile 20 arasında seçilir.

3.4.4 İntegral Doymasını Engelleme Yöntemleri

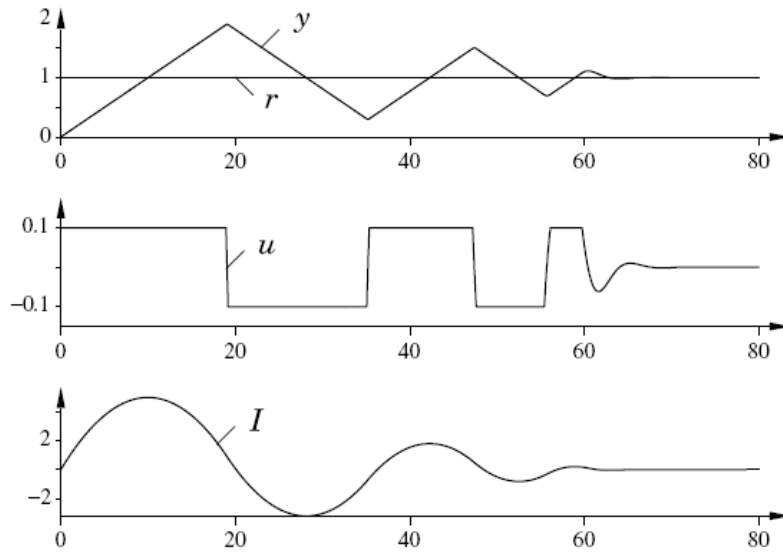
Pratik uygulamalarda hiçbir sistemin girişine sonsuz büyüklükte bir işaret uygulanamamaktadır. Bütün sistemlerin girişine uygulanabilen kontrol işaretlerinin belli bir alt ve üst limitleri bulunmaktadır. Örneğin motorların belli hız limitleri bulunmaktadır. Yada valflerin tamamen açık ve tamamen kapalı pozisyonları bulunmaktadır. Bu şekildeki bir sistemin gösterimi şekil 3.4 de verilmiştir.



Şekil 3.6: Tipik bir pratik kontrol sisteminin blok diyagramı

Kapalı çevrim sistemlerde kullanılan eyleyiciler doyma limitlerine ulaştıkları anda kontrolör girişine hala fark işareti geliyorsa kontrolör işlem yapmaya devam edecektir. Özellikle integratör tipli işlemciler kontrolörlerin yapısında bulunuyorsa doyma anında integral toplaması devam edeceği için bu terimler aşırı büyüyerek

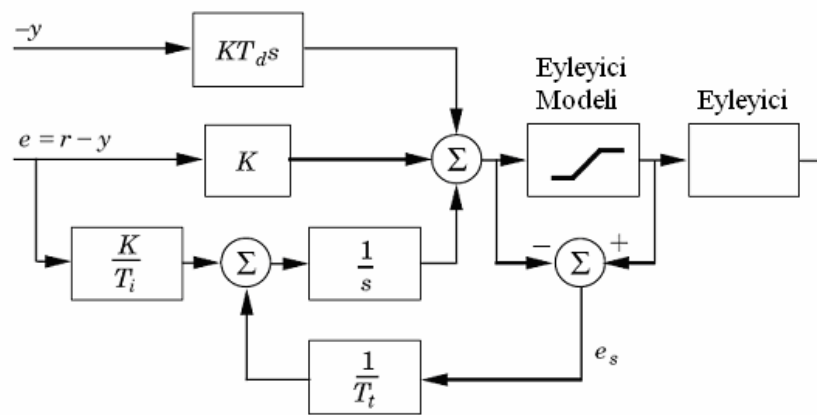
kontrolörün verimsiz çalışmasına neden olacaktırlar. Şekil 3.7 de bu etki PI tipi bir kontrolörle kontrol edilen integratör tipli bir sistem için gösterilmektedir.



Şekil 3.7: İntegratör doymasının gösterimi

Şekil 3.7 de görüldüğü gibi kontrol sisteminde eyleyici çıkışı limitlerinde çalıştığı anda bile integratör terimi artmaya devam etmektedir. İntegral terimi gereksiz yere büyüdüğü için kontrol çıkışı terse döndüğü anda dahi sistem çıkışının azalması kolay olmamaktadır.

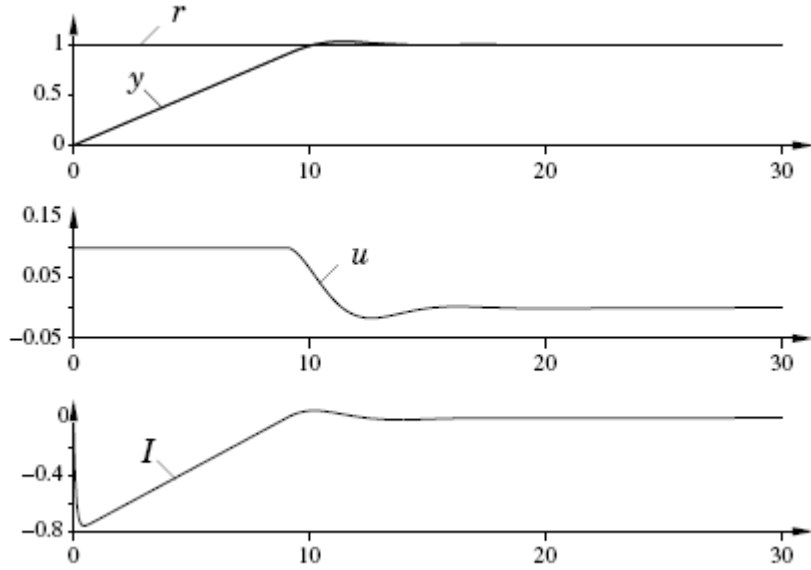
Bu etkiyi azaltabilmek için çeşitli değişik yöntemler bulunmaktadır. Şekil 3.8 da Astrom'un önerdiği, doyma engelleyici yapılardan birisi görülmektedir.



Şekil 3.8: Ters hesaplama temelli integral doyma engelleyici yapısının blok diyagramı

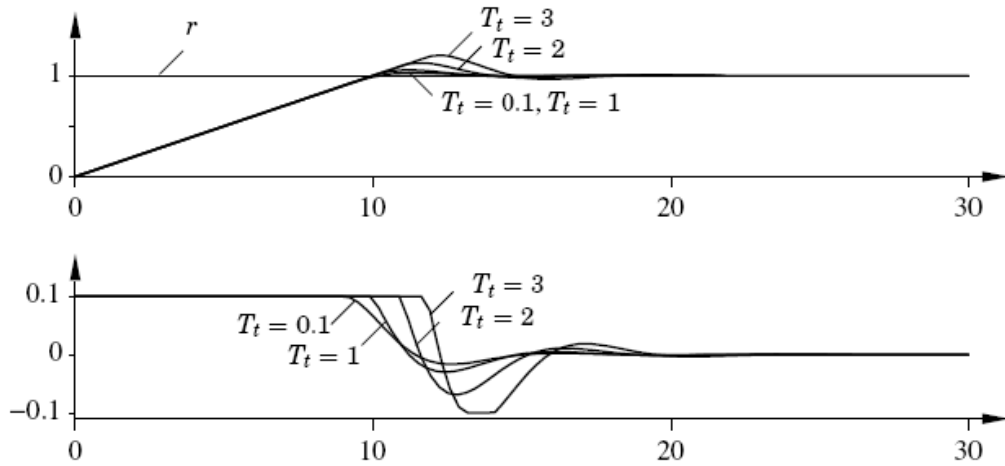
Şekil 3.8 da gördüğümüz doyma engelleyici kontrolör yapısı kontrol çıkışı ile eyleyici çıkışını karşılaştırır. Eğer eyleyici doymada çalışıyor ise bu iki değer arasında belli

bir fark oluşacaktır. Bu fark T_t zaman sabiti ile oranlanarak kontrolörün integratör girişine verilir. Bu şekilde kontrolörün yapısındaki integral teriminin artım miktarı, eyleyici doymada çalışırken azaltılarak kontrolörün verimli bir şekilde çalışması sağlanır.



Şekil 3.9: Şekil 3.5 deki sisteme doyma engelleyici yapısının eklenmesi

Doyma engelleme bloğu sisteme uygulanırken görüldüğü gibi T_t katsayısının da uygun seçilmesi gerekmektedir. Bu değerin, PID kontrolörün türev ve integral katsayıları çarpımının karekökü olarak seçilmesi uygundur. Şekil 3.8 de ise değişik T_t değerleri için, kontrol girişleri ve sistem çıkışlarının davranışları görülmektedir.

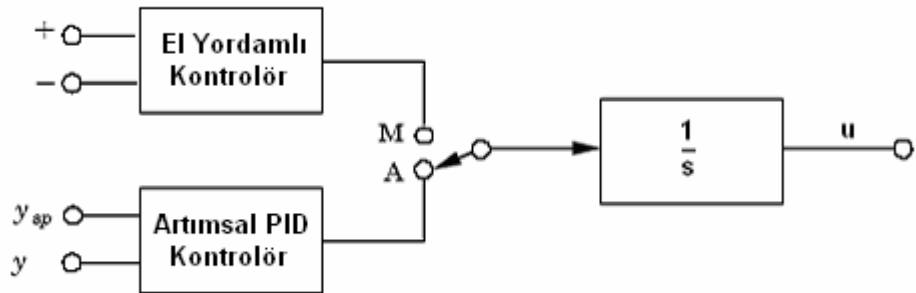


Şekil 3.10: Şekil 3.5 deki sistemde değişik T_t değerleri kullanılarak yapılan benzeşimi

3.4.5 Otomatik ve El Yordamıyla Kontrolörler Arasında Sıçramasız Geçişler

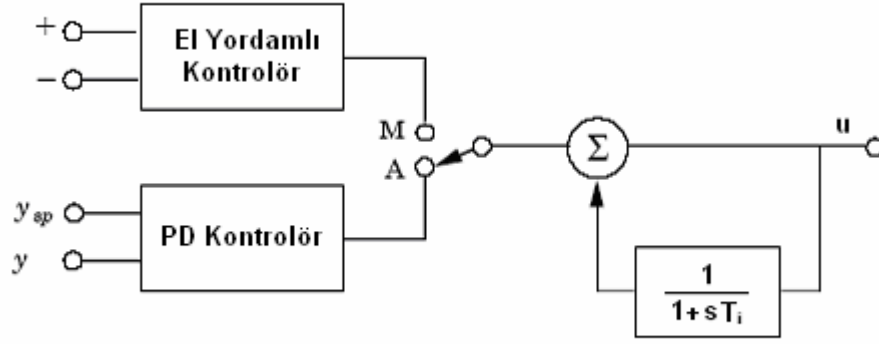
Kontrolör yapısı dinamik bir yapı olduğu için kontrolörün el yordamı ile kontrolü ile otomatik kontrolü arasındaki geçişler esnasında, sistemin doğru konumda olduğundan emin olunmalıdır. Sistemin elle kontrol edilmesine sistem tanıma işlemi için yada algılayıcı arızası vs. gibi durumlarda ihtiyaç duyulabilmektedir. Sistem otomatik kontrolde iken kontrol algoritmasının üreteceği kontrol işareti, elle kontrolde üretilen kontrol işaretinden çok farklı olabilir. Bu durumda geçiş yapılması ise istenmeyen durumlarla karşılaşılmasına sebebiyet verebilmektedir. Bunun için geçiş yapılmadan önce iki kontrol çıkışının da birbirine yakın olmasına dikkat edilmelidir. Kontrol işaretleri birbirine yakinken yapılan geçişlerde sıçrama az olacağı için bu tür geçişlere sıçramasız geçiş ismi verilmektedir.

Sıçramasız geçişin artımsal tipli PID kontrolör yapılarında uygulanması kolay olmaktadır. Bu yapı şekil 3.11 de görülebilmektedir. İntegratörün önüne koyulan bir anahtar yardımıyla iki kontrolör arasındaki geçiş sağlanabilir. Bu şekilde kontrol çıkışı yerine sadece integratörün artım girişi değiştirilmiş olur. Bu da sıçramanın az olmasına sebebiyet verir.



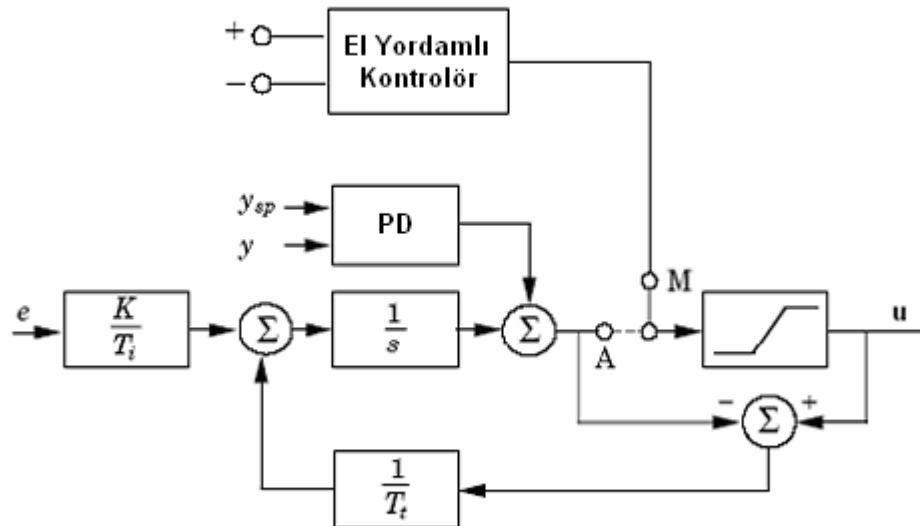
Şekil 3.11: Artımsal PID Kontrolör ile el yordamli kontrolör arasında sarsıntısız geçişi sağlayan deęişim bloęu,

Aynı yapı seri biçimli PID kontrolörler için de uygulanabilir. Böyle bir yapı şekil 3.12 da görülmektedir. Ancak bu yapıda geçiş anında PD kısmının çıkışı sıfır deęil ise geçici rejimler oluşacaktır.



Şekil 3.12: Seri PID Kontrolör ile el yordamlı kontrolör arasında sarsıntısız geçişi sağlayan değişim bloğu

Bu tip sistemler yanında integratörler elle ve otomatik kontrol bloklarında ayrı ayrı olacak şekilde de düşünülebilir. Bu tip bir sistemde, elle kontrol modunda çalışılırken PID kontrolör çıkışının da uygun değerde olması gerekmektedir. Benzer biçimde kontrolör otomatik çalışmada iken de el yordamlı kontrolör bloğunun çıkışı da uygun değerde olmalıdır. Böyle bir sistem de şekil 3.13 de verilen yapı ile gerçekleştirilebilmektedir. Kontrolör elle kontroldeyken geri besleme bloğu sayesinde iki kontrolör çıkışı da birbirini takip eder. Burada T_t izleme sabiti ile takip hızı belirlenebilir. Elle kontrol çıkışı ve PID kontrol çıkışları birbirini takip edecekleri için geçiş anında PD bloğunun çıkışı sıfır olmasa da sıçrama minimuma indirilir.



Şekil 3.13: Paralel PID Kontrolör ile el yordamlı kontrolör arasında sarsıntısız geçişi sağlayan değişim bloğu

3.5 Ayrık PID Kontrolörler

PID kontrolörler günümüzde mikroişlemci teknolojilerinin gelişmesi sayesinde, sayısal tekniklerle uygulanmaktadır. PID kontrolörlerin ayrık olarak uygulanabilmesi için bazı noktaların göz önünde bulundurulması gerekmektedir. Bunların en önemlileri örnekleme ve ayrıklaştırma olarak sınıflandırılabilir.

3.5.1 Örnekleme

Eğer bir kontrol kuralını uygulamada sayısal bir işlemci yada devre kullanılıyorsa tüm işaret işleme süreçleri ayrık zaman dilimlerinde yapılmalıdır. Bu süreçler şu sırayla takip edilebilir.

- 1- Örnekleme anında oluşan kesmeyi bekle
- 2- Algılayıcı girişini oku
- 3- Kontrol işaretini hesapla
- 4- Analog kontrol çıkışını set et
- 5- Kontrolör değişkenlerini yenile
- 6- 1. Adıma geri dön

Bu kontrol aksiyomları sadece ayrık zaman aralıklarında gerçekleştirilebilmektedir. Bu işleme örnekleme adı verilmektedir. Normal durumda işaretler periyodik olarak h gibi bir periyotla örneklenebilir. Örnekleme periyodunun seçimi için, örneklenecek işaretin bant genişliği göz önüne alınmalıdır. Genellikle örnekleme periyodunu, örneklenecek işaretin bant genişliğinin 5 – 10 katı arasında seçilmesi uygundur.

3.5.2 Ayrıklaştırma

PID kontrolör denklemi gibi sürekli halde bir kontrol kuralını ayrık olarak ifade edebilmek için türevsel ve integral terimlerin ayrık olarak yaklaşımlarının yapılması gerekmektedir.

3.5.2.1 Oransal Terim

PID kontrolörde oransal terim,

$$P = K(b y_{sp} - y) \quad (3.14)$$

şeklinde ifade edilir. Bu terim ayrık olarak da sürekli değişkenleri, örneklenmiş değişkenler ile değiştirerek ifade edilebilmektedir.

$$P(n) = K(by_{sp}(n) - y(n)) \quad (3.16)$$

burada n değişkeni analog girişlerin okunduğu örnekleme zamanlarını göstermektedir.

3.5.2.2 İntegral Terim

PID kontrolörde integral terim,

$$I(t) = \frac{K}{T_i} \int_0^t e(s) ds \quad (3.17)$$

ifadesiyle verilmektedir. Aynı eşitliği,

$$\frac{dI(t)}{dt} = \frac{K}{T_i} e(t) \quad (3.18)$$

şeklinde de ifade edebiliriz. Bu eşitliği ayrık zamanlı olarak ifade etmek için birkaç değişik yöntemden bahsedebiliriz.

a) İleri Yönde Fark Alma:

(3.18) eşitliğinde bulunan türevsel ifadeyi ileri yönde fark denklemleriyle ifade edecek olursak,

$$\frac{I(n+1) - I(n)}{h} = \frac{K}{T_i} e(n) \quad (3.19)$$

(3.17) deki integral ifadesi de,

$$I(n+1) = I(n) + \frac{Kh}{T_i} e(n) \quad (3.20)$$

ifadesine dönüşür.

b) Geri Yönde Fark Alma:

Yine (3.18) eşitliğindeki ifadeyi bu seferde geri yönde fark denklemleriyle ifade edelim,

$$\frac{I(n) - I(n-1)}{h} = \frac{K}{T_i} e(n) \quad (3.21)$$

ifadesini düzenlersek, (3.17) denklemini,

$$I(n+1) = I(n) + \frac{Kh}{T_i} e(n+1) \quad (3.22)$$

şeklinde ifade edebiliriz.

c-) Tustin Yaklaşımı:

Bir başka yaklaşım da Tustin yaklaşımıdır. Bu yaklaşımda ileri yönde farkın ve geri yöndeki farkın ortalama değeri alınarak yaklaşım yapılmaktadır. Bu yaklaşımla (3.17) ifadesi,

$$I(n+1) = I(n) + \frac{Kh}{T_i} \frac{e(n+1) + e(n)}{2} \quad (3.22)$$

şeklinde ifade edilebilir.

3.5.2.3 Türevsel Terim

Türevsel terim 3.12 eşitliğinde verildiği gibi ifade edilirse

$$D + \frac{T_d}{N} \frac{dD}{dt} = -KT_d \frac{dy}{dt} \quad (3.23)$$

Bu eşitliğin ayrık biçimini integral terimini ayrık olarak ifade ettiğimiz gibi ifade edebiliriz.

a) İleri Yönde Fark Alma:

İleri yönde fark ifadesi ile (3.23)ü ifade edecek olursak

$$\frac{T_d}{N} \frac{D(n+1) - D(n)}{h} + D(t_k) = -KT_d \frac{y(n+1) - y(n)}{h} \quad (3.24)$$

ifadeyi düzenlersek,

$$D(n+1) = \left(1 - \frac{Nh}{T_d}\right) D(n) - KN(y(n+1) - y(n)) \quad (3.25)$$

şeklini alır.

b) Geri Yönde Fark Alma:

Eşitlik 3.23 deki ifade geri yönde fark yaklaşımı ile ifade edilecek olursa

$$\frac{T_d}{N} \frac{D(n) - D(n-1)}{h} + D(n) = -KT_d \frac{y(n) - y(n-1)}{h} \quad (3.26)$$

bu eşitliği düzenlersek,

$$D(n) = \frac{T_d}{T_d + Nh} D(n-1) - \frac{KT_d N}{T_d + Nh} (y(n) - y(n-1)) \quad (3.27)$$

c-) Tustin Yaklaşımı:

Tustin yaklaşımı ile yine aynı ifadeyi düzenleyecek olursak,

$$D(n) = \frac{2T_d - Nh}{2T_d + Nh} D(n-1) - \frac{2KT_d N}{2T_d + Nh} (y(n) - y(n-1)) \quad (3.28)$$

3.6 PID Kontrolör Tasarım Yöntemleri

Bu bölümde bir girişli bir çıkışlı sistemler için PID kontrolör tasarım yöntemleri gözden geçirilecektir.

3.6.1 Ziegler - Nichols Frekans Yanıtı Yöntemi

Ziegler-Nichols tasarım yöntemi PID kontrolörlerin parametrelerinin belirlenmesinde sıklıkla kullanılan yöntemlerden birisidir. Uygulanışının basit olması ve bu yöntem ile tasarlanan kontrolörlerin yük bozucuların karşı dayanıklı olması sıklıkla kullanılma nedenlerinin başında gelmektedir. İki çeşit Ziegler - Nichols yöntemi bulunmaktadır. Bunlardan ilki frekans yanıtı yöntemidir. Bu yöntemde kontrolör oransal kontrole alınarak, oransal kazanç sistemde salınım yapıncaya kadar artırılır. Sistem salınım yaptığı andaki oransal kazanç K_u ve salınımın periyodu da T_u ise, kontrolörün parametreleri Tablo 3.2 de verildiği gibi seçilebilir.

Tablo 3.2: Şekil 4.3 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması

Kontrol Edici	Parametreler		
	K_p	T_i	T_d
P	$0.5 K_u$	-	-
PI	$0.45 K_u$	$(1/1.2) T_u$	-
PID	$0.6 K_u$	$0.5 T_u$	$(1/8) T_u$

3.6.2 Ziegler - Nichols Birim Basamak Yanıtı Yöntemi

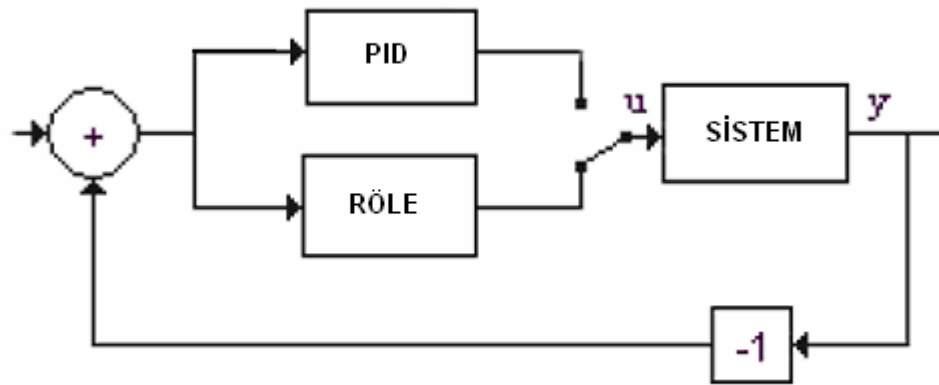
Ziegler - Nichols un önerdikleri ikinci yöntem de birim basamak yanıtı yöntemidir. Bu yöntemde bölüm 2.3 de incelediğimiz gibi sistemin birim basamak yanıtı sistem analiz edilerek birinci mertebeden ölü zamanlı sistem parametreleri belirlenir. Daha sonra da Tablo 3.3 de verilen değerler yardımıyla PID kontrolörün parametreleri ayarlanabilir.

Tablo 3.3: Şekil 4.3 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması

Kontrol Edici	Parametreler		
	K_p	T_i	T_d
P	$\frac{T}{KL}$	-	-
PI	$0.9 \frac{T}{KL}$	$\frac{L}{0.3}$	-
PID	$1.2 \frac{T}{KL}$	$2L$	$0.5L$

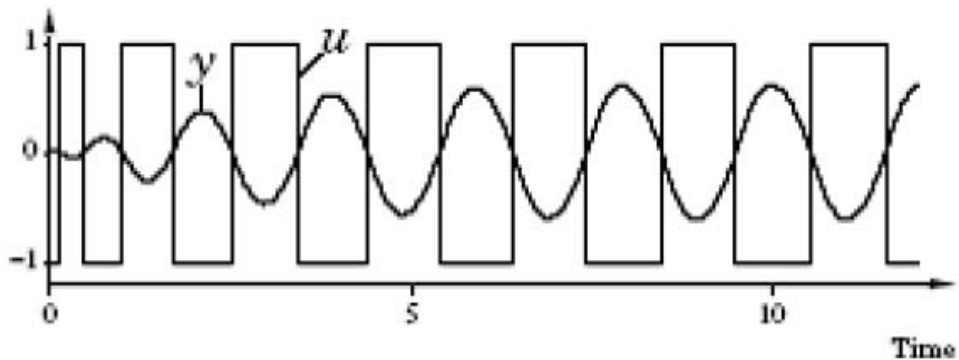
3.6.3 R le Ayarlama Y ntemi

Ziegler - Nichols frekans yanıtı y ntemi yardımıyla PID parametreleri ayarlanmaya  alışılırken sistemi salınıma sokmak i in, operat r n sistem  zerinde  ok fazla deneme yapması gerekebilir. Ayrıca sistemi salınım e i ine getirmeye  alışırken sistem kararsız hale gelerek tehlikeli  ekilde salınımlar yapabilir. Bu sakıcalar g z  n ne alınarak Astrom ve Hagglund tarafından r le y ntemi  nerilmi tir[4]. R le ile sistem tanıma y ntemleri hakkında b l m 2 de bahsedilmi ti. Aynı y ntemle sistem tanıma yapmadan da PID parametreleri hesaplanabilmektedir.



 ekil 3.14: R le y nteminin blok  eması

R le ayarlama y nteminde sistemin blok diyagramı  ekil 3.14 de verildi i gibi kurulur. Anahtar  nce r le konumuna getirilerek sistemin  ekil 3.15 de g r ld  u gibi salınım yapması sa lanır.



 ekil 3.15: R le beslemeli sistem  ıkışı altında, r le  ıkışı u ve sistem  ıkışı y nin g sterimi

Şekil 3.15 de görüldüğü gibi yaklaşık 3 röle periyodunun ardından, geçici rejimlerin etkisinin azaldığı, ve sistemin sabit frekans ve genlikte salınım yapmaya başladığı gözlemlenmektedir. Düzenli salınımların başladığı andan itibaren sistemi, girişine kare dalga uygulanan bir alçak geçiren filtre olarak da düşünebiliriz. Sistemin transfer fonksiyonu alçak geçiren filtre yapısında olduğu için kare dalganın birinci harmoniği dışındaki tüm harmoniklerini süzerek sadece birinci harmoniğini bırakacaktır. Çıkıştaki salınımların frekansı w_u , rölenin genliği d , çıkıştaki salınımların genliği a olmak üzere, kritik kazanç katsayısı K_u

$$K_u = |G(iw_u)| = \frac{a\pi}{4d} \quad (3.29)$$

denklemleri ile verilir. Salınımların periyodu ise T_u olmak üzere K_u ve T_u değerlerine göre PID parametreleri Ziegler - Nichols frekans yanıt yöntemindeki parametreler kullanılarak Tablo 3.2 deki değerler yardımıyla hesaplanabilir.

3.6.4 Cohen ve Coon Yöntemi

Bu yöntem de yine (2.1) denkleminde verilen, birinci mertebeden ölü zamanlı sistem parametrelerine göre kontrolör parametrelerini ayarlamak için $1/4$ oranında düşüş sağlanması prensibine göre geliştirdikleri bir yöntemdir. Bu yöntem basit ve uygulanabilir bir yöntem olmasına karşın sistem yanıtında çok fazla salınım neden olmaktadır. Buda bu yöntemin en büyük dezavantajı olmaktadır. Bu yöntem için PID parametreleri (2.1) de verilen birinci mertebeden ölü zamanlı sistem katsayıları cinsinden,

$$K_p = \frac{T}{KL} \left[\frac{16T + 3L}{12T} \right] \quad T_i = \left[\frac{32 + 6\left(\frac{L}{T}\right)}{13 + 8\left(\frac{L}{T}\right)} \right] \quad T_d = \left[\frac{4L}{11 + 2\left(\frac{L}{T}\right)} \right] \quad (3.30)$$

denklemleriyle verilir.

3.6.5 AMIGO Ayarlama Yöntemi

Ziegler - Nichols yöntemi ile ayarlanan kontrolörlerdeki aşım oranı çok fazla olmaktadır. Bu yönteme alternatif olarak PID kontrolör parametrelerinin daha az

aşımı olacak şekilde ayarlanması için [1] de AMIGO ismiyle yeni bir yöntem önerilmiştir. Bu yöntem diğer yöntemlere göre çok yeni bir yöntem olup 2004 yılında ortaya konulmuştur. AMIGO yöntemine göre kontrolör parametreleri, (2.1) de verilen birinci mertebeden ölü zamanlı sistem parametreleri cinsinden ,

$$K_p = \frac{1}{K} \left(0.2 + 0.45 \frac{T}{L} \right) \quad T_i = \frac{0.4L + 0.8T}{L + 0.1T} L \quad T_d = \frac{0.5LT}{0.3L + T} \quad (3.31)$$

şeklinde verilir.

3.6.6 İç Model Kontrolü

İç model kontrolü yöntemi 1980 li yıllarda ortaya konulmuş bir yöntem olup endüstriyel ortamda yaygınlıkla kabul görmüştür. Bu yöntemle ayarlanan PID tipli kontrolörlerde referans yanıtı iyi olmakla beraber, yük bozucularına karşı yanıtı kötüdür. Kontrolör parametreleri değişik modeller için Tablo 3.4 de verildiği gibi ayarlanır.

Tablo 3.4: Şekil 4.3 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması

Model	K_c	T_i	T_d
$\frac{K}{s}$	$\frac{1}{K\eta}$	-----	-----
$\frac{K}{Ts + 1}$	$\frac{1}{K\eta}$	T	-----
$\frac{K}{s(Ts + 1)}$	$\frac{1}{K\eta}$	-----	T
$\frac{Ke^{-Ls}}{(Ts + 1)}$	$\frac{2\left(\frac{T}{L}\right)+1}{K\left[2\left(\frac{T}{L}\right)\right]+1}$	$\frac{L}{2} + 1$	$\frac{1}{2\left(\frac{T}{L}\right)+1}$
$\frac{K}{(T_1s + 1)(T_2s + 1)}$	$\frac{T_1 + T_2}{K\eta}$	$T_1 + T_2$	$\frac{1}{2\left(\frac{T}{L}\right)+1}$
$\frac{K}{T^2s^2 + 2\xi Ts + 1}$	$\frac{2\xi T}{K\eta}$	$2\xi T$	$\frac{T}{2\xi}$

$$C(s) = K_p \left\{ 1 + \frac{1}{T_I s} + T_D D(s) \right\} \quad (3.32)$$

$$C_f(s) = -K_p \{ \alpha + \beta T_D D(s) \}$$

ile verilir. Burada D(s) yaklaşık türev fonksiyonu

$$D(s) = \frac{s}{1 + \tau s} \quad (3.33)$$

olarak verilir. Bu yapıda bozucu etkilerin ve algılayıcı gürültülerinin de sisteme etkileri şekil 3.16 de verilmiştir.

Sistemin r den y ye ve d den y ye kapalı çevrim transfer fonksiyonlarını yazarsak,

$$G_{yr2}(s) = \frac{P(s) \{ C(s) + C_f(s) \}}{1 + P(s)C(s)H(s)} \quad (3.34)$$

$$G_{yd2}(s) = \frac{P_d(s)}{1 + P(s)C(s)H(s)} \quad (3.35)$$

burada “2” indeksi iki serbestlik dereceli sistemin fonksiyonları olduğu için konulmuştur.

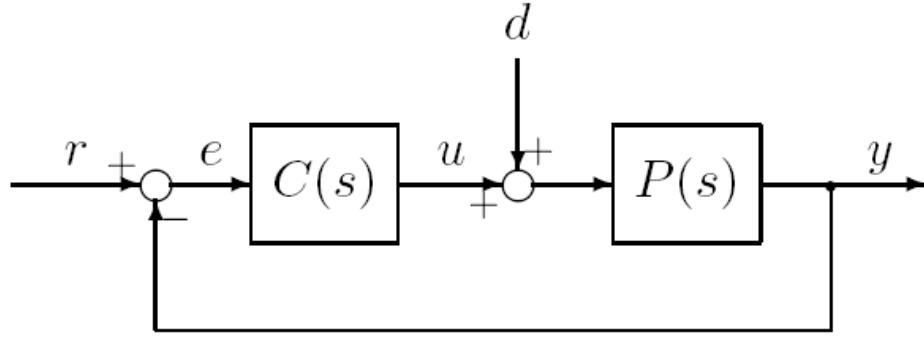
3.7.2 İki Serbestlik Dereceli PID Kontrolörün Bir Serbestlik Dereceli Yapılara Göre Üstünlükleri

Şekil 3.17 de verilen bir serbestlik dereceli kontrolör yapısını göz önüne alalım. Referans girişi r den çıkış y ye ve bozucu etki girişi d den çıkış y ye olarak sistemin kapalı çevrim transfer fonksiyonunu ifade edecek olursak,

$$G_{yr1}(s) = \frac{P(s)C(s)}{1 + P(s)C(s)} \quad (3.36)$$

$$G_{yd1}(s) = \frac{P(s)}{1 + P(s)C(s)} \quad (3.37)$$

“1” indeksi yine sistemin serbestlik derecesini belirtir. Bu iki transfer fonksiyonunda sadece C(s) kontrolör fonksiyonu ayarlanabilen bir yapıda kontrolördür. Dolayısıyla iki transfer fonksiyonu birbirinden bağımsız olarak olarak ayarlanamamaktadır.



Şekil 3.17: Bir serbestlik dereceli klasik kontrol sistemi

Bir serbestlik dereceli yapıda kapalı çevrim sistem için örnek bir $P(s)$ sistemi seçerek $C(s)$ kontrolörünü sistemin bozucu etki yanıtı optimum olacak şekilde ve referans yanıtı optimum olacak şekilde iki farklı kontrolör tasarlırsak sistemin referans yanıtları ve bozucu etki yanıtları şekil 3.18 da görüldüğü gibi olacaktır. Seçtiğimiz örnek sistem,

$$P(s) = \frac{1}{1+s} e^{-0.2s} \quad (3.38)$$

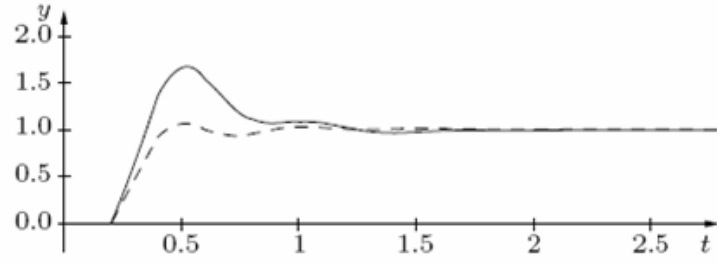
Sistemin parametrelerini de Chien-Hrones-Resnick yönteminin [7] bozucu etki yanıtına göre optimum ve referans yanıtına göre optimum parametrelerini kullanarak iki değişik parametreye göre ayarlayalım. Bozucu etkilere karşı optimum PID parametreleri,

$$K_p = 0.6, \quad T_i = 0.40, \quad T_d = 0.084 \quad (3.39)$$

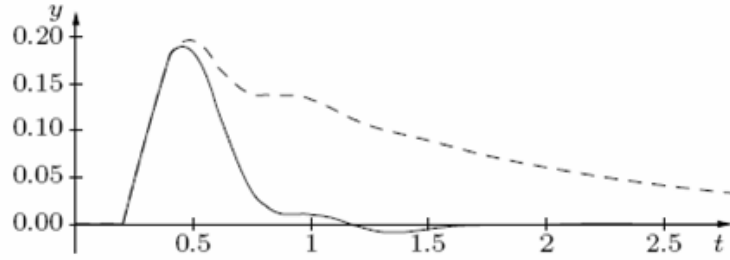
olarak bulunur. Referans yanıtına karşı optimum parametreler ise,

$$K_p = 4.75, \quad T_i = 1.35, \quad T_d = 0.094 \quad (3.40)$$

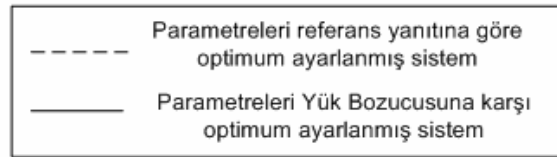
olarak bulabiliriz. Bu parametreler yardımıyla benzeşimi yapılan sistemin referans yanıtını ve bozucu etkilere karşı yanıtını şekil 3.18 da görmekteyiz.



(a) Referans Yanıtı



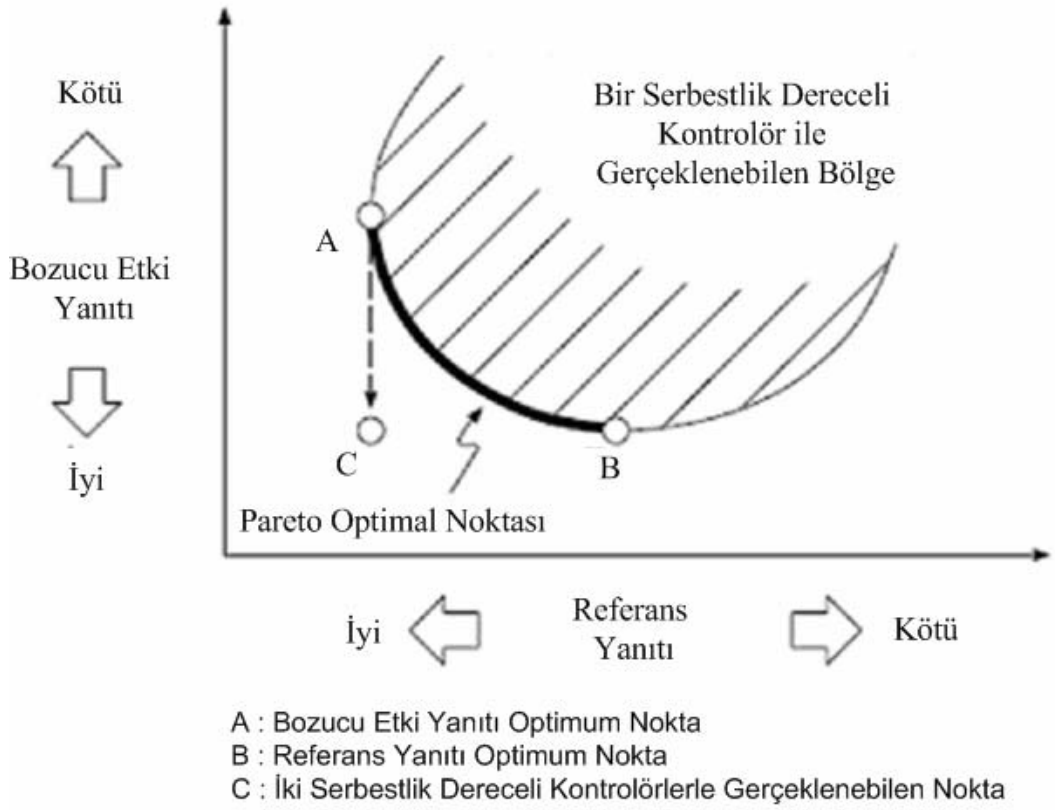
(b) Yük Bozucusu Yanıtı



Şekil 3.18: Bir serbestlik dereceli klasik kontrol sisteminin yanıtları

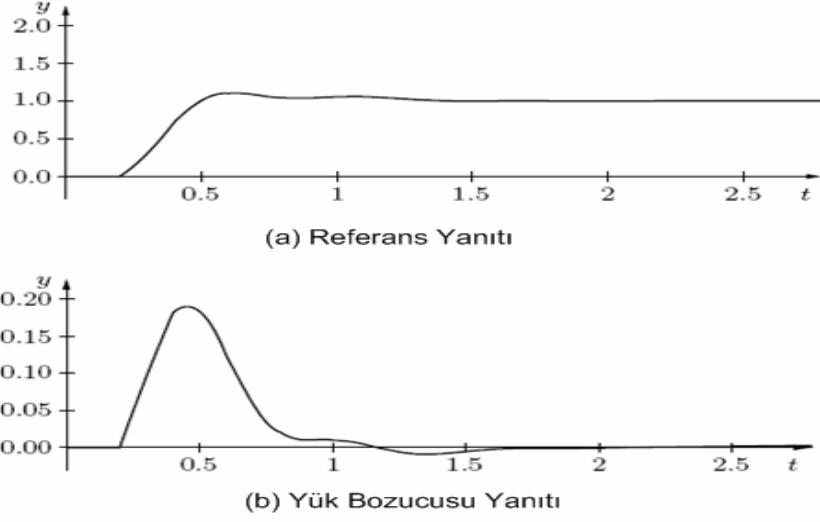
Şekil 3.18 dan da açıkça görüldüğü gibi bir serbestlik dereceli kontrolörü yük bozucularına karşı optimum olacak şekilde ayarladığımızda referans yanıtı oldukça aşımli olmaktadır. Referans yanıtı iyi olacak şekilde kontrolör parametrelerini seçtiğimizde ise yük bozucularına karşı yanıtı yavaş olmaktadır. Bu durum kavramsal olarak şekil 3.19 de anlatılmaktadır.

Şekilde taralı alan bir serbestlik dereceli kontrolörlerle ayarlanabilecek noktaları göstermektedir. Şekilde görüldüğü gibi referans yanıtı performansı ile bozucu etki performansları ters orantılı şekilde hareket etmektedir. İki performansı da en iyi olacak şekilde kontrolörü ayarlamak istiyorsak “Pareto Optimal Noktası” yakınlarında kontrolör parametrelerini seçebiliriz.



Şekil 3.19: İki serbestlik dereceli yapının etkisinin kavramsal olarak ifade edilişi

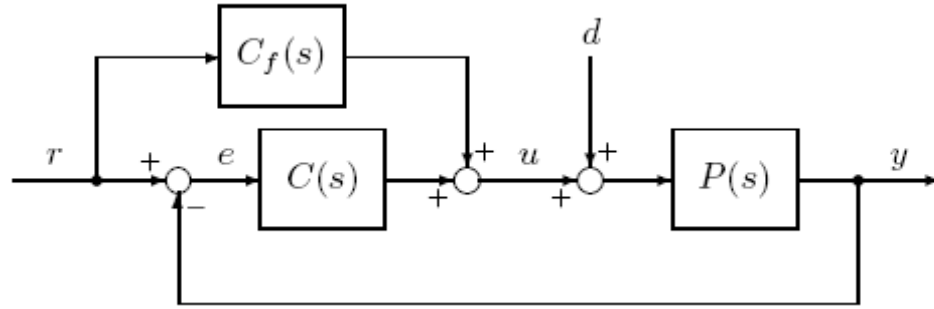
Şekil 3.19 de açıkça görüldüğü gibi referans yanıtını ve bozucu etki yanıtını aynı anda optimum olamamaktadır. Bunun için kontrolle uğraşan mühendisler için en iyi çözüm, PID kontrolör parametrelerini yük bozucu yanıtı en iyi olacak şekilde ayarlayarak, daha sonra iki serbestlik dereceli kontrolörün parametreleriyle oynayıp kontrolörün referans yanıtını da düzeltmek olacaktır.. Eşitlik (3.38) de verdiğimiz sistem için bu yöntem kullanılarak tasarladığımız kontrolörün referans yanıtı ve bozucu etki yanıtları şekil 3.20 deki gibi olmaktadır.



Şekil 3.20: İki serbestlik dereceli kontrol sisteminin yanıtları

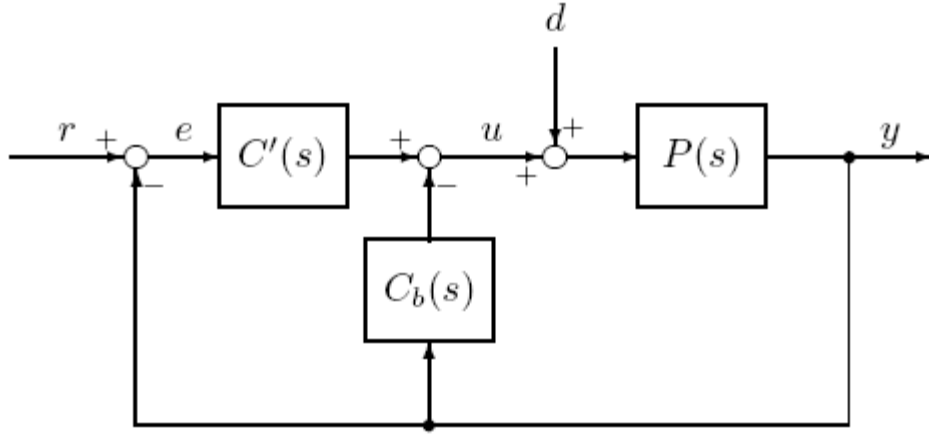
3.7.3 İki Serbestlik Dereceli PID Kontrolörlerin Eşdeğer Yapıları

Şekil 3.21 da iki serbestlik dereceli kontrolör yapısının ileri beslemeli yapıda olanını görmekteyiz. Bu yapı şekil 3.16 de verdiğimiz yapının sadeleşmiş halidir. Burada klasik bir serbestlik dereceli kontrolöre ek olarak referans değeri ile kontrolör çıkışı arasına $C_f(s)$ kontrolör bloğu getirilmiştir. Bu sayede referans değerindeki ani değişimler kontrolör çıkışına $C_f(s)$ gibi bir kontrolörle oranlanarak verildiği için sistemin yapacağı ani aşımalar dengelenebilmektedir.



Şekil 3.21: İleri beslemeli(Feedforward) yapıda iki serbestlik dereceli kontrolör

$C(s)$ ve $C_f(s)$ kontrolör bloklarının denklemleri ise eşitlik (3.22) ve (3.23) de verildiği gibidir. Aynı kontrolör yapısının giriş (r) ve çıkış (y) arasında aynı transfer fonksiyonunu sağlayacak şekilde değişik biçimlerde de ifade edebiliriz. Şekil 3.22 de geri beslemeli yapıda iki serbestlik dereceli kontrolör yapısı görülmektedir.



Şekil 3.22: Geri beslemeli(Feedback) yapıda iki serbestlik dereceli kontrolör

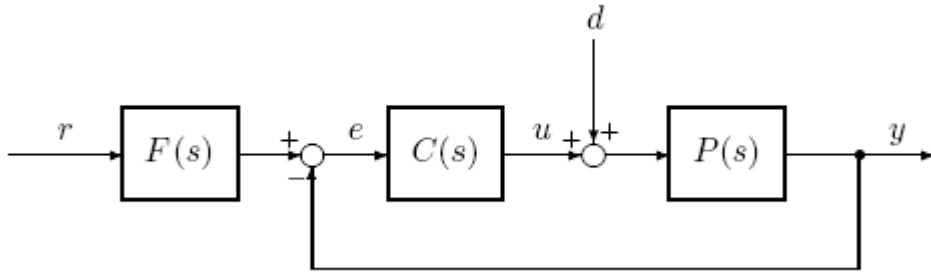
Bu yapıda kontrolörlerin denklemleri,

$$C'(s) = K_p \left\{ (1 - \alpha) + \frac{1}{T_I s} + (1 - \beta) T_D D(s) \right\} \quad (3.41)$$

$$C_b(s) = -K_p \{ \alpha + \beta T_D D(s) \} \quad (3.42)$$

ile verilir.

Diğer başka bir yapıda gösterim ise referans değeri filtreli yapıda gösterimdir. Şekil 3.23 de bu yapıdaki bir gösterim görülmektedir. Bu yapı da görüldüğü gibi bir serbestli kontrolör yapısının önüne sadece $F(s)$ filtresi getirilmiştir.



Şekil 3.23: Referans değeri filtreli yapıda iki serbestlik dereceli kontrolör

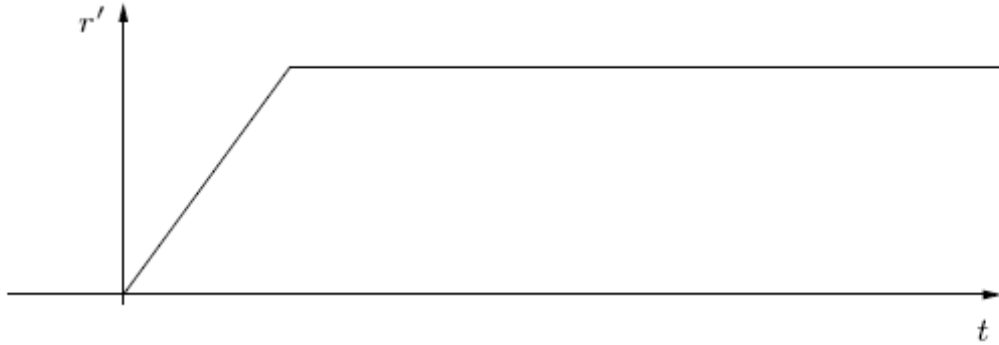
Bu yapıdaki kontrolörlerin denklemleri,

$$C(s) = K_p \left\{ 1 + \frac{1}{T_I s} + T_D D(s) \right\} \quad (3.43)$$

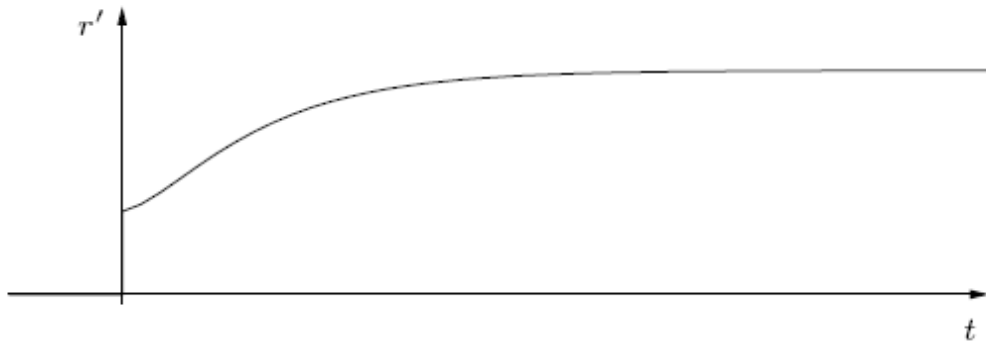
$$F(s) = \frac{1 + (1 - \alpha)T_I s + (1 - \beta)T_I T_D s D(s)}{1 + T_I s + T_I T_D s D(s)} \quad (3.44)$$

ifadeleriyle verilir. Bu yapı iki serbestlik dereceli kontrolör yapısının etkisinin başka bir bakış açısıyla açıklayabilmek için önemli bir gösterim tarzıdır. Tasarladığımız PID kontrolöründe aşım ne kadar olursa olsun eğer $F(s)$ filtre fonksiyonunu uygun seçerek referans değerinin yavaş bir şekilde artmasını sağlarsak kontrolörün yük bozucu etkilerine karşı performansını bozmadan referans yanıtını iyileştirebiliriz.

Tasarlanan kontrolör için $F(s)$ filtresini kullanmadan klasik oran sınırlandırma yöntemi kullanarak da aşım azaltma yoluna gidilebilir. Bu tip bir oran sınırlandırma işlemi şekil 3.24 de görülmektedir. Benzeri şekilde $F(s)$ filtresini kullanarak elde ettiğimiz yanıtı da 3.25 de görmekteyiz.



Şekil 3.24: Klasik oran sınırlama operasyonunun yanıtı



Şekil 3.25: Referans değer filtresi $F(s)$ in yanıtı

Grafikten de görüldüğü gibi iki serbestlik dereceli yapıyla sağladığımız referans filtresinin benzeri bir yanıtı oran sınırlandırma yaparak da gerçekleştirebilmekteyiz. Ancak bu şekilde bir gerçekleştirme ile sisteme lineer olmayan etki yapmış oluruz.

3.8 Genetik Algoritmalar ve PID Parametrelerinin Ayarlanmasında Kullanımları

Genetik algoritmalar yapay zekanın gittikçe genişleyen bir kolu olan evrimsel hesaplama tekniğinin bir parçasını oluşturmaktadır [12]. Kontrol sistemlerinin tasarımında her geçen gün daha çok uygulama alanı bulmaktadırlar. Genetik algoritmalar herhangi bir problemin optimum çözümünü bulmada kullanılabilir. Genetik algoritmalar çözüme başlarken rasgele sonuçları değerlendirerek çözüme başlarlar. Doğru sonuca ulaşmak için de çevresel etkileri göz önüne alarak ilerlerler [8].

3.8.1 Genetik Algoritma Tekniği

Genetik algoritma tekniğinde her bir rasgele çözüm kümesine kromozom ismi verilir. Çözüme başlayabilmek amacıyla belli sayıda kromozomlardan oluşan bir populasyon oluşturulur. Bir populasyondan alınan sonuçlar bir öncekinden daha iyi olacağı beklenen yeni bir populasyon oluşturmak için kullanılır. Yeni populasyon oluşturulması için seçilen çözümler uyumluluklarına göre seçilir. Genetik algoritmanın kromozomları değerlendirilerek uygunluk derecesini verebilmesi için bir uygunluk fonksiyonu seçilir. Bir populasyonun değerlendirilerek yeni bir populasyon oluşturulması için Seçim, Çaprazlama, Mutasyon, Ekleme gibi süreçlerden geçmesi gerekmektedir. Bu aşamaları detaylı olarak [12] de anlatılmaktadır.

3.8.2 PID Parametrelerinin Ayarlanmasında Kullanımları

Genetik algoritmalar yardımıyla PID parametrelerinin ayarlanabilmesi için bir uygunluk fonksiyonu seçilerek minimize edilmesi gerekmektedir. Bu uygunluk fonksiyonu çoğunlukla kapalı çevrim PID kontrol sisteminin performans parametreleri arasından seçilir. Sıklıkla kullanılan performans parametreleri

$$ISE = \int_0^T |r(t) - y(t)|^2 dt \quad (3.45)$$

$$IAE = \int_0^T |r(t) - y(t)| dt \quad (3.46)$$

$$ITAE = \int_0^T t |r(t) - y(t)| dt \quad (3.47)$$

olarak verilir. Burada $r(t)$, referans deęer giriři ve $y(t)$ ise sistem ıkıřını belirtir. Genetik algoritma bu uygunluk fonksiyonlarını minimize eden K_p , T_i , T_d deęerlerini aramak iin kullanılabilir.

Genetik Algoritmalar K_p , T_i , T_d parametrelerinin ayarının yanı sıra PID kontrol performansını arttırabilmek iin bařka řekillerde de kullanılmaktadır. rneęin VISIOLI A., PID kontrolrn referans deęeri aęırlıklandırma iřlemine bulanık kmeler zerinden yaparak IAE performans parametresini minimize edecek řekilde, bulanık kmelerin řeklinin ve giriř katsayılarının genetik algoritma yardımı ile ayarlanabileceęini gstermiřtir [13]. Ayrıca aynı yazar yine [14] de literatrde bahsedilen deęiřik kontrol yapılarının optimum parametrelerinin genetik algortimalar yardımıyla ayarlanabileceęini gstermiř ve benzetim sonularını karřılařtırmalı olarak vermiřtir.

4 ÖZAYARLAMALI VE SIÇRAMASIZ GEÇİŞLİ KONTROL SİSTEMİ TASARIMI

4.1 Kontrol Edilecek Sistemin Modellenmesi

Pratik bir endüstriyel sistemin kontrol edilebilmesi için öncelikle o sistemin modellenmesi gerekmektedir. Ardından elde edilen bu model yardımıyla kontrolörün tasarımı yapılarak sistem kontrol edilmeye çalışılmalıdır. Sistemi modelleyebilmek için ise Şekil 4.1’de gösterilen bilinmeyen sistemin girişine rasgele girişler vererek çıkışlardan alınacak bilgiler ile sistem modeli belirlenmeye çalışılır.

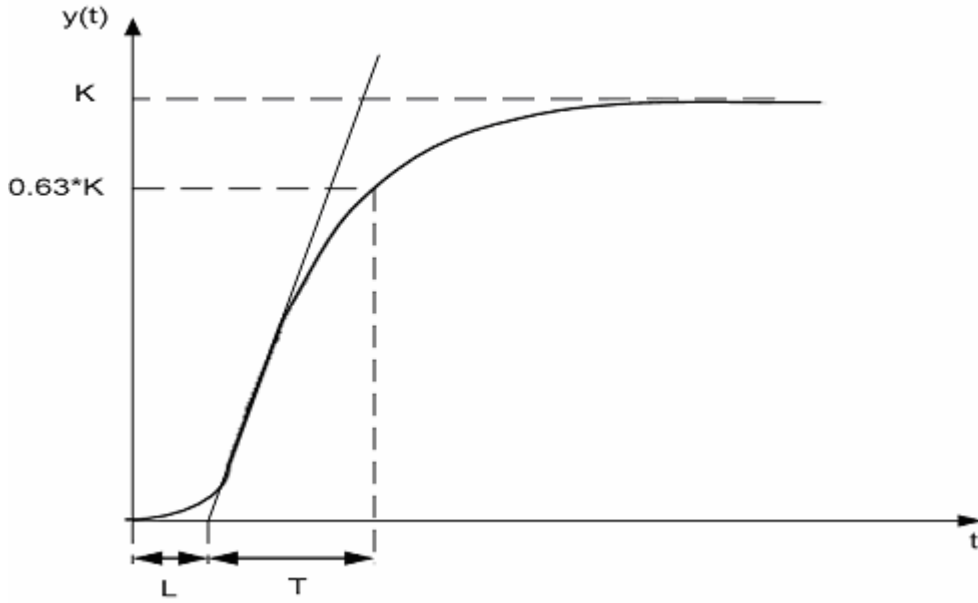


Şekil 4.1: Bilinmeyen bir endüstriyel sistemin gösterimi

Bölüm 2 de detaylı olarak anlattığımız gibi sistemleri modelleyebilmek için pek çok yöntem geliştirilmiştir. Bu yöntemlerin artıları yada eksileri yapılacak uygulamaya göre değişebilmektedir. Bu çalışmada, endüstriyel sistemimizi birinci mertebeden ölü zamanlı basit bir sistem olarak kabul ederek, en hızlı şekilde tanıyabilen yöntem olarak en küçük kareler kestirimi kullanılacaktır. Birinci mertebeden ölü zamanlı bir sistemin matematiksel modeli eşitlik (4.1) de verilmiştir.

$$G(s) = \frac{K}{1 + sT} \cdot e^{-sL} \quad (4.1)$$

Bu sistemin tipik birim basamak yanıtı şekil 4.2 de gösterilmektedir.



Şekil 4.2: Tipik bir endüstriyel sürecin birim basamak yanıtı

Sistemi tanımayı basitleştirmek için öncelikle ölü zamanı hesaplayıp daha sonra sistemi ölü zamansız hale indirgeyerek ayırık zaman tanım bölgesinde çok çabuk bir şekilde tanıyabiliriz. Sistemi tanımaya başlamadan önce endüstriyel sistemin tipine bağlı olarak bir örnekleme zamanı seçilmelidir. Örnekler alınmaya başlandığı andan itibaren maksimum eğimin olduğu noktada sistem yanıtına bir teğet çizilerek bu teğetin zaman eksenini kestiği noktadan sistemin ölü zamanı hesaplanabilmektedir. Bu noktadan itibaren sistemin ölü zamanını bildiğimiz için sistem tanıma yöntemleri ile tanıyacağımız sistem, ölü zamansız hale indirgenmiş olacaktır.

$$G'(s) = \frac{K}{1 + s \cdot T} \quad (4.2)$$

Bu aşamadan itibaren $G'(s)$ sistemini en küçük kareler kestirimi yöntemiyle tanıyarak sistem modelini elde edebiliriz. $G'(s)$ sisteminin ayırık zamanlı eşdeğerini hesaplırsak,

$$G'(z) = (1 - z^{-1}) \cdot Z \left[\frac{K}{s \cdot (Ts + 1)} \right] \quad (4.3)$$

$$G'(z) = K \cdot \frac{1 - \exp(-T_s/T)}{z - \exp(-T_s/T)} \quad (4.4)$$

ifadeyi basitleştirmek için,

$$a = K \cdot (1 - \exp(-T_s/T)) \quad (4.5)$$

$$b = \exp(-T_s/T) \quad (4.6)$$

olarak atayabiliriz. Böylelikle transfer fonksiyonumuz:

$$G'(z) = \frac{a}{z - b} \quad (4.7)$$

şeklinde basitleşecektir. Şekil 4.1 de görülen sistemimizin ölü zamanı tanıdığımız andan itibaren gelen girişler ve çıkışlar yardımıyla (4.7) denkleminde verilen sistemin bilinmeyen parametrelerini bulabiliriz. Burada dikkat edilmesi gereken nokta (4.7) deki bilinmeyen sistemin parametrelerini doğru bir şekilde bulabilmemiz için yeterli miktarda giriş çıkış bilgisinin toplanması gerekliliğidir. Yeterli miktarda giriş ve çıkış bilgisi aldıktan sonra en küçük kareler kestirim yöntemini (4.7) deki sistem için uygulayarak $G'(z)$ sisteminin parametreleri tahmin edilebilir.

Bu şekilde bulduğumuz a ve b parametrelerinden tekrar sürekli zaman modeline geçmek istersek:

$$T = -\frac{T_s}{\ln(b)} \quad (4.8)$$

$$K = \frac{a}{1 - b} \quad (4.9)$$

eşitliklerini kullanarak birinci mertebeden sistem modelinin tüm parametrelerini belirlenebilir.

4.2 Bir Serbestlik Dereceli Kontrolör Tasarımı

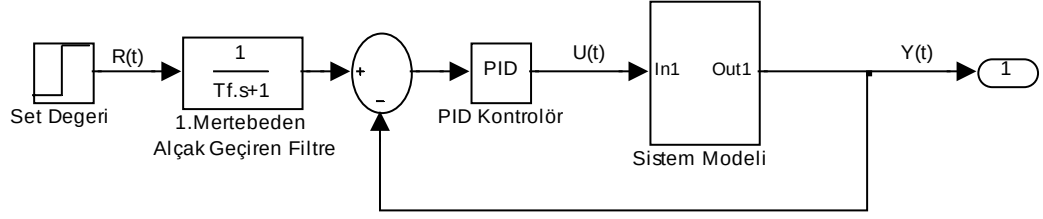
Sistem modelini tanıdıktan sonra belirlenen model parametreleri ile PID kontrolör tasarımını gerçekleştirebiliriz. Kontrol edilecek sistem parametreleri belirlendikten sonra PID kontrolör tasarımı için, Bölüm 3 de detaylı olarak da bahsedildiği gibi çeşitli yöntemler bulunmaktadır. Endüstride en yaygın ve kolay yöntemlerden birisi de Ziegler - Nichols öz ayarlama yöntemi ile PID parametrelerinin belirlenmesidir. Ayrıca Ziegler - Nichols yöntemi ile ayarlanan kontrol sisteminin yük bozucularına karşı yanıtının oldukça iyi olduğu bilinmektedir. Ziegler - Nichols yöntemi ile kontrolör parametrelerini birinci dereceden ölü zamanlı sistemin parametrelerine bağlı olarak Tablo 3.3 de verildiği gibi belirleyebiliriz.

Bölüm 3 de yapılan karşılaştırmalı benzeşimlerde, bozucu etkilere karşı en iyi yanıtı Ziegler - Nichols yöntemi ile ayarlanan kontrolörle alınmıştır. Ancak şekil 4.3 de de görüldüğü gibi Ziegler - Nichols yöntemi ile ayarlanan kontrolörlerde maksimum aşım çok fazla olmaktadır. Bu durum da kontrol sistemlerinde çoğu zaman istenen bir durum değildir. Bundan dolayı Ziegler - Nichols yöntemi ile kontrolör ayarlandıktan sonra P, I ve D parametrelerine tekrardan bir ince ayar gerekebilir. Ancak ince ayar yapılırken kontrolörün Ziegler - Nichols yöntemi ile garanti edilen dayanıklılık performansı bozulabilir. Bu durum PID kontrol sisteminin doğal yapısından kaynaklanmaktadır. Bunun için iki serbestlik dereceli kontrolörler ile tasarım yapılması daha uygun olacaktır.

4.3 İki Serbestlik Dereceli Kontrolör Tasarımı

4.3.1 Uygulamada Kullanılan İki Serbestlik Dereceli Kontrolörün Yapısı

Bölüm 4.2 de anlatıldığı gibi herhangi bir ayarlama yöntemi kullanarak sistemimize kontrolör tasarımını gerçekleştirebilmekteyiz. Ancak literatürdeki tüm model tabanlı kontrolör ayarlama metotlarında, tasarlanan kontrolörler mutlaka belli bir aşım yapmaktadır. Tasarlanan kontrolör hiç aşım yapmayacak şekilde de tasarlanabilmektedir. Ancak bu şekilde tasarlanan kontrolörün bozucu etkilere karşı yanıtı son derece hantal olmaktadır. Bu sebeple endüstride kullanılan pek çok kontrol sisteminin tasarımında, Ziegler - Nichols tipli bir öz ayarlama yöntemi ile PID parametreleri hesaplandıktan sonra referans değeri ağırlıklandırma yöntemi yada iki serbestlik dereceli kontrolör yapısı yöntemlerinden biri kullanılarak sistemin aşım ve yerleşme zamanı parametrelerinin optimum şekilde ayarlanması yöntemine başvurulmaktadır. Bu şekilde tasarlanan kontrolörler ile hem bozucu etkilere karşı dayanıklı hem de geçici hal yanıtı optimum şekilde ayarlanmış kontrolörler elde edilebilmektedir. Bu çalışmada önce sistem tanıma metotları kullanılarak sistemimizi tanıyarak Ziegler - Nichols öz ayarlama yöntemi ile PID parametrelerini bulduktan sonra Şekil 4.1 de blok diyagramı verilen iki serbestlik dereceli kontrolör yapısını sisteme uygulanacaktır. Bu yöntemle kapalı çevrim sistemin bozucu etkilere karşı yanıtını değiştirmeden sistemin maksimum aşım ve yerleşme zamanlarının optimum şekilde ayarlanması üzerine çalışılacaktır.



Şekil 4.2: Tasarımda Kullanılan İki Serbestlik Dereceli Kontrolör Yapısı

Şekil 4.2 de görüldüğü gibi kapalı çevrim sisteme ek olarak sadece set değerinin önüne birinci mertebeden bir filtre getirilmiştir. Bu filtre set değerinin T_f zaman sabitine bağlı olarak logaritmik bir şekilde yavaş artmasını sağlayarak aşımli sistemin aşımının azaltılmasına yardımcı olur. Ancak burada önemli olan nokta T_f katsayısının seçiminde göz önüne alınması gereken kriterlerin ne olduğudur.

4.3.2 İki Serbestlik Dereceli Kontrolörün Ziegler - Nichols Yöntemi İle Ayarlanmış Kontrolörlerde Kapalı Çevrim Sistem Performansına Etkilerinin Örnek Bir Sistem Üzerinde Gösterilmesi

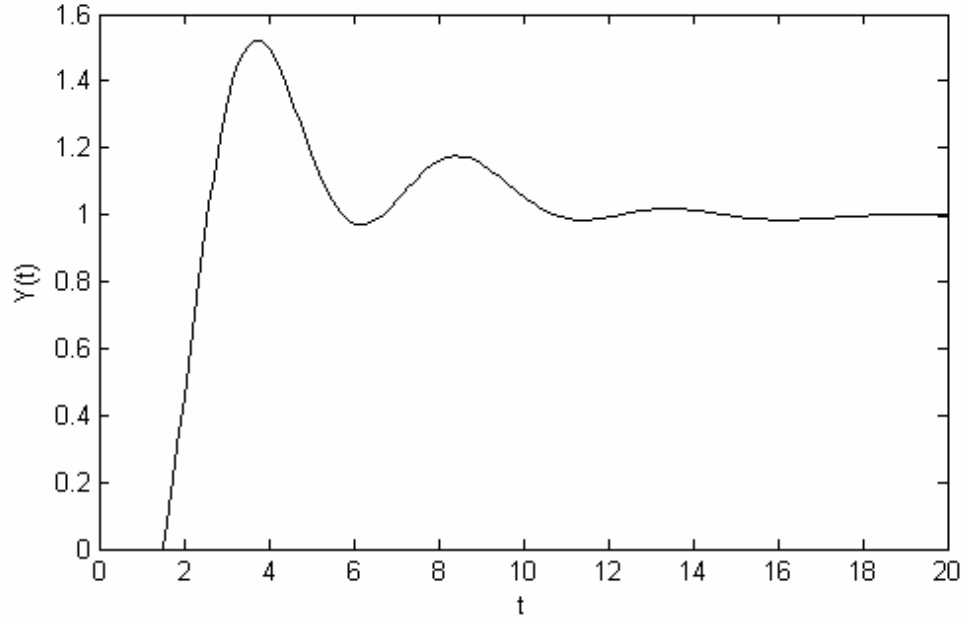
İncelemelerimizi yapabilmek için örnek sistem olarak birinci mertebeden ölü zamanlı bir sistem seçecek olursak.

$$H_1(s) = \frac{1}{8s+1} \cdot e^{-2s} \quad (4.1)$$

Bu sistem için Ziegler - Nichols yöntemini kullanarak bulunan PID parametreleri:

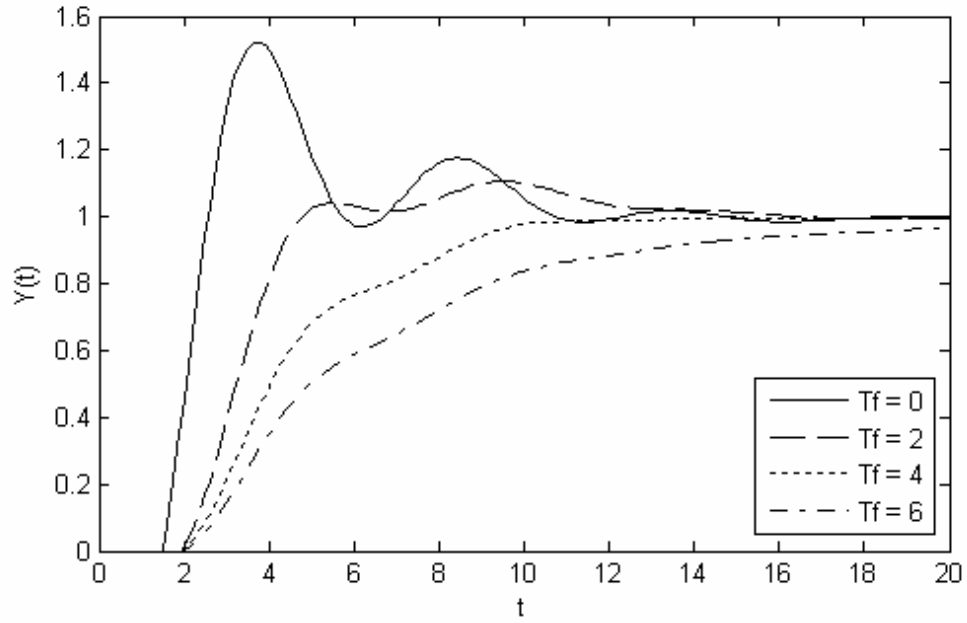
$$K_p = 4.8, T_i = 4, T_d = 1 \quad (4.2)$$

Şekil 4.1 deki sistemde $T_f = 0$, $R(t) = u(t)$ olarak kapalı çevrim sistemi filtresiz şekilde benzeşim yaparsak elde ettiğimiz sistem çıkışı Şekil 4.2 deki gibi olacaktır.



Şekil 4.3: Ziegler - Nichols Yöntemi İle PID parametreleri belirlenmiş örnek bir kapalı çevrim sistemin yanıtı

Aynı sistemi bu sefer filtreli olarak değişik T_f değerleri için benzeşim yaptığımızda birim basamak yanıtları şu şekilde olmaktadır.



Şekil 4.4: Artan T_f Katsayıları İçin Sistem Yanıtları

Bu benzeşimin sonuçlarını değerlendirerek elde ettiğimiz kapalı çevrim sistem yanıtlarının Yerleşme Zamanları ve Maksimum Aşımlarını bir tablo halinde özetleyebiliriz.

Tablo 4.1: Şekil 4.4 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması

Tf	Yerleşme Zamanı	Maksimum Aşım
0sn	19.2	%55.1
2sn	16.2	%11.1
4sn	13.7	%0.1
6sn	27.2	%0.0

Bu sonuçlara göre T_f katsayısı azaldıkça kapalı çevrim sistemin aşımının arttığı T_f arttıkça aşımın azaldığı fakat çok arttırdığımızda ise yerleşme zamanının artarak kontrolörün hantallaştığını gözlemlemekteyiz. Burada tam optimum noktada ise yerleşme zamanının ve maksimum aşımın en küçük olduğunu gözlemlemekteyiz. Uygulamada kullanacağımız öz ayarlama algoritmasında sistem tanındıktan sonra PID katsayılarının yanı sıra T_f katsayısının da optimum değere ayarlanmış olması gerekmektedir. T_f katsayısının optimum değere ayarlayabilmek için iki değişik optimizasyon yönteminden bahsederek birbirleriyle olan farklarını kıyaslamalı olarak göstereceğiz.

4.3.3 T_f Katsayısının Genetik Algoritma Yardımıyla Optimizasyonu

T_f katsayısının genetik algoritmalar yardımıyla optimizasyonunun yapılabilmesi için (4.1) denklemleriyle verilen sistem ve (4.2) de verilen PID parametrelerini kullanan kapalı çevrim kontrol sisteminde, maksimum aşım ve yerleşme zamanı değerlerini baz alarak bir uygunluk fonksiyonu seçmemiz ve genetik algoritma ya uygunluk fonksiyonunu minimize eden T_f değerini aratmamız gerekecektir. Tablo 4.1 deki deneysel sonuçlardan da görülebileceği gibi yerleşme zamanı ile maksimum aşım arasındaki oran en uygun noktada 137 kat olmaktadır. Bunun için uygunluk fonksiyonunda parametreleri yerleşme zamanı ile maksimum aşımın 100 katının toplamı olarak seçerek toplarsak ve dengeli sonuçlar elde etmek için 2000 e bölersek istenen değerlerde sonuç verecek şekilde optimizasyon yaptırabiliriz.

Buna göre genetik arama için seçilen uygunluk fonksiyonu :

$$z = -\frac{2000}{yerlesme_zamani + 100.maksimum_asim} \quad (4.3)$$

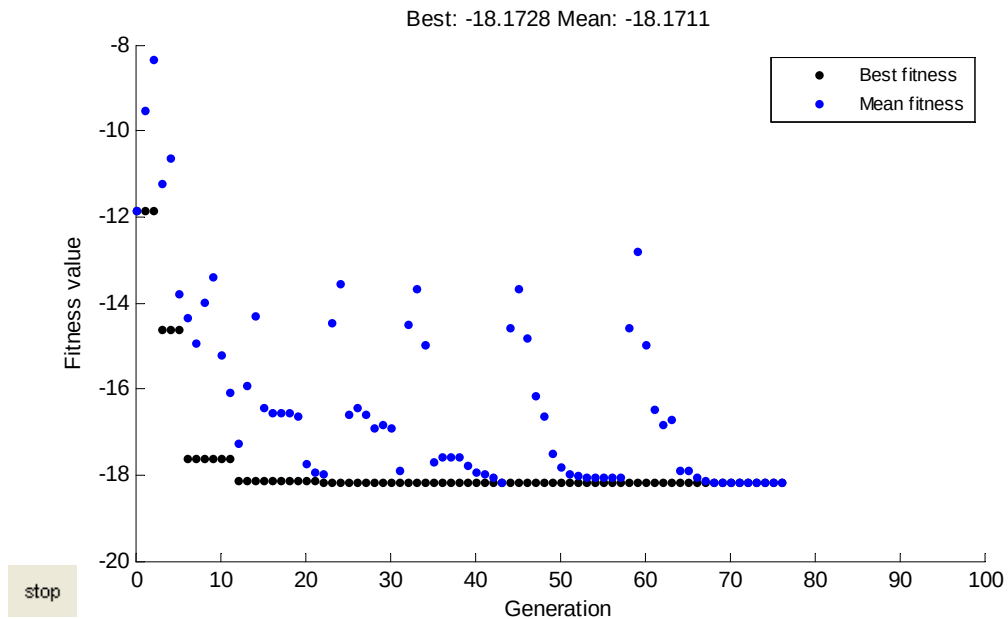
Genetik algoritmanın T_f değerini daha kısa sürede bulması için aramada kullanılacak maksimum ve minimum T_f değerlerini sınırlandırmamız gerekmektedir. Genetik arama algoritmasının sınır değerlerinin

$$0 < T_f < 2T \quad (4.4)$$

olarak sınırlandırılması sistem için yeterli olacaktır. T birinci mertebeden ölü zamanlı sistemin zaman sabiti parametresidir.

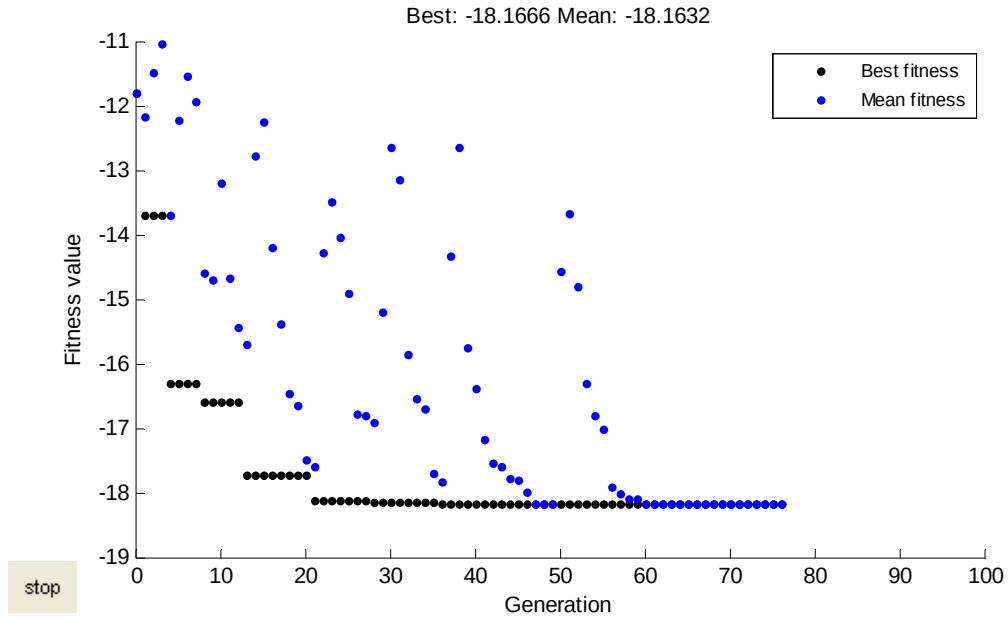
Genetik optimizasyon için Matlab programının Genetic Algorithm and Direct Search Toolbox'u kullanılmıştır. Genetik Algoritmanın her döngüde belirlediği T_f değerini kullanarak sistemi benzeşim yapan, sistemin *yerlesme_zamani* ve *maksimum_asim* parametrelerini bularak z , uygunluk fonksiyonunu hesaplayan bir Matlab programı EK 1 da verilmiştir.

Aynı koşullar altında Genetic Algorithm Toolbox 3 kez peş peşe çalıştırılmış ve aşağıdaki grafiklerde görülen sonuçlar elde edilmiştir.



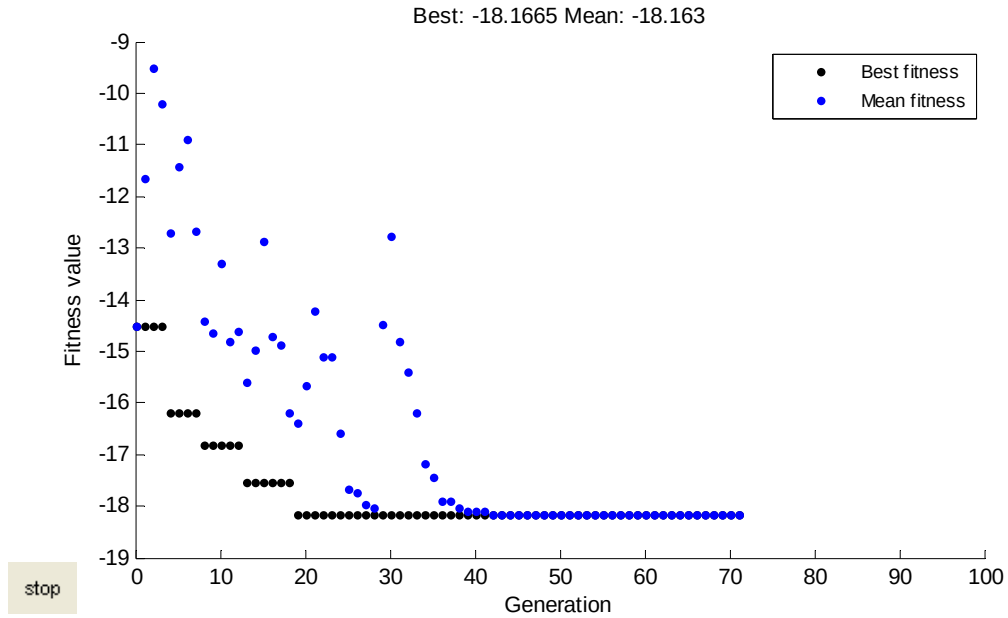
Şekil 4.5: Birinci Genetik Optimizasyon Denemesi

Şekil 4.5 de görüldüğü gibi genetik algoritma yaklaşık 67 deneme sonucunda optimizasyonu tamamlamış ve optimum değer olarak $Tf=3.7539$ bulmuştur.



Şekil 4.6: İkinci Genetik Optimizasyon Denemesi

Yine aynı koşullar altında yapılan ikinci denemede, genetik algoritma 60 deneme sonucunda $Tf=3.7539$ olarak bulmuştur.



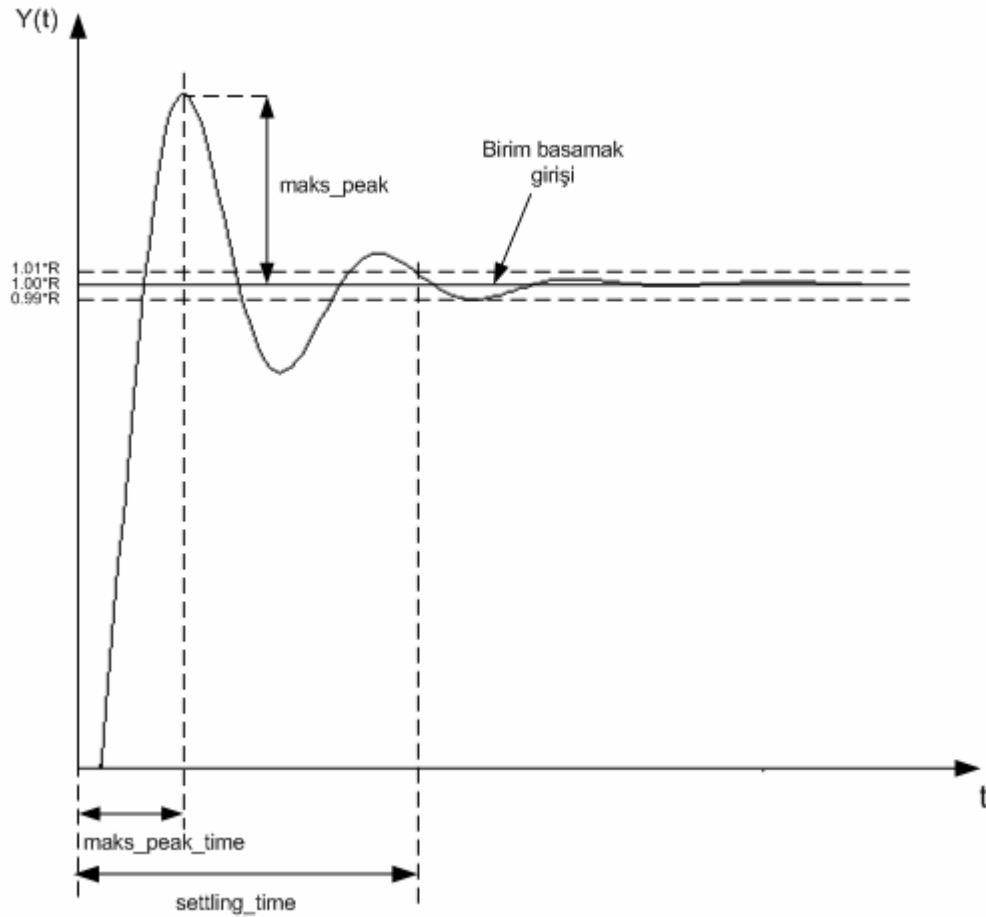
Şekil 4.7: Üçüncü Genetik Optimizasyon Denemesi

Üçüncü denemede ise 42 döngü sonucunda $T_f = 3.7532$ bulunmuştur. Görüldüğü gibi genetik algoritma her seferinde aynı sonucu bulmaktadır. Ancak yaptığı denemelerin sayısı her seferinde değişmektedir.

4.3.4 T_f Katsayısının Ayarlanması İçin Alternatif Bir Yöntem Önerilmesi

T_f filtre katsayısını optimum olarak ayarlamak için $T_f = 0$ dan başlayarak, kapalı çevrim sistemi, tanınan model üzerinden benzeşim yapıp, sistemin yerleşme zamanı, maksimum aşım, maksimum aşım zamanı parametrelerini inceledikten sonra aynı parametrelerin bir önceki döngüdeki değerleri ile kıyaslayarak T_f katsayısını arttırıp azaltabiliriz. Burada T_f katsayısını optimum değerine yaklaştıracak akıllı bir algoritma oluşturmak gerekecektir. Algoritmanın yapacağı iş mantıklı bir başlangıç noktası seçerek, sistemi her adımda, tanınan model ve belirlenen T_f katsayısı ile benzeşim yapıp, bir önceki döngüdeki veriler ile karşılaştırdıktan sonra T_f katsayısını daha optimum noktaya yaklaştırmak ve belirlenen kriter sağlandığında ise (örneğin: maksimum aşım $< \%1$) optimizasyonu sonlandırmak olacaktır.

Burada bir önceki döngü ile bir sonraki döngüdeki değerleri kıyaslamanın en pratik yolu bir önceki yerleşme zamanı ile bir sonraki yerleşme zamanını kıyaslamak olacaktır. Eğer T_f i değiştirdikten sonra sistemin yerleşme zamanı artıyorsa T_f i tekrar azaltmamız gerekecektir. Eğer tam tersi durum oluşursa bu sefer maksimum aşımları kıyaslamak gerekecektir. Sistem yanıtında maksimum aşımların kıyaslanmasında tüm olası durumlar Şekil 4.9 da verilmiştir.



Şekil 4.8: Aşımlı bir kontrol sisteminin örneksel birim basamak yanıtı

Tipik bir kontrol sisteminin birim basamak yanıtı şekil 4.8 de görülmektedir. Burada önerdiğimiz Tf optimizasyon algoritmasında döngüler ilerlerken kapalı çevrim sisteminin üç ayrı performans kriterine bakılarak Tf optimize edilmeye çalışılacaktır. Bunlar şekil 4.8 den de görülebileceği gibi maks_peak_time , settling_time ve maks_peak değerleridir. Geliştirilen algoritma da peş peşe döngüler yapıp bir önceki kapalı çevrim sistemin performans parametreleri ile yeni sistemin performans parametreleri sürekli karşılaştırılarak gidileceği için algoritma da kullanılacak değişkenleri şu şekilde adlandırabiliriz.

Yeni sistemin performans parametreleri -> settling_time_new

$\text{maks_peak_time_new}$

maks_peak_new

Eski sistemin performans parametreleri -> settling_time_old

$\text{maks_peak_time_old}$

maks_peak_old

Tf katsayısının maksimum sınırı -> *Tf_maks*

Tf katsayısının minumum sınırı -> *Tf_min*

Tf katsayısının değeri -> *Tf*

Tf katsayısını optimum değere ayarlamak için döngü başlangıç değeri olarak mantıklı bir değer seçmemiz gerekmektedir. Bunun için filtresiz olarak yapılan ilk incelemede filtresiz sistem yanıtının maksimum aşım ulaştığı zamanı (*maks_peak_time*) Tf değerine eşitlemek optimizasyon algoritması için iyi bir başlangıç noktası olacaktır. Bu yaklaşımın mantıklı bir yaklaşım olduğunu şekil 4.4 teki benzeşim sonuçlarını dikkatli bir şekilde inceleyerek görebiliriz. Grafikte kapalı çevrim sistemin aşımının en optimum olduğu nokta $Tf = 4$ olarak görülmektedir. Bu noktanın $Tf=0$ iken incelenen filtresiz sistemin maksimum aşım yaptığı noktaya çok yakın olduğu aşıkardır. Başka sistemlerde de bu yaklaşım her zaman doğru olacaktır. Tf için aramaya sıfır değerinden başlanılacağı için:

$$Tf(0) = 0 \quad (4.5)$$

İlk inceleme yapıp sistemin maksimum aşım yaptığı zamanı ölçtükten sonra

$$Tf(1) = maks_peak_time_new \quad (4.6)$$

Olarak belirlenir. Ayrıca arama sınırlarını belirlemek için:

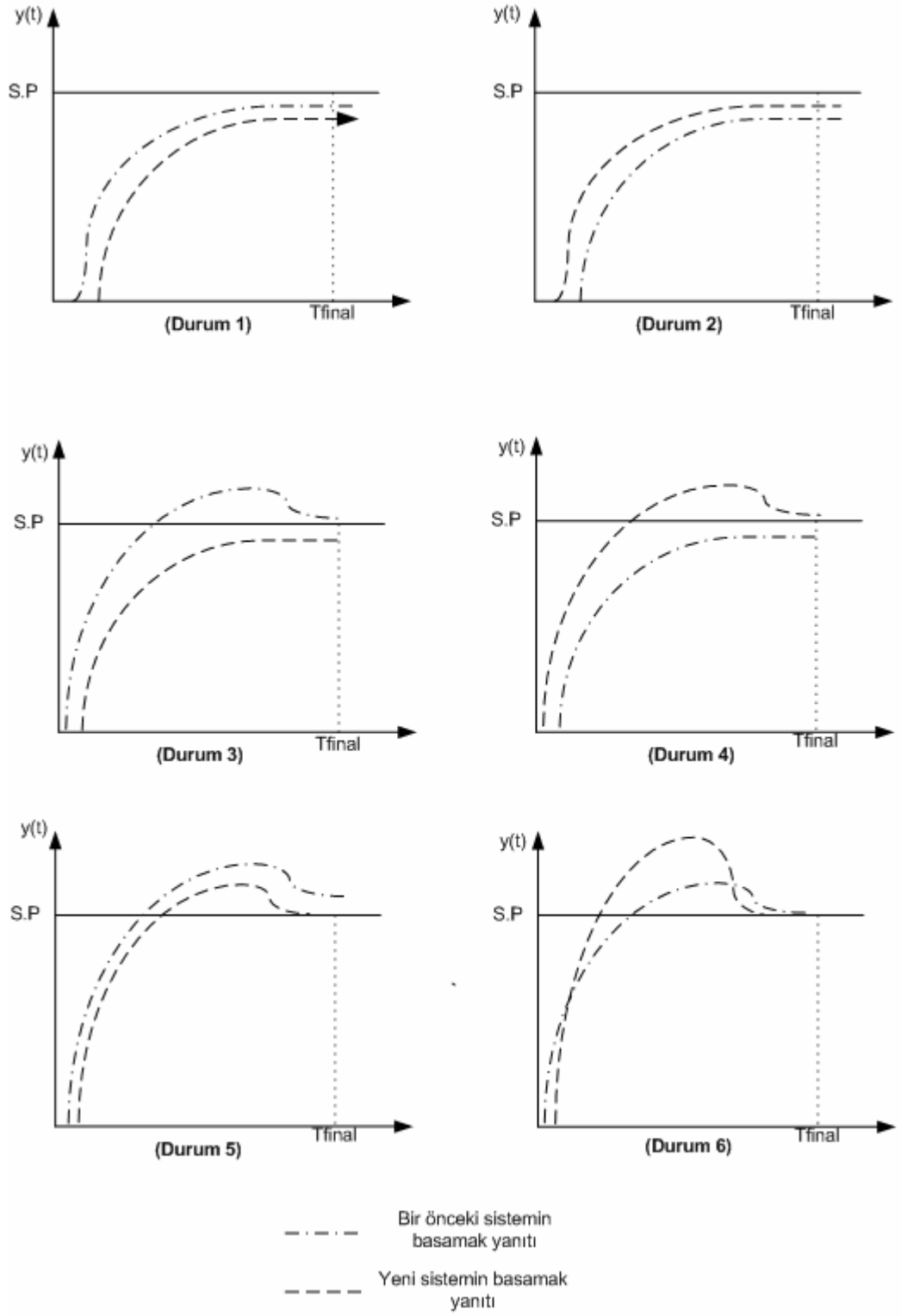
$$Tf_maks(1) = 2 * maks_peak_time_new$$

$$Tf_min(1) = 0 \quad (4.7)$$

Şeklinde belirlenir. Bir sonraki döngüden itibaren benzeşim yapılan sistemin performans parametreleri ile bir önceki sistemin performans parametreleri kıyaslanarak algoritma devam ettirilir.

Algoritma ilk önce sistemin yerleşme zamanı ile bir önceki döngüdeki yerleşme zamanını karşılaştırır. Eğer yerleşme zamanı bir öncekinden büyük çıkarsa, algoritma Tf katsayısını azaltacaktır. Tersisi durum olduğunda ise bu sefer maksimum aşımları kıyaslamak gerekecektir. Bu durumdaki olması muhtemel tüm

durumlar Şekil 4.9 de gösterilmektedir. Burada bir sistem yanıtlarının aşımli olup olmaması ve aşım miktarlarını önem kazanmaktadır. Şekil 4.9 de verilen altı durumu sırayla inceleyecek olursak, Durum 1 de yeni sistemin ve önceki sistemin birim basamak yanıtları aşımşız ancak yeni sistemin daha yavaş olduğunu görmekteyiz. Durum 2 de de yine önceki ve sonraki sistem yanıtlarının aşımşız fakat yeni sistemin daha hızlı olduğunu görmekteyiz. Durum 3 te önceki sistem yanıtının aşımşız yeni sistem yanıtının aşımli olduğunu görmekteyiz. Durum 4 te Durum 3 ün tam tersi bir durumun olduğunu görmekteyiz. Durum 5 te yeni sistem yanıtında aşımın arttığını ve Durum 6 da da yeni sistem yanıtında aşımın azaldığını gözlemlemekteyiz.



Şekil 4.9: Yerleşme zamanı bir önceki yerleşme zamanından küçük ise, maksimum aşım değerinin bir önceki aşım değeri ile kıyaslanmasında tüm olası durumlar

Algoritma tüm bu durumları değerlendirdikten sonra iki tip sonuç verebilir. Şekil 4.10 deki akış diyagramından da görülebileceği gibi $Tf_arttır$ yada Tf_azalt sonuçları çıkabilir.

Eğer çıkarım sonucunda Tf arttır sonucu alınmışsa:

$$Tf_maks(n) = Tf_maks(n-1)$$

$$Tf(n) = \frac{Tf_maks(n-1) + Tf(n-1)}{2}$$

$$Tf_min(n) = Tf(n-1) \quad (4.8)$$

Eğer çıkarım sonucunda Tf azalt sonucu alınmışsa,

$$Tf_maks(n) = Tf(n-1)$$

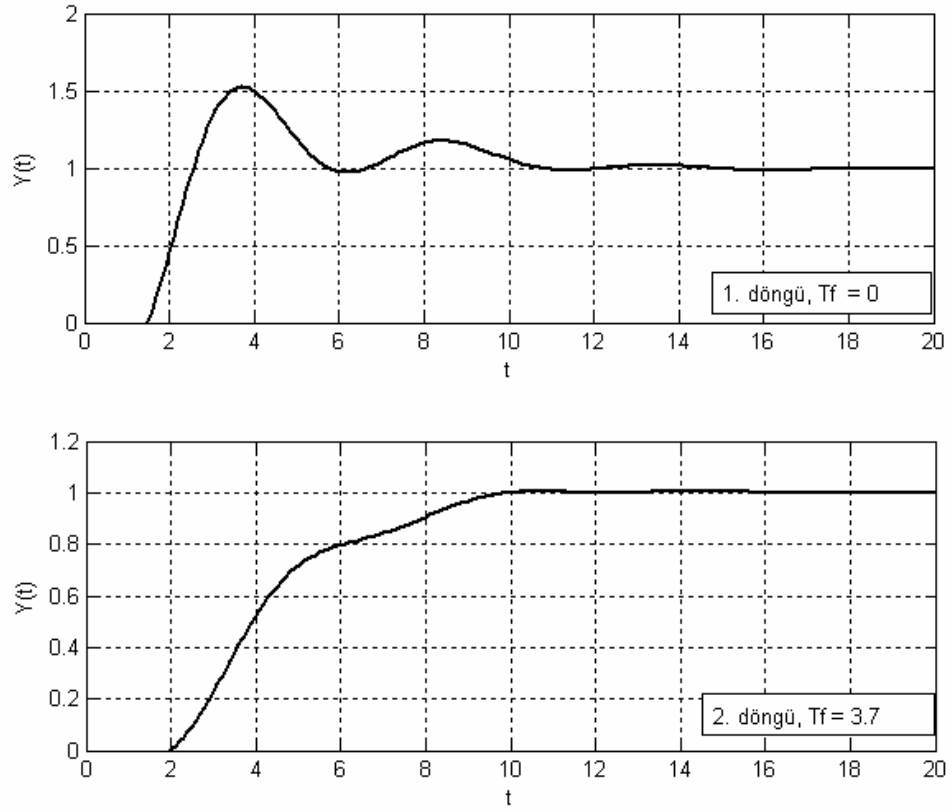
$$Tf(n) = \frac{Tf_min(n-1) + Tf(n-1)}{2}$$

$$Tf_min(n) = Tf_min(n-1) \quad (4.9)$$

Şeklinde algoritma devam ettirilerek Tf değerinin optimum değeri bulunmaya çalışılır. Yerleşme zamanının bir önceki yerleşme zamanından küçük olduğu ve maksimum aşımın %1 den küçük olduğu noktada algoritma sonlandırılır ve Tf in optimum değeri bulunmuş olur.

4.3.5 Tasarlanan Algoritmanın Örnek Sistemlere Uygulanması

Tasarlanan algoritmayı (4.1) eşitliği ile verilen $H_1(s)$ sistemi üzerinde deneyelim. Sistemin Ziegler - Nichols yöntemi ile bulunan PID parametreleri de (4.2) eşitliğinde verilmiştir. Algoritmanın döngüler sonucunda bulduğu Tf değerleri ve bu Tf değerleri kullanılarak elde edilen kapalı çevrim sistem yanıtları Şekil 4.11 de verilmektedir.



Şekil 4.11: Önerilen Aşım Azaltma Algoritmasının $H_1(s)$ sistemine uygulanmasında oluşan döngüler

Tablo 4.2: Şekil 4.11 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşımı parametrelerinin karşılaştırılması

	Filtre Katsayısı(Tf)	Yerleşme Zamanı	Maksimum Aşım(%)	Maksimum Aşım Zamanı
1. Döngü	0	17.1	%52	3.7
2. Döngü	3.7	9.55	%0.5	14.7

Görüldüğü gibi tasarlanan algoritma $H_1(s)$ sistemi için sadece iki döngüde optimum Tf katsayısını **Tf = 3.7** olarak hesaplamıştır. Aynı işi bölüm 4.3.3 de genetik optimizasyon yöntemi kullanılarak da yapılabildiğini göstermiştik. Ancak genetik algoritma aynı işi 40 – 60 deneme arasında bulmuştur. Ayrıca önermiş olduğumuz algoritma genetik optimizasyon algoritmasına çok daha hızlı çalışan bir algoritmadır.

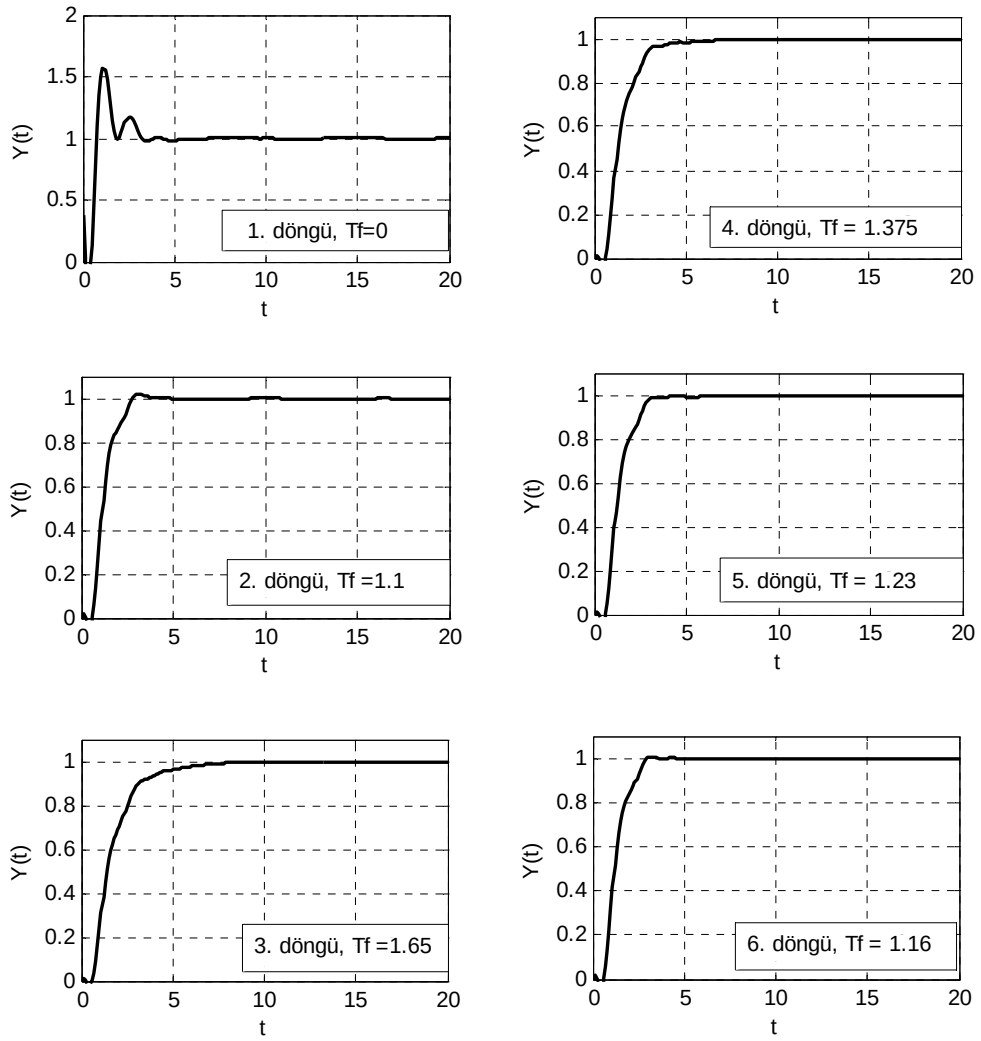
Bu defa da başka bir birinci mertbe sistem için algoritmayı deneyelim. Seçtiğimiz sistemin transfer fonksiyonu,

$$H_2(s) = \frac{2}{(3s+1)} \cdot e^{-0.6s} \quad (4.10)$$

ile verilsin, Ziegler - Nichols PID parametreleri 4.11 eşitliğiyle verilir.

$$K_p = 3, T_i = 1.2000, T_d = 0.3000 \quad (4.11)$$

Bu değerler kullanılarak algoritmamızı çalıştırdığımızda, algoritmanın döngüleri Şekil 4.12 de görülmektedir.



Şekil 4.12: Önerilen Aşım Azaltma Algoritmasının $H_2(s)$ sistemine uygulanmasında karşılaşılan döngüler

Tablo 4.3: Şekil 4.12 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması

	Filtre Katsayısı(Tf)	Yerleşme Zamanı	Maksimum Aşım(%)	Maksimum Aşım Zamanı
1. Döngü	0	5.3	%56	1.1
2. Döngü	1.1	3.6	%2.0	3.1
3. Döngü	1.65	7.5	%0.0	-
4. Döngü	1.37	6.1	%0.0	-
5. Döngü	1.23	3.9	%0.0	-
6. Döngü	1.168	2.9	%0.6	3.2

Görüldüğü gibi seçtiğimiz $H_2(s)$ sisteminde de algoritma altı döngü sonucunda optimum Tf katsayısını hesaplamıştır.

Bu defa da ikinci mertebeden ölü zamanlı örnek bir sistem seçip, sistemi tanıırken de birinci mertebeden bir sistem gibi tanıyalım.

İkinci mertebeden örnek sistem,

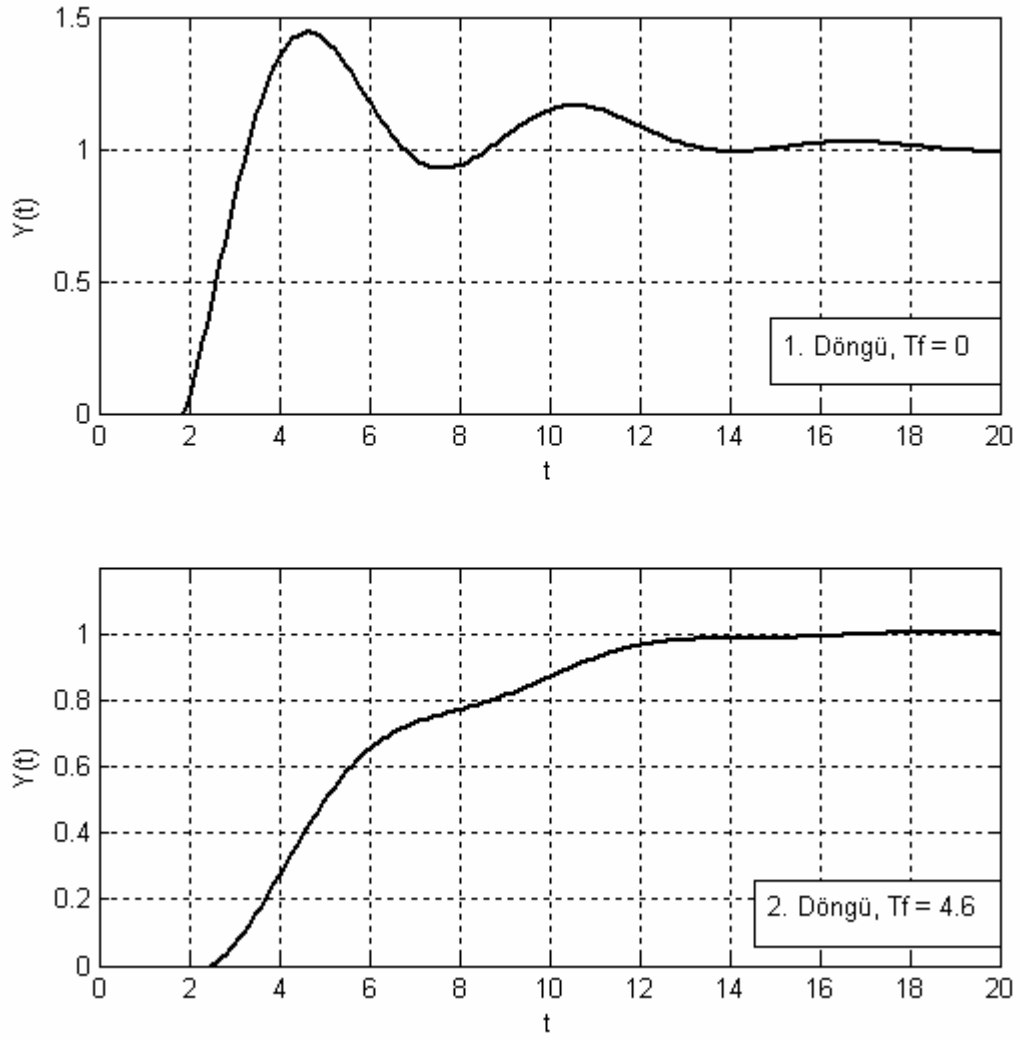
$$H_3(s) = \frac{1}{(s+1)(6s+1)} \cdot e^{-2s} \quad (4.12)$$

Sistemin birinci mertebeden ölü zamanlı sistem eşdeğeri,

$$\hat{H}_3(s) = \frac{1.04}{7.56s+1} \cdot e^{-2.54s} \quad (4.13)$$

Ziegler - Nichols PID Parametreleri,

$$K_p = 3.3930, T_i = 5.1284, T_d = 1.2821$$



Şekil 4.13: Önerilen Aşım Azaltma Algoritmasının $H_3(s)$ sistemine uygulanmasında oluşan döngüler

Tablo 4.4: Şekil 4.13 deki benzeşim sonuçları için Yerleşme Zamanı ve Maksimum Aşım parametrelerinin karşılaştırılması

	Filtre Katsayısı(T_f)	Yerleşme Zamanı	Maksimum Aşım(%)	Maksimum Aşım Zamanı
1. Döngü	0	20	%44	4.6
2. Döngü	4.6	15.7	%0.3	18.5

Algoritma yine 2 deneme sonucunda T_f katsayısını 4.6 olarak hesaplamıştır.

4.4 Sıçramasız Geçişli ve Öz Ayarlamalı Kontrolör Tasarımı

İki serbestlik dereceli kontrolör yapısında öz ayarlamalı bir kontrolör tasarımı yapılmak istenirse sistem tanıma ve tanınan sistem yardımıyla kontrolör parametrelerini hesaplayabilmek için uzun işlem zamanı gerektiren optimizasyon vs. gibi hesaplamalara gerek duyulmaktadır. Bu gereksinim nedeniyle kontrolör parametrelerini ayarlayabilmek için, kontrolör sistem için kullanılmaya başlamadan önce belli bir zamanın kontrolör parametrelerini ayarlamak için ayrılması, bu işlem bittikten sonra ise kapalı çevrim kontrolün başlatılması uygun görülmektedir. Ancak kontrolör ayarlama işlemi uzun süreceği için kontrolör her işleme başladığında kendi parametrelerini ayarlaması mümkün olamamaktadır.

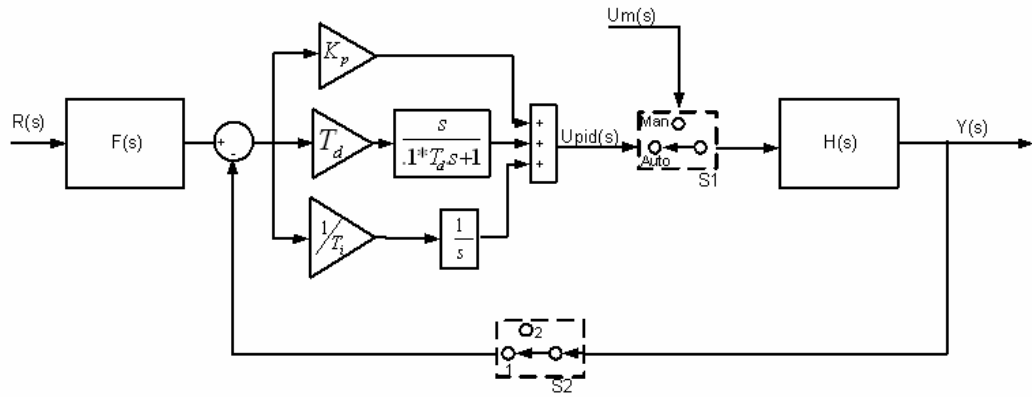
Eğer kontrol edilen sistem dinamikleri zamanla değişiyorsa, bu durum bir dezavantaj teşkil edecektir. Kontrol edilen sistem dinamikleri zamanla değiştikçe kontrolörün belli aralıklarla tekrar ayarlanması gerekecektir. Bu da kontrolöre belli zamanlarda operatörün müdahale etmesini gerektiren bir durumdur. Ve çoğu zaman endüstriyel sistemlerde olması istenmez.

Oysa bizim önerdiğimiz öz ayarlamalı kontrolör yapısında tüm hesaplamalar hızlı bir şekilde yapılabilmektedir. Bu sayede PID kontrolör yapısı ile sistem tanımayı birleştirerek sisteme her enerji verilmesinden önce sistem tanıma yapılıp daha sonra hızlı bir şekilde kapalı çevrim kontrolöre geçiş yapılabilir. Bu sayede sistem dinamikleri ne kadar değişirse değişsin sistem her seferde kendini tanıyıp kontrolörünü hesaplayacağı için sistemdeki değişen dinamikler kontrolör performansını etkilemez ve periyodik olarak kontrolörün tekrar ayarlanması gerekmez.

4.4.1 Sıçramalı ve Sıçramasız Geçişli Kontrolörlerin Yapısı

Böyle bir yapıdaki kontrolörün çalışma biçimi şu şekilde olacaktır. Kontrolöre ilk enerji verildiği anda sistem girişine sabit bir kontrol işareti uygulanır. Bu kontrol girişi yardımıyla sistem çıkışı artma gösterir. Bu aşamada sistem parametreleri bölüm 4.1 de anlatıldığı gibi en küçük kareler kestirimi yöntemiyle tanınmaya çalışılacaktır. Tanıma işlemi bittikten sonra ise tanınan sistem modeli yardımıyla bir serbestlik dereceli kontrolör parametrelerinin hesabı ve iki serbestlik dereceli kontrolör parametrelerinin hesapları yapılarak hesaplanan parametreler yardımıyla kapalı

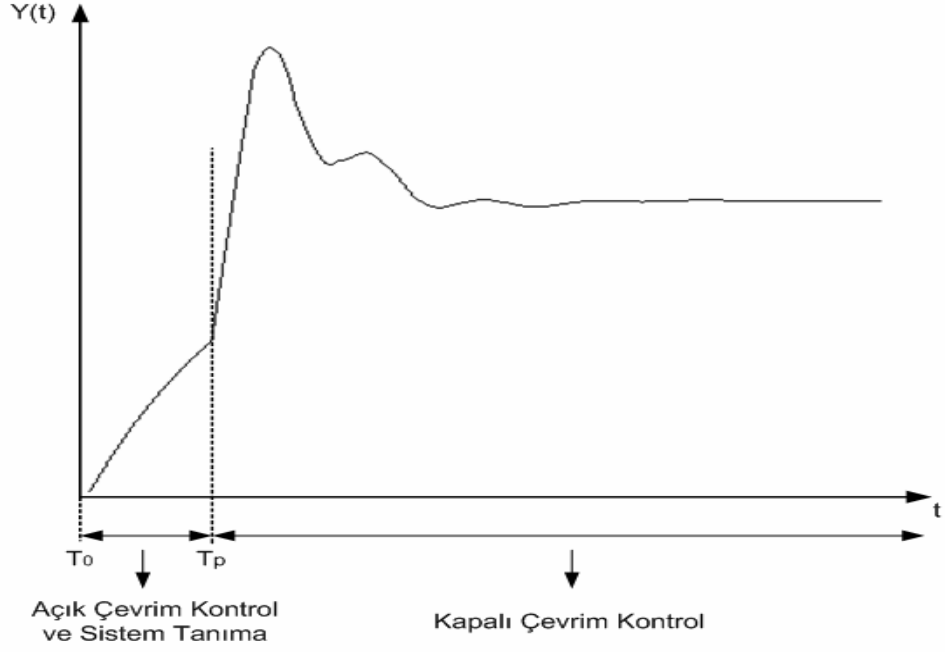
çevrim kontrole geçiş yapılacaktır. Bu yapıdaki bir kontrolörün sıçramalı geçişli olarak blok diyagramı şekil 4.14 te verilmiştir.



T_0 anında : $S1 \rightarrow \text{Man}$, $S2 \rightarrow 2$ Konumlarında, $R(s) = 0$
 T_p anında : $S1 \rightarrow \text{Auto}$, $S2 \rightarrow 1$ Konumlarında $R(s) = R$

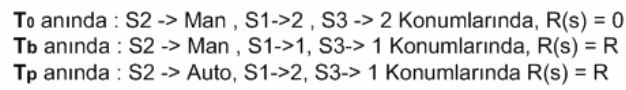
Şekil 4.14: Sıçramalı Geçişli Öz Ayarlamalı Kontrol Sisteminin Blok Diyagramı

Şekilde görüldüğü gibi kontrolörün iç yapısında iki adet anahtar bulunmaktadır. Bu anahtarlar yardımıyla otomatik ve elle kontrolörler arasında geçiş sağlanmaktadır. Sisteme enerji verildiğinde S1 anahtarı elle konumundadır. Belli bir süre Man konumda kaldıktan sonra S1 anahtarı Auto konumuna getirilerek hesaplanan kontrolör parametreleri yardımıyla kapalı çevrim kontrole geçiş yapılır. Bu yapıdaki sistem çıkışı yaklaşık olarak şekil 4.15 de verildiği gibi olmaktadır.



Şekil 4.15: Sıçramalı Geçişli Kontrolörde Sistem Çıkışının Yaklaşık Gösterilimi

Şekil 4.15 de görüldüğü gibi T_0 - T_p aralığında el yordamlı kontrolör, T_p zamanından sonra ise otomatik kontrolör devreye girmektedir. Ancak T_p anından sonra otomatik kontrole geçiş esnasında sistemde ani bir sıçrama olduğu görülmektedir. Bunun sebebi ise sistem girişindeki kontrol işaretinin otomatik kontrole geçildiği anda elle kontrol işareti U_m den farklı değer alacak olmasıdır. Geçişin sıçramalı bir biçimde olması çoğu zaman istenmeyebilir. Bu sebeple bölüm 3 de anlatmış olduğumuz elle – otomatik ve otomatik – elle geçişler arasında sıçramasız geçişi sağlayan yapılardan birini sistemimize adapte edebiliriz. Böyle bir yapıdaki sıçramasız geçişli kontrolörün blok diyagramı Şekil 4.16 da görülmektedir. Böyle bir kontrolör yapısındaki sistem çıkışının zaman aralıklarında yaklaşık gösterilimi de şekil 4.17 de verilmektedir.

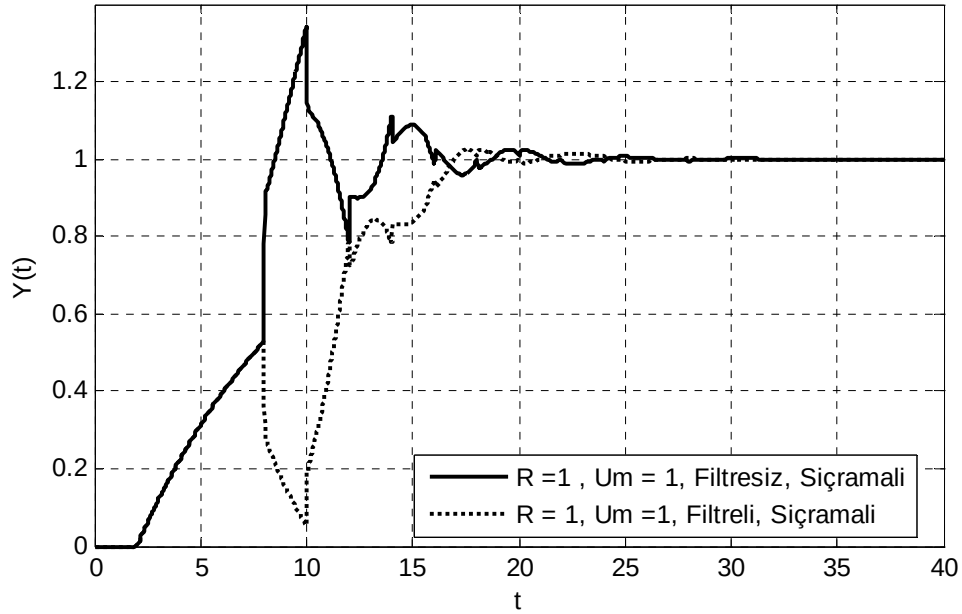


The graph shows the system output $Y(t)$ over time t . The curve starts at the origin, rises with an initial delay T_0 , then rises more steeply between T_0 and T_b , and finally levels off after T_p . The time intervals are labeled: T_0 (Çevrim Kontrol İstem Tanıma), T_b (Sıçramasız Geçiş Uyarlaması), and T_p (Kapalı Çevrim Kontrol).

71

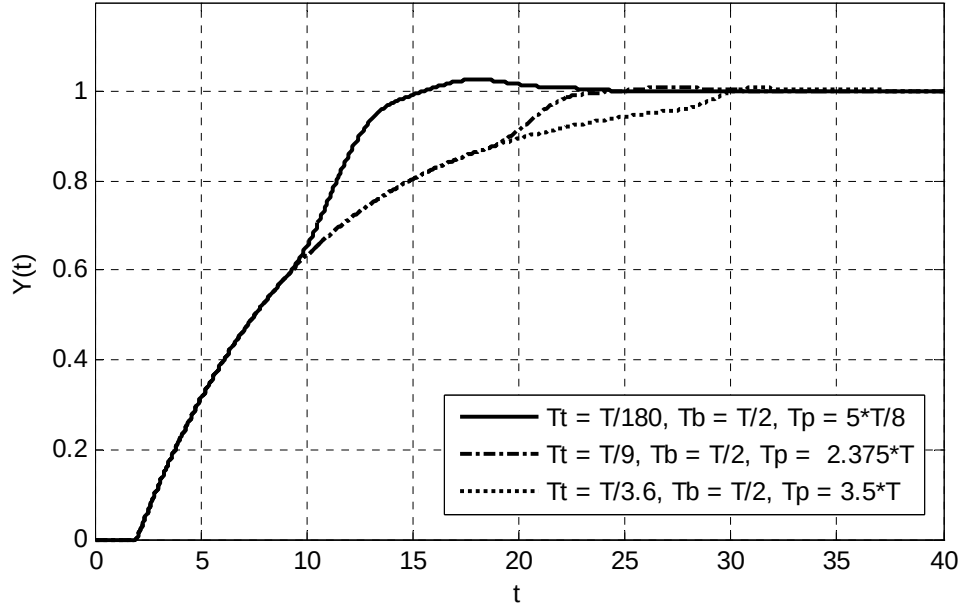
4.4.2 Sıçramalı ve Sıçramasız Geçişli Öz Ayarlamalı Kontrolör Yapılarının Değişik Sistemler Üzerinde Uygulanması.

Sıçramalı ve sıçramasız kontrolör yapılarını değişik sistemler üzerinde deneyerek kontrolör davranışlarını göstereyim. İlk olarak eşitlik (4.1) de verdiğimiz $H_1(s)$ sistemini tekrar ele alarak bu sistem üzerinde sıçramalı geçişli, sıçramasız geçişli, filtreli ve filtresiz olarak olası kombinasyonları inceleyelim. Bu sistemle çalışılırken elle kontrolden otomatik kontrole geçiş süresi $T_b = (T/2) + L$ alınacaktır. Şekil 4.18 de sıçramasız geçişli kontrolör yapısının filtreli ve filtresiz olarak yapılmış benzeşimleri verilmiştir.

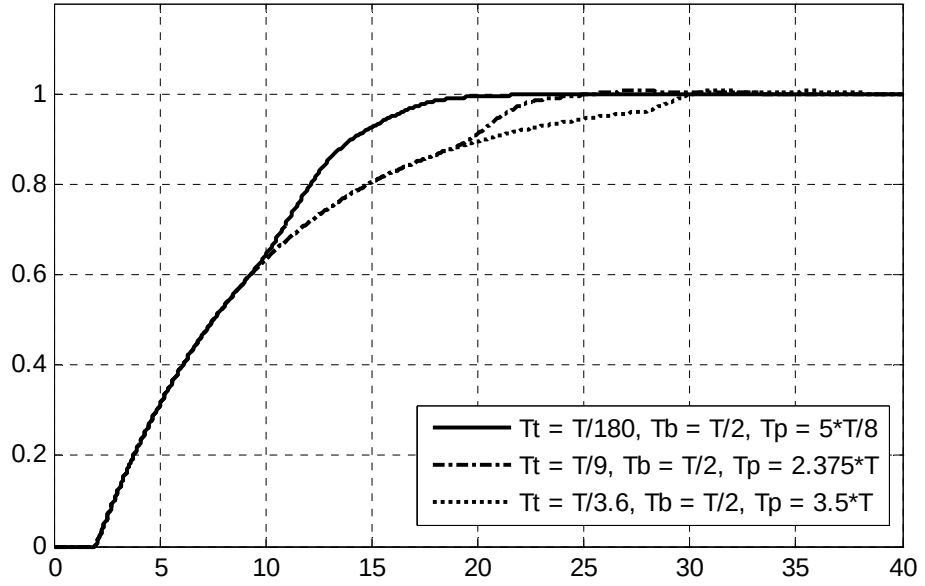


Şekil 4.18: $H_1(s)$ Sistemi İçin Filtreli ve Filtresiz, Sıçramalı Geçişli Kontrolör Denemeleri

Kontrol sistemi elle kontroldeyken, $T_b = (T/2) + L$ anına kadar sistemi tanıma devam etmekte ve bu arada da K_p , T_i , T_d parametrelerini ve T_f katsayısını bölüm (4.3.2) de önerdiğimiz hızlı yöntemle hesaplamaktadır, T_b anında ise hesaplanan kontrolör parametreleri ile kapalı çevrim kontrole geçilmektedir. Şekil 4.18 de gördüğümüz gibi sıçramalı geçişli kontrolörlerde sıçrama anında kontrol çıkışı bozularak, kontrolörün performansı azalmaktadır. Yine aynı sistem için bu sefer de sıçramasız geçişli kontrolör yapısını uygulayalım.



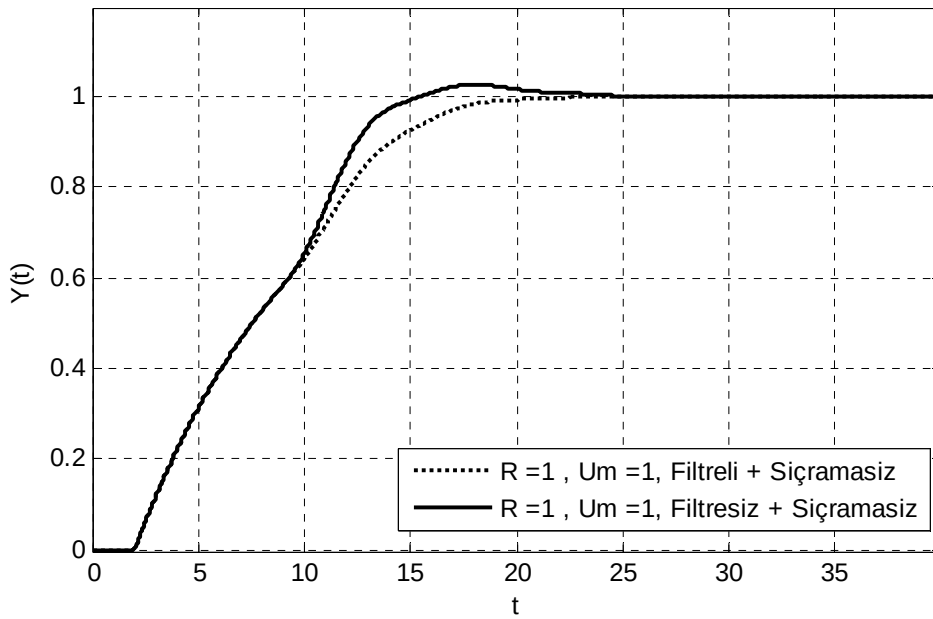
Şekil 4.19: $H_1(s)$ sistemi için Filtresiz ve Sıçramasız Geçişli Kontrolör Denemeleri,
 $R=1$, $U_m = 1$



Şekil 4.20: $H_1(s)$ sistemi için Filtreli ve Sıçramasız Geçişli Kontrolör Denemeleri,
 $R=1$, $U_m = 1$

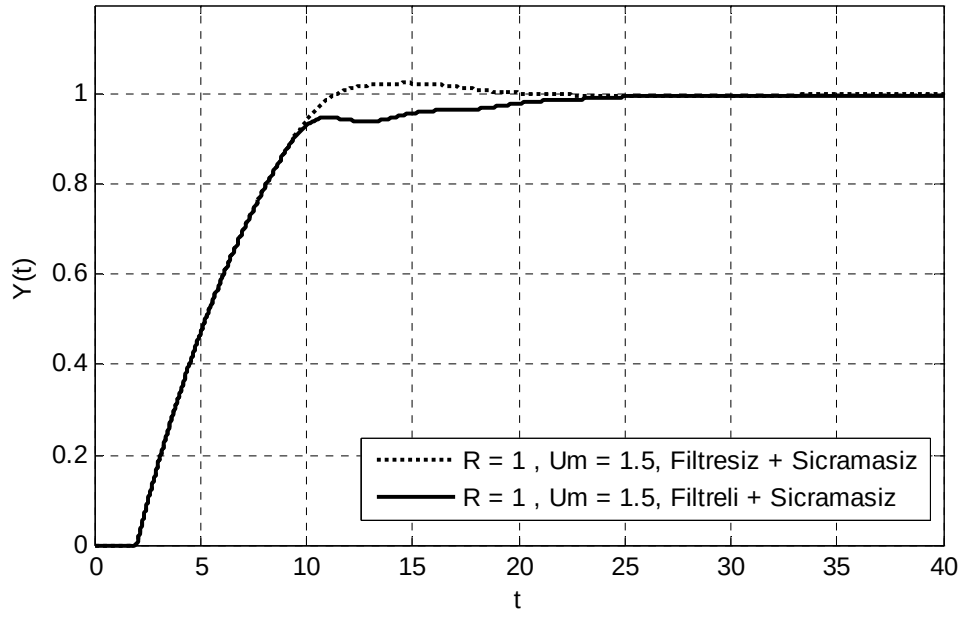
Şekil 4.19 ve 4.20 de Sıçramasız geçiş denemelerinin benzeşimleri verilmiştir. $T_b - T_p$ zamanları arasında, Elle kontrolden Otomatik kontrolöre geçişte PID kontrolör çıkışı ile Elle kontrol girişlerinin değerleri eşitlenmeye çalışılır. Upid çıkışı U_m girişinin $\pm 10\%$ oranda birbirine eşit olduğu anda kapalı çevrim kontrole geçilir. T_t

katsayıları sistemin zaman sabitine bağılı olarak üç farklı değer için benzeşimler tekrarlanmıştır. En iyi kontrolör performansının $T_t = T/180$ olduğu durumda alındığı gözlemlenmektedir. Ayrıca filtresiz ve sıçramasız geçişlerde kontrolörlerin belli bir aşım yaparak oturduğu, filtreli ve sıçramasız kontrolörlerde ise aşımın neredeyse hiç olmadığı ve yerleşme zamanlarının daha iyi oldukları gözlemlenmektedir. Ayrıca elle kontrolden otomatik kontrole geçiş zamanı yine sistemin zaman sabitine bağımlı olarak $T_b = T/2$ olarak seçilmiştir. Şekil 4.21 de ise Şekil 4.19 ve 4.20 deki sıçramasız geçişli kontrolörlerin en iyi T_t değeri için, aynı skalada çizdirilmiş olarak görülmektedir.



Şekil 4.21: $H_1(s)$ Sistemi Filtreli ve Filtresiz Sıçramasız Geçişli Kontrolörlerin Aynı Skalada Kıyaslanması

Şekil 4.22 de ise Şekil 4.21 deki benzeşimin aynısı, $U_m=1.5$ alınarak yapılmıştır. Kontrol işareti artırılarak sistemin set değerine daha hızlı çıktığı görülmektedir. Filtresiz benzeşimde sistemin yine aşım yaptığı filtreli benzeşimde ise sistemin hiç aşım yapmadığı gözlenmiştir.

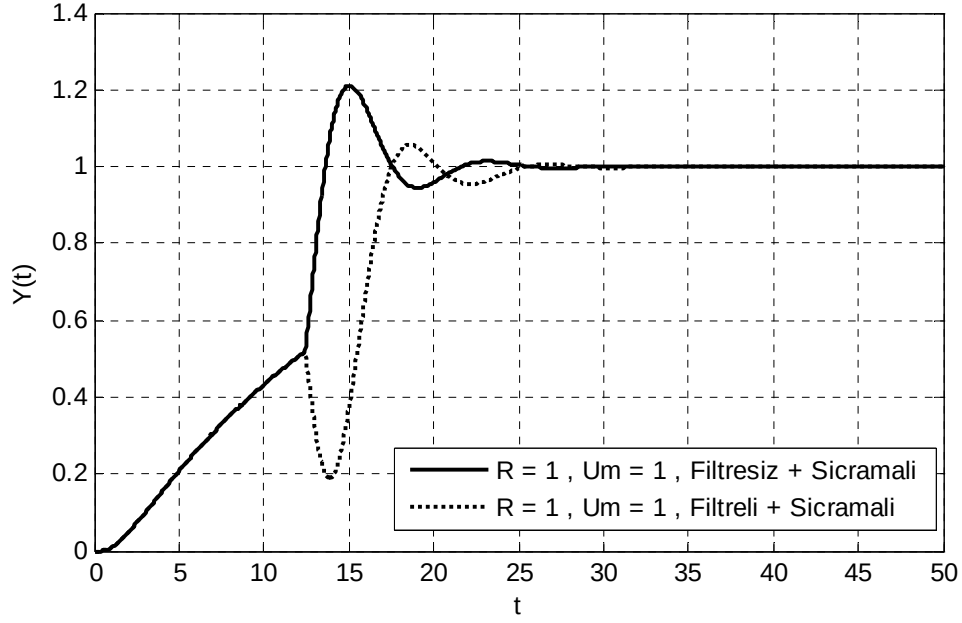


Şekil 4.22: $H_1(s)$ Sistemi için elle kontrol işareti $U_m=1.5$ olarak Filtreli ve Filtresiz Sıçramasız Geçişli Kontrolörlerin Aynı Skalada Kıyaslanması

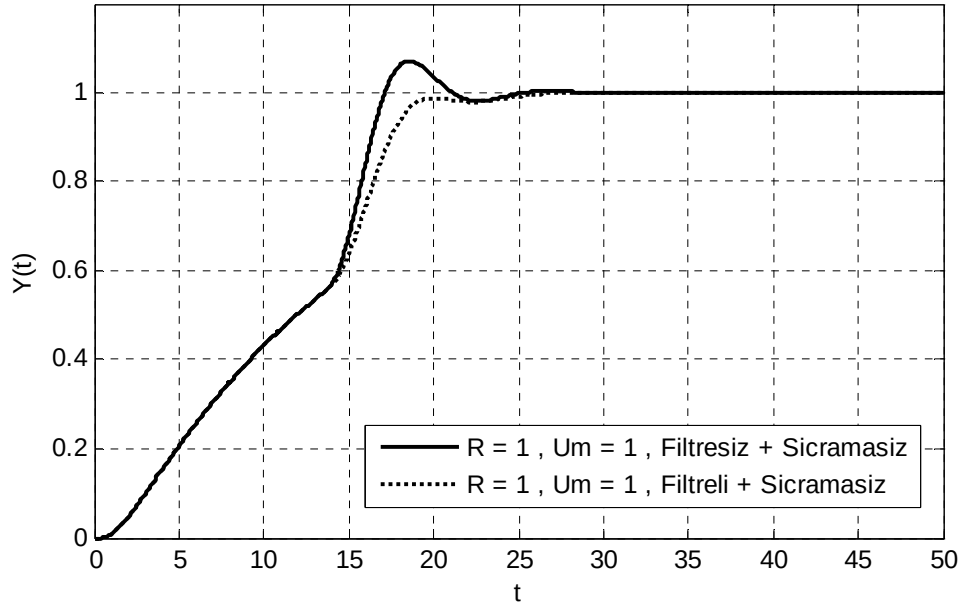
Aynı benzeşim denemelerini, bu sefer de ikinci mertebeden ölü zamanlı bir sistem için yapalım. Seçtiğimiz ikinci mertebeden ölü zamanlı sistemin transer fonksiyonu,

$$H_4(s) = \frac{1}{(s+1)(15s+1)} e^{-0.5s} \quad (4.14)$$

olarak verilir. Yine sistem tanıma yapılırken sistemi birinci mertebeden ölü zamanlı kabul ederek sistem tanıma gerçekleştirilir. Elle kontrolden otomatik kontrole geçiş süresi olarak da $T_b = (T/2)+L$ süresi olarak alınır. T_t sabiti de yine tanınan sistem zaman sabitine bağlı olarak, $T_b = T/180$ seçilir.



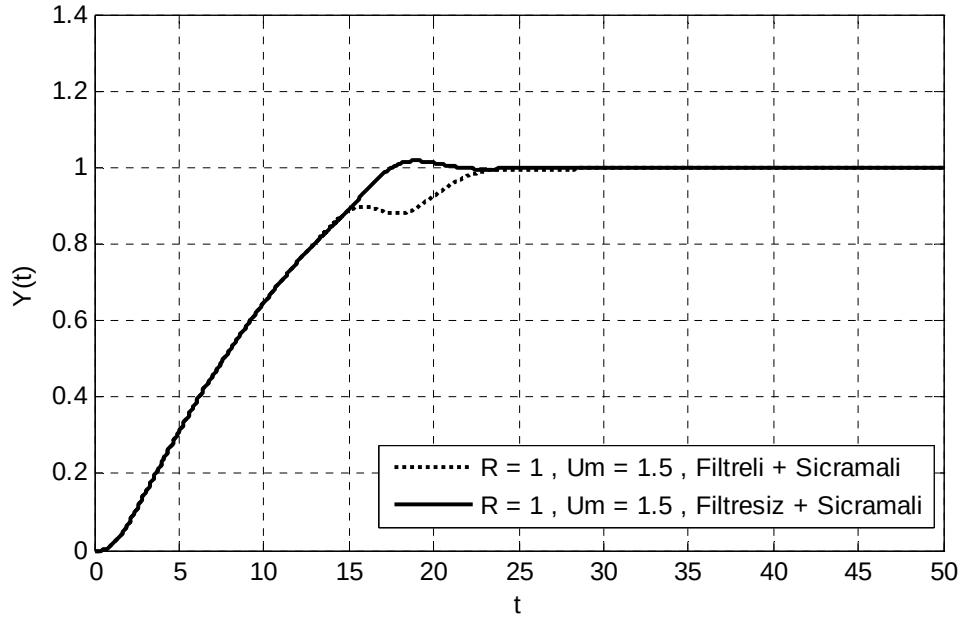
Şekil 4.23: $H_4(s)$ Sistemi İçin Filtreli ve Filtresiz, Sıçramalı Geçişli Kontrolör Denemeleri



Şekil 4.24: $H_4(s)$ Sistemi Filtreli ve Filtresiz Sıçramasız Geçişli Kontrolörlerin Aynı Skalada Kıyaslanması

Şekil 4.23 ve 4.24 de görüldüğü gibi benzeşim sonuçları birinci mertebeden sistem için yapılan benzeşim sonuçlarıyla benzerlik göstermektedir. Bu sonuçlar, sıçramasız ve öz ayarlamalı kontrolör yapısını ikinci mertebeden ölü zamanlı

sistemlere de uygulayabileceğimizi göstermektedir. Şekil 4.25 de ise elle kontrol işaretini 1.5 katına çıkarttığımızda elde edilen sonuçları göstermektedir.

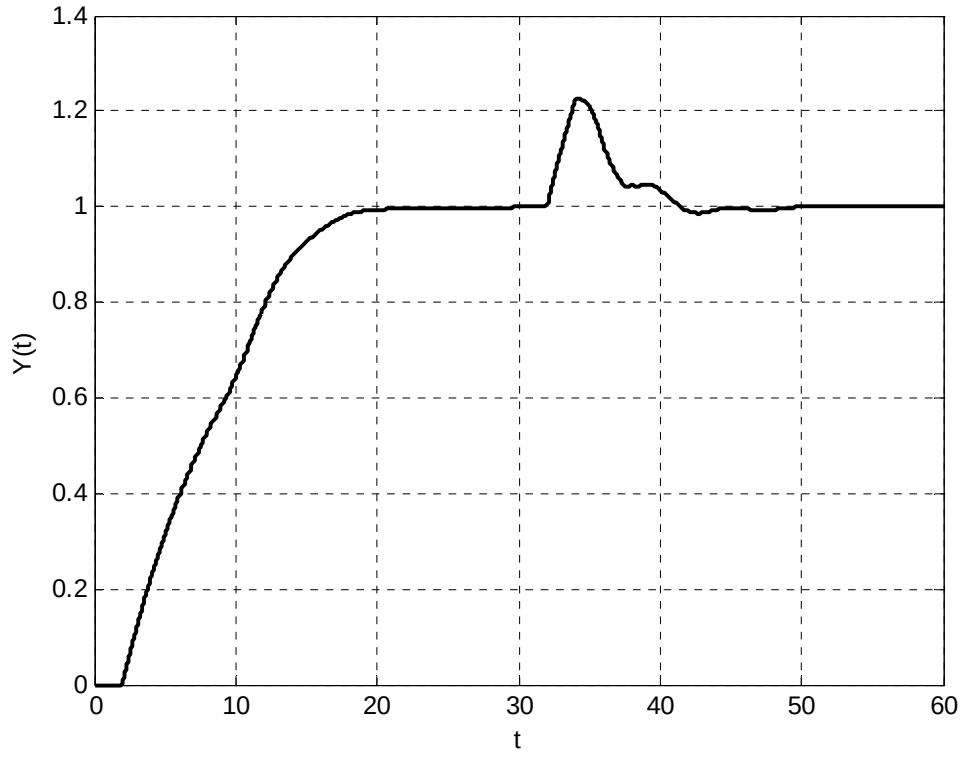


Şekil 4.25: $H_4(s)$ Sistemi için elle kontrol işareti $U_m=1.5$ olarak Filtreli ve Filtresiz Sıçramasız Geçişli Kontrolörlerin Aynı Skalada Kıyaslanması

Elle kontrol değişkeni olan U_m değerini 1.5 katına çıkardığımızda da şekil 4.25 de görüldüğü gibi kontrolörün daha hızlı hareket ettiğini görmekteyiz. Filtresiz kontrolörün aşım yaparak set noktasına oturduğunu filtreli yanıtın ise hiç aşım yapmadan set noktasına vardığını gözlemlemekteyiz. Bu benzeşimlerin sonucunda önermiş olduğumuz sıçramasız geçişli kontrolör yapısının ikinci mertebeden ölü zamanlı sistemlere de uygulanabilir olduğunu görmekteyiz.

4.4.3 Sıçramasız Geçişli Öz Ayarlamalı Kontrolör Üzerinde Yük Bozucu Etkisinin Gösterilmesi

Üzerinde çalıştığımız sıçramasız geçişli filtreli ve öz ayarlamalı kontrolörün yük bozucularına karşı sistem yanıtını yine daha önce incelemiş olduğumuz $H_1(s)$ sistemi üzerinde gösterelim. Yük bozucu işareti olarak yine birim basamak yanıtı büyüklüğünde bir işaret uygulanmıştır. Bozucu etki sisteme 30. snde verilmektedir. Sistem cevabı ise şekil 4.26 da verilmektedir.



Şekil 4.26: $H_1(s)$ Sistemi için sıçramasız geçişli ve filtreli kontrol yapısı üzerinde yük bozucusunun etkisinin gösterilimi

5 SONUÇLAR

Bu çalışmamızda pek çok endüstriyel prosesin kontrolünde kullanılabilecek bir öz ayarlamalı kontrol sisteminin tasarımı üzerine çalışmalar yapılmıştır. Bunun yapılabilmesi için öncelikle literatürdeki sistem tanıma yöntemleri incelenerek karşılaştırmalar yapılmıştır. Ardından PID kontrolörler ve ayarlama yöntemleri incelenerek performansları hakkında bilgiler verilmiştir. PID kontrolörlerde bozucu etki yanıtları ve referans yanıtlarının aynı anda optimum olarak ayarlanamayacağı göz önüne alınarak iki serbestlik dereceli kontrolör yapıları hakkında da araştırmalar yapıp bilgiler verilmiştir.

Literatürdeki PID ayarlama yöntemleri incelenirken bu ayarlama yöntemleriyle ayarlanan PID kontrolörlerde sistemin mutlaka bir aşım yapacağı gözlemlenmiştir. Pek çok endüstriyel sistemde kontrolörün yaptığı aşımın, özellikle sıcaklık kontrol döngüsü gibi ağır çalışan sistemlerde istenmediği ve vakit kaybettirici olduğu göz önüne alınarak, iki serbestlik dereceli kontrol yapılarıyla birlikte tasarım yapılması gerekliliği belirlenmiştir. Tasarlanan kontrolör için, incelenen sistem tanıma yöntemlerinden, en küçük kareler kestirimi yöntemi seçilerek en hızlı şekilde sistem tanıma yapılması sağlanmıştır. Tanınan sistem parametreleri yardımıyla ve Ziegler - Nichols ayarlama yöntemini kullanarak PID parametrelerini belirlenmiş ancak ikinci serbestlik dereceli kontrolörün parametrelerinin tasarımı için de standart bir yöntem olmaması nedeniyle genetik optimizasyon yöntemlerini kullanarak tasarım yoluna gidilmiştir. Genetik optimizasyon yöntemleri kullanarak ikinci serbestlik dereceli kontrolörün parametrelerinin optimum olarak belirlenebildiği ancak genetik optimizasyon algoritmasının çok uzun sürede işlem yaptığı için hızlı bir şekilde sistem tanıma ile kapalı çevrim kontrol arasında geçiş yapılamayacağı gözlemlenmiştir. Bu sebepten dolayı daha kısa sürede işlem yapabilen bir algoritma önerilmiştir. Bu algoritma değişik sistemler üzerinde denenerek sonuçları verilmiş genetik algoritmayla karşılaştırıldığında daha kısa sürede işlem yaptığı görülmüştür.

Son olarak da sistem tanıma ile PID kontrolör arasında hızlı geçişi sağlayabilmek ve yeni bir kontrol sisteminin tasarımını yapabilmek için öz ayarlamalı ve sıçramasız

geçiş yapıları bir arada kullanılarak yeni bir kontrolör tasarım yöntemi geliştirilmiştir. Geliştirilen yöntemin de çeşitli örnek sistemler üzerinde benzeşimleri yapılarak sonuçlar verilmiştir.

Bu çalışmada önerilen yöntemlerin bilgisayar ortamında simülasyonları yapılarak sonuçları verilmiştir. Bir sonraki aşamada ise bu tezde elde edilen sonuçların sıcaklık kontrol sistemleri üzerine uygulanarak sonuçlarının görülmesi planlanmaktadır. Bu şekilde teoride elde edilen sonuçların pratikte uygulandığında nasıl sonuçlar alındığı görülmüş olacaktır.

KAYNAKLAR

- [1] **K.J. Åström, T. Hägglund.** Revisiting the Ziegler-Nichols step response method for PID control.Designs, *IEEE Transactions on Information Theory*, **45**, 1456-1467.
- [2] **Mituhiko Araki and Hidefumi Taguchi.** Two-Degree-of-Freedom PID Controllers. *International Journal of Control, Automation, and Systems* Vol. 1, No. 4, December 2003
- [3] **Qing-Guo Wang,* Chang-Chieh Hang, and Biao Zou.** Low-Order Modeling from Relay Feedback. *Ind. Eng. Chem. Res.* 1997, 36, 375-381
- [4] **K.J. Åström, T. Hägglund.** Automatic tuning of simple regulators with specification on phase angle and amplitude margins. *Automatica*, 20, 645–651.
- [5] **Sathe Vivek, M. Chidambaram.** Identification using single symmetrical relay feedback test *Computers and Chemical Engineering* 29 (2005) 1625–1630
- [6] **Sigurd Skogestad** Simple analytic rules for model reduction and PID controller tuning *Journal of Process Control*, Volume 13, Issue 4, June 2003, Pages 291-309
- [7] **K.L. Chien, J. A. Hrones, and J. B. Reswick,** “On the automatic control of generalized passive systems,” *Trans. ASME*, vol. 74, pp. 175-185,1952.
- [8] **P.Cominos and N.Munro** “PID controllers: recent tuning methods and design to specification” *IEE Proc.-Control Theory Appl*, El. 149, No. 1, January 2002
- [9] **Charles L. Phillips and H.Troy Nagle** “Digital Control System Analysis and Design” *Prentice Hall International*, 1990, USA
- [10] **K.J. Åström, T. Hägglund** *PID Controllers*, 2nd Edition, ISA, 1995, USA
- [11] **K.J. Åström, Björn Wittenmark** “Adaptive Control 2nd Edition” *Addison Wessley Publishing Company* , 1995, USA
- [12] http://www.mmo.org.tr/muhendismakina/arsiv/2001/ekim/Genetik_Algoritma.htm
- [13] **VISIOLI, A.** ‘Fuzzy logic based set-point weighting for PID controllers’,*IEEE Trans. Syst. Man, Cybern. - Pt. A*, 1999, 29, pp. 587-592
- [14] **VISIOLI, A.** “Tuning of PID controllers with fuzzy logic” *IEE Proc.-Control Theory Appl.*, Vol. 148, No. 1, January 2001

EKLER

EK 1: Matlab genetic algorithm toolbox da Tf katsayısının optimizasyonu için kullanılan alt program

```
function z = my_fun(Tf1)
maks_peak=0;

% Ziegler - Nichols ile PID parametreleri ayarlanmış sistemin kapalı
% çevrim transfer fonksiyonunu Tf1 filtre katsayısına göre oluştur.
Kp = 4.8;
Ti = 4;
Td = 1;
sys1=tf(1, [8 1], 'iodelay',2);
syspid=tf([Kp*Ti*Td Kp*Ti Kp] , [Ti 0]);
sysfilt=tf(1, [Tf1 1]);
sys3=tf(1,[0 1]);
settling_time=10000;
sys5=sys1*syspid;
sys6=pade(sys5,2);
sys7=feedback(sys6,sys3);
syscls=sys7*sysfilt;

% Kapalı çevrim transfer fonksiyonunu 40sn boyunca simüle ederek
% maksimum aşım, maksimum aşım zamanı ve yerleşme zamanı
% parametrelerini hesapla
[Y,T]=STEP(syscls,0:0.1:40);
for I=1:400
    if Y(I)>1+1/100
        if Y(I+1)<1+1/100
            if Y(I+1)>1-1/100
                settling_time=T(I+1);
            end
        end
    end
end

if Y(I)<1-1/100
    if Y(I+1)<1+1/100
        if Y(I+1)>1-1/100
            settling_time=T(I+1);
        end
    end
end

if Y(I+1)>Y(I)
    if Y(I+1)>maks_peak
        maks_peak=Y(I+1);
        maks_peak_time=T(I+1);
    end
end

if Y(I+1)<Y(I)
```

```

    if Y(I+1)>maks_peak
        if Y(I+1)>1
            maks_peak=Y(I+1);
            maks_peak_time=T(I+1);
        end
    end
end
end

% Uygunluk fonksiyonunu hesapla
settling_time;
maks_peak;
z= -2000/(settling_time+100*maks_peak)

```


EK 2: Tf katsayısını hızlı bir şekilde hesaplayan algoritmanın alt programı

```
% Başlangıç değişkenlerini ata
loop_time=1;maks_peak=0;n=1;Tf=0;
settling_time=0;settling_time_new=0;settling_time_old=0;
maks_peak_time_new=0;maks_peak_new=0;maks_peak_old=0;

% Döngü döngülerinin başlangıcı
while loop_time ~=10;
% Eski yerleşme zamanı yeni yerleşme zamanına eşitse ve eski aşım
% yeni aşım eşitse programı sonlandır.
    if settling_time_new ~= 0
        if maks_peak_new ~= 0
            if settling_time_old == settling_time_new
                if maks_peak_old == maks_peak_new
                    break
                end
            end
        end
    end
end

% Kapalı çevrim sistemin transfer fonksiyonunu hesapla.
sys1=tf(K, [Tau 1], 'iodelay', dead_time);
syspid=tf([Kp*Ti*Td Kp*Ti Kp] , [Ti 0]);
sysfilt=tf(1, [Tf 1]);
sys3=tf(1, [0 1]);
sys5=sys1*syspid;
sys6=pade(sys5,2);
sys7=feedback(sys6,sys3);
syscls=sys7*sysfilt;

% Hesaplanan sistemin birim basamak yanıtını 20 sn boyunca hesapla
[Y,T]=STEP(syscls,0:0.1:20);

% Sistem yanıtı yardımıyla yerleşme zamanı, maksimum aşım ve
maksimum aşım zamanı parametrelerini bul
plot(T,Y)
for I=1:200
    if Y(I)>1+1/100
        if Y(I+1)<1+1/100
            if Y(I+1)>1-1/100
                settling_time=T(I+1);
                n=n+1;
            end
        end
    end
end

if Y(I)<1-1/100
    if Y(I+1)<1+1/100
        if Y(I+1)>1-1/100
            settling_time=T(I+1);
            n=n+1;
        end
    end
end

if Y(I+1)>Y(I)
    if Y(I+1)>maks_peak
        maks_peak=Y(I+1);
    end
end
```

```

        maks_peak_time=T(I+1);
    end
end

if Y(I+1)<Y(I)
    if Y(I+1)>maks_peak
        if Y(I+1)>1
            maks_peak=Y(I+1);
            maks_peak_time=T(I+1);
        end
    end
end
end
end

% Sistem yanıtı yardımıyla yerleşme zamanı, maksimum aşım ve
maksimum % aşım zamanı parametrelerini yenile
loop_time=loop_time+1
settling_time_old=settling_time_new
settling_time_new=settling_time

maks_peak_old=maks_peak_new
maks_peak_new=maks_peak

maks_peak_time_old=maks_peak_time_new
maks_peak_time_new=maks_peak_time

% Yerleşme zamanı ve maksimum aşım parametrelerine bakarak hangi
% durumda olduğuna karar ver
if loop_time==2
    Tf=maks_peak_time
    A=0;
    B=Tf;
    C=2*Tf;
elseif settling_time_new>settling_time_old
    if maks_peak_new<1.01
        Tf=(A+B)/2
        A=A;
        C=B;
        B=Tf;
        d=55
    else
        Tf=(C+B)/2
        A=B;
        B=Tf;
        C=C;
        d=66
    end
end

else

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%% 1. ve 2. durumlar %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
    if maks_peak_old<1.001
        if maks_peak_new<1.001
            Tf=(A+B)/2
            A=A;
            C=B;
            B=Tf;
            d=168
        end
    end
end

```

```

        end
    end

    if maks_peak_old<1
        if maks_peak_new<.99
            Tf=(A+B)/2
            A=A;
            C=B;
            B=Tf;
            d=12
        end
    end
end

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%% 3. durum %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
    if maks_peak_old>1
        if maks_peak_new<.999
            Tf=(A+B)/2
            A=A;
            C=B;
            B=Tf;
            d=3
        end
    end
end

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%% 4. durum %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
    if maks_peak_old<1
        if maks_peak_new>=1.01
            Tf=(C+B)/2
            A=B;
            B=Tf;
            C=C;
            d=4
        end
    end
end

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%% 5. durum %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
    if maks_peak_old>1.00
        if maks_peak_new>=1.01
            if maks_peak_new<maks_peak_old
                if (maks_peak_new-1)>0.01
                    Tf=(C+B)/2
                    A=B;
                    B=Tf;
                    C=C;
                    d=5
                end
            end
        end
    end
end

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%% 6. durum %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
    if maks_peak_old>1.00
        if maks_peak_new>1.01
            if maks_peak_new>maks_peak_old
                Tf=(C+B)/2
                A=B;
                B=Tf;
                C=C;
                d=6
            end
        end
    end
end

```

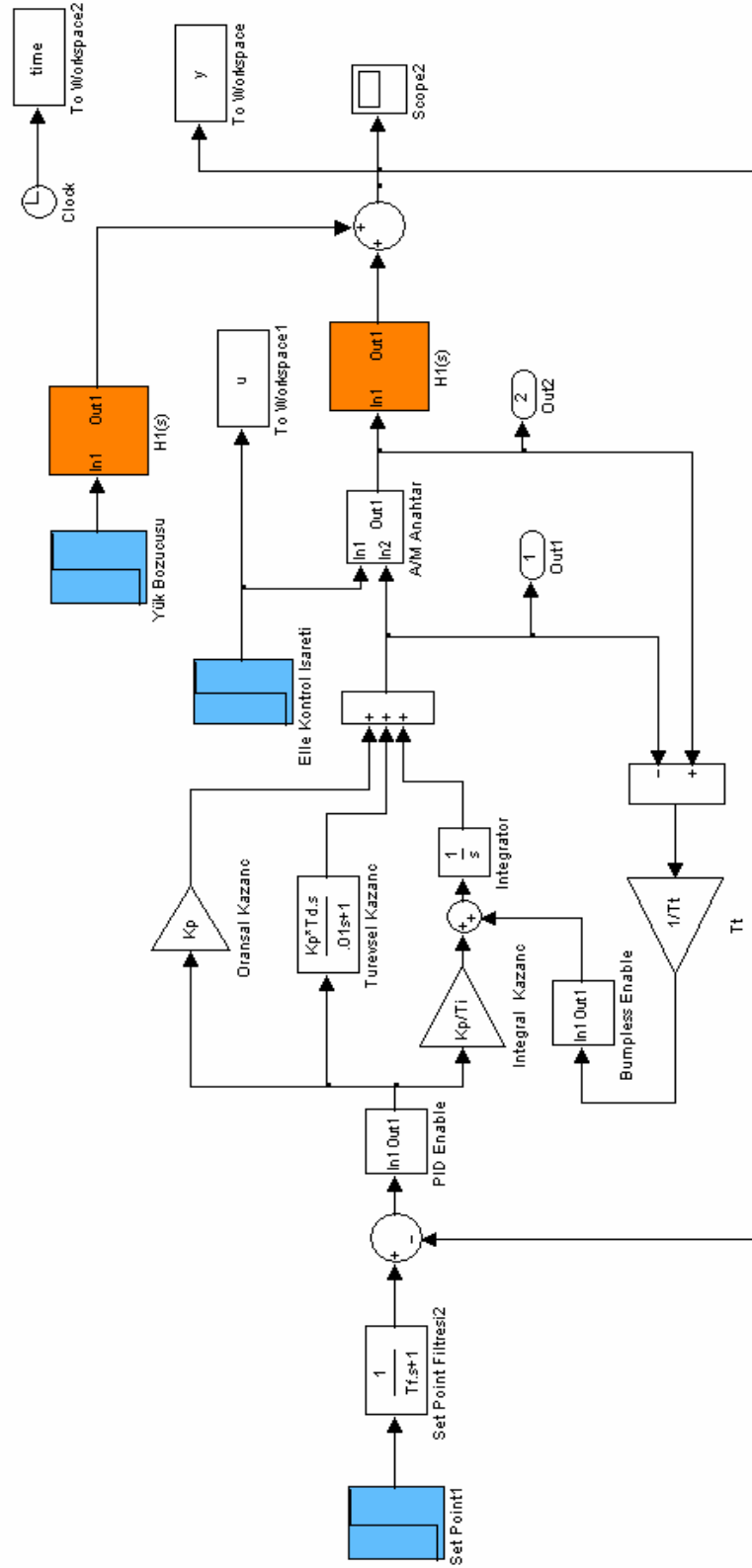
```
end
```

```
%pause  
settling_time=0;  
maks_peak=0;  
end
```

EK 3: Öz ayarlamalı ve sıçramasız geçişli kontrol yapısının benzeşimi için kullanılan program

```
%% Sisteme Uygulanan Birim Basamak Yanıtı Yardımı ile u ve y  
değerlerini al  
Kp=0; Tau=1000; dead_time=0; Tt=1000; Td=0; Ti=1000; Tf=0;  
sim('bumpless_disturbance.mdl',[0 8])  
plot(time,y);  
  
p=0.01;  
n=2;  
  
% Maksimum eğim in olduğu nokta aranıyor  
while (y(n)-y(n-1)) <=(y(n+1)-y(n)),  
    n=n+1;  
end  
  
% Maksimum eğimin olduğu noktayı kullanarak ölü zamanı hesapla  
m=(y(n)-y(n-1))/p;  
nn=y(n)-m*time(n);  
slope=m*time+nn;  
plot(time,slope,time,y)  
dead_time=abs(slope(1)/m)  
D=round(dead_time/p);  
  
% En küçük kareler kestirimi yöntemiyle sistem parametreleri K,Tau  
yu bul  
for t=1:400 %Tau + dead_time süresine kadar bula kadar  
    Y5(t)=y(t+1+D);  
    F5(t,1)=y(t+D);  
    F5(t,2)=u(t);  
end  
Y5=Y5';  
P=inv(F5'*F5);  
teta=P*F5'*Y5 ;  
Tau=-T/log(teta(1))  
K=teta(2)/(1-teta(1))  
  
%% Ziegler - Nichols ile Kontrolör Katsayılarını Bul  
Kp=1.2*Tau/(K*dead_time)  
Ti=2*dead_time  
Td=0.5*dead_time;  
Tt=Tau/180;  
  
%% Filtre Katsayısını Hesapla  
pid_tf_hesapla;  
  
%% Simulasyonu Tamamla  
sim('bumpless_disturbance.mdl',[0 60])  
plot(time,y);
```

EK 4: Öz ayarlamalı ve sıçramasız geçişli kontrol sisteminin simülasyonu için oluşturulan simulink modeli



ÖZGEÇMİŞ

Özgenç SUBAŞI , 1980’de İstanbul’da doğmuştur. İlk ve orta öğrenimini İstanbul’da tamamlamıştır. İstanbul Ümraniye Lisesinden 1997 yılında mezun olmuş ve aynı yıl Yıldız Teknik Üniversitesi Elektronik ve Haberleşme Mühendisliği bölümünde lisans eğitimine başlamıştır. 2002 yılında lisans eğitimini tamamlayıp aynı üniversitede Fen Bilimleri Enstitüsü Kontrol ve Otomasyon Mühendisliği programında başladığı yüksek lisans eğitimini halen sürdürmektedir. Eş zamanlı olarak Türkiye Bilimsel ve Teknolojik Araştırmalar Kurumu (TÜBİTAK) - Ulusal Elektronik ve Kriptoloji Araştırma Enstitüsünde (UEKAE) 2006 yılı başından beri araştırmacı olarak görev yapmaktadır.